

モビリティを支える次世代パワーデバイスによる「付加価値／コスト」の向上

電鉄車両などモビリティ機器はパワーデバイス、モータ、バッテリー、さらには制御技術などの進歩により、システムの高効率、小型・高信頼化が図られてきた。

本稿では、株式会社日立パワーデバイスが高付加価値として提案している二つの素子を紹介する。一つ目は従来比20倍以上のパワーサイクル寿命を実現した低損失Si-IGBTモジュール、二つ目はスイッチング損失を日立パワーデバイスの従来製品と比較して2/3以下に低減したSiC MOSFETモジュールである。

これら二つの素子を用いた応用機器を想定した付加価値を算出し、以前から提案している素子群と比較した。本開発の二素子を組み合わせアクティブ中性点クランプ回路を構成することで、日立パワーデバイスの従来素子に比べインバータ出力を140%に拡大できることを示した。

齊藤 克明 | Saito Katsuaki

1. はじめに

株式会社日立パワーデバイスでは、パワーデバイスの供給を通じた応用機器の「付加価値／コスト」の向上に継続して取り組んでいる。これには三つの段階があり、第一の段階では、付加価値を半導体の温度 (T_j) が絶対最大定格温度に至る最大出力電流によって定義する。

第二の段階では、応用機器が想定するミッションプロファイルにおいて期待寿命を達成できる最大出力電流で定義する。モビリティ機器においては出力変動の頻度が高く、モジュールの接合や冷却体との接触境界におけるパワーサイクル寿命によって出力電流の最大値が決定され、第一段階の出力電流よりも低い電流になることが多い。

素子の付加価値を、導入コストから一定期間の運用時

の電力コストやバッテリーコストの差分を減じて、出力電力を除することで第三段階の「付加価値／コスト」と定義している¹⁾。近年特に、国際紛争と再生可能エネルギー賦課金によりエネルギーコストが上昇しており、運用時の電力コストの抑制効果の重要度が増している。このような検討にあたっては顧客の協力を得てアプリケーション情報を詳細に入力することにより、「付加価値／コスト」、即ち顧客価値や付加価値を高い精度で算出できる。

本稿では、日立パワーデバイスが高付加価値として提案している二つの素子を紹介する。

2. 「付加価値／コスト」の向上

日立パワーデバイスが提案する高付加価値な二つの素子のうち、一つ目は従来比20倍以上のパワーサイクル寿命を実現したSi-IGBT (Silicon Insulated Gate Bipolar

Transistor)モジュール，二つ目はスイッチング損失を従来品に比べ2/3以下に低減したSiC MOSFET (Silicon Carbide Metal-oxide-semiconductor Field-effect Transistor)モジュールである。さらに，これら二つの素子を用いた応用機器を想定して，前述した第一の段階の付加価値を算出し，従来から提案している素子群との比較を示す。

2.1 next High Power Density Dual

日立パワーデバイスのnext High Power Density Dual (以下，「nHPD²」と記す。) ²⁾ では，SiCによる高速化，低スイッチング損失といった便益を最大限引き出すべく主回路インダクタンス・定格電流積を従来比20%に低減した。低インダクタンス化により，高速のスイッチングによって生じる跳ね上がり電圧を抑制でき，使用可能な

電力の最大化を図った。このパッケージを適用しSiCデバイスのみならずSiデバイスについても低損失化，高放熱化，高寿命化，高機能化を検討してきた。

2.2 パワーサイクル寿命従来比20倍

鉄道用機器各社が今後必要となるパワーデバイスの仕様を「Roll2Rail」として定義した³⁾。ここでは，パワーサイクル寿命は従来比の20倍となる⁴⁾ $T_{j,max}=175^{\circ}\text{C}$ ， $\Delta T_j=100\text{ K}$ にて100万サイクルが必要とされている。しかし，これは従来のはんだおよびAlワイヤによる接合構造では実現困難である。日立パワーデバイスでは，パワーサイクル寿命の改善がシステムの付加価値向上に定量的に寄与できることから，改善に向けた取り組みを進めてきた⁵⁾。最新世代の半導体チップの下面を銅焼結，上面は電極・ワイヤともに高強度材料としパワーサイクル寿

図1 | パワーサイクル改善素子の模式図

(a) にチップ下の銅焼結層のSEM (Scanning Electron Microscope) 像，(b) にモジュールの断面，(c) に高強度電極とワイヤボンディング部の断面を示す。

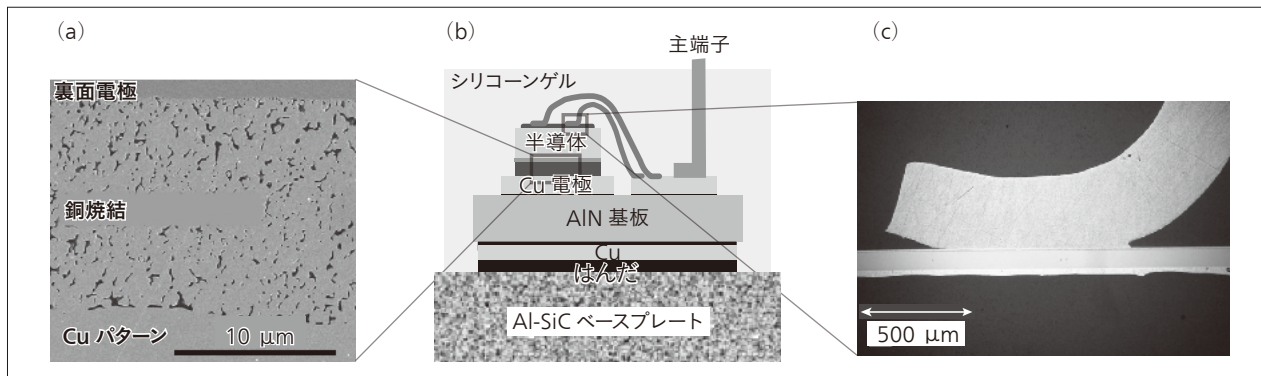
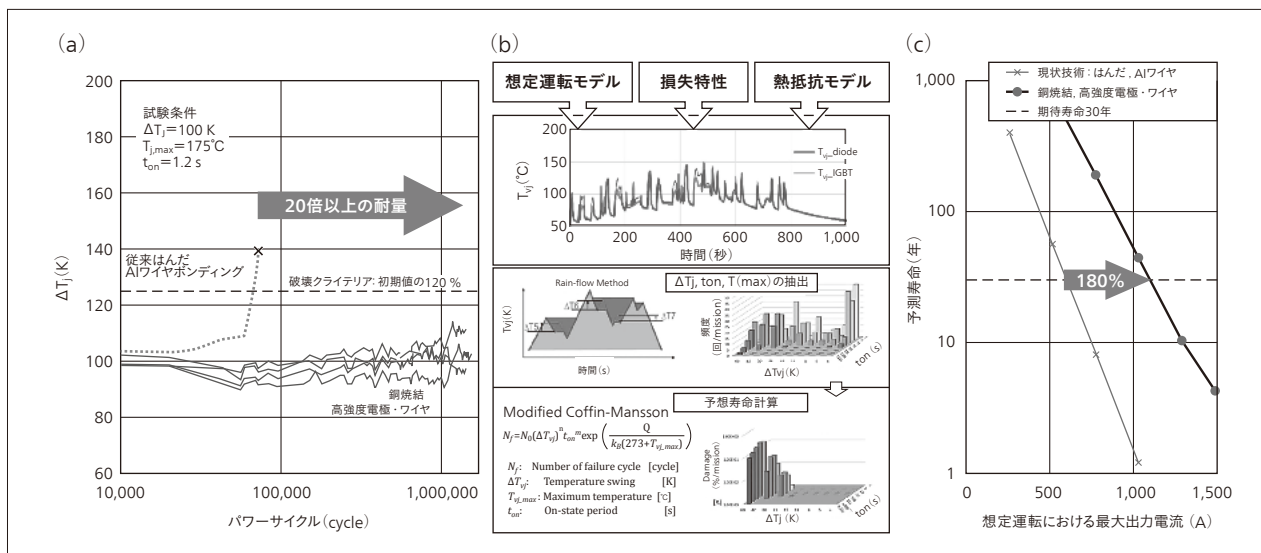


図2 | パワーサイクル寿命の確認

(a) にパワーサイクル試験過程の ΔT_j 推移，(b) にミッションプロファイルを想定した寿命計算フロー，(c) に予測寿命と最大電流との関係を示す。



命を大幅に改善した（図1参照）。

その実証結果を図2に示す。従来のはんだおよびAlワイヤを用いた構造より20倍以上のパワーサイクル寿命を実現し [図2 (a) 参照], Roll2Railで必要になるとされる100万サイクルを満足し, 150万サイクル以上の長寿命を確認した。パワーサイクル寿命式を想定し, 1,500V_{DC}, 2レベルのメトロを想定したミッションプロファイルにて寿命予測シミュレーションを実施した [図2 (b) 参照]。従来のはんだおよびAlワイヤを用いたモジュールに比べ, 期待寿命30年における最大出力電流を180%に向上できる [図2 (c) 参照]。モジュールは型式名MBM800GS33G2として現在サンプルを供給中である。

2.3

3.3 kV-SiCモジュールのスイッチング高速化

SiC MOSFETはユニポーラデバイスであるため, Si-IGBTに比べ高速のスイッチングを可能とし, 大幅にスイッチング損失を低減できる⁶⁾。大出力電流化のためにチップ, サブモジュール, モジュールが複数並列に接続される。仮に並列に接続されたシステムが不安定系になると, 高速のスイッチング過程で数十~100 MHzの高周波数の波形振動を誘起する⁷⁾。本開発のnHPD²は二つの端子対を有しており, 内部ゲート抵抗 [R_g (int)] を設け波形振動を防止している (図3参照)。システムの安定化には帰還容量/出力容量比を大きくすること, ソー

図3 | 低損失大容量SiC MOSFET-nHPD²の等価回路模式図

帰還容量/出力容量比を大きくし, ソース電位間のインダクタンスを小さくすることで高周波振動を抑制しつつ, R_g (int) の低減を実現した。

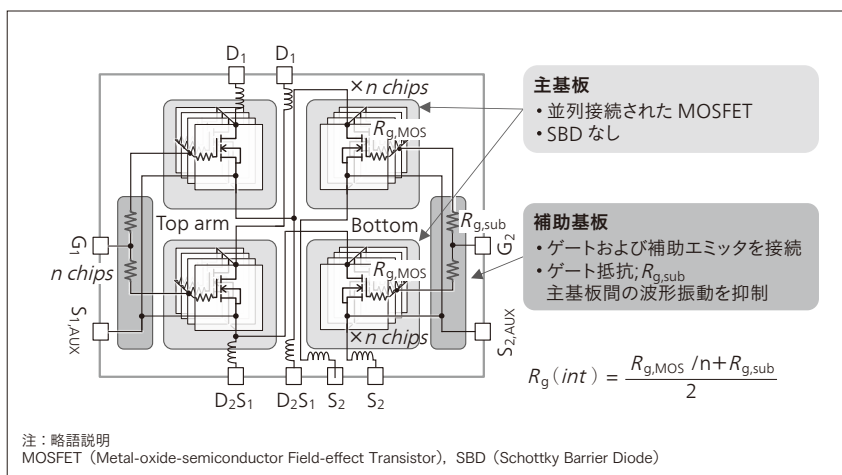


図4 | 低損失大容量SiC MOSFET-nHPD²と従来SiC MOSFETモジュールとのスイッチング波形比較

高周波振動を抑制しつつR_g (int) を低減することができ, スwitching損失を従来比65%に低減した。

	ターンオフ波形	ターンオン波形	逆回復波形	合計
従来素子	<p>360 mJ/p</p> <p>6.0 kV/μs</p> <p>V_{DS}: 500 V/div.</p> <p>I_D: 200 A/div.</p> <p>V_{GS}: 10 V/div.</p> <p>I_G: 5 A/div.</p> <p>Time: 500 ns/div.</p>	<p>1,000 mJ/p</p> <p>1.8 kA/μs</p> <p>I_D</p> <p>V_{GS}</p> <p>I_G</p> <p>V_{DS}</p>	<p>80 mJ/p</p> <p>3 kV/μs</p> <p>V_{DS}: 500 V/div.</p> <p>I_D: 500 A/div.</p>	1,440 mJ/p
スイッチング損失改善	<p>230 mJ/p</p> <p>10 kV/μs</p> <p>I_D</p> <p>V_{GS}</p> <p>I_G</p> <p>V_{DS}</p> <p>63%</p>	<p>570 mJ/p</p> <p>3.5 kA/μs</p> <p>I_D</p> <p>V_{GS}</p> <p>I_G</p> <p>V_{DS}</p> <p>57%</p>	<p>140 mJ/p</p> <p>6 kV/μs</p> <p>V_{DS}</p> <p>I_D</p> <p>170%</p>	940 mJ/p
				65%

ス電位間のインダクタンスを小さくすることが有効である。高周波振動を抑制しつつ $R_{\theta}(int)$ を低減することができ、従来比65%にスイッチング損失を低減した(図4参照)。

2.4

インバータ出力比較

両素子を組み合わせたインバータの例として、ANPC (Active Neutral Point Clamped : アクティブ中性点クランプ) 型のインバータを想定し、最大出力可能電流の搬送波周波数依存性を検討した。

ANPCはスイッチング頻度を直流側と交流側のデバイスとで任意に振り分けることができる⁸⁾。直流コンデンサに近接して低インダクタンス化を図ることができるDC (Direct Current) 側にSiC MOSFETを、インダクタンスが大きくなるAC (Alternating Current) 負荷側にSi-IGBTをそれぞれ配置した。スイッチングの頻度をSiC MOSFETとSi-IGBTとでおよそ3:1の比率で振り分けた際に出力が最大となる。

比較対象は (a) 6.5 kVのSi-IGBT⁹⁾、あるいは (b) i-Si-IGBT (Innovative Si-IGBT)¹⁰⁾、(c) 3.3 kVのSiC MOSFETとSBD (Schottky Barrier Diode)を用いたNPC

図5| 比較検討した回路トポロジーと適用した素子

(a) に6.5 kV Si-IGBT⁹⁾ 2-level, (b) に6.5kV i-Si-IGBT¹⁰⁾ 2-level, (c) に3.3 kV SiC MOSFETとSBD NPC, (d) に3.3 kV Si-IGBTとSiC MOSFET ANPC, (e) に本開発の3.3 kV, Si-IGBTとSiC MOSFET, ANPCのインバータ出力をそれぞれ示す。

	(a)	(b)	(c)	(d)	(e)
(1)回路トポロジー	2 level 6.5 kV IGBT 	2 level i-Si-IGBT 	NPC Full SiC MOSFET 	Active NPC SiC MOSFET & Si-IGBT 	
(2)デバイスフットプリント		55,100 mm ² 	42,000 mm ² 	58,000 mm ² 	
(3)パワーモジュール	6.5 kV, 750A, IGBT	6.5 kV i-Si-IGBT	3.3 kV, 800 A, SiC-Chopper & Dual SiC-MOSFET	3.3 kV, 800 A, Dual SiC MOSFET 3.3 kV, 450 A, Si-IGBT	3.3 kV, High Speed SiC MOSFET (銅焼結) 3.3 kV, 800 A, Si-IGBT (銅焼結)

注：略語説明
IGBT (Insulated Gate Bipolar Transistor), NPC (Neutral Point Clamped), i-Si-IGBT (Innovative Si-IGBT)

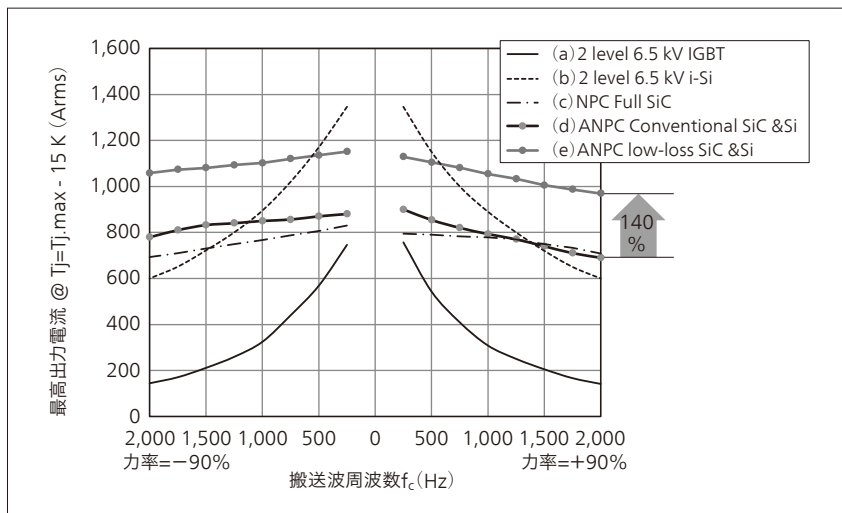


図6| 最大出力電流の搬送波周波数依存性の比較

低い周波数領域では、i-Siを用いた2-levelが、高い周波数では本開発のSiCと高信頼Si-IGBTモジュールを組み合わせたANPCが最も高出力となる。

(Neutral Point Clamped) 型のインバータ, さらに (d) 旧来の3.3 kVのSi-IGBTとSiC MOSFETを用いたANPC型のインバータとした (図5参照)。インバータ内の直流電圧を3.6 kV_{DC}と想定し, 接合温度が最大定格温度-15 Kとなる出力電流を求めた。ここで, 冷却体の熱抵抗はデバイスの床面積に反比例するとし, 冷媒温を50°Cとした。

搬送波が500 Hz以下の周波数領域では6.5 kVのi-Si-IGBTを用いた2 levelインバータが最も高出力となる。従来の6.5 kVのSi-IGBTに比べ2倍以上の高出力化が可能である。一方, 高周波数領域では, 本開発素子を用いたANPCが最も高出力となる。ANPCどうしで比較した場合, 搬送波周波数が2 kHzにおいて従来素子に比べインバータ出力を140%に拡大することができる (図6参照)。

3. おわりに

本稿では, 開発素子と従来素子の各回路トポロジーにおける最大出力電流を比較した。次の段階では顧客と協力しミッションプロファイルにおいて, 期待寿命を達成できる最大出力を算出する。さらには, 素子コストから周辺機器も含めた導入コストや一定期間運用時の電力コストの差分を勘案し, ライフサイクル付加価値を示す。応用機器の使用条件ごとに最大のコストパフォーマンスを見だし, 顧客ごとに最適なデバイスを提案する計画である。

参考文献など

- 1) A. Castellazzi et al.: SiC Power Module Design: Performance, Robustness and Reliability, Institution of Engineering and Technology (2022.2)
- 2) D. Kawase et al.: High voltage module with low internal inductance for next chip generation - next High Power Density Dual (nHPD²), Proceedings of PCIM Europe 2015, p. 217 (2015.5)
- 3) T. Wiik: D1.2 New generation power semiconductor - Common specification for traction and market analysis, technology roadmap, and value cost prediction, NEW DEPENDABLE ROLLING STOCK FOR A MORE SUSTAINABLE, INTELLIGENT AND COMFORTABLE RAIL TRANSPORT IN EUROPE, p. 53 (2016.10)
- 4) T. Arai et al.: 3.3kV 800A Next High Power Density Dual Si IGBT Module with High Power Cycle Durability, Proceedings of PCIM Europe 2022, p. 593 (2022.5)
- 5) K. Yasui et al.: Improvement of power cycling reliability of 3.3kV full-SiC power modules with sintered copper technology for $T_{j,max}=175^{\circ}C$, 2018 IEEE 30th International Symposium on Power Semiconductor Devices and ICs (ISPSD), p. 455 (2018.5)
- 6) T. Morikawa et al.: Enhancement of Switching Performance and Output Power Density in 3.3 kV Full SiC Power Module, Proceedings of PCIM Europe digital days 2021, p. 909 (2021.5)
- 7) K. Saito et al.: Simplified Model Analysis of Self-Excited Oscillation and Its Suppression in a High-Voltage Common Package for Si-IGBT and SiC-MOS, IEEE Transactions on Electron Devices, Vol. 65, Iss. 3, p. 1063 (2018.3)
- 8) K. Saito et al.: Innovative Silicon Increases Output Power of Inverters, Proceedings of PCIM Europe digital days 2021, p. 1224 (2021.5)
- 9) 株式会社日立パワーデバイス, 製品情報 IGBT・SiC 6500V, <https://www.hitachi-power-semiconductor-device.co.jp/products/igbt/6500v/index.html>
- 10) T. Miyoshi et al.: A Novel 6.5 kV Innovative Silicon Power Device (i-Si) with a Digital Carrier Control Drive (DCC-drive), 2020 32nd International Symposium on Power Semiconductor Devices and ICs (ISPSD), p. 46 (2020.9)

執筆者紹介



齊藤 克明

株式会社日立パワーデバイス 所属

現在, 主管技師長としてパワーデバイス各種活動に従事

博士 (工学)

電気学会会員, IEEE会員