

HITAC - 301 形 電 子 計 算 機

Type HITAC-301 Automatic Digital Computer

波多野 泰吉* 竹内 茂* 熊谷 千尋*
 Yasukichi Hatano Shigeru Takeuchi Chihiro Kumagai

内 容 梗 概

日立製作所ではデジタル電子計算機として HIPAC-1 および HIPAC-101 のパラメトロン電子計算機を製作し、それが現在広範囲の科学計算に利用されている。特に最近、経営の合理化に伴って事務処理の機械化の必要性が検討され、デジタル電子計算機を主体とするデータ処理組織を採用し高効率化を図ろうとする要望が高まりつつある。そこで事務処理にも操作の容易ないわゆる汎用電子計算機の検討を進め、最近開発されたスイッチング用トランジスタを使用して、オールトランジスタのデジタル電子計算機を製作した。本稿では、製作後、電子工業振興協会に設置されて活躍している HITAC-301 形電子計算機の全体の構成と機能について述べている。

1. 緒 言

HITAC-301 は HITACHI TRANSISTOR AUTOMATIC COMPUTER-301 形電子計算機の略称で電気試験所において開発されたトランジスタ計算機 ETL-MKⅣ を基本にし、事務用として特に便利なように改良されたテープあるいはカードをベースとするプログラム内部記憶式中形電子計算機で、次のような特長をもっている。

(1) プログラム内蔵方式であるから演算に必要な命令もすべていったん記憶装置に入れてしまっ、あとはまったく自動的に処理される。

(2) 入出力装置を同時に動作させることができる。一般に事務計算においては、計算機の動作時間の大部分は入出力装置の動作時間であるから、これができることにより、実質的に使用能率が倍加されることになる。

(3) 演算を行いながら出力装置を動作させることができる。カード入力の場合は、入力装置を動作させながら演算を行うことも可能である。タイプアウトならびにパンチアウトの動作を行いながら演算を継続できるから、事務用として用いる場合はもちろん、複雑な技術計算に際しても、実質的に演算時間が著しく短縮できる。

(4) 簡単な操作指令により幾種類もの入出力装置を操作できる。

万能入出力装置 カード リーダ
 カード パンチ フォト テープ リーダ

など、多数の入出力装置の接続要求に応ずることが可能である。

(5) カードリーダーおよびカードパンチには IBM カードを使用する。したがって従来 IBM システムを採用しているところにおいても、なんら仕事の様式を変更することなく本機の使用が可能である。

* 日立製作所戸塚工場

(6) 演算に際しては、加減算などにおいて上位のけたがレジスタのけた数をはみ出した場合、あるいは除算不能などの場合の対策としてオーバフローの検出が可能であり、その場合には、演算停止とその表示(ランプ)を行い、または別の操作指令にジャンプすることができる。

(7) 命令はペアードオーダ(1語13けたに二つの命令語を入れる)方式であり、一定記憶容量に対して2倍のプログラムステップを取ることが可能であるのみでなく、必要な命令を記憶装置から取り出す時間が一般の場合の半分に短縮される。すなわち記憶装置をほとんど倍加して使用できるとともに演算時間は実質的に短縮される。適当なプログラミングを行った場合には、計算機の動作時間を数分の一以内に納めることも可能である。

(8) リードインの命令で数値、文字を同様に読込むことができる。一般には文字および数値を読込むための操作は複雑があるが、本機はその操作が単一命令で行うから簡単である。

(9) クイックアクセスメモリを有する。このメモリを使用した場合は情報を読出す場合の平均待時間が5分の1に短縮される。このクイックアクセスメモリは60語まで収容可能である。

(10) 演算素子としてトランジスタおよびダイオードを使用するから使用電力がわずかである。

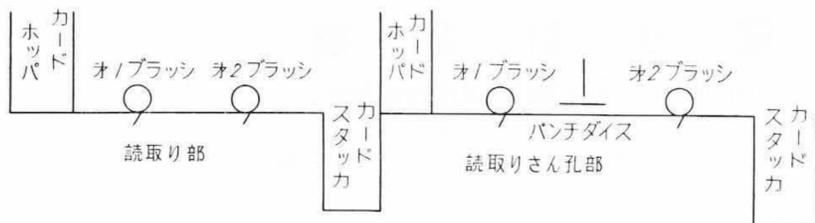
(11) 事務処理計算業務あるいは科学技術計算の例として次のようなものに適用できる。

(a) 事務処理の例

在庫管理を含む資材業務、工程管理業務、経理業務、労務管理業務、統計解析、等々

(b) 科学技術計算の例

連立一次方程式、逆行列、行列の固有値問題、代数方程式、超越方程式、常微分方程式、その固有値問題、偏微分方程式、その固有値問題、定積分、積分方程式、統計解析(回帰分析、相関分析、分散分析、など)フ



第1図 カード入出力装置の機構

ーリエ解析，線形計画法，モンテカルロ法，等々。

2. HITAC-301 の構成および機能

HITAC-301 データ処理システムの構成要素は次のように大別される。

- 入力装置
- 出力装置
- 記憶装置
- 演算装置
- 制御装置

2.1 入出力装置

入力，出力は次の三つの方法により行うことができる。

- カード
- 紙テープ
- 鍵盤

2.1.1 カードによる入出力装置

カードリーダおよびカードパンチ

カードリーダおよびカードパンチはコンピュータ本体にカード上のデータあるいは命令を読み込み，または演算結果をカード上にさん孔する場合に使用される。このようにコンピュータと連動して，コンピュータ本体に対する入出力装置として使用されるほか，単独で集団さん孔（ギャングパンチ）ができ，きわめて融通性の富んだ操作が可能である。

第1図に示すように，読取り部，読取りさん孔部に大別できる。読取り部および読取りさん孔部はそれぞれ独立に操作することも連動して操作することもできる。

通常カードからデータあるいは命令をインプットするときは，読取り部の第1，第2ブラッシ，あるいは読取りさん孔部の第1ブラッシで読込ませる。

読取用ブラッシは，それぞれカード80欄に対応した80本のブラッシで構成される。読取り部では，第1ブラッシで読込まれた信号はセレクタを働かせ第2ブラッシで読み込まれたデータあるいは命令のフォーマット・コントロールを行う。コントロールされた情報がコンピュータにインプットされる。また読取りさん孔部の第1ブラッシで読込まれたデータあるいは命令はコントロールなしにコンピュータにインプットされる。

読込まれたデータを基としてコンピュータで計算

が行われ，その結果は読取りさん孔部のさん孔用ダイスでパンチアウトされる。さん孔部にはカード80欄に対応する80本のさん孔用ナイフから成るさん孔用ダイスがある。

2.1.2 カードリーダおよびカードパンチによる諸操作

(1) 読込みとさん孔を別々のカードで行う場合

インプットカードを読取り部の第1ブラッシで読込み，その結果を別のカード上に読取りさん孔部のさん孔用ダイスによりアウトプットする。

(2) 読込みとさん孔を同一カードで行う場合

インプットカードを読取りさん孔部の第1ブラッシで読込み，その結果を同一カード上にさん孔用ダイスによりアウトプットする。

(3) 集団さん孔

上記各項の操作において，カード上の特定欄にパンチアウトされた演算結果またはデータを読取りさん孔部の第2ブラッシを使って以降のカード上にさん孔複写することができる。読取りさん孔部の第2ブラッシも80本のブラッシで構成されている。

(4) 特定カードへのパンチアウト

上記各項の操作において，パンチアウトを特定カードのみに対して行うことができる。

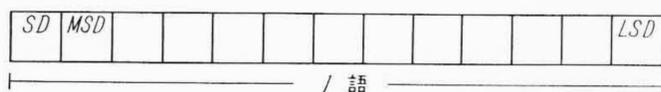
(5) カード特定欄へのパンチアウト

上記各項の操作において，それぞれのカードの特定欄にパンチアウトすることができる。

2.1.3 テープによる入出力装置

(1) テープ入出力装置

テープ入出力装置は，コンピュータ本体へのデータあるいは命令のインプットおよび演算結果をアウトプットする場合に紙テープを使用するもので，通常2台を接続することが可能である。テープリーダとパンチはコンピュータ本体に直結してコンピュータに対する直接の入出力として使用(オンライン方式)することも，また切りはなして単独使用(オフライン方式)することもできる。したがってコンピュータ本体とは別に独立してテープの内容を印刷する機能も持っている。このように入出力装置が独立して働く機能をもっているため，コンピュータ本体を常に占有することなく，併行的に各種の処理を行える特長をもっている。テープは6単位あるいは8単位の両方を使用できる。この選択はテープリーダとテープパンチのチャンネルスイッチの操作により行うことができる。テープの読込み，さん孔の速度は450字/秒である。テープによりインプットまたはアウトプットしうる文字は次のとおりである。



第2図 語

数字	0～9	10字
英字	A～Z	26字
記号	+, -, #, @, ¥, など	18字
ギリシャ文字	α, β, γ, σ, ε	5字

これらはテープのコントロール記号で直接コンピュータにはインプットしない。

印刷様式のコントロール記号

間隔, 改行, 改復, 抹消 (2種類) 5字

これもコンピュータにはインプットしない。

テープリーダー, テープパンチはユニットとして, 万能入出力装置と称する装置の一部の機構として組み込まれたものであって,

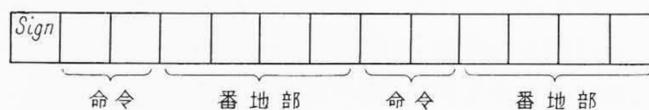
- (i) テープのリードイン→コンピュータ本体
- (ii) 鍵盤→コンピュータ
- (iii) コンピュータ→テープパンチとプリント
- (iv) コンピュータ→テープパンチ
- (v) コンピュータ→プリント
- 以上 オンライン
- (vi) テープのリードイン→テープパンチ
- (vii) テープのリードイン→プリント
- (viii) テープのリードイン→テープパンチとプリント
- (ix) 鍵盤→テープパンチ
- (x) 鍵盤→プリント
- (xi) 鍵盤→テープパンチとプリント

以上 オフライン

の組み合わせの作業を, コンピュータに与えられた指令 (プログラミング) またはコントロールキーの操作により指示することができる。したがって原始帳票をプリント作成すると同時にその内容をテープにさん孔し, そのテープをコンピュータにインプットするというように IDP 方式 (連続一貫処理方式) の考え方を適用することができる。

(2) 光電式テープリーダー

前述のテープリーダーはテープのさん孔を機械的に読み取ってインプットする装置であるため, コンピュータ本体の処理速度に比し読み込み速度がおそいという弱点がある。したがってプログラムテープにその比較的量の少ないデータを入力する際にはコンピュータの処理速度に適した高速度で読み込みを行うことができることが望ましい。光電式テープリーダーは機械的にテープのさん孔を読み取るのでは



第3図 命令語のパターン (1語に指令が二つ入るようになっている)

なく, フォトトランジスタをもってさん孔の有無を読み取るため, その読取速度は200字/秒という高速なものになっている。コンピュータ本体に2台まで接続することができる。

(3) プリンタと鍵盤

印刷機構はテープリーダーとパンチの項で述べた万能入出力装置の一部をなすものであり, 印字部と鍵盤とから成り立っている。したがってプリンタ, 鍵盤の単能入出力装置ではなく, 前述したように各種の組合せ機能をコントロールキーまたはプログラムによって指示できるようになっている。鍵盤はオフラインとしてテープをパンチしたりプリントを行わせることも, 手動によりコンピュータ内部にデータをインプットするようなオンライン操作をも行うことが可能である。プリンタにおいて印字する文字はテープにさん孔する文字64字中58字(前述のコントロール記号を除いたもの)であり, 印刷様式のコントロールは間隔, 改行, 改復など, 鍵盤によっても行えるし, コンピュータからのデータをプリントする場合にはこれらコントロール記号をコンピュータ内部より受けることにより鍵盤によるコントロールとまったく同様に様式の制御を行うことができる。

2.2 記憶装置

コンピュータ本体は最初に与えられたデータ, 命令を記憶しなければならない。また処理結果をなんらかの形でアウトプットするまで記憶しなければならない。HITAC-301 においてはこれらの情報は記憶装置に貯えられる。記憶装置は多数の区画に細分されており, 実際に情報が記憶貯蔵される場合は, これらの区画の中に振り分けられて記憶する。記憶装置の一つの区画を単位としてこれを1語という。したがって1区画の中に記憶できる情報の量は1語である。1語はさらに13の区画に細分され, この一つの単位区画は1字 (または1けた) である。したがって第2図に示すように1語は13けたより構成されている。最左端のけたを語の SD (Sign Digit=符号けた) といいこのけたが“1”であればその語は(-)として, “0”ならば(+)として扱われる。次のけたを MSD (Most Significant Digit=最上位けた) 最右端のけたを LSD (Least Significant Digit=最下位けた) と称する。

記憶装置として HITAC-301 は磁気ドラムを使用して

いる。情報はこのドラムの表面に磁氣的に記録される。ドラムは横の方向に 24 分割され、分割されたものをバンドと称する。すなわち 24 バンドから構成されている。

このうち 22 バンドは実際の演算に関するデータあるいは命令を記憶させるものである。おのおののバンドは円周方向に 100 等分され、その 1 分割にはそれぞれ番地が定められており各番地には 1 語の情報が書き込まれる。1 バンドには 100 の番地があり 100 語の情報を記憶することができる。22 バンドのうち 3 バンドは即時呼出しバンドと称し同じ内容を 5 回 20 語間隔に書込むようになっているので 1 バンド当り 20 語の記憶容量しかない。したがって 22 バンド全体の記憶できる語の数は 1,960 語である。

各バンドは 1, 2, 4, 8, P の 5 つのトラックから構成される。第 4 図に示すように語の 1 けたは 5 個のビットで構成され、そのうち 4 個のビットはそれぞれ 1, 2, 4, 8, のウェイトをもっておりこれらを加えたものがそのけたの数となる。ただし 1 けたに示される数は 9 以上にはならないようにしている。P はチェックビットで 1 けたは必ず偶数個のビットで表わされるように付けられるものである。

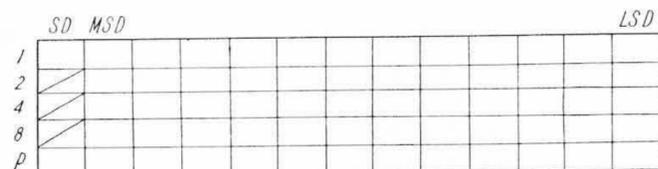
磁気ドラムは 1 分間に約 10,000 回転するので 1 回転に要する時間は約 6 ms である。情報の書込み読出しは 1 個のヘッドにより行うので一つの番地がヘッドの下にあり次にその番地の内容を読出すにはドラム 1 回転の 6ms の時間がかかる。即時呼出しバンドは同じ内容のものが 20 番地おきに記憶されているので一番近いところから読出せば 1.2 ms である。任意の番地から読出す場合は平均として 6 ms の $\frac{1}{2}$ すなわち 3 ms, 1.2 ms の $\frac{1}{2}$ の 0.6 ms となる。これを平均待時間という。

その他インプット バッファ バンド, アウトプット バッファ バンドがあり, カード入出力装置とコンピュータとの情報のやり取りを行う中間的な記憶装置であり, おのおの 12 トラックで構成される遅延線路方式の記憶装置である。このほかにタイミングとクロックパルス用の 2 個のトラックがある。

2.3 演算機構および制御機構

2.3.1 演算機構

HITAC-301 の演算機構は次のものから構成されて



ドラム上に記憶される情報のみチェックビットがつく。

第 4 図 ドラム上に記憶される情報のみチェックビットがつく

いる。

- (i) UA (Upper Accumulator)
1 語 (符号+12 けた)
- (ii) LA (Lower Accumulator)
1 語 (符号+12 けた)
- (iii) MD レジスタ (Multiplicand Divisor Register)
1 語 (符号+12 けた)
- (iv) MQ レジスタ (Multiplier Quotient Register)
1 語 (符号+12 けた)

加算器は UA に内蔵されている。演算結果は普通アキュムレータに表われる。アキュムレータは UA と LA があり通常はそれぞれ独立しているが、乗算、除算、けた移動などの場合は自動的に直列につながるようになって 1 つのアキュムレータとして働く。レジスタの働きは次のとおりである。

(a) 加減算 $A \pm B$

A を UA に立て、ドラム上に記憶されている B を加えるとその和が UA に、B を減ずるとその差が UA に示される。

(b) 乗算 $A \times B$

A を MDR に立て、ドラム上に記憶されている B を乗ずればその積は UA ~ LA に示される。

(c) 除算 $A \div B$

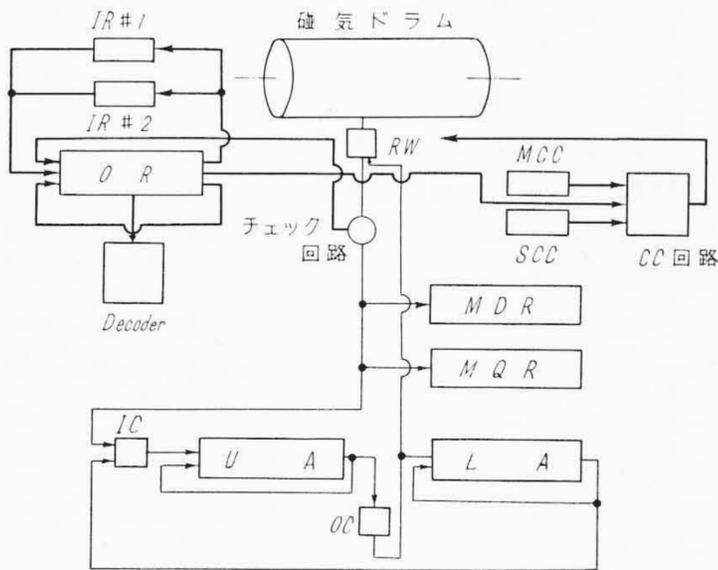
B を MDR に立て、ドラム上に記憶されている A を除すればその商は UA に、剰余は LA に示される。

(上記において A および B の関係は相対的なものである。)なお MQR については乗算の場合はドラム上の番地から読出されて MQR に立ち、また除算の場合は商が MQ に立ってそれから UA に移される仕組みになっている。各レジスタおよびアキュムレータの内容は何回取り出しても新しく内容が書込まれない限り変らない。

アキュムレータの内部では数値はすべて (-) 符号と 10 の補数によって扱われる。ほかの演算関係 (後述する IR を除く) のレジスタおよびドラムにおいては (-) の数値は (-) 符号と数値の絶対値をもって扱われる。したがってアキュムレータに情報が入る前、およびアキュムレータから情報が出るあとに必ず 1 けたの容量を持つ入力補数回路 (IC), 出力補数回路 (OC) を経由して (-) の数値を 10 の補数に変換し、またアキュムレータから取り出される 10 の補数を (-) の絶対値に変換する。

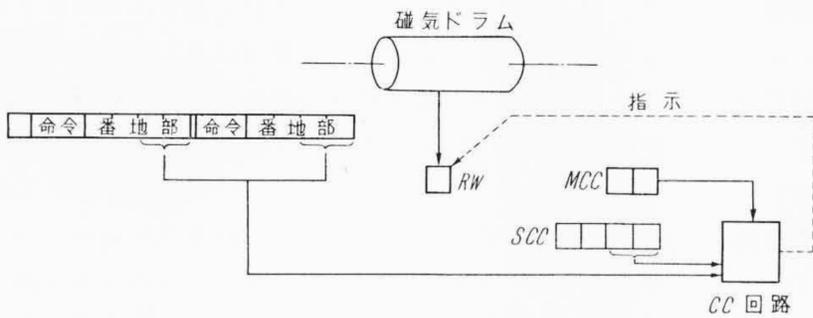
2.3.2 制御機構

コンピュータはこれすべて制御機構であるといっても良いが、HITAC-301 では次に上げるものがそのお

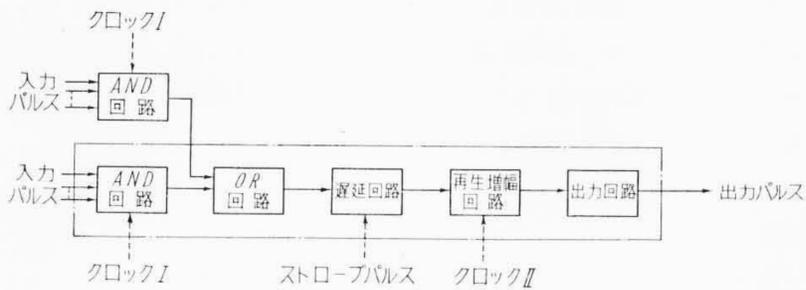


—— はデータの流れ
 - - - は制御信号の流れ

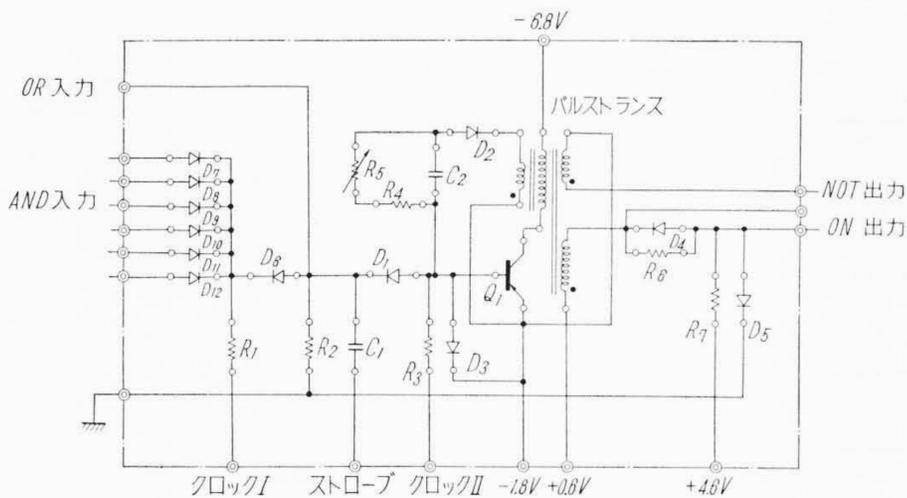
第5図 ブロックダイヤグラム



第6図 磁気ドラムとの時間的一致をとる機構



第7図 基本回路の構成



第8図 基本回路

もなるものである。

- (i) 命令レジスタ (OR)
符号+12けた
- (ii) インデックスレジスタ1 (IR #1)
符号+4けた
- (iii) インデックスレジスタ2 (IR #2)
符号+4けた
- (iv) 逐次制御カウンタ (SCC)
4けた
- (v) 短周期カウンタ (MCC)
4けた
- (vi) 書込み読出し回路 (RW)
- (vii) 一致回路 (CC)
- (viii) 命令解読回路 (Decoder)
- (ix) チェック回路

ここに掲げた各種のレジスタおよびカウンタなどはドラムの各番地に記憶されたデータをどこから持ってきてどこへ入れてやれば良いか、また命令をどの機構を使用して実施させるかというようなことをコントロールするための機構である。ORにはドラムの所定のアドレスに記憶されている命令が順番にしたがって読出される。ORに入った命令は Decoder で解読されてそれぞれの機構に対する制御を行う。またORはUAと同様に加算器を内蔵しており、命令自体を演算して命令の一部である番地部の修正を行うことができる。

IR #1, IR #2は前に述べた番地部の修正を行うときに主として使われるもので、命令の中の番地部がIRにセットされた数値により修正される。

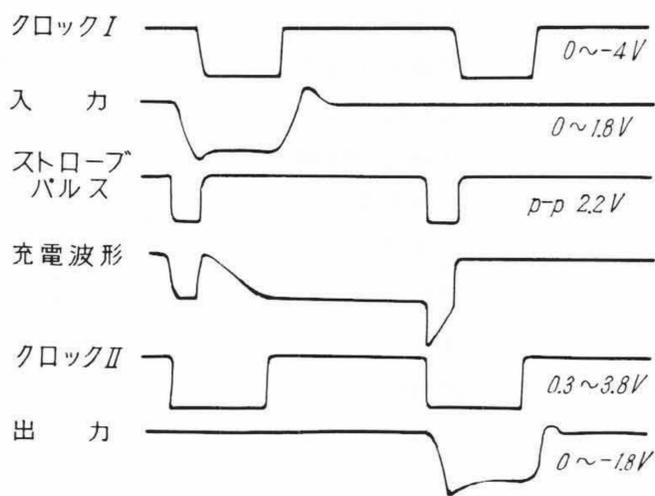
MCCおよびMCCはドラムに記憶された命令、データを順番にしたがって取り出すための制御機構である。MCCはドラムが回転してヘッドの下を1語分の区画が通過すると自動的に1だけ加算されるカウンタで、ドラムが一周するとMCCの内容は00より99まで継続して自動的に変化する。99に達するとふたたび00にもどる。SCCには現在の命令がORに入るとただちに自動的にORに入っている命令の記憶されていたドラム上の番地に1番地加えられた番地の数が入る。MCCの内

容と S C C の内容は C C で比較されて一致のとれたとき S C C で示される番地の内容が次の命令として R W を経由して O R に入る。また O R に入った命令は番地部でドラム上の番地を指定し、命令の内容によって指定された番地の内容を、M C C と O R の番地部の一致のとれた番地からデーターを讀出して R W を経由して U A などに入れたり、U A の内容を R W を経由してドラムにしまい込む。なおバンドの指定選択は別途バンドの選択回路で行っている。

番地部が 2,000 以上の場合は演算の直前に I R # 1, I R # 2, S C C など修正を受ける。修正された番地を実効番地といいこれはプログラムを組む上に非常に便利なものである。

アキュムレータなど各レジスタは R W を通してドラムと結ばれ情報の授受を行うが、ドラムから情報が読み出される時には常にチェック回路にてチェックが行われる。前述のようにドラムには、1けたが 1, 2, 4, 8, P, の 5 ビットで構成されており、1けたの数值は 5 ビットのうち偶数個のビットに信号があることによって表わされているので讀出しに際し各けたの信号をチェックし、もし 1けたが奇数個の信号であればコンピュータの動作を自動的にストップさせるようにしている。また書込みの際には 1けたの信号が必ず偶数個になるようにチェックビットを付加してやる。アキュムレータなど各レジスタは 1けたが 1, 2, 4, 8 の 4 ビットで構成されチェックビットにつけていない。

そのほかコンピュータ本体および入出力装置に対するコントロールは制御卓上のキー操作によっても手動で行なうことができる。すなわち命令を O R にセットする場合は O R S E T の押ボタン操作により、入出力装置の選択は入出力選択用の押ボタン操作により、あるいはコンピュータ動作をとめるホールト、動作を一段階ごとに進めるためのシングル ステップ キーなどがある。各レジスタの内容をレジスタ選択用ボタンを



第9図 回路各部の波形

押すことによりランプ表示あるいはブラウン管上にモニタすることができる。

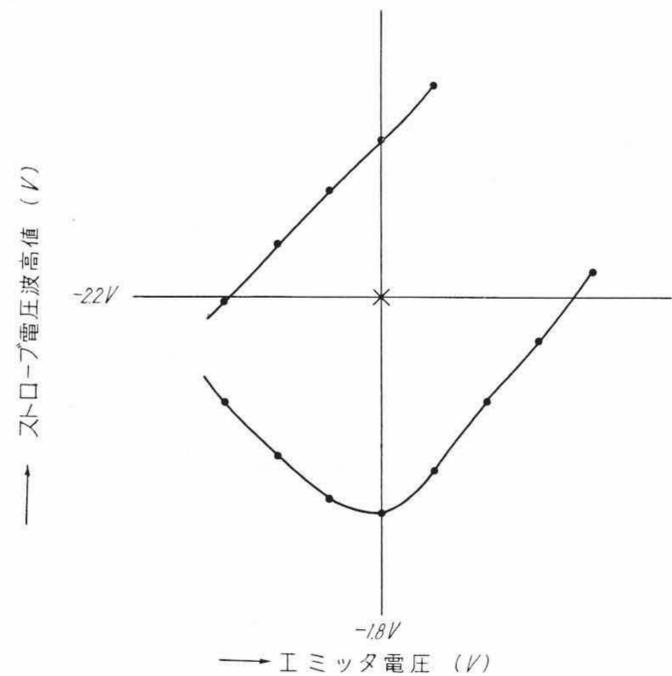
2.4 基本回路

基本回路は電気試験所にて開発されたものでその構成は第7図、実際の回路は第8図に示すとおりである。演算回路、制御回路はこれら基本回路が直列に結ばれて構成されている。

この回路はクロックパルスに同期して動作する。クロックパルスはドラムのクロックパルス用トラックから読み出された連続パルスによって作られる。ドラム一周には 1,300 ビットの信号が入っており回転数が 10,000 回転/分であるので、クロックパルスの周波数は約 217 kc である。

A N D 回路はダイオードで構成され最大 6 個 (O R 端子より別に A N D 回路を付加すれば最大 8 個) の入力端子がありそれぞれその前の基本回路の出力端子に接続されている。したがって入力端子はその前の回路に信号がない場合はアースにクランプされており、クロック I により R₁ を通して供給される電流は入力端子側に流れるが、すべての入力端子に信号があれば R₁ を通して供給される電流は D₆ のダイオードを通して C₁ のコンデンサを充電する。このコンデンサで一時信号を蓄えておき適当な時間ののち外部から加えられるストロブパルスで押し出し、それをトランジスタとパルストランスで構成される再生増幅器で増幅し、クロック II で定まる一定波形の信号として出力パルスが得られる。

論理図を基としこの基本回路を並べて配線することにより、加算回路、補数回路、一致回路、解読回路、信号保持回路などから成る前述の演算機構、制御機構を組み



第10図 基本回路 単体動作特性曲線

立てている。

基本回路は外部条件により動作範囲は変わってくるが、外部条件を一定にした場合にはこの回路単体としてのマージンはトランジスタのエミッタ電圧とストロブ電圧によって規定される。第10図は特定パターンの入力信号に対してエミッタ電圧とストロブ電圧に対するマージンを調べたものであり2曲線で囲まれた領域が正常動作範囲である。

3. プログラミング

実際の演算を行わせるためにはコンピュータに仕事の内容をおぼえさせなければならない。そのためにはそれに必要な命令を順序よく組み合わせ一連の命令（プログラム）を作り、紙テープあるいはカードにその命令をさん孔してリーダーから読み込ませる。制御卓上のスタートキーを押すことにより命令の順序に従って命令を実行す

第1表-1 HITAC-301 の 命 令

Arithmetics			
略 称	コード		内 容
	F	A	
Add	02	N	(UA)+(n)→UA
Clear Add	03	N	(n)→UA 0→LA
Sub	04	N	(UA)-(n)→UA
Clear Sub	05	N	-(n)→UA 0→LA
Add Absolute	06	N	(UA)+ n →UA
Clear Add Absolute	07	N	n →UA 0→LA
Sub Absolute	08	N	(UA)- n →UA
Clear Sub Absolute	09	N	- n →UA 0→LA
Mult Add	12	N	(UA~LA)+(MD)×(n)→UA~LA
Clear Mult Add	13	N	(MD)×(n)→UA~LA
Mult Sub	14	N	(UA~LA)-(MD)×(n)→UA~LA
Clear Mult Sub	15	N	-(MD)×(n)→UA~LA
Add Divide	16	N	{(UA~LA)+(n)}÷(MD)→UA, R→LA
Clear Add Divide	17	N	(n)÷(MD)→UA, R→LA
Sub Divide	18	N	{(UA~LA)-(n)}÷(MD)→UA, R→LA
Clear Sub Divide	19	N	-(n)÷(MD)→UA, R→LA
Add MD	24	-	(UA)+(MD)→UA
Clear Add MD	25	-	(MD)→UA 0→LA
Sub MD	26	-	(UA)-(MD)→UA
Clear Sub MD	27	-	-(MD)→UA 0→LA
Add Address	32	N	(UA)+n→UA
Clear Add Address	33	N	n→UA, 0→LA
Sub Address	34	N	(UA)-n→UA
Clear Sub Address	35	N	-n→UA, 0→LA
Round Off	84	N	10 ⁻¹⁴⁺ⁿ のけたを4捨5入, n≤13
Increment Add	28	N	(UA)+10 ⁻¹⁴⁺ⁿ →UA n≤13
Clear Increment Add	29	N	10 ⁻¹⁴⁺ⁿ →UA, 0→LA, n≤13
Increment Sub	30	N	(UA)-10 ⁻¹⁴⁺ⁿ →UA n≤13
Clear Increment Sub	31	N	-10 ⁻¹⁴⁺ⁿ →UA, →LA, n≤13

る。HITAC-301 に与えうる命令は74でありこれを表示したのが第1表である。

4. 結 言

以上 HITAC-301 形コンピュータの構成と機能について述べた。本文にはふれなかったが入出力装置、記憶装置には問題点が多い。

(1) 入出力装置について

コンピュータの計算速度に比べてアウトプットの応

第1表-2

Transfer			
略 称	コード		内 容
	F	A	
Store	38	N	(UA)→n
Clear Store	39	N	0→UA, 0→LA, 0→n
Load MD	91	N	(n)→MD
Input Output			
略 称	コード		内 容
	F	A	
Select	99	N	nで指定する入出力装置を選ぶ
Read In	36	N	(紙テープ)→UA nけた n≤12
Clear Read In	37	N	(紙テープ)→UA nけた 0→LA n≤12
Numeric Out	82	N	UA→紙テープ,印刷nけた, n≤12
Alphabetic Out	83	N	UA→紙テープ,印刷 nけた, n≤6
Out Special	85	N	nで指定する文字→テープさん孔(印字)
Card Input, Card Output			
略 称	コード		内 容
	F	A	
Store Buffer	94	1,880	(Card Input Buffer)→1880~1899番地
Load Buffer	95	1,880	1840~1859番地→(Card Output Buffer)
Read a Card	96	-	Card Reader→(Card Input Buffer)
Punch a Card	97	-	(Card Output Buffer)→Card Puncher
Logic, etc.			
略 称	コード		内 容
	F	A	
Extract Add	20	N	(UA)+(n) * (MD)→UA
Clear Extract Add	21	N	(n) * (MD)→UA
Extract Sub	22	N	(UA)-(n) * (MD)→UA
Clear Extract Sub	23	N	-(n) * (MD)→UA
Shift Left	86	N	(UA~LA)×10 ⁿ →UA~LA n≤13 End off shift
Shift Right	87	N	(UA~LA)×10 ⁻ⁿ →UA~LA n≤13 End off shift
Shift Left Around	88	N	(UA~LA)nけた End Around shift n≤13
No Effect	92		

動速度がおそいこと。安定性が低いこと。この対策としては、前者はラインプリンタの開発および高度テープパンチの接続、後者は構造的な改良など。

(II) 記憶装置について

(i) 磁気ドラムは情報の受授に対して待時間だけの時間的損失があるので待時間のないコア記憶装置の接続。

(ii) 莫大なデータ処理のためには記憶容量を増す必要があり、外部記憶装置として大形の磁気ドラム、磁気テープ、あるいは磁気ディスクなどの製作と接続。

など今後の検討を要する点である。

本装置はすでに電子工業振興協会に納められているものである。本装置を完成するに当りご指導ご援助い

ただいた工業技術院電気試験所和田電子部長、高橋回路課長、相磯氏、松崎氏に厚くお礼申しあげるとともに種々ご援助を賜った日立製作所中央研究所関係者および武

第 1 表-3

Jump			コード		内 容
略 称	F	A	F	A	
Un Jump Left	60	N			無条件に n の L.H.(Left Hand) にジャンプ
Un Jump Right	61	N			無条件に n の R.H.(Right Hand) にジャンプ
Halt Jump Left	62	N			いったんホールド、リスタートボタンを押すと n の L.H. にジャンプ
Halt Jump Right	63	N			いったんホールド、リスタートボタンを押すと n の R.H. にジャンプ
ACC Plus Jump Left	72	N			(UA) ≥ 0 なら n の L.H. にジャンプ
ACC Plus Jump Right	73	N			(UA) ≥ 0 なら n の R.H. にジャンプ
ACC Minus Jump Left	74	N			(UA) < 0 なら n の L.H. にジャンプ
ACC Minus Jump Right	75	N			(UA) < 0 なら n の R.H. にジャンプ
ACC Zero Jump Left	76	N			(UA) = 0 なら n の L.H. にジャンプ
ACC Zero Jump Right	77	N			(UA) = 0 なら n の R.H. にジャンプ
ACC Overflow Jump Left	78	N			四則演算の結果、オーバーフローしたら n の R.H. にジャンプ
ACC Overflow Jump Right	79	N			四則演算の結果、オーバーフローしたら n の L.H. にジャンプ
Q Overflow Jump Left	64	N			割算の結果、商がオーバーフローしたら n の L.H. にジャンプ
Q Overflow Jump Right	65	N			割算の結果、商がオーバーフローしたら n の R.H. にジャンプ

Index			コード		内 容
略 称	F	A	F	A	
Index 1 Plus Jump Left	52	N			(IR#1) > 0 なら n の L.H. にジャンプ 常に (IR#1) - 1 → IR#1
Index 1 Plus Jump Right	53	N			(IR#1) > 0 なら n の R.H. にジャンプ 常に (IR#1) - 1 → IR#1
Index 2 Plus Jump Left	54	N			(IR#2) > 0 なら n の L.H. にジャンプ 常に (IR#2) - 1 → IR#2
Index 2 Plus Jump Right	55	N			(IR#2) > 0 なら n の R.H. にジャンプ 常に (IR#2) - 1 → IR#2
Index 1 Minus Jump Left	56	N			(IR#1) ≤ 0 なら n の L.H. にジャンプ 常に (IR#1) - 1 → IR#1
Index 1 Minus Jump Right	57	N			(IR#1) ≤ 0 なら n の R.H. にジャンプ 常に (IR#1) - 1 → IR#1
Index 2 Minus Jump Left	58	N			(IR#2) ≤ 0 なら n の L.H. にジャンプ 常に (IR#2) - 1 → IR#2
Index 2 Minus Jump Right	59	N			(IR#2) ≤ 0 なら n の R.H. にジャンプ 常に (IR#2) - 1 → IR#2
Set Index 1	80	N			n → IR#1
Set Index 2	81	N			n → IR#2

蔵工場宮城副工場長ほか関係者各位に厚くお礼申しあげ

Vol. 42

日 立 評 論

NO. 2

- ◎電源開発株式会社西東京変電所納 312,000 kVA 変圧器
- ◎大容量相分離形密閉母線
- ◎パワーセンタ用低圧メタルクラッド配電盤
- ◎電力用半導体整流器の異常電圧保護
- ◎窒素中の微量酸素分析計
- ◎干渉フィルタの改良
- ◎硫化カドミウム光導電セル
- ◎大電力パルス変圧器
- ◎受信用真空管の入力アドミッタンスの測定

- ◎パキスタン政府納 2,800 kW 可動翼立形軸流ポンプとその模型試験
- ◎ころがり軸受のクリーブについて(第2報)
- ◎常磐線用 ED 46 形交直両用電気機関車
- ◎搬送局内ケーブルの伝送特性
- ◎アジキュラー鋳鉄の研究
- ◎5Cr1/2Mo 鋼および 18Cr 鋼の熔接
- ◎電磁軟鉄の磁性焼鈍技術者ノート
- ◎高信頼管の特色とその使用法

発行所 日立評論社 東京都千代田区丸の内1丁目4番地 振替口座東京 71824 番
 取次店 株式会社オーム社書店 東京都千代田区神田錦町3丁目1番地 振替口座東京 20018 番