

ヒ タ ロ グ 素 子

“Hitalog” Element

佐

野

Tsukasa Sano

司*

松

村

睦

夫*

Mutsuo Matsumura

内 容 梗 概

従来、一般制御回路に広く用いられている接点式リレーの欠点を除き、これに代るべき静止リレーとして最近開発されたヒタログ素子について、その長所、動作原理とその理論的検討、素子の種類構造などを述べ、最後に最近実施された二、三のヒタログの応用例を示してある。

1. 緒 言

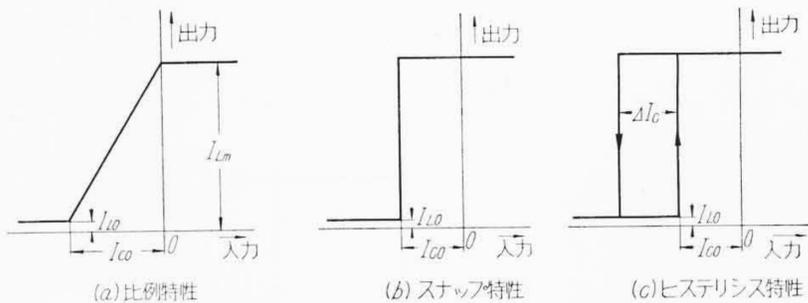
従来、各種形式・容量のリレーが、一般の ON-OFF 制御回路にその必須構成要素として広範囲に採用されているが、リレーは一般に損耗部分として電気接点および機械的可動部分をもっている。近年制御技術が向上し、制御回路が複雑多様化するにつれて、所要リレーの数量もきわめて多くなり、損耗部分をもつリレーの欠点が、その保守点検を必要とすることから大きな問題となってきている。また特に最近従来からのアナログ制御に対抗するデジタル（数値）制御が発展途上にあり、これにリレーを使用する場合にはやはり同じ問題が起り、かつリレーは一般に動作速度がおそいという、従来の ON-OFF 制御ではほとんど表面化しない欠陥が非常に重要な問題となる。無接点式静止リレーはリレーのもつこれらの欠点を解決するために開発されたもので、接点式リレーに比べて次のような一般的特長をもっている。

- (1) 完全静止形で、電気接点および機械的可動部分をもたぬため、寿命が長く、接触不良などの問題がなく、保守点検の必要がない。
- (2) 動作時間が一般に接点式リレーよりも高速である。
- (3) 素子1個で接点式リレー1個乃至数個分の機能をもつので、複雑な制御回路の構成には所要素子数が少なくてすむ。

静止リレーには、その構成要素に何をを用いるかにより、電子管式、トランジスタ式、パラメトロン式、磁気増幅器式などいろいろの種類が考えられ、これらはいずれも利害得失をもっているが、電動力応用におけるようにかなりひどい周囲および運転条件で使用される場合には、磁気増幅器式が、動作時間がほかの方式に比しておそい欠点はあるが、その堅ろう性と長寿命および苛酷条件下での動作の高信頼性の点ですぐれている。

最近日立製作所で開発されたヒタログ (Hitalog) 素子

* 日立製作所日立工場



第1図 正帰還による特性の調整

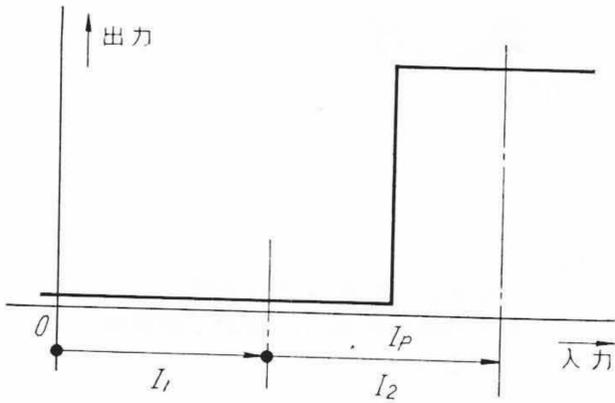
は磁気増幅器式静止リレーであって、電動力応用における各種制御装置に続々と使用され始めているので、ここにその応用例とともに御照介する。

2. 動作原理と素子の種類

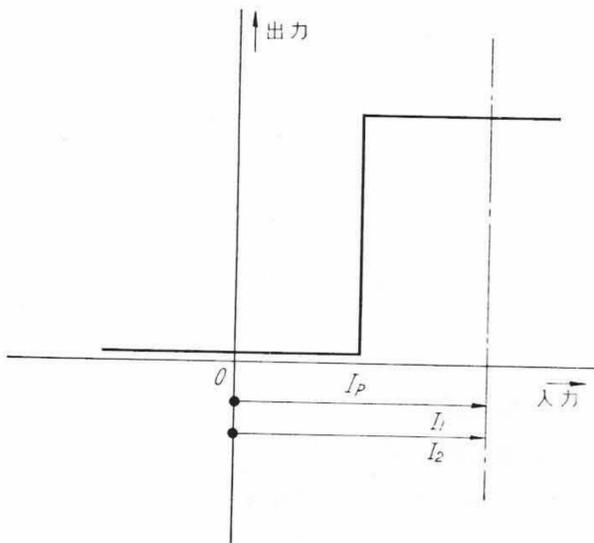
ヒタログの動作原理は、それに用いられている磁気増幅器の動作原理にほかならないが、一般の場合ではみられぬ特殊な特性をもった自己飽和形磁気増幅器を利用している。

自己飽和形磁気増幅器の特性は正帰還およびバイアスを加えることにより任意に調整できるが、正帰還およびバイアスを加えない場合は第1図(a)のような特性である。これに正帰還をある量加えると同図(b)のごときいわゆるスナップ (snap) 特性が得られ、さらに正帰還量をますます同図(c)に示すヒステリシス (hysteresis) 特性が得られる。

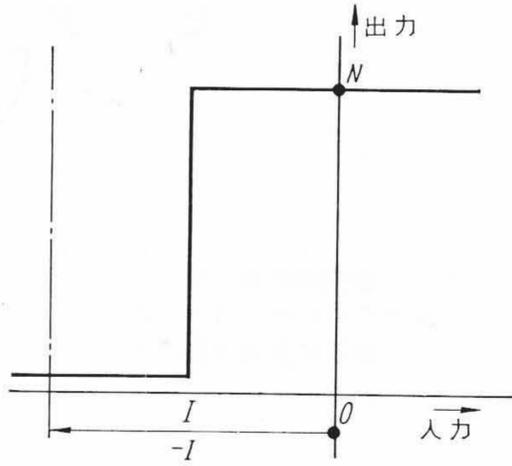
一般の磁気増幅器においては、特性の傾斜部を利用して増幅作用を行わせるため第1図(a)の特性が重要であるが、静止リレーにおける応用では、接点式リレーが ON, OFF の2つの状態しか取り得ないことを考えると、むしろ第1図(b)および(c)のごとく最大および最小電流値でのみ安定に動作する特性が望ましく、最大出力電流の状態を接点の ON に、最小出力電流の状態を接点の OFF にそれぞれ対応せしめて考えることができる。なお、バイアスを加えることにより第1図(a)(b)(c)の特性は入力軸に平行に移動せしめることができる。



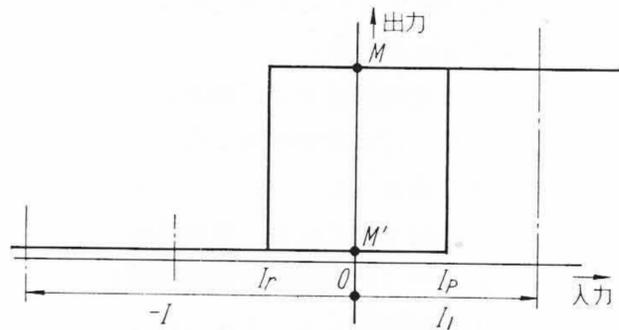
第 2 図 (2 入力) AND 素子特性



第 3 図 OR 素子特性



第 4 図 NOT 素子特性



第 5 図 MEMORY 素子特性

以下この第 1 図 (b) (c) の特性を用いて論理動作がいかに行われるかをヒタログの各基本素子につき説明する。

(1) 論理積素子 (AND Unit)

2 入力の AND 素子につき考える。磁気増幅器には適当な量の帰還とバイアスが加えられていて、その特性は第 2 図に示すように調整されている。図において入力信号 I_1 および I_2 の大きさは等しく磁気増幅器の動作点 I_p は $I_1 = I_2 = I$, $I_p = I_1 + \frac{1}{2} I_2 = \frac{3}{2} I$ になるようえらばれている。入力信号 I_1 および I_2 のうち 1 個のみが加えられても動作点に達しないので出力は得られない。 I_1 および I_2 が同時に加えられると動作点 I_p をこえる入力信号が加えられたことになり、出力が得られる (ON)。この状態で I_1 または I_2 のいずれかがなくなると、動作点をこえた入力が維持されなくて出力は零にもどる (OFF)。

この素子はリレー回路では接点の直列接続に相当する。

(2) 論理和素子 (OR Unit)

OR 素子は第 3 図に示す特性をもっている。入力信号 I_1 および I_2 のどちらか一方または両方同時に加え

られると動作点 I_p をこえた入力が増えられたことになり、出力が得られる (ON)。入力信号のすべてが取去られてはじめて出力は消滅する (OFF)。この素子はリレー回路では接点の並列接続に相当する。

(3) 否定素子 (NOT Unit)

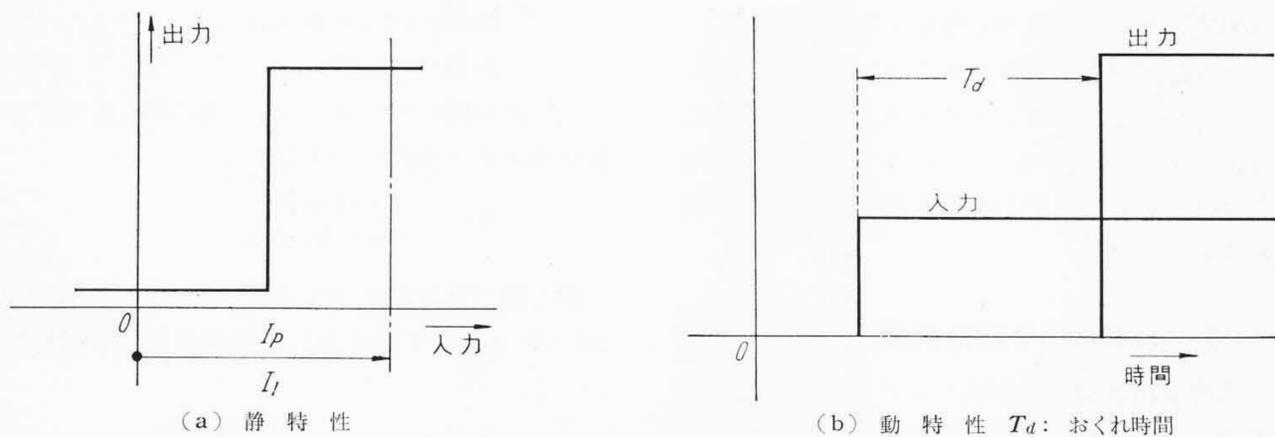
NOT 素子は接点式リレーにおける常時閉 (b) 接点に相当するもので、入力零の状態では出力が得られ (ON)、入力が加わると出力が零になる (OFF) 特性をもっている。第 4 図は NOT 素子の特性で、入力は負の方向に加えられる。

(4) 記憶素子 (MEMORY Unit)

MEMORY 素子は第 5 図に示す特性をもっている。正入力 I_1 すなわち動作点 I_p をこえる入力が増えられると、出力が得られる (ON)。正入力なくなっても M 点において出力は維持され、いわゆる記憶 (Memory) 動作が行われる。いま Memory 動作が行われている状態で、負入力 $-I$ を加えると、リセット点 I_r をこえる負入力が増えられるので出力はなくなり (OFF)、負入力なくなると M' 点で出力零の状態に保たれる。なお負入力の大きさ I は正入力の大きさ I_1 の 2 倍に選ばれているので、両入力が増えられている場合には出力は必ずリセットされて零の状態に保持される。この素子はリレーの自己保持回路に相当する。

第1表 ヒ タ ロ グ の 種 類 と 特 性

種 類	記 号	接点リレー相当回路	動 作 特 性	機 能	
基 本 素 子	AND				入力 X_1 および X_2 が同時に加えられているときに限り出力 Y が得られる。
	OR				入力 X_1 および X_2 のどちらかまたは両方が同時に加えられると出力 Y が得られる。
	NOT				入力 X が加えられない間は出力 Y が得られるが入力 X が加えられると出力 Y は消滅する。
	MEMORY				+端子に入力 X_1 が加えられると出力 Y が得られる。入力 X_1 がなくなっても出力 Y は保持される。次いで-端子に入力 X_2 が加えられると出力 Y は消滅し入力 X_2 がなくなっても出力 Y は零に保たれる。
	TIME DELAY				入力 X が加えられるとある時間おくれののちに出力 Y が得られる。その状態で入力 X を切ると出力は時間おくれなしに消滅する。
複 合 素 子	3-Input AND				3つの入力 X_1, X_2 および X_3 が同時に加えられているときに限り出力 Y が得られる。
	HOLD MEMORY				入力 X_1 と X_2 が同時に加えられると出力 Y が得られる。その状態で X_1, X_2 のどちらか一方がなくなっても出力は保たれ、両方がなくなってもはじめて出力も消滅する。また出力が得られている状態で負入力 X_3 が加えられても出力をなくすることができる。



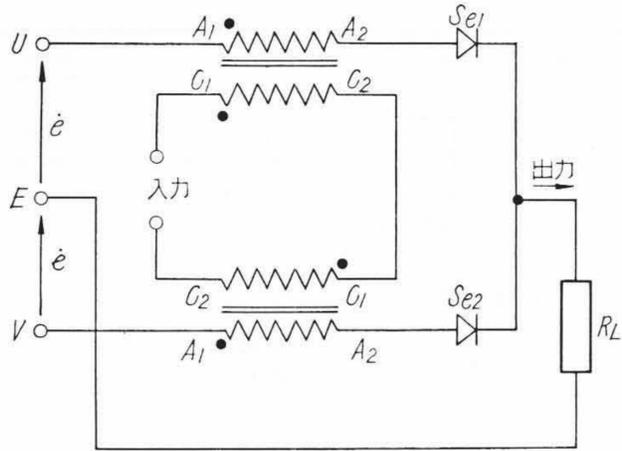
第6図 TIME DELAY 素子特性

(5) 時間おくれ素子 (TIME DELAY Unit)

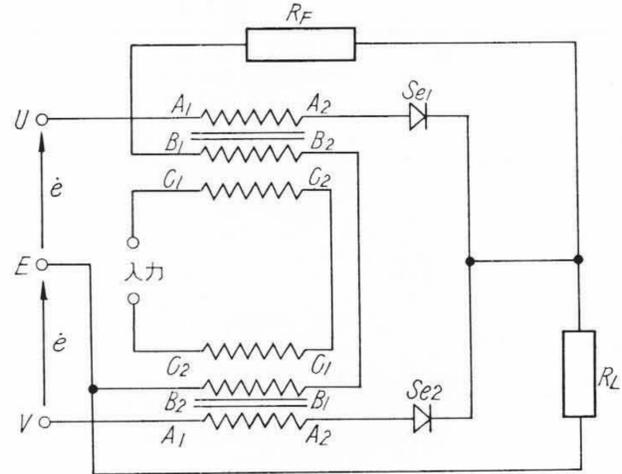
TIME DELAY 素子は、接点式限時リレーに相当する素子で、入力信号が加えられてから、ある時間おくれののち出力を得たい場合に用いられる。それゆえ、

TIME DELAY 素子において重要なのは静特性よりもむしろ動特性である。第6図(a)に静特性を、第6図(b)に動特性を示す。

不足励振で設計され、一つの短絡制御巻線が巻かれ



第 7 図 中間タップダブル形磁気増幅器基本回路



第 8 図 正帰還回路を付加した中間タップダブル形磁気増幅器

た磁気増幅器では死時間 (Dead Time) とよばれる時間おくれ現象がみられる。これは鉄心磁束レベルが直流入力電圧により負の飽和より正の飽和までもちあげられるに要する時間で、出力は入力に加えられてからこの時間 T_d のおくれののち始めて出る (ON)。この現象を利用したのがこの素子で、 T_d の値は短絡制御巻線回路の抵抗値によってある程度まで調整できる。

以上の 5 種の基本素子のみをいろいろに組み合わせ用いることによって、いかなる ON-OFF 制御回路をも実現でき、従来のすべてのリレー制御方式に代る無接点制御方式が可能となるが、さらに実用上の便宜のため、複合素子として 3 入力論理積素子 (3-Input AND Unit, これは AND 素子の一種) およびホールド・メモリ素子 (HOLD MEMORY Unit, これは MEMORY 素子の応用) を加え、これら 7 種類の素子を標準化している。これらの素子の記号、動作特性、機能および相当リレー回路をまとめて第 1 表に示す。

なお、ヒタログ素子はあくまで制御回路用素子で、出力が小さいので、大電力をうるには、その出力段に磁気増幅器などを接続しヒタログ出力を増幅する必要がある。また、完全な無接点制御を行うためには、ヒタログの入力素子として、従来の押ボタンスイッチ、制限開閉器などに代る無接点素子が必要で、これらのものもすでに完成、実用化されているが、その詳細の内容に関しては別の機会にゆずる。

3. ヒタログの回路構成⁽⁷⁾

ヒタログ用磁気増幅器は、中間タップダブル形磁気増幅器に外部帰還を加味した特殊なものである。中間タップダブル形磁気増幅器では全波整流出力をうるのに電源変圧器に中点タップ付変圧器を必要とする代りに整流片が 2 枚ですむ特長をもっており、ヒタログのようにコンパクトな構造を要求される場合非常に有利となる。

第 7 図に中間タップダブル形磁気増幅器の基本回路を示す。この回路の特性は第 1 図(a)に示されている。い

ま出力巻線 (A_1-A_2) 回数を N_{ac} 、制御巻線 (C_1-C_2) 回数を N_c 、鉄心の交流励磁アンペアターンを $\wedge c$ 、出力回路抵抗を R_L 、電源電圧実効値を e とし、整流器の正方向抵抗および逆流を無視すると第 1 図 (a) の特性で I_{Lo} , I_{Lm} , I_{-o} はおのおの (1) 式で与えられる。

$$\left. \begin{aligned} I_{Lo} &= \frac{2\wedge c}{N_{ac}} \\ I_{Lm} &= \frac{2\sqrt{2}e}{\pi R_L} \\ I_{-o} &= \frac{\wedge c}{N_c} \end{aligned} \right\} \dots\dots\dots (1)$$

ところでヒタログでは、第 1 図(b)または(c)の特性をうるため正帰還を加える必要があるが、第 8 図にこの場合の回路を示す。帰還巻線 (B_1-B_2) 回数を N_F 、帰還回路抵抗を R_F 、帰還電流を I_F とし、第 1 図(c)においてヒステリシス幅を ΔI_C とすると、これらの量の間には次の関係がある。

$$\left. \begin{aligned} I_F N_F &= \wedge c + N_c \cdot \Delta I_C \\ I_F R_F &= I_{Lm} R_L \end{aligned} \right\} \dots\dots\dots (2)$$

(2) 式を解いてヒステリシス幅 ΔI_C に対する R_F の値を求めると次の (3) 式をうる。

$$R_F = \frac{N_F I_{Lm} R_L}{\wedge c + N_c \cdot \Delta I_C} \dots\dots\dots (3)$$

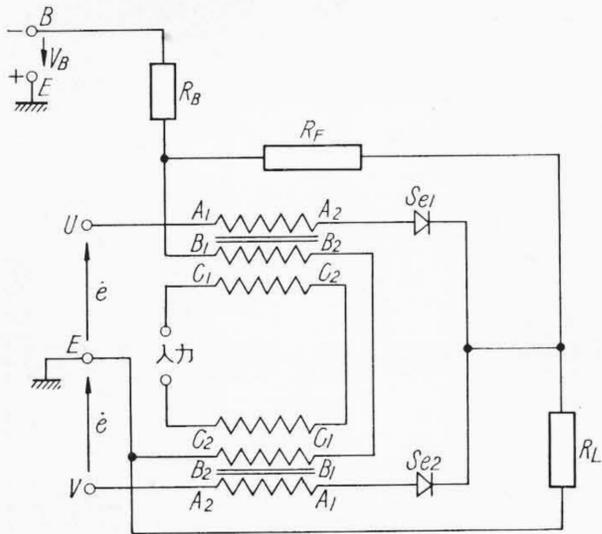
第 1 図 (b) のスナッフ特性をうるには、(3) 式の $\Delta I_C = 0$ とおいて求められる次の抵抗値を接続すればよい。

$$R_F (\Delta I_C = 0) = \frac{N_F I_{Lm} R_L}{\wedge c} \dots\dots\dots (4)$$

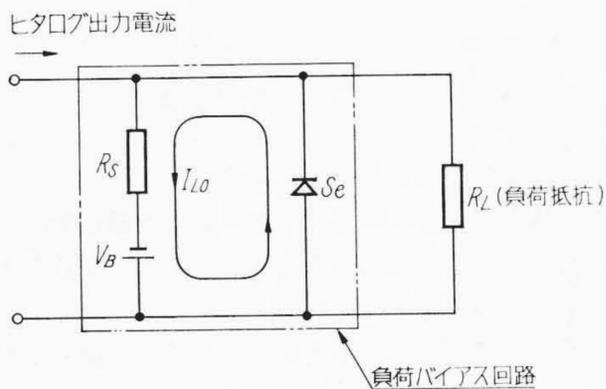
すなわち、第 1 図(b)または(c)の特性を実現する回路はまったく同じで、ただ帰還回路抵抗 R_F の値のみこととなる。

一方、ヒタログの動作点を素子の種類により調整するには、バイアス電流をバイアス巻線に流して特性を入力

軸に平行に移動させる必要がある。ヒタログではバイアス電流 I_B を帰還巻線に帰還電流 I_F と重畳して流す方法を取り、帰還巻線にバイアス巻線の役目を兼ねさせてバイアス巻線を省略している。このバイアス回路を付加した場合を第9図に示す。バイアス電源電圧を V_B 、バイアス回路抵抗を R_B とすると、帰還巻線 (B_1 - B_2) 回数は N_F であるから、動作点を入力電流 I_p の点に選ぶ



第9図 正帰還およびバイアス回路を付加した中間タップダブル形磁気増幅器



第10図 負荷バイアス回路

ためには R_B の値を次式で与えられる値にする必要がある。

$$R_B = \frac{N_F V_B}{I_p + N_C I_p} \dots \dots \dots (5)$$

すなわち、バイアス回路抵抗 R_B の値を変えることによって動作点を自由に調整することができる。

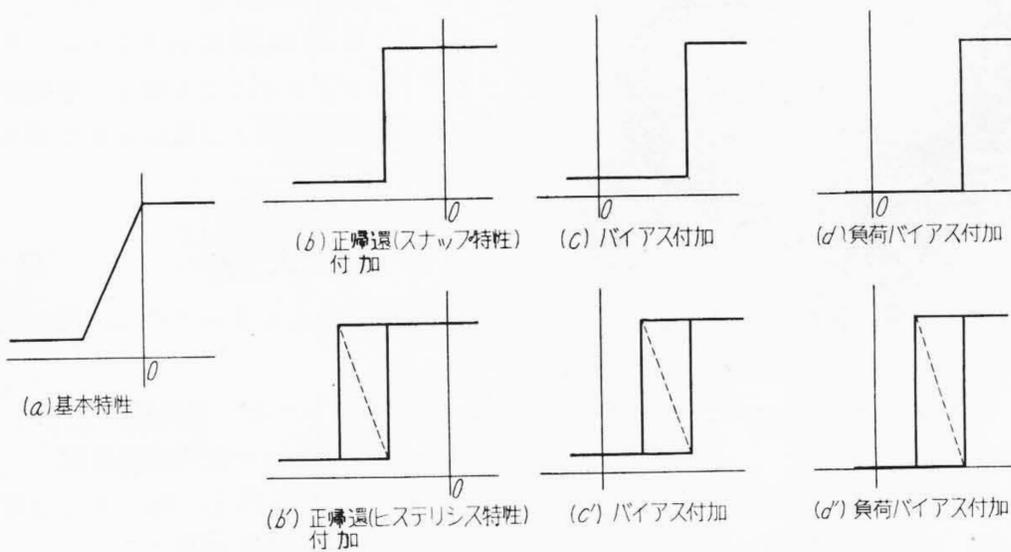
磁気増幅器の出力電流最小値 I_{L0} は(1)式で与えられる有限の値で、最大出力電流 I_{Lm} に対する比率は無視できない程度になる。このことはヒタログが完全な ON-OFF 動作を行うための大きな障害となるので、第10図に示すような負荷バイアス回路をヒタログの出力回路に付加して、この I_{L0} を見かけ上 0 にしている。すなわち第10図で $V_B/R_S = I_{L0}$ となるように負荷バイアス電圧 V_B および負荷バイアス抵抗 R_S を選んでおくと、出力 OFF の状態では I_{L0} はセレン整流器 S_e を通って流れ、負荷バイアス回路の等価抵抗は 0 となり、負荷抵抗 R_L には電流は流れない。出力 ON の場合には S_e を通る電流は 0 となり、等価抵抗は ∞ となって R_L に出力電流を得る。

第11図は自己飽和形磁気増幅器の特性が上述のような種々の付加回路によってヒタログ特性に移行する過程をまとめて示したものである。

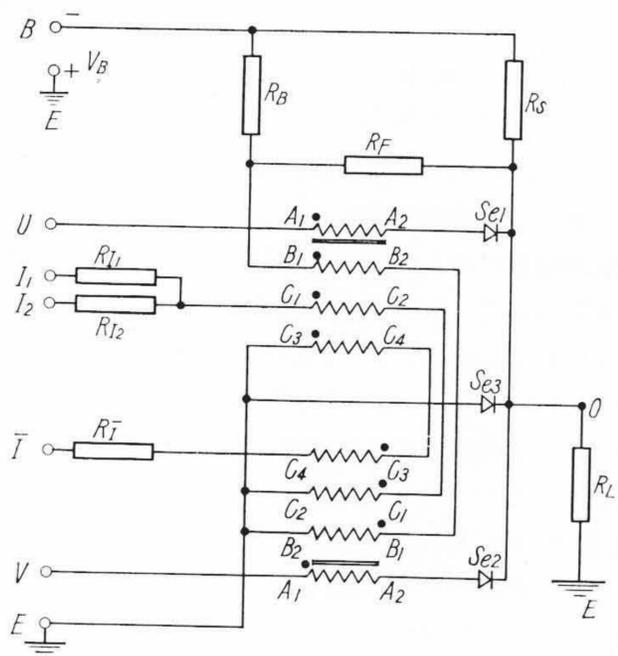
第12図に AND 素子の回路図を示すが、ほかの素子については帰還回路抵抗 R_F 、バイアス回路抵抗 R_B の値および入力回路の構成がやや異なるのみで、原理はまったく同じである。なお TIME DELAY 素子は第12図の C_3 - C_4 コイルを短絡制御巻線として用いる。

4. 構 造

ヒタログ素子の構造⁽⁸⁾を第13図に示す。フェノール樹脂製ベース上に小形磁気増幅器コイル2個、炭素被膜抵抗器数個、およびセレン整流器1組を立体的に配置し

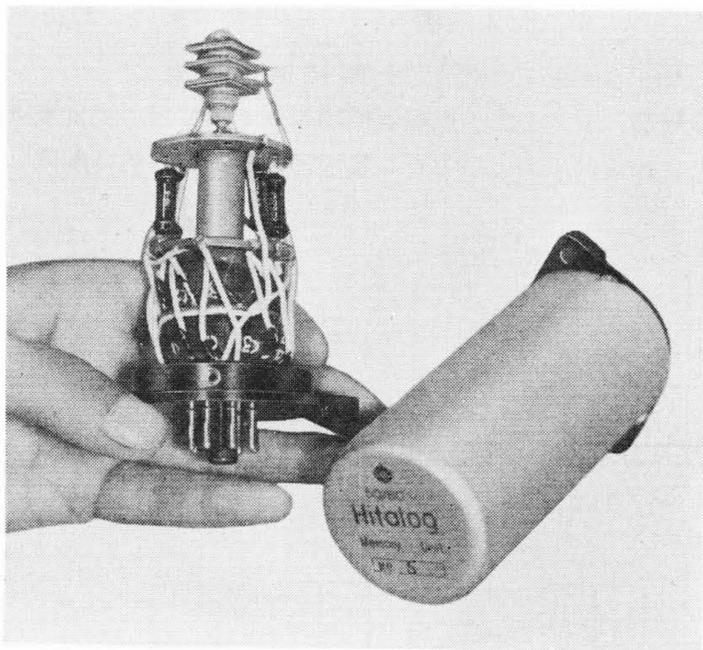


第11図 磁気増幅器特性の推移



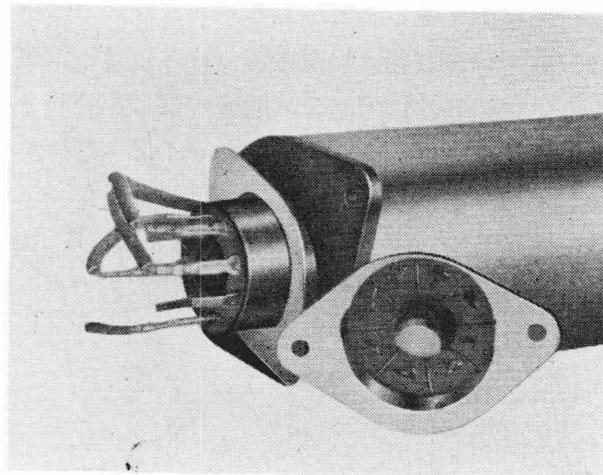
- A₁-A₂: 出力巻線 (巻数 N_{ac})
- B₁-B₂: バイアス巻線 (巻数 N_F)
- C₁-C₂: 正入力制御巻線 (巻数 N_c)
- C₃-C₄: 負入力制御巻線 (巻数 N_c)
- R_F: 帰還バイアス抵抗
- R_B: バイアス抵抗
- R_S: 負荷バイアス抵抗
- R_L: 負荷抵抗
- R_{I1}, R_{I2}: 正入力抵抗
- R_I: 負入力抵抗
- Se₁, Se₂: 自己帰還用整流器
- Se₃: 負荷バイアス用整流器
- U, V: 交流電源端子
- B: バイアス電源端子
- E: 共通接地端子
- O: 出力端子
- I₁, I₂: 正入力端子
- I: 負入力端子
- V_B: バイアス電圧

第12図 AND素子回路図

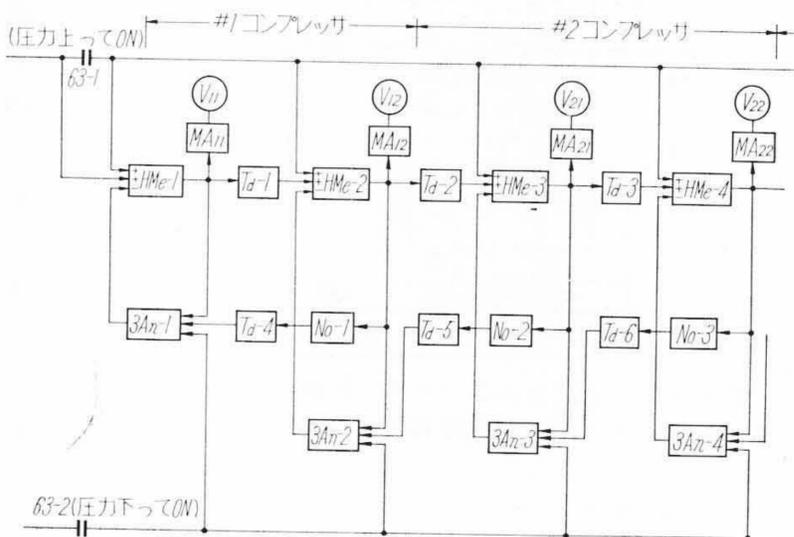


第13図 ヒタログ素子の構造

て、素子の占有床面積を極度に減少した構造となっている。前章で述べたように、ヒタログは素子の種類によって抵抗器の数および抵抗値が一部異なるのみで、構造に



第14図 無ハンダソケット



第15図 圧力調整回路

についてはいずれの素子も同じである。

コイル鉄心は異方性50%ニッケル鋼の巻鉄心で、これに出力巻線、帰還巻線、正入力制御巻線および負入力制御巻線の4巻線が施されている。

ベースの脚部端子は8本であるが、その寸法および配列は便宜上GT管の端子と同一になっている。カバーはアルミ製で、頭部には素子の種類を表示する文字が焼付けられて優美な外観となっている。

ソケットは第14図に示すように、テーパタブとテーパタブリセプタクルによる無半田接続方式として、外部接続線の接続作業および接続変更作業を容易にしている。

5. 応 用

最近実施されたヒタログの二、三の応用例を以下にのべる。

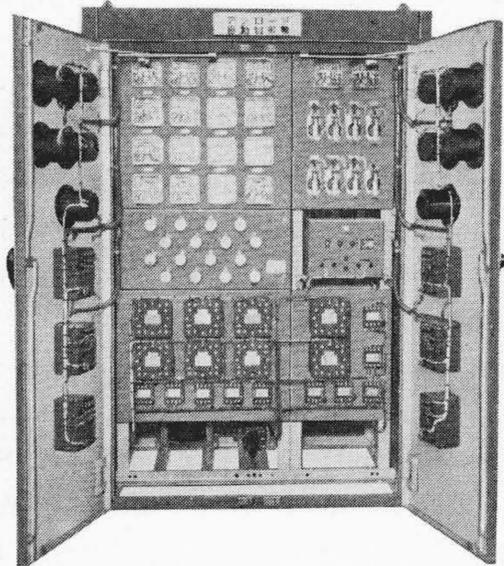
5.1 静止リレーとしての応用

(1) コンプレッサ圧力調整装置

第15図中V₁₁, V₁₂, V₂₁, V₂₂は電磁弁であり、その開閉により圧力を調整する。

いま圧力が規定値より高くなると、圧力継電器63-1

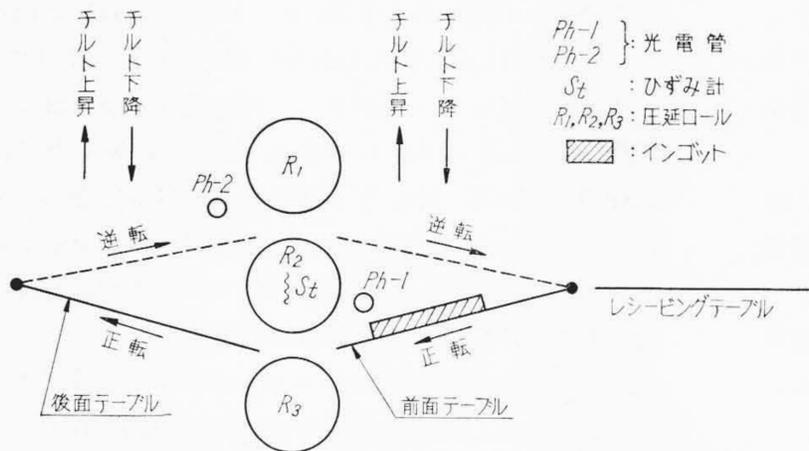
が閉じ、HMe-1の2つの正入力端子に信号が加えられてHMe-1はON状態になる。磁気増幅器MA₁₁



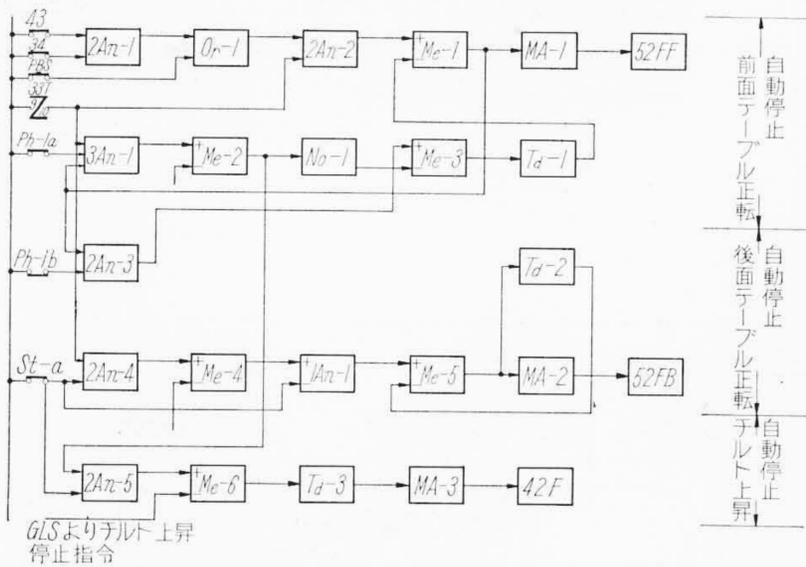
第16図 圧力調整装置用ヒタログキュービクル

はHMe-1出力によって動作し電磁弁V₁₁を開き#1コンプレッサを $\frac{1}{2}$ アンロードして圧力を下げる。 $\frac{1}{2}$ アンロードの状態がT₁秒(Td-1のおくれ時間)続いてもなお圧力が規定値以下に下らぬ場合は、Td-1の出力と63-1を介しての入力とによりHMe-2がON状態になり、V₁₂をも開いて#1コンプレッサを全アンロードの状態において圧力の低下をはかる。以上の過程が#2コンプレッサ以下について圧力が規定値以下になって63-1が開路するまで繰り返される。

一方、圧力が規定値以下になると圧力継電器63-2が閉じ3An-1, 3An-2, 3An-3, 3An-4の各端子に入力信号を与える。ところで、圧力をあげるのはアンロードの状態にあるコンプレッサを後段から次々にオンロードの状態に変えて行うのであるが、そのためには後段がオンロードで自己がアンロードの状態にあることを検出し、検出信号によって自己をオンロード状態にする必要がある。たとえばV₂₂が閉、V₂₁が開で#2コンプレッサが $\frac{1}{2}$ アンロードの状態にあると、HMe-4の出力はOFFなのでNo-3に出力がえられ、T₆秒(Td-6のおくれ時間)後に3An-3の入力端子に信号が与えられる。3An-3のほかの入力端子にはON状態にあるHMe-3を介しての信号と63-2を介しての信号とが加えられているので3An-3がONとなり、HMe-3に負入力信号が加えられてHMe-3の出力は消滅し、V₂₁は閉じて#2コンプレッサは全オンロードになって圧力を上昇させる。この過程は圧力が規定値以上になって63-2が開路するまで続けられる。第16図に本装置に用いたヒタログキュービクルを示す。



第17図 可逆熱間圧延機のチルチングテーブル装置



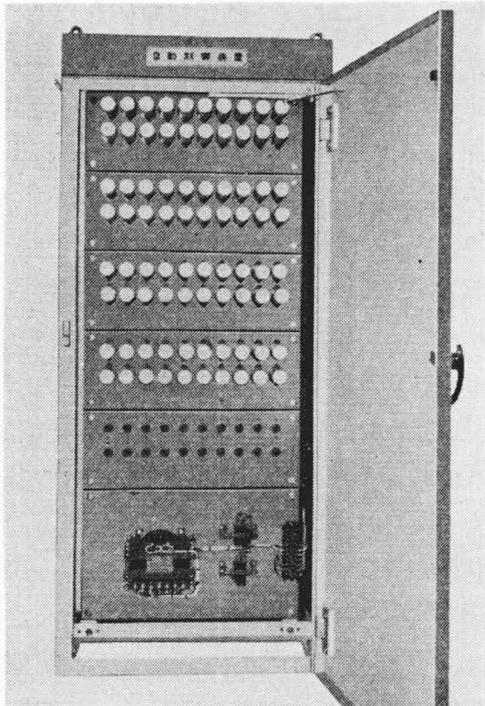
GLSより手ルト上昇停止指令

- 43: 切替開閉器
- 34: 操作開閉器
- P.B.S.: 前面テーブル起動スイッチ
- 33T: 歯車式制限開閉器(GLS)
- Ph: 光電管
- St: ひずみ計
- MA: 計磁気増幅器
- 52FF: 前面テーブル正転用接触器
- 52FB: 後面テーブル正転用接触器
- 42F: チルト上昇用接触器

第18図 チルチングテーブル制御ヒタログ回路の一部

(2) 可逆熱間圧延機のチルチングテーブル制御装置

第17図はチルチングテーブルの概要を示したものである。インゴットがレシービングテーブルより前面テーブルに移されると、前面テーブルは正転してインゴットを3段ロール中の下2段ロールR₂, R₃間に送りこみ、圧延を終ったインゴットは後面テーブルにとりだされる。ついで前後面テーブルはおのおのの一端を支点としてチルトされ、第17図中に点線で示した位置まで上昇する。前後面テーブルはそこで逆転を開始し、インゴットは上2段ロールR₁, R₂間で圧延され、ふたたび前面テーブルに送りだされる。前後面テーブルはそこで下降して最初の状態に復し、1サイクルの圧



第 19 図 チルト制御ヒタログキュービクル

延行程が完了する。実際の場合にはインゴットは15~19パスの圧延をうけるので、上記の動作がかなりのひん度で行われることになり、その制御装置にヒタログを利用することにより装置の信頼性を高めることができる。

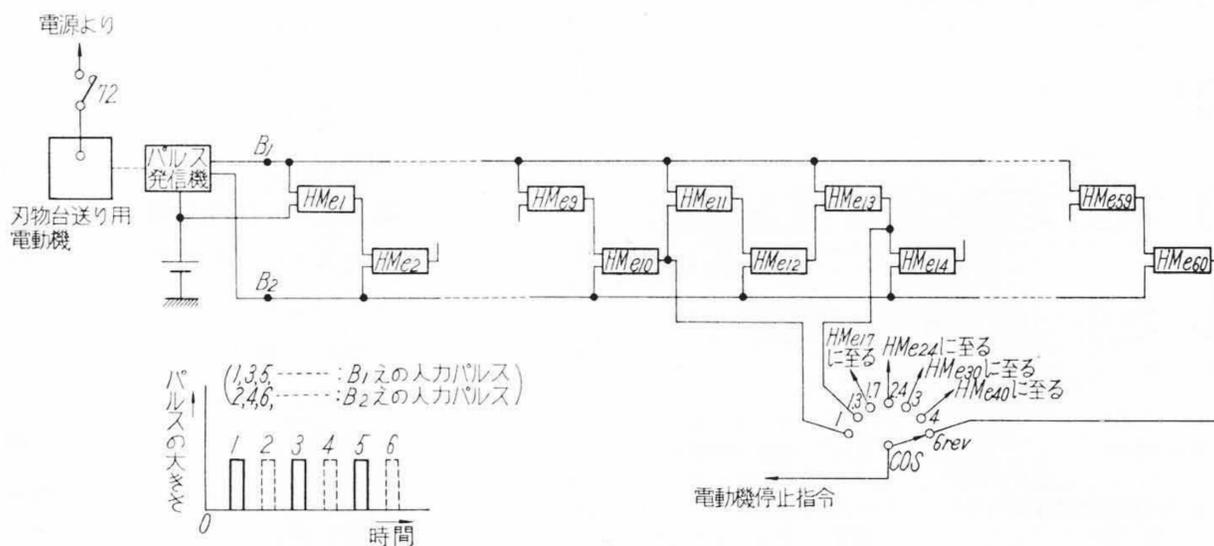
第 18 図は制御回路の一部を示したものである。検出器としてはインゴットの位置を検出する 2 個の光電管(Ph-1, Ph-2)および、ロールのかみこみを検出するひずみ計(St) が用いられており、これらの検出を基準にし、TIME DELAY 素子を巧妙に用いることによりシーケンス制御を行っている。

切替開閉器43および操作開閉器34を閉じると、2 An-1, Or-1 が ON となって 2An-2 の入力端子の一つに信号を与える。ついで歯車式制限開閉器 33 T の接点が閉じると 2 An-2 は 2 入力信号をうけて ON となり、Me-1, 磁気増幅器 MA-1 を介して接触器 52 FF

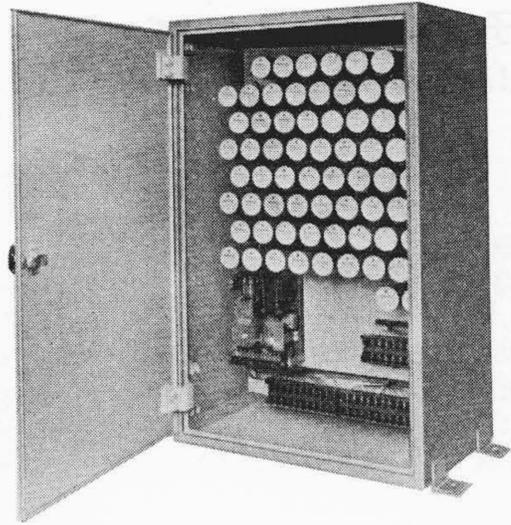
が動作して前面テーブルが正転開始し、インゴットは下 2 段ロール R₂, R₃ 間に向って移動する。インゴットがロールに近づいて前面光電管 Ph-1 が動作し Ph-1a が閉じると 3An-1, Me-2 が ON となり、No-1 が OFF して Me-3 は正入力が増えられるといつでも動作できる状態におかれる。インゴットが光電管部を通りすぎて Ph-1b が閉じると 2An-3, Me-3 が動作し、Ph-1b が閉じてから Td-1 により定まるおくれ時間 T₁ 秒ののち Me-1 が OFF になって前面テーブルの正転停止指令が与えられる。

チルト上昇の指令は慣性などを考慮しインゴットがロールにかみこまれるとただちに与えられる必要があるが、かみこみがひずみ計により検出され、St-a が閉じると 2An-5, Me-6, Td-3, MA-3 と動作し、かみこみより Td-3 のおくれ時間 T₃ 秒ののち 42F が閉じてチルト上昇を開始するが、チルト上昇開始時にはインゴットは後面テーブルの上に完全に移動しているように Td-3 のおくれ時間 T₃ はセットされている。一方 St-a が閉じると 2 An-4, Me-4 が ON となるが、1 An-1 は正負両入力信号が増えられるので OFF に保たれ、インゴットがロール間を通りすぎて St-a が OFF になると 1An-1 の負入力信号がなくなり、1An-1, Me-5, MA-2, 52FB が順次 ON になって後面テーブルが正転開始する。正転後 Td-2 がセットされたおくれ時間 T₂ 秒ののち、Me-5 に負入力信号が与えられて OFF となり自動的に停止する。

以上は本制御装置の正転パスおよびチルト上昇までの操作説明である。実際の装置ではさらに逆転パス、チルト下降、マニピュレータ・フィンガ操作などを含む全圧延工程の制御をヒタログ素子約 100 個を用いて行っているが、上述と類似のヒタログ回路によっているのではん雑をさけるために説明を省略する。第 19 図に本装置用ヒタログキュービクルを示す。



第 20 図 ヒタログ計数回路



第21図 ヒタログ計数器ボックス

5.2 ヒタログ計数回路（プレーナ刃物台送り量制御装置）⁽⁶⁾

ヒタログを用いて計数を行う場合、いろいろの計数方式が考えられるが、大形プレーナの刃物台送り量制御装置に応用した例につき説明する。

第20図は計数回路およびその付属回路を示したものであるが、図示のとおり計数回路は HOLD MEMORY 素子の組合わせにより構成されている。いま、刃物台送り用電動機に直結されたパルス発信機により送り電動機の単位回転ごとに入力母線 B_1 , B_2 に交互にパルス 1, 2, 3, ……が加えられる場合を考える。HMe-1 のみには計数開始にさきだってホールド入力に加えられているので B_1 にパルス 1 が加えられると ON になり、刃物台が 1 単位送られたことを表わす。HMe-1 の出力はホールド信号として HMe-2 に導かれ、 B_2 にパルス 2 が加えられたとき HMe-2 が ON となる。このような過程が繰返され 2 本の入力母線あわせて n 個のパルスがはいってくれば n 個の HMe 素子が ON となり、パルス消滅後もその状態を保つ。

第20図に示した例では送り電動機の 1 回転に対しパルスが 10 個得られるよう発信機が設計されており、電動機の 1 回転により HMe-1~HMe-10 が ON となる。図中 COS は送り量選択スイッチで、たとえば送り電動機の 1 回転で送りを停止したい場合には、COS を切換えて HMe-10 の出力端子に接続し、HMe-10 の出力をとりだして電動機の停止指令を与える。第21図は本装置に用いたヒタログ計数器ボックスである。

5.3 その他の応用例

その他の応用例としては

- (1) 可逆熱間圧延機の自動運転
- (2) 圧延機の圧下数值制御
- (3) 巻上機および高炉巻上機の制御装置
- (4) ベルトコンベヤの総括制御
- (5) 工作機（ボール盤，パンチプレス，ミーリングなど）の自動工作装置
- (6) 炉のプログラム制御
- (7) 化学装置のプロセス制御

などがあるが、これらの内容については別の機会にゆずる。

6. 結 言

接点や機械的可動部分などの損耗部分をもつ従来の接点式リレーに代るべきものとして開発されたヒタログ素子は磁気増幅器式静止リレーの一種であって、中間タップダブラ形磁気増幅器に外部帰還を加えた方式を採用し、GT管式ベース上に磁気増幅器コイル、抵抗器類およびセレン整流器を立体的に配置して極度に床面積を減少し、コンパクトな構造としたものである。

ヒタログの基本素子としては AND, OR, NOT, MEMORY および TIME-DELAY の 5 種があり、さらに複合素子として 3-Input AND および HOLD MEMORY を標準化している。本文では各素子の動作原理、回路構成、構造および 2, 3 の応用例について述べた。

ヒタログ素子はその堅ろう性、長寿命、苛酷な使用条件下での高い信頼性などのために、今後続々と電動力応用の各種制御装置に使用されるすう勢にある。

最後にヒタログ素子完成にあたりご指導ご鞭撻を賜った日立製作所日立工場泉部長、桧垣課長、平川課長、西主任、日立研究所小林主任研究員、前川主任、小西氏の各位に厚く御礼申し上げる。

参 考 文 献

- (1) R. A. Ramey: T. AIEE 72, (Jan. 1953)
- (2) R. A. Mathias: Control Eng. 4, 67 (May 1957)
- (3) W. G. Evans: AIEE Paper 56-91 (1956)
- (4) 中山: 電学誌 79, 85 (昭34-1)
- (5) 前川, 宮沢: 日立評論 別冊 No. 26, 25 (昭33-10)
- (6) 西, 宮沢: 日立評論 41, 1295 (昭34-10)
- (7) 特許出願中
- (8) 特許出願中