

計 数 形 微 分 解 析 機

Digital Differential Analyser (DDA)

穂 坂 衛* 松 原 茂 雄** 吉 竹 昌 嗣***
Mamoru Hosaka Shigeo Matsubara Masatsugu Yoshitake

内 容 梗 概

計数形微分解析機 (DDA) は、理工学の分野に現われる各種の線形、非線形微分方程式の数値解析を主目的とした、デジタル形の単能計算機である。本文では、一般 DDA の動作原理、国内、国外における DDA の製作の現状、従来の汎用デジタル計算機、およびアナログ計算機に対して DDA が有する特長と適用分野について紹介し、試作した DDA の概要を述べてある。

1. 緒 言

DDA は、従来の機械式または電子管式の微分解析機の原理を、パルスを扱うデジタルの回路で実現したもので、一般のアナログ計算機、汎用のデジタル計算機とは、使用目的および機能の点で、多くの差異がある。そのおもなものを列挙すると、次のようになる。

(1) 解の精度 デジタル化した情報を取り扱うので、使用する素子には、アナログ計算機ほど厳格な精度のものを必要としない。解の要求精度に応じて、取扱数値のけた数を

選ぶことができる。

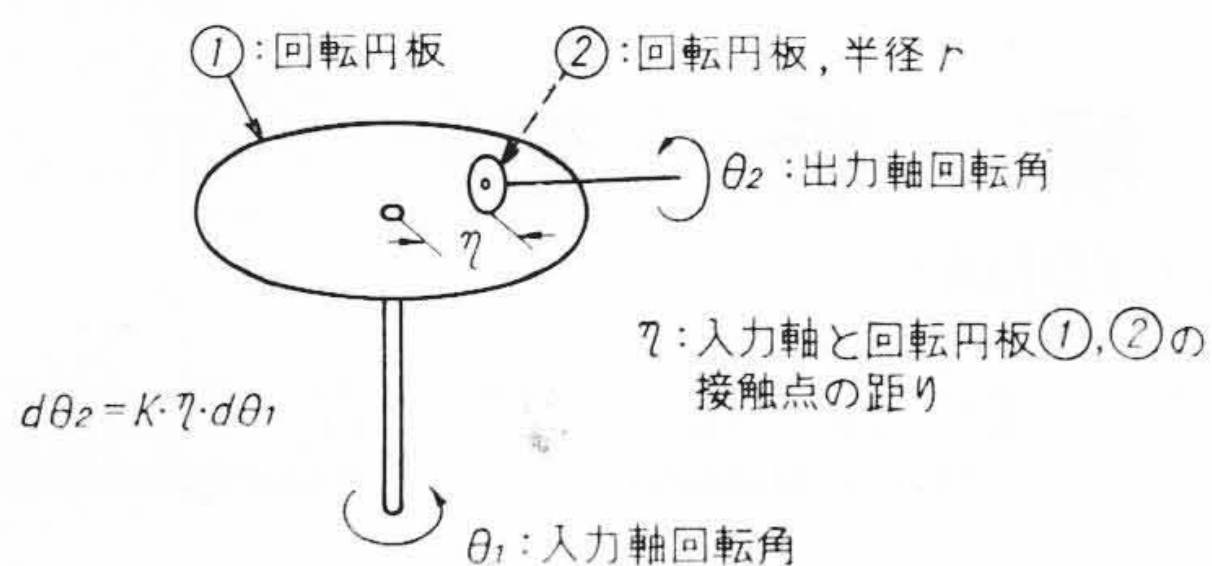
(2) 小形化、軽量化の可能性 特殊目的の制御用計算機で、容積重量などが極度に制限される場合、従来のサーボ計算機では、小形化、軽量化が困難であったが、DDA を採用することにより、要求される性能の計算機を比較的容易に実現することができる。

(3) 融通性 DDA は特に微分方程式の数値解析に適した計算機で、その目的には汎用デジタル計算機のような、面倒なプログラムを必要としない。しかも、デジタル情報を取り扱うので、実際の金物をつくらなくても、多くの論理

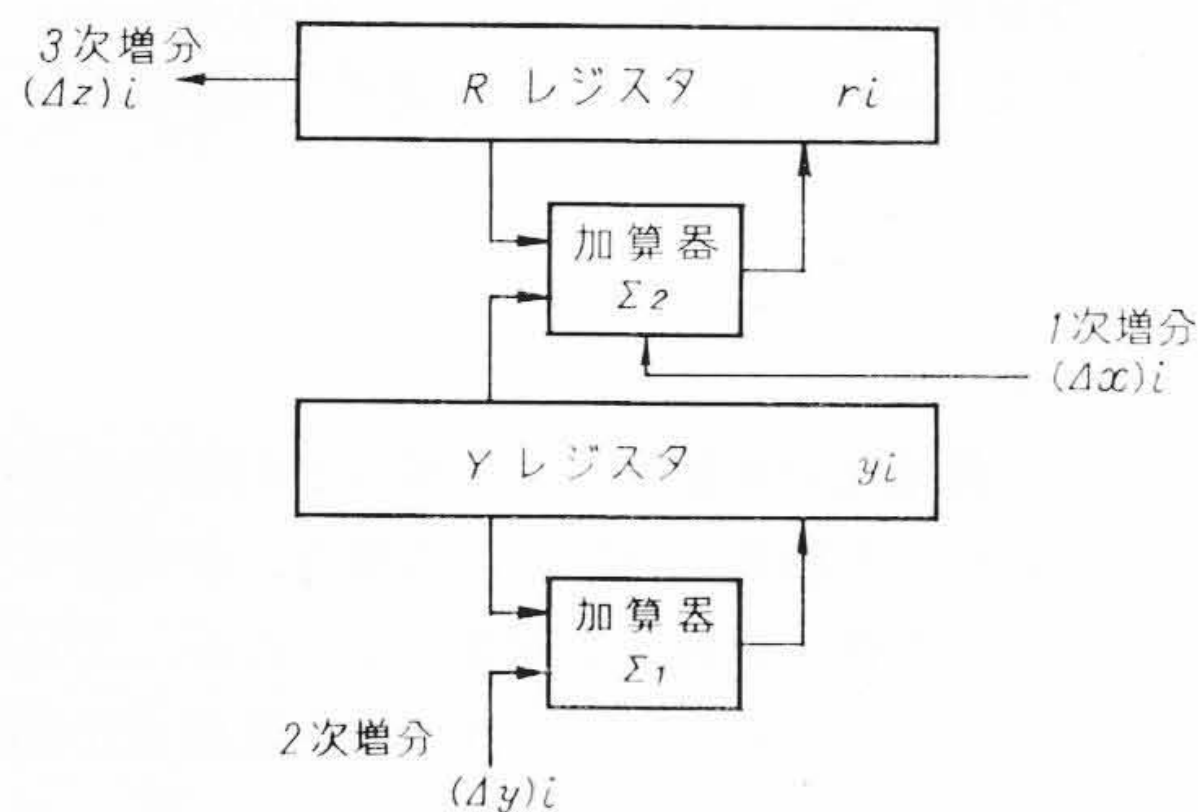
第 1 表 国内および国外 DDA 性能一覧表 (1963.4 調べ)

	MADDIDA	CRC 105	Bendix D-12	Bendix G-15 付加装置	Litton 20 Litton 40	TRICE	IBM DATA	CORSAIR	MELCOM 1101 付加装置	DAC-1	日立DDA
取 扱 数 値	2 進	10 進	10 進	2 進	2 進	2 進	2 進	2 進	2 進	2 進	2 進
積分器の構成	29 ビット	6 けた	7 けた	29 ビット	18 ビット	30 ビット	21 ビット	16 ビット	29 ビット	20 ビット	20 ビット
積分器形式	磁気ドラムの遅延線レジスタ	磁気ドラムの遅延線レジスタ	磁気ドラムの遅延線レジスタ	磁気ドラムの遅延線レジスタ	磁気ドラムの遅延線レジスタ	電磁遅延線	—	磁気コア	磁気ドラムの遅延線レジスタ	トランジスタクリップフロップのレジスタ	磁気遅延線の循環形レジスタ
積分器の実装数	44 個	60 個	70 個	108 ほか に定数 掛算器 108 個	20個、40個	基本ブロック構成 (1) 積分器 8 個 (2) JY 加算器 2 個 (3) 定数掛算器 5 個 (4) サーボ 2 個 (5) 変数掛算器 1 個	64 個	50 個	100 個ほか に定数 掛算器 100 個	積分器 5 個 定数掛算器 2 個 サーボ 3 個	30個ほか に定数 掛算器 30個 デイン ジョン の指 定が 可能
積分器の相互接続	内部プログラ ム記憶方式	内部プログラ ム記憶方式	内部プログラ ム記憶方式	内部プログラ ム記憶方式	内部プログラ ム記憶方式	パツボード	—	パツチボ ード	内部プログラ ム記憶方式	パツチボ ード	内部記憶式 とパツチボ ード式
演 算 方 式	直 列	直 列	直 列	直 列	直 列	積分器内直列 積分器相互並列	直 列	直 列	直 列	並 列	直 列
演 算 速 度	100回/秒	—	—	—	60 回/秒	10 μ s/積分器すなわち 100 kc	700回/秒	500回/秒	65 回/秒	500回/秒	1,700回/秒
クロック周波数	—	—	—	—	非 同 期	3 Mc	—	500 kc	214 kc	100 kc	1 Mc
入 力 方 式	—	—	紙テープリ ーダ	G-15 付属 のフレキシ オを使用	紙テープリ ーダ、カー プフォロア 、マニ ュアルキー	紙テープリ ーダ、カー プフォロア マニ ュアルキー	—	マニ ュアル キー、パン チカード	MELCOM 1101 の入出力装 置を使用す る	マニ ュアル キー	紙テープリ ーダ、マニ ュアルキー
出 力 方 式	グラフプロ ット	グラフプロ ット	電動タイ プライタ、 グラフプロ ット	上記フレキ ソのほか にグラフプロ ット	グラフプロ ット	紙テープパン チ グラフプロ ット ほか に PB250 のフレ キシ	—	グラフプロ ット	グラフプロ ットほか に MELCOM 1101 の入出力装 置	XYレコー ダ	夏式プリン タ、紙テー プ リ ー ダ、XY レコーダ
回 路 素 子	真 空 管	真 空 管	真 空 管	真 空 管	真 空 管	トランジスタダイオード	トランジスタ ダイオード	トランジスタ ダイオード	トランジスタ ダイオード	トランジスタ ダイオード	トランジスタ ダイオード
製 造 者	Northrop Aircraft Inc	Northrop Aircraft Inc	Bendix	Bendix	Litton Industry	Packard Bell Inc	IBM	Southern Instruments Ltd	三菱電機株式会社	東京芝浦電気株式会社	日立製作所
発 表 時 期	1949年	1951年	1953年	1956年	1956年	1958年	—	1960年	1962年	1962年	1963年
生 産 台 数	16台(以上)	—	—	—	17台(以上)	6 台 以 上	Air-born Missile Guidance	Air-born			

* 東京大学航空研究所 工博
** 日立製作所神奈川工場
*** 京浜日立エンジニアリング



第1図 機械式積分器の原理



第2図 計数形積分器の構成

演算を行なう種々のプログラムにより、複雑な問題も解ける融通性をもつ。

DDA は、第1表に示すように、すでに1950年頃より国外において発表され、特殊目的用の単能機も多く製作されているが、国内においては、あまり知られておらず、使用例に関しても、二、三の紹介しか見当たらない⁽¹⁾⁽³⁾。以下の本文では、一般的な原理の簡単な説明も含めて、DDA の使用法を解説し、試作機の構成、性能概要を紹介してある。

2. DDA の原理

2.1 積分器の動作

DDA の積分器は、デジタル信号を取り扱うパルス回路であるが、原理的には、よく知られている機械式積分器の動作から導かれたものである。第1図に示す各変数の間の関係は、次式で示される。

$$d\theta_2 = \frac{1}{r} \cdot \eta \cdot d\theta_1 = K \cdot \eta \cdot d\theta_1 \quad (1)$$

K : 一定

θ_1, θ_2, η を任意の変数 x, z, y に対応させ、単位の θ_1, θ_2, η に対する x, z, y を u_x, u_z, u_y とし

$$Ku_z = u_x \cdot u_y \quad (2)$$

のようにスケールの関係を満足させれば、積分器は

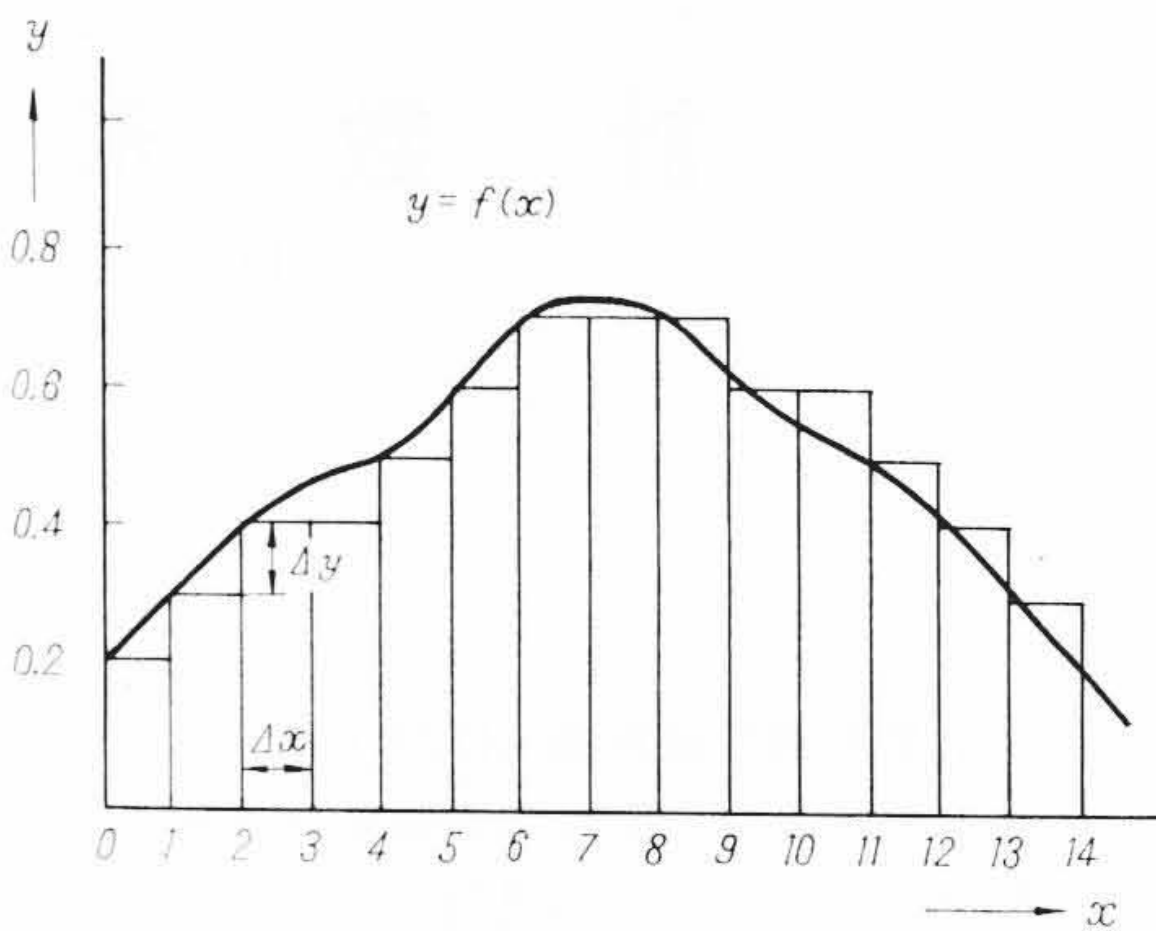
$$dz = y dx \quad (3)$$

の関係を満足する。

(3)式の関係のパルス回路で得るためには、第2図の構成による回路を用いる。この場合、積分器は、Rレジスタ、Yレジスタと呼ばれる二つのレジスタと、それを接続する加算器から成り立ち、積分演算は、これらの積分器を相互に接続し、それぞれの積分器に、プログラムで決めた入力を与えて、区分求積法による逐次加算を繰り返すことにより実行される。第3図で表わされた曲線 $y=f(x)$ を積分するには、 x の積分範囲 (x_0, x_1) の間を等分し、長方形の面積の総和を求めてその極限值を出すことになるが、DDA の積分器は、積分結果を次のように近似している。

i 番目のサイクルで、積分器は1次増分 $(\Delta x)_i$ と、2次増分 $(\Delta y)_i$ とを受け取り、3次増分 $(\Delta z)_i$ を放出するが、

変数 x が一定増分 h_1 だけ増加したとき $(\Delta x)_i = +1$



第3図 区分求積の例

変数 x が一定増分 h_1 だけ減少したとき $(\Delta x)_i = -1$

変数 x の変化の絶対値が h_1 以下のとき $(\Delta x)_i = 0$

と規定し、同様に2次増分 $(\Delta y)_i$ も、一定増分 h_2 だけ変数 y が変化したことを表わすとすれば、Yレジスタの内容は、加算器 Σ_1 の動作により

$$y_i = y_0 + h_2 \sum_{s=1}^i (\Delta y)_s \quad (4)$$

と表わされる。 y_i は

$$-1 \leq y_i < +1$$

の範囲にあるとする。さらに、このサイクルでの $(\Delta x)_i$ 入力の正、負または0に対応した加算器 Σ_2 の動作により、Rレジスタの内容は、 y_i だけ増加、減少をするか、または何も変わらない。したがってRレジスタの内容は、幅が $h_1 = +1$ で、高さが $+1$ である長方形の面積を基準としたときの小数部分を表わし、

$$0 \leq r_i < +1$$

である。Rレジスタは、次のサイクルに移るとき、クリアされず、次々と積算をして行くので、あふれ (Overflow) を起こす。このあふれを変数 z の変化分と考え、増分 $(\Delta z)_i$ とする。したがって、

$$r_{i-1} + y_i (\Delta x)_i \geq 1 \quad \text{で} \quad (\Delta z)_i = +1$$

$$1 > r_{i-1} + y_i (\Delta x)_i \geq 0 \quad \text{で} \quad (\Delta z)_i = 0$$

$$0 > r_{i-1} + y_i (\Delta x)_i \quad \text{で} \quad (\Delta z)_i = -1$$

となり、 i 番目のサイクル終了時に、Rレジスタの内容は、

$$r_i = r_{i-1} + y_i (\Delta x)_i - (\Delta z)_i \quad (5)$$

と表わされる。実際の計算では、 h_1, h_2 は小さな数を仮定するので、 $(\Delta x)_i, (\Delta y)_i, (\Delta z)_i$ は小さな微小変化を表わし、これらの関係は、

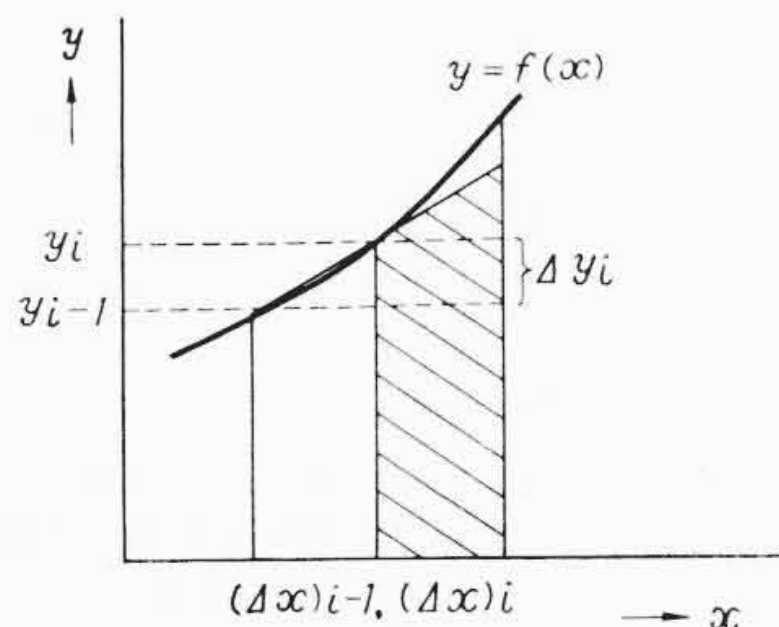
$$y = \int dy$$

$$dz = y dx$$

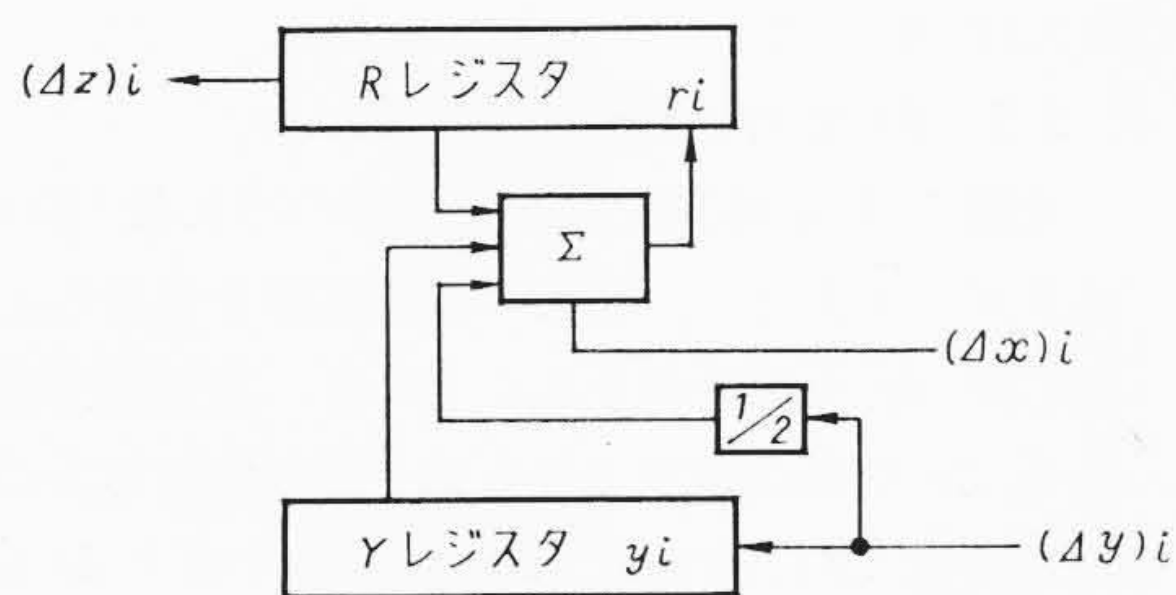
と考えられる。第3図の曲線を数値積分した結果を第2表に示す。

第2表 区分求積結果
(第3図の曲線をDDAで積分する場合の過程を示す)

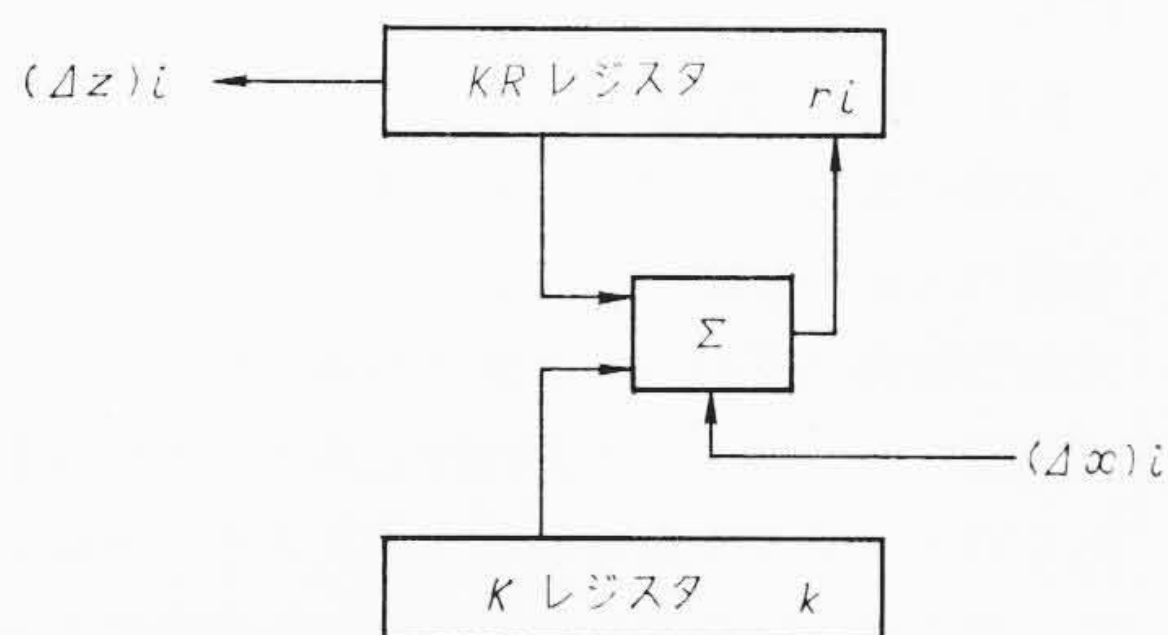
i	Y_i	$Y_i \cdot (\Delta x)_i$	ΔZ_i	R_i	Z_i
0	—	—	—	0	0
1	0.2	0.2	0	0.2	0
2	0.3	0.3	0	0.5	0
3	0.4	0.4	0	0.9	0
4	0.4	0.4	+1	0.3	1
5	0.5	0.5	0	0.8	1
6	0.6	0.6	+1	0.4	2
7	0.7	0.7	+1	0.1	3
8	0.7	0.7	0	0.8	3
9	0.7	0.7	+1	0.5	4
10	0.6	0.6	+1	0.1	5
11	0.6	0.6	0	0.7	5
12	0.5	0.5	+1	0.2	6
13	0.5	0.4	0	0.6	6



第4図 台形積分方式



第5図 台形方式積分器の構成



第6図 定数掛算器の構成

以上は、長方形の小面積 $y_i(\Delta x)_i$ を集計しているので長方形近似法という。このほかに第4図の斜線を引いた台形面積の集計を行なう方式で、台形近似積分法があり、長方形近似法より積分精度がよい。この場合、 i 番目のサイクルでは、 r_i は、

$$r_i = r_{i-1} + y_i(\Delta x)_i + \frac{1}{2}(\Delta y)_i \cdot (\Delta x)_i - (\Delta z)_i \dots\dots\dots (6)$$

で示されることになり、積分器は第5図の構成となる。

2.2 定数掛算器

積分器で Δy 入力のない場合、Yレジスタに与えた一定数を K とすると、Rレジスタには $K\Delta x$ を加算する。これを定数掛算器と称し、第6図のように構成される。オーバフロー出力 $(\Delta z)_i$ は

$$(\Delta z)_i = r_{i-1} + K(\Delta x)_i - r_i$$

K : 一定数

$(\Delta x)_i$: 1次増分入力

で表わされる。

2.3 積分器の特殊動作

積分器は、前記の積分動作とは別に、特殊の指定をすることにより、サーボ動作、比較判別動作などを行なわせることができるので、種々の不連続関数や、非線形関数を発生させるのに用いられる。これらの場合、 $(\Delta z)_i$ は、 $y < 0$ または $r < y$ を判別して、

$$(\Delta z)_i = (y \text{ の符号}) \times (\Delta x \text{ の符号}) \dots\dots\dots (7)$$

により発生する。

3. DDAの演算方式

演算方式には、各積分器ごとに、独立して同時に計算を行なう並列方式と、各積分器に対する計算を時分割で行なう直列方式とがある。前者は、演算速度は速いが素子の数が多くなり、装置の価格も

高くなる。後者は、演算速度は遅いが、素子の数は少なく、構造も簡単である。たとえば、2本の遅延線を使用して、RおよびYレジスタを直列に配列すれば、積分器数を増加しても、それに比例して、製作費用は増大しない。

遅延素子として、磁気ドラム、磁気ひずみ遅延線が代表的であり、磁気コア記憶装置もレジスタとして使用されている。

4. 積分器の結合方式

解くべき問題に応じて、積分器の相互接続を行なう方法には、大別して二つあり、一つは、パッチボードに、各積分器の入出力端子を出しておき、パッチコードにより接続する方法、他の一つは、紙テープを使用して、積分器の接続プログラムを、あらかじめ、記憶装置に記憶させておき、内部で自動的に積分器を結合する方法である。前者は、直視的で、プログラムのチェックが比較的容易であるが、問題ごとにパッチボードの組替えを必要とする。後者は、一般のデジタル計算機のプログラム作成と、ほとんど同じ考え方でつくられるので、プログラムの変更は容易であり、汎用デジタル計算機とハイブリッドにした場合には、デジタル計算機の指令によりプログラムの変更を行なうことも可能である。

5. 試作計数形微分解析機の概要

前節までに述べた基本の機能を満たす DDA として、記憶部に磁気ひずみ遅延線を使用し、演算回路にクロック周波数 1 Mc の同期式回路を使用した例について述べる。装置の外観を第7図に示す。

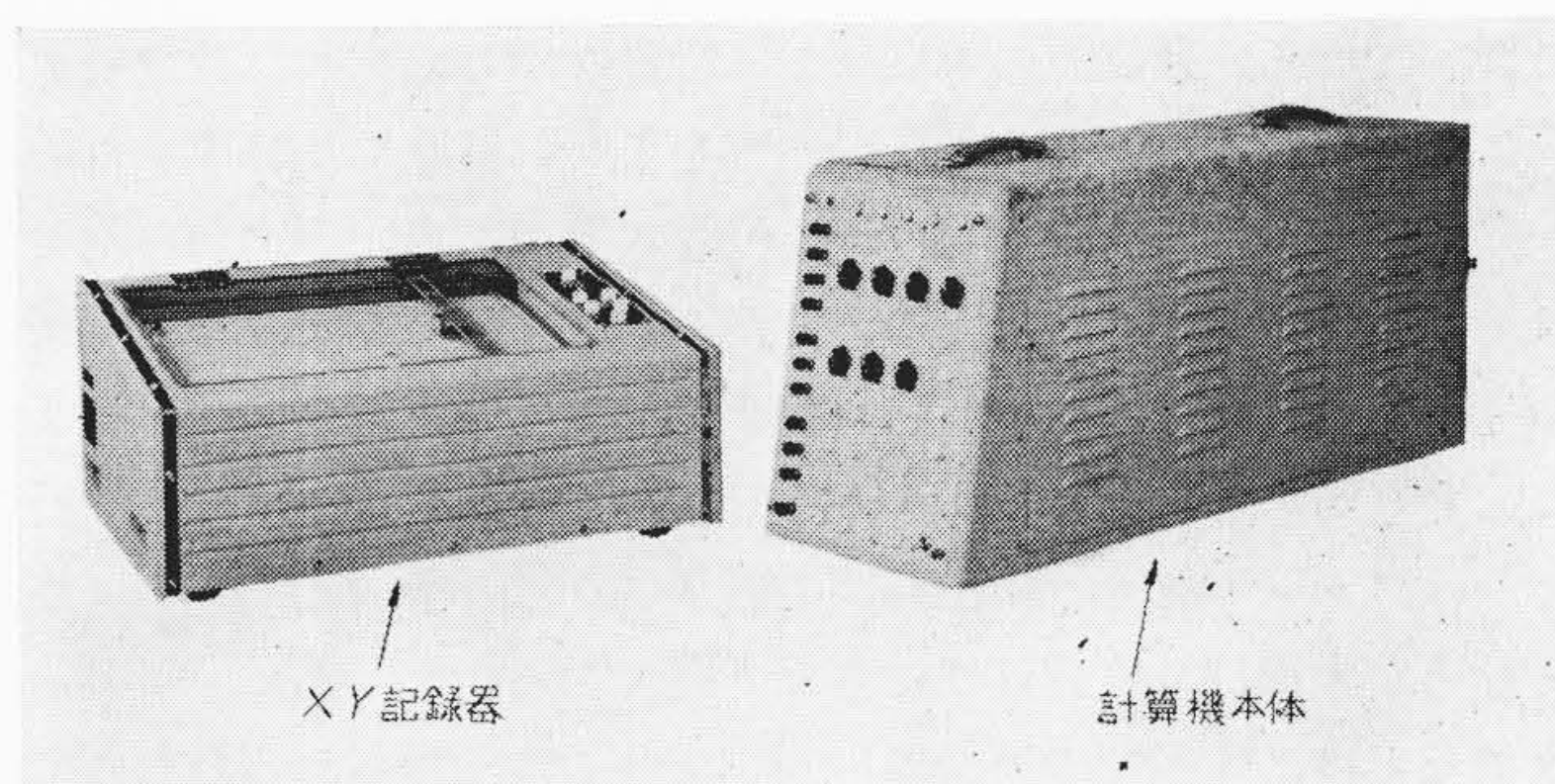
5.1 性能および仕様

制 御 方 式	同期直列方式、クロック 1 Mc
取 扱 数 値	純2進、負数は2の補数表示
回 路 素 子	トランジスタおよびダイオード
積 分 器 形 式	磁気ひずみ遅延線による循環形レジスタ
積 分 器 数	28 個
積 分 器 精 度	2 進 17 けた
積 分 方 式	台形積分方式
演 算 方 式	直列逐次形
繰 返 速 度	毎秒約 1,700 回
プ ロ グ ラ ム	磁気ひずみ遅延線のアドレスレジスタによる内部記憶方式

入 力 方 式 操作パネルの押しボタン操作による手動方式
出 力 方 式 XY記録器による自動記録方式

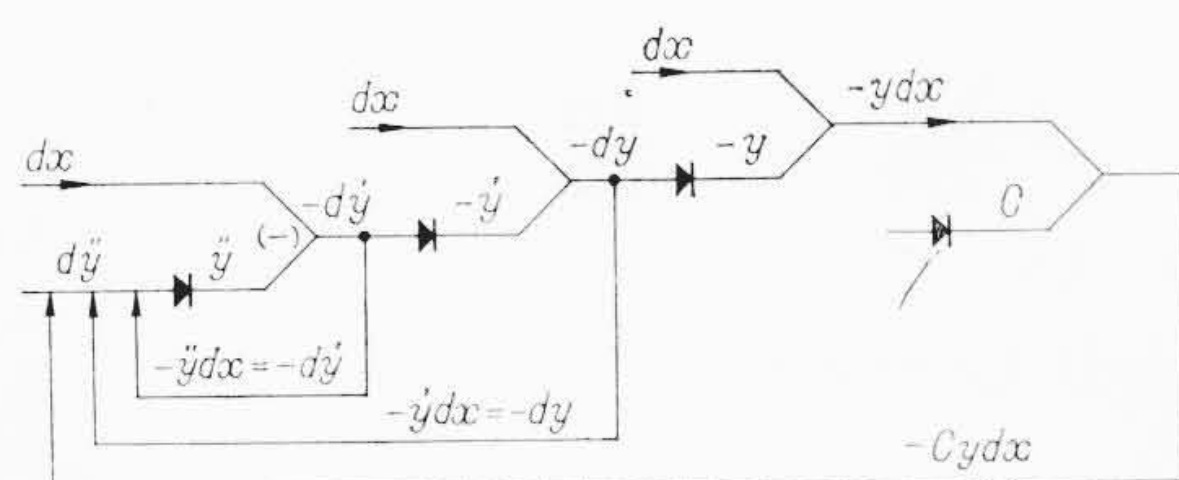
本機の演算回路は、第8図のように構成されている。RおよびYレジスタには、560 μs の磁気ひずみ遅延線を使用し、28 個の積分器を収容している。したがって1 個の積分器は 20 ビットで構成され、1 積分器時間は 20 μs となる。

YCは Δy パルスを計数するレジスタで4 ビットの可逆カウンタ



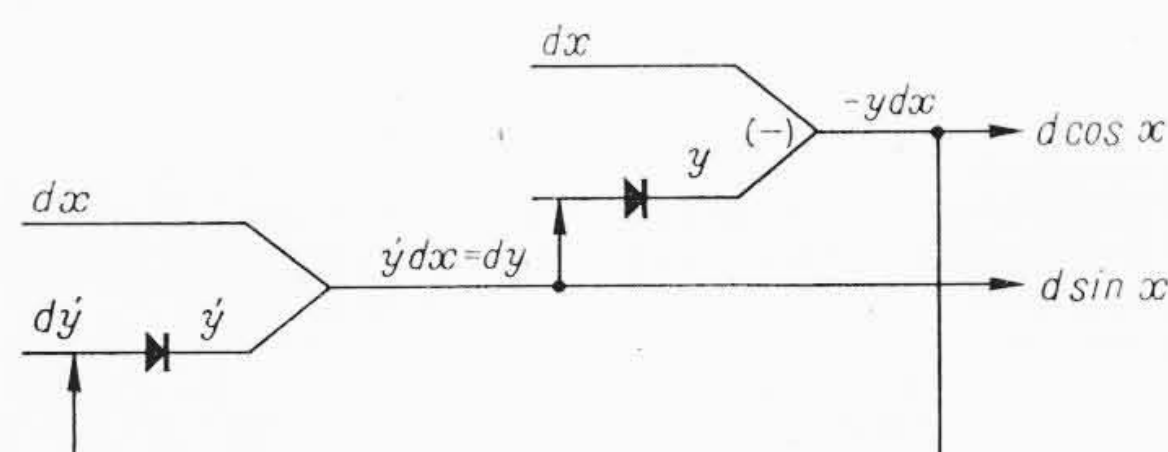
第7図 試作 DDA の 外 観 図

計算機本体およびXY記録器



$$\begin{aligned} \frac{d^3y}{dx^3} + \frac{d^2y}{dx^2} + \frac{dy}{dx} + cy &= 0 \\ d\ddot{y} + d\dot{y} + dy + cydx &= 0 \\ d\ddot{y} &= -d\dot{y} - dy - cydx \\ \ddot{y}dx &= d\dot{y} \\ \dot{y}dx &= dy \end{aligned}$$

第12図 $\ddot{y} + \dot{y} + y + cy = 0$ を解く場合の
積分器相互接続例



$$\begin{aligned} \frac{d^2y}{dx^2} + y &= 0 \\ dy/dx &= -ydx \end{aligned}$$

第13図 sin, cos を発生させる場合の積分器相互接続例

- (3) このようにして得られた式に従い、次数の低いものから、順次次数の高い微分が発生し、左辺と右辺の微分が等しくなるように、積分器の入力、出力を接続する。
- (4) 与えられた初期条件および、変数、係数の数値範囲を、DDA が取り扱える数値範囲にはいるよう、スケーリングを行ない、要求される演算精度により R レジスタのスタートパルスのビット位置を決めてやる。

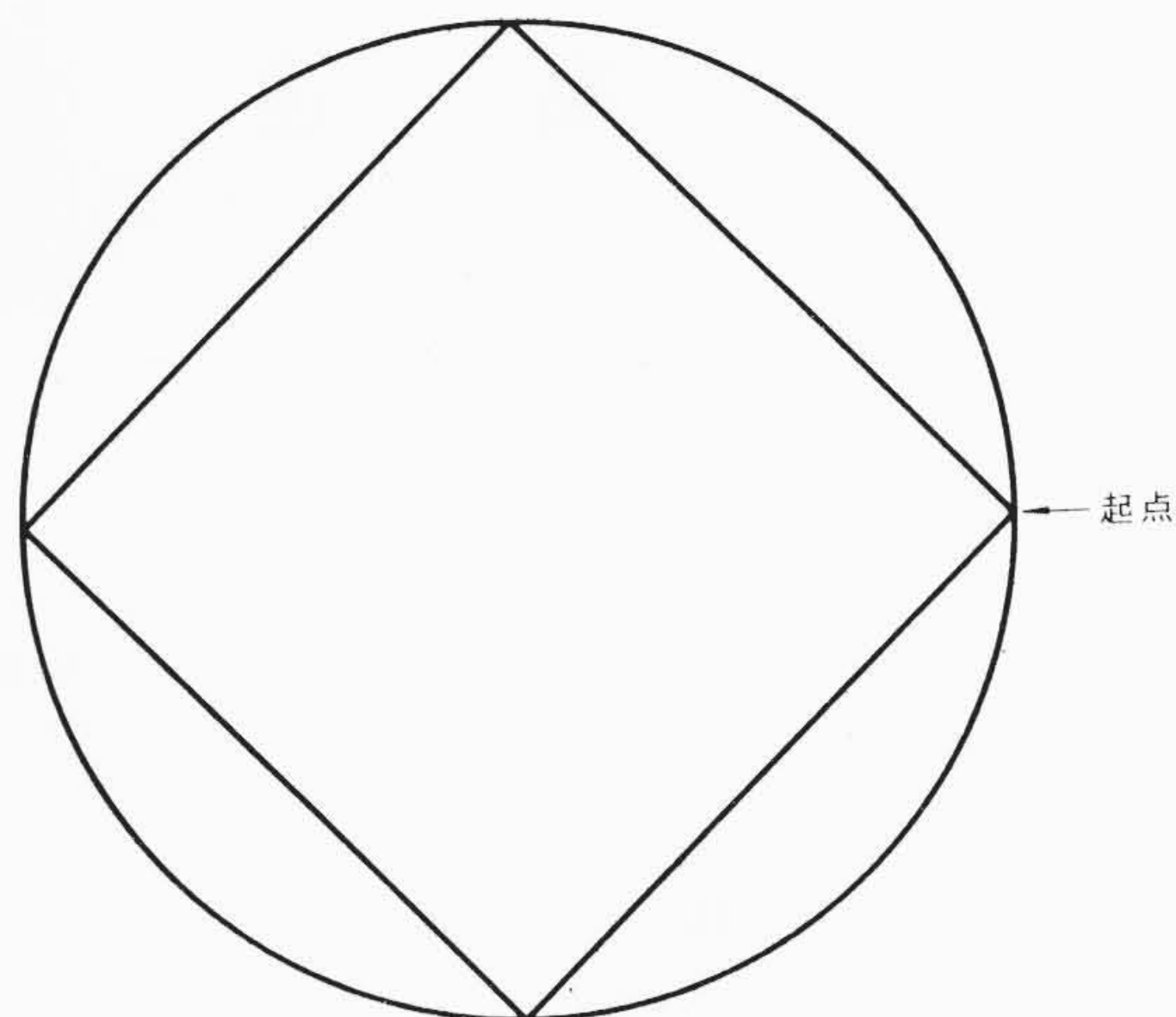
積分器の相互接続例を、第12図に示す。また、各種の基本関数も積分器をいくつか組み合わせることにより、容易に発生させられる。特に第13図に示すように、正弦関数は、2個の積分器を用いて発生させることができるので、各積分器の dx 出力を、XY記録器の駆動回路に与えれば、円を描くことになる。これはアナコンのサークルテストと同じく動作確認に使用することができる。XY記録器が追従する速度では、常に原形が保たれ、ドリフトその他の異常は起こらなかった。第14図に記録例を示す。

6.3 DDA の計算誤差

DDA の計算誤差として考えられるおもなものは、次の二つである。

(1) 丸めの誤差

積分器の出力は R レジスタのオーバーフローパルスであるが、R レジスタには、低位の小数部が残るので、これが丸めの誤差としてきく。この誤差を小さくするため、一般には R レジスタの初期



直径 1,000 ステップの円および対角線 1,000 ステップの正方形を示す。

第14図 試作機による記録例

注：円および正方形とも 10 周記録してあるが、原形は保たれている。

値として $1/2$ を入れて計算させている。

(2) 近似積分による誤差

積分値は、多数の長方形の面積を集計しているが、各小面積は、実際に与えられる関数の面積と一致しない。これが数多く積算されることにより誤差が生じることになるが、長方形近似より台形近似のほうが微小面積の省略分が少ないので、精度はよくなっている。

これらの誤差は、DDA の本質的なものであるが、特定の問題に対し、解の要求精度に応じて、積分器のスケーリングを適当に行なうことにより、実用上全く支障ない程度の解を得ることができる。

7. 結 言

第1表に示したように、DDA が国外において開発された時期は、かなり以前で、種々の性能のものが発表されているが、国内においては使用例の報告もあまり見当たらず、汎用のデジタル計算機に比較して、その有用性が広く認められていないようである。本稿において報告した試作機は、磁気ひずみ遅延線を使用して積分器を構成した最初の実用機で、今後の開発に必要な多くの資料が得られた。

DDA は、従来のアナコンおよび汎用デジタル計算機の適用分野以外のところで使用された場合、製作費用、操作の容易さなどの点で、特長が発揮できる機種と考えられる。また DDA の原理を応用した新機種の開拓も、制御関係で可能性がある。

参 考 文 献

- (1) 穂坂：自動制御 6, 150 (1959)
- (2) P. L. Owen et al: Journal Brit. I. R. E., 22, 83 (Aug. 1961)
- (3) 穂坂：情報処理学会昭 37 全国大会予稿
- (4) G. F. Forbes: DDA Published by the author 4th edition (1957)