

原子炉起動領域用核計装

Nuclear Instrumentation for Reactor Start-up Region

金子英二*
Eiji Kaneko

内 容 梗 概

半導体素子を用いて原子炉起動領域用核計装を構成する場合の問題点と、その解決法について述べ、さらにこの方法によって完成した各種装置の特性を示した。

1. 緒 言

原子炉核計装は計測する範囲が広く、しかも安全性を極度に重要視するところに特長がある。大形発電炉が本格化するにしたがって、その計装はますます複雑になり、従来のようにこれを電子管回路で行なっていたのでは故障発生が多くて不安全であるばかりでなく、原子炉運転上非常に不経済であることがわかった。計装素子の完全半導体化は、このような故障を少なくする最良の方法であるが、そのためにはいくつかの解決しなければならない問題がある。

2. 半導体素子の信頼性

原子炉計測系においていちばん重要なことは、計測装置の信頼性を向上することである。実験用の小形原子炉でも普通 200 本程度の電子管が用いられている。多くの統計によると、スクラム事故の原因のうち最もひん度が高いのはエレクトロニクス回路、特に電子管自身の劣化とそのソケットの接触不良である。これらは、電子管にヒータを用いている限りは避けられない宿命的なものである。

一方、半導体素子は初期不良を除くと劣化の割合はきわめて低く、残存率 $R(t)$ はワイブル分布に従い、たとえば第1図に示すように時間の経過とともに上昇してゆく傾向にあるので、安全性を重視する計測系の能動素子としては非常にすぐれているといえよう。

第1図において、累積不良発生率 $F(t)$ は次式で与えられる⁽²⁾。

$$F(t) = 1 - \exp\left[-\left(\frac{t}{T_n}\right)^m\right] \dots\dots\dots (1)$$

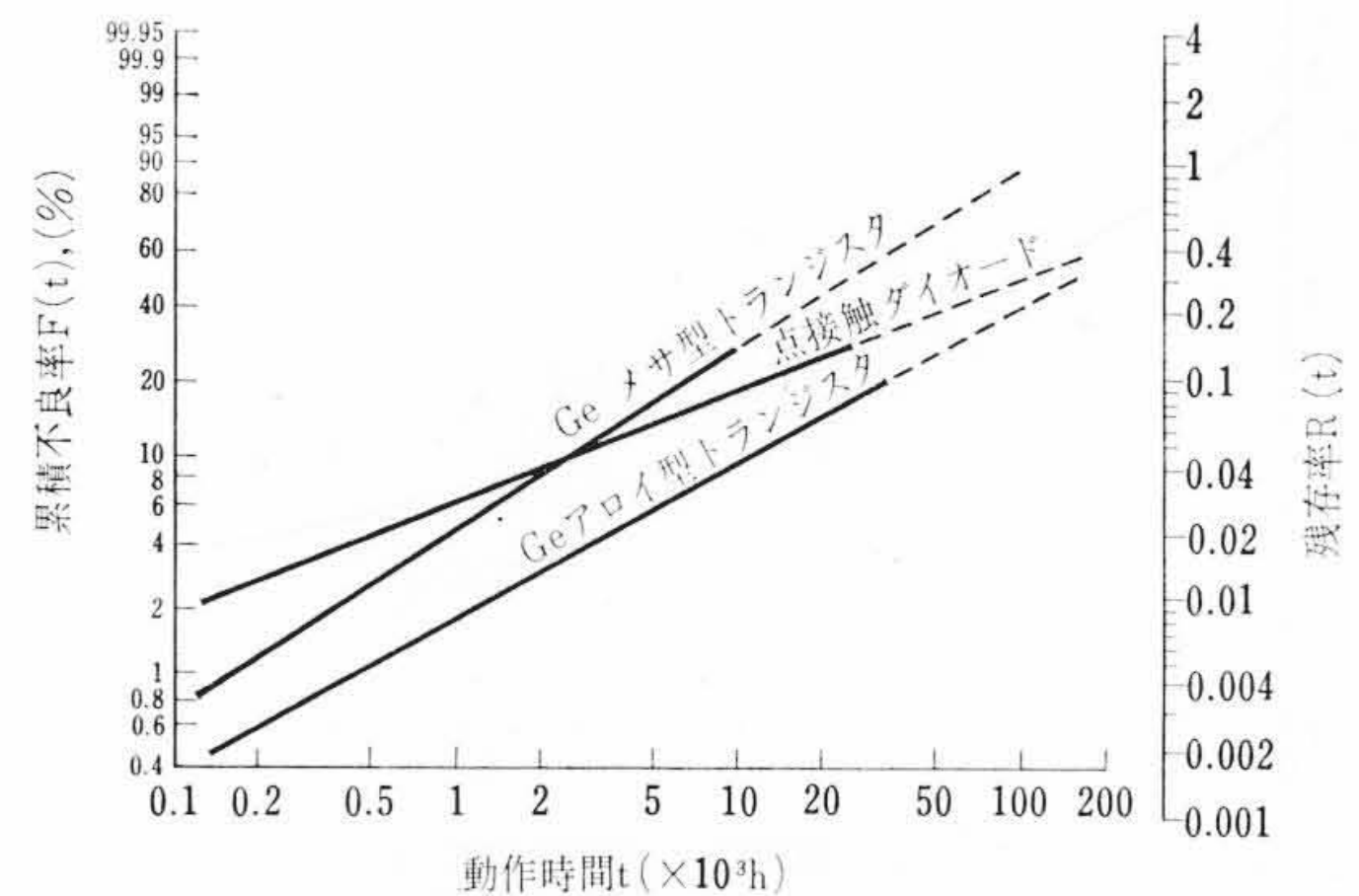
T_n : スケール・パラメータ、大きいほど平均寿命が長い

m : 形状パラメータ。 $m < 1$ のとき時間経過とともに故障発生率が下がる(電子管 $m > 1$, 半導体素子 $m \approx 0.3 \sim 0.8$)

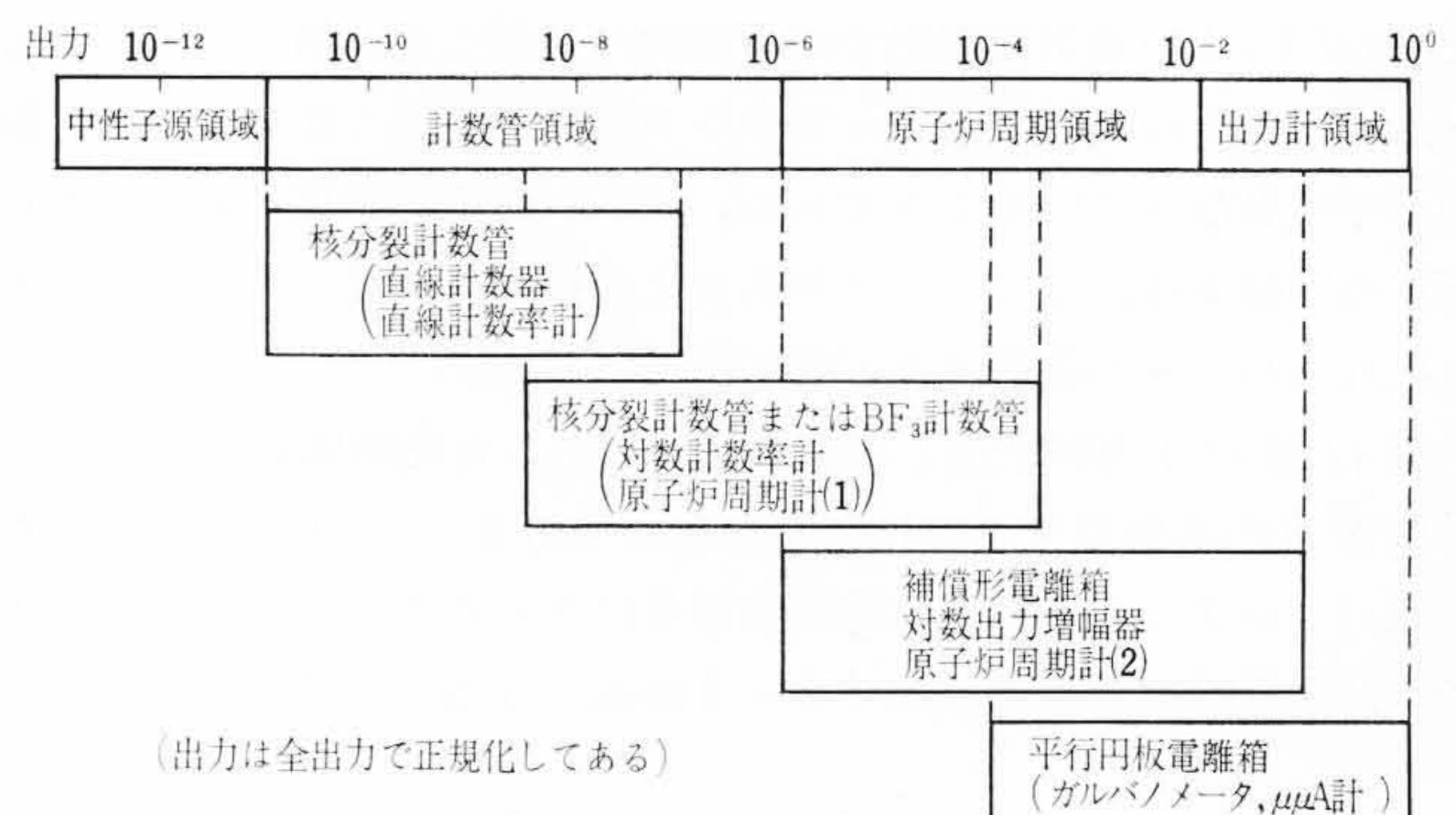
しかし、半導体素子は一般に電極間逆耐圧が低く、スイッチング時間が長く、内部発生雑音が高く、温度係数が大きく、さらに入力インピーダンスが低いなどの欠点があり、これらの点はいずれも核計装の完全半導体化に対して障害になる。

3. 原子炉起動領域⁽¹⁾

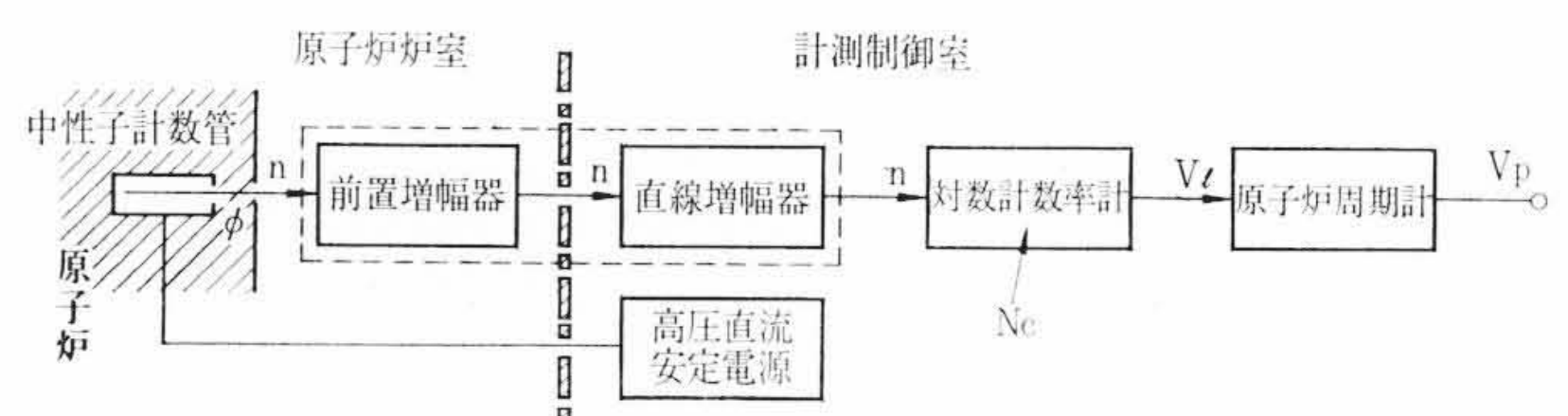
原子炉核計装においては、一般に 10~12 デカードの範囲にわたる中性子束の測定・指示を行なわなければならない。このような広範囲の計測を1個の測定器で行なうのは不可能であるので、これを第2図に示すような3種の計測領域にわけ、第一の計数管領域は、炉内中性子束レベルが低く、中性子計数管より得られるパルスが1個ずつ計数する領域である。原子炉出力、したがって炉内中性子束レベルが高くなると、パルスは互いに重なり合うので、これらを個々のパルスとして計数するよりその増加割合を指示するほうが適切になる。そこで、第二の領域では炉内中性子束の時間的増加割



第1図 半導体素子の寿命



第2図 原子炉核計装領域の区分



第3図 原子炉起動領域用計測系

合、すなわち原子炉周期を測定する。原子炉出力がさらに上昇すると、中性子束測定管よりは十分安定な直流電流が得られるようになる。この領域の計装には普通の直流電流計が用いられる。原子炉を定常運転するのは、この第三の領域である。

しかし、原子炉を起動するときは、第一および第二の領域の計装が重要になる。この領域では、得られる中性子検出パルスの数が少なく信号の統計変動が大きいので、計測装置の設計に際してはこれに対する十分な考慮が要求される。本報告で扱う核計装は、これらの領域に対するものである。

第3図は、原子炉起動領域用計測系のブロック線図を示したもの

* 日立製作所日立研究所

である。時間 $t=0$ において炉内より制御棒を引き出し、その結果原子炉出力が周期 τ_p で上昇し続けたとすると、炉内中性子束 ϕ は次のように変化する。

$$\phi = \phi_0 e^{\frac{t}{\tau_p}} \dots\dots\dots (2)$$

ϕ_0 : 定常状態における炉内中性子束

炉内にそう入した中性子計数管に高圧直流電源より直流電圧を加えておくと、この計数管に中性子が入射するたびにパルスが得られる。しかし、これらのパルスの振幅は小さいので、これを炉室内に設置した前置増幅器および制御室内の直線増幅器で増幅する。これらのパルス群の中には γ 線の積み上げパルスなどの雑音パルスも含まれているので、対数計数率計の初段につけたパルス振幅弁別回路を通して一定の振幅以下のパルスを除く。このようにして得られたパルスの計数率は炉内中性子束 ϕ に比例する。すなわち、そのときのパルス計数率 N_c は次式で与えられる。

$$N_c = A_1 \phi_0 e^{\frac{t}{\tau_p}} \dots\dots\dots (3)$$

A_1 : 比例定数

対数計数率計のポンプ回路では、この回路に加えられるパルスの計数率の対数に比例した直流電圧が発生し、これが増幅されて出力端子に現われる。したがって、対数計数率計の出力電圧 v_e は、次のようになる。

$$v_e = A_2 \log A_1 \phi_0 + A_2 \frac{1}{\tau_p} \dots\dots\dots (4)$$

A_2 : 比例定数

この電圧信号は、次に原子炉周期計に加えられる。この回路では、入力端子に加えられた電圧を微分・増幅する。その出力電圧 v_p が原子炉周期を表わす。すなわち、

$$v_p = A_2 \cdot A_3 \frac{1}{\tau_p} \dots\dots\dots (5)$$

A_3 : 比例定数

なお、原子炉周期計には、炉内中性子束の時間的上昇割合がある設定値以上になったときスクラム信号を発生する回路が含まれる。

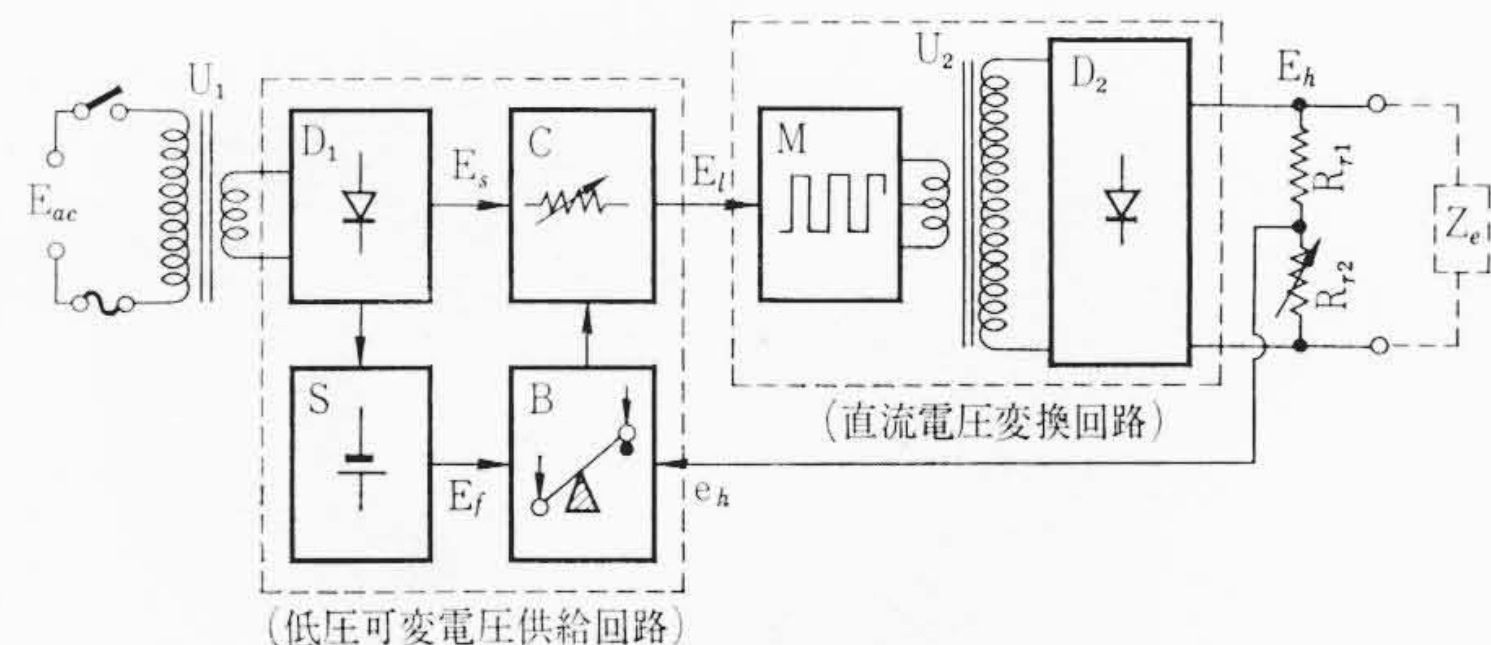
4. 高圧直流安定電源⁽³⁾⁽⁴⁾

プラトー幅が狭い比例計数管を中性子検出に用いるときは、この計数管の電極間に加える直流電圧を高度に安定にしておかないと、炉内中性子束レベルが一定であるにもかかわらず、出力パルスの振幅、したがって振幅弁別後のパルス計数率が変わってしまうことがある。

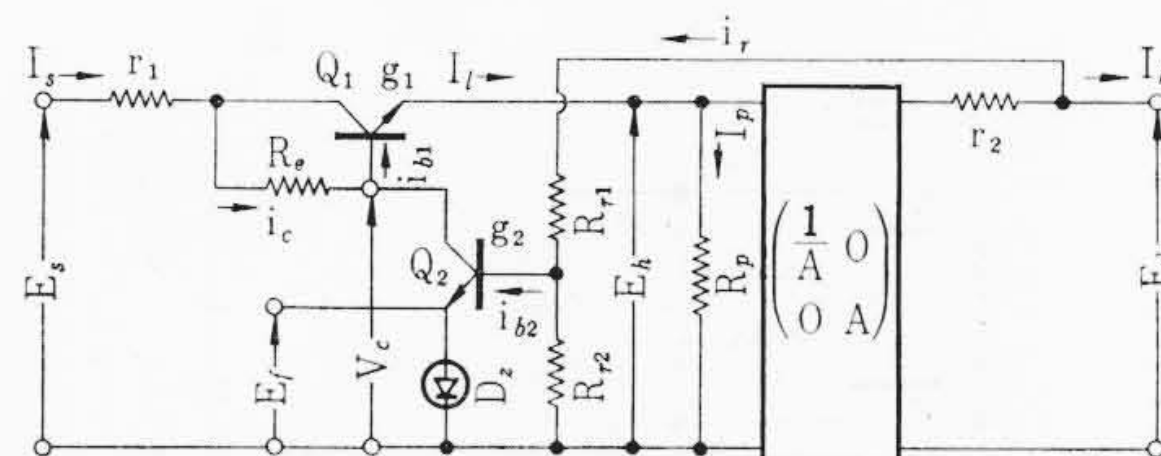
直流安定電圧としては数百～数千V程度の高圧が必要であるので、この装置の完全半導体化は困難視され、一部に電子管が用いられるものが多かった。しかし、このような方法では装置の信頼性はこの電子管の部分だけで決まる場合が多く、半導体化した意味は極度にうすれてしまうのが現状である。

第4図は、これを回路的に解決する一つの方式を示したものである。本回路は、低圧直流安定電源回路（低圧整流回路 D_1 、基準電圧発生回路 S 、電圧比較回路 B および低圧直列制御回路 C ）と直流電圧変換回路（誘導負荷マルチ・パイプリータ M 、昇圧トランス U_2 および高圧整流回路 D_2 ）を組み合わせ、その間に電圧分割回路 ($R_{r1} + R_{r2}$) を通して全系フィード・バックを加えたものである。

第5図に示す等価回路について、この電源回路の安定性を解析すると次のようになる。ただし、同図において I_p は実際の直流電圧変換回路中を流れる定常損失電流、 R_p はその等価内部抵抗、また $\begin{pmatrix} 1/A & 0 \\ 0 & A \end{pmatrix}$ は理想電圧増幅回路を表わす。まず、次のような仮定をおく。



第4図 高圧直流安定電源回路のブロック線図



第5図 高圧直流安定電源回路の等価回路

$$\left. \begin{aligned} I_e &\gg i_c \\ i_{b2} &\ll i_r \\ i_{b1} &\ll i_c \end{aligned} \right\} \dots\dots\dots (6)$$

容易にわかるように、各部の電圧・電流間には次のような関係がある。

$$\left. \begin{aligned} E_h &= AE_l - (I_h + i_r)r_2 \\ I_l &= A(I_h + i_r) \\ i_c &= g_2(bE_h - E_f) \\ I_l &= g_1(v_c - E_l) \\ v_c &= E_s - I_l r_1 - i_c R_l \\ i_r &= \frac{E_h}{R_{r1} + R_{r2}} \\ b &= \frac{R_{r2}}{R_{r1} + R_{r2}} \end{aligned} \right\} \dots\dots\dots (7)$$

g_1, g_2 : トランジスタ Q_1, Q_2 の相互コンダクタンス
 r_1, r_2 : 低圧および高圧整流回路の内部抵抗

その他の記号は第5図に示したとおりである。(7)式をまとめると次式が得られる。

$$E_h = \frac{1}{1 + AbR_l g_2} \left\{ AE_s + AR_l g_2 E_f - \left(A_{r1} + \frac{r_2}{A} + \frac{A}{g_1} \right) A(I_h + I_r) \right\} \dots\dots\dots (8)$$

したがって、 $AbR_l g_2 \gg 1$ のとき電圧安定化率 S は次のようになる。

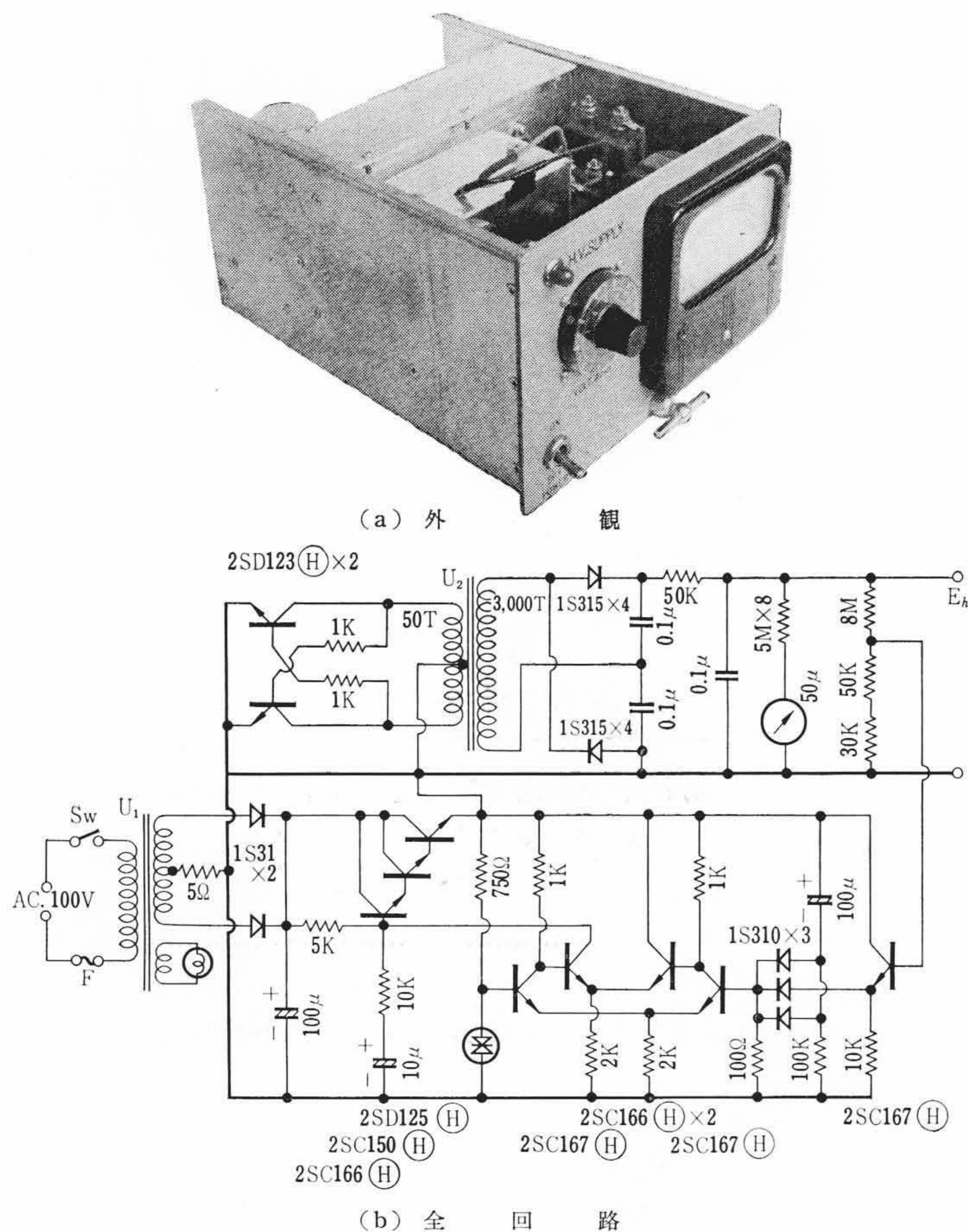
$$S = \frac{\Delta E_h / E_h}{\Delta E_{ac} / E_{ac}} \doteq \frac{1}{AbR_l g_2} \dots\dots\dots (9)$$

一般の回路では $(Ab) \doteq 1$ になるので、電圧比較回路 Q_2 の増幅利得 $R_l g_2$ を高くすれば電圧安定化率を非常に高くすることができる。後述の温度係数を小さくするために、普通この回路には差動2段増幅回路を用いる。

次に、 $AbR_l g_2 \gg 1$ の条件の下では、この電源の動内部抵抗 r_h は次式で表わされる。

$$r_h = \frac{\Delta E_h}{\Delta I_h} \doteq \frac{1}{R_l g_2} \left\{ \frac{A}{b} r_1 + \frac{r_2}{Ab} - \frac{A}{b} \frac{1}{g_1} \right\} \dots\dots\dots (10)$$

動内部抵抗を下げるためには、電圧比較回路 Q_2 の増幅利得を上げなければならないことは当然であるが、(10)式の第3項よりわかるように、直列制御回路 Q_1 の相互コンダクタンスを高くすることが特に必要である。一般に、この回路にはダーリントン接続が用いられる。



第6図 「HT-26形」高圧直流安定電源装置

なお、基準電圧 E_f が変動したときの出力電圧の変化割合 S_f は、次のようになる。

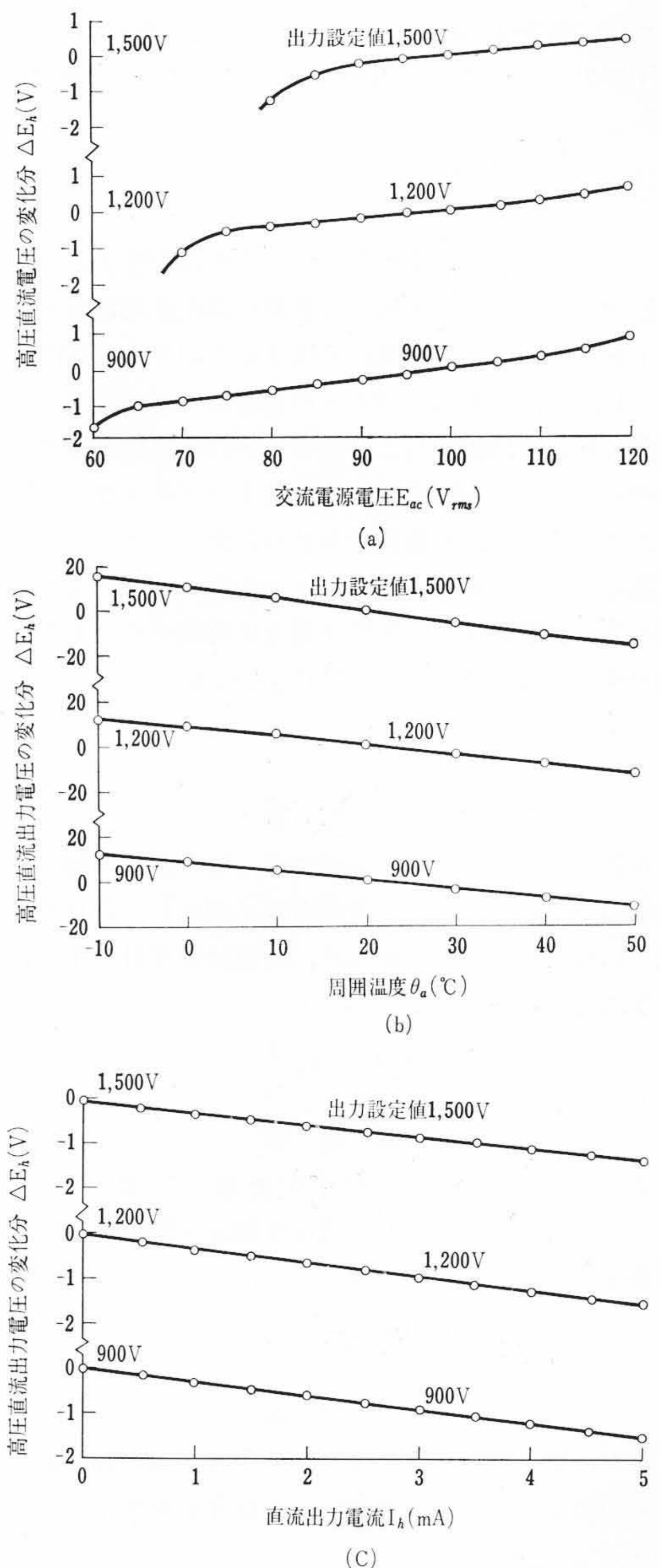
$$S_f = \frac{\Delta E_h / E_h}{\Delta E_f / E_f} \approx 1 \quad \dots\dots\dots (11)$$

すなわち、基準電圧の変化割合はそのまま出力電圧の変化割合として現われる。差動2段増幅回路の初段にSi-twinトランジスタ(たとえばHS 622 ㊤)を用いると、この部分の温度係数は無視できるようになる。この場合、出力電圧の温度係数 $E_{h\theta}$ は基準電圧の温度係数と電圧分割抵抗 ($R_{r1} + R_{r2}$) の温度係数によってほぼきまる。直流出力電圧を高くするときは、ここには数M Ω 以上の高抵抗を用いなければならない。このような場合は、温度係数が低い高抵抗を選ぶことが重要になる。

第6図(a)は、以上に述べたことを基にして製作した「HT-26形」高圧直流安定電源装置の外観を、また同図(b)はその全回路を示したものである。第7図(a)~(c)は、この装置の主要特性を示したものである。この方式によれば、数百~数千V程度の直流電圧を電圧安定化率: $10^{-3} \sim 10^{-4}$ 、動内部抵抗: 数百 Ω 以下、温度係数: $10^{-2} \%$ /°C およびドリフト: $10^{-2} \%$ /8h 以下の仕様で作ることができる。

5. 中性子束計測用パルス増幅器⁽⁵⁾

中性子計数管よりのパルスの振幅はきわめて小さいので、これを利用するためには増幅利得の高いパルス増幅器が必要である。しかし、増幅器の増幅利得をあまり高くすると雑音が大きくなり、これと正しいパルスの弁別ができなくなる。増幅器にトランジスタを用いる場合は、増幅回路内部で発生する雑音も無視できない。このような雑音を軽減するためには、トランジスタの動作レベルを適当に選ぶ必要がある。一般に、内部発生雑音を減らすために電圧および電流レベルを下げると遮断周波数も下がる傾向がある。それゆえ、

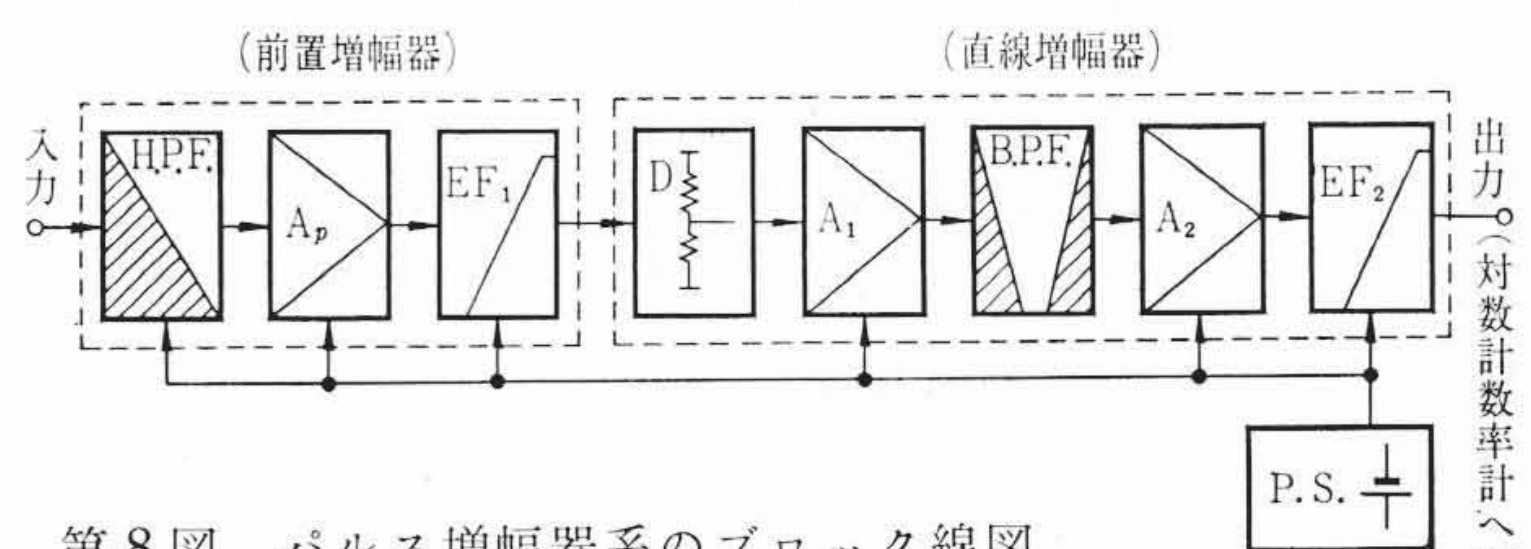


第7図 「HT-26形」高圧直流安定電源の諸特性

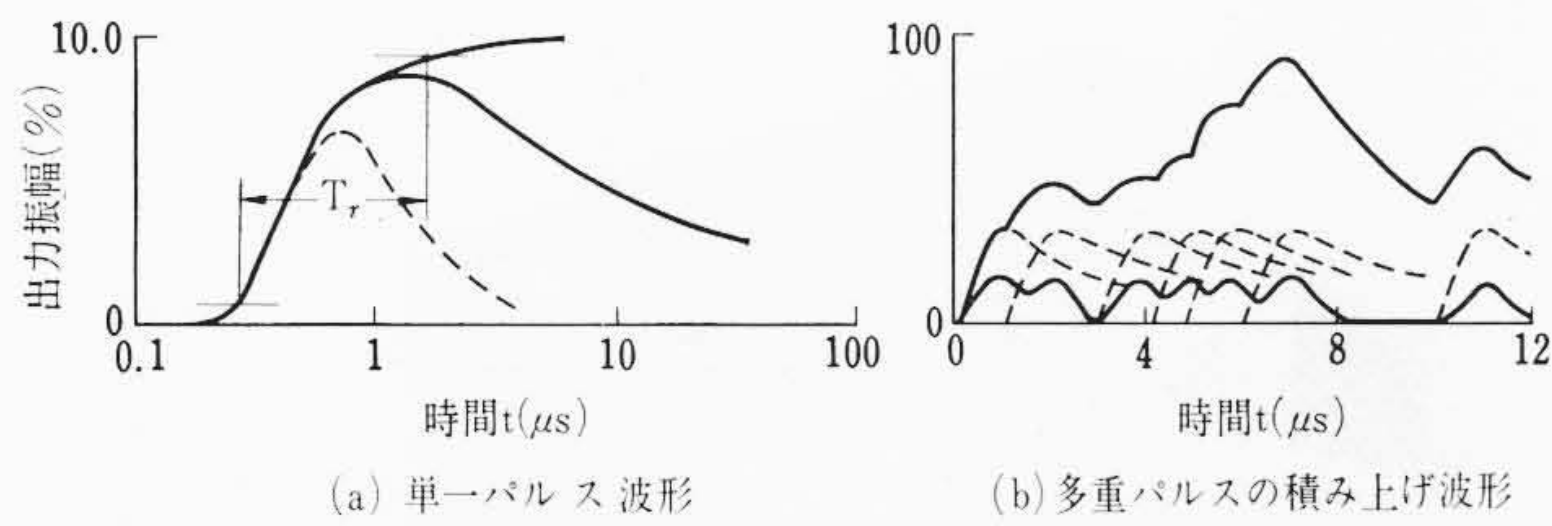
終局的には増幅回路の通過周波数帯域幅を狭くしなければならない。しかし、このようにするとパルス分解時間が長くなり、パルス計数損失が増すことになる。

パルス増幅器系は、第8図のブロック線図で示される。すなわち、前置増幅器は高域通過ろ波器 HPF、単位増幅器 A_p およびエミッタフォロア EF_1 より、また、直線増幅器は電圧分割器 D 、単位増幅器 A_1 と A_2 、帯域通過ろ波器 BPF、エミッタフォロア EF_2 および直流定電圧供給回路 PS より構成される。

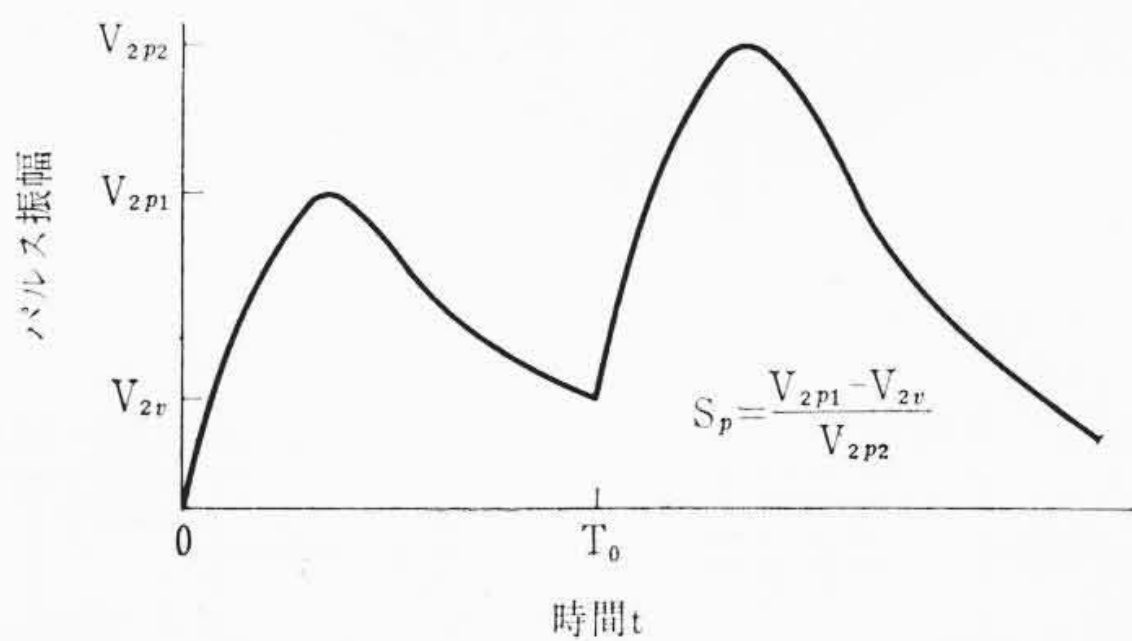
中性子計数管よりのパルスが多くなると、これらのパルスは第9図(b)の細実線に示すように互いに重なり合ってしまうので、これを個々のパルスとして取り出すためには同図(b)の太実線に示すように分離しなければならない。前置増幅器の入力回路をそう入する



第8図 パルス増幅器系のブロック線図



第 9 図 中性子計数管よりの出力パルス波形



第 10 図 パルス振幅分解能と分解時間の関係

高域通過ろ波器はこのような目的に用いる。各パルスの立ち上り時間 T_r は計数管内を移動する電子の走行速度で定まる。したがって、高域通過ろ波器の低域端周波数 f_l を入力パルスの等価高域端周波数 $f_h \doteq (0.35/T_r)$ にひとしくしたとき、パルス振幅とその減衰時間の関係は最適になる。このとき、パルス振幅は最初のパルス (第 9 図 (a) の太実線) の e^{-1} 倍に、また減衰時間は約 $13 T_r$ になる。

さらに、このようなパルスが 2 個続いて加えられたときのダブルパルス分解時間 T_0 はパルス振幅分解能を S_p とすると、次式を解くことによって与えられ、 $S_p=0.1$ のとき約 $4 T_r$ となる (第 10 図参照)。

$$S_p = \frac{e^{-1} - \xi e^{-\xi}}{1 + e^{\xi}} \exp \left\{ \frac{1 + (1 + \xi) e^{\xi}}{1 + e^{\xi}} \right\} \dots \dots \dots (12)$$

$$\xi = \frac{T_0}{\tau_0}, \quad \tau_0 \doteq \frac{T_r}{2.2}$$

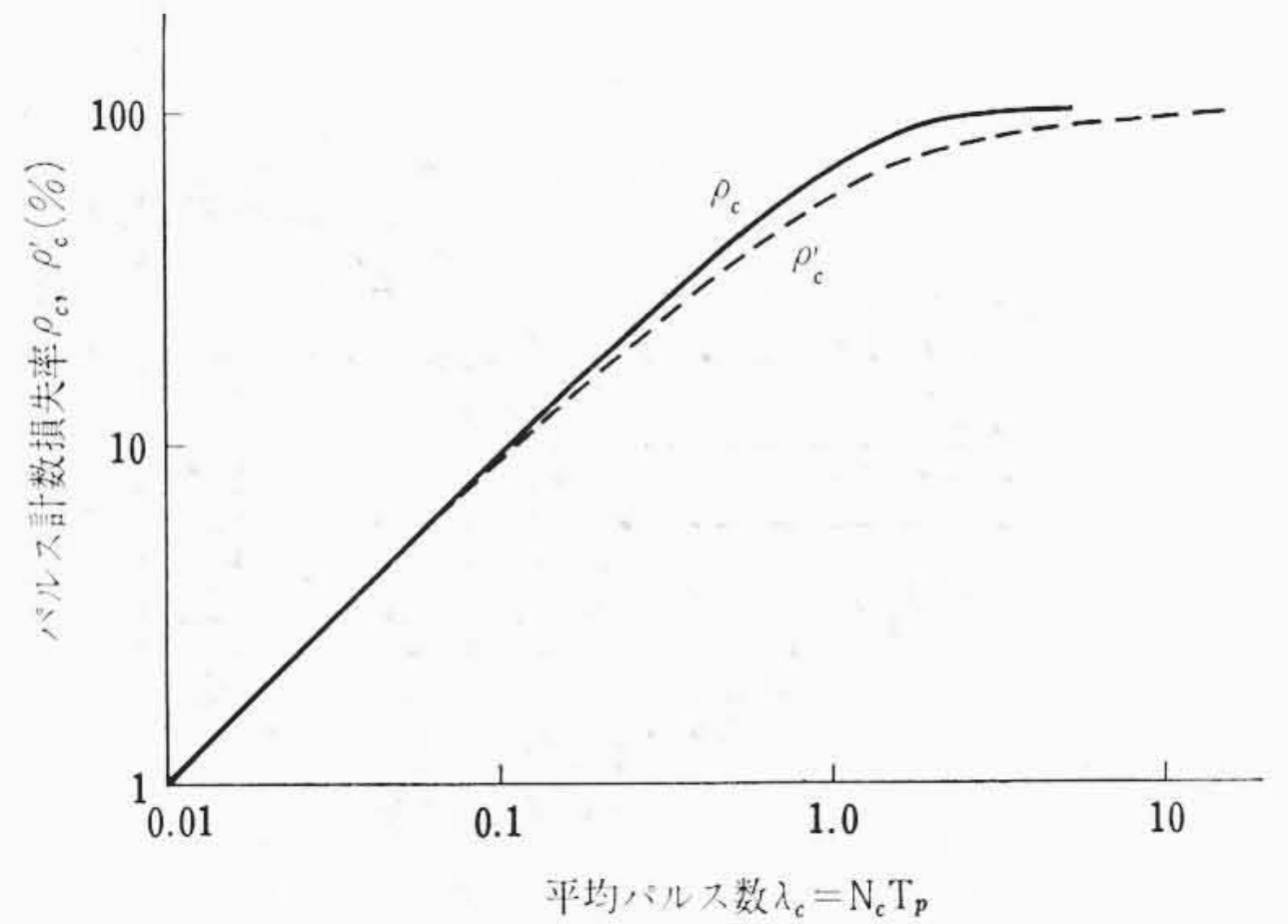
次に、このようなパルスを直線増幅器で増幅する場合を考える。前述のように、雑音を軽減するためには増幅器の通過周波数帯域幅を狭めなければならない。時間および振幅的に統計変動を伴った不規則なパルス列を、有限の通過周波数帯域幅をもった回路に加えたときのパルスの重なり合いを数式的に解くことは困難であるが、2 個のパルスについてのアナコン解析結果によると、パルス振幅分解能 $S_p=0.1$ としたとき、パルス分解時間をそのままに保つためには、増幅器の高域端周波数 f_h' および低域端周波数 f_l' を、それぞれ次の条件を満たすように選ばなければならない。

$$\left. \begin{aligned} f_h' &> 3 \frac{1}{2 \pi \tau_0} \\ f_l' &< 0.003 \frac{1}{2 \pi \tau_0} \end{aligned} \right\} \dots \dots \dots (13)$$

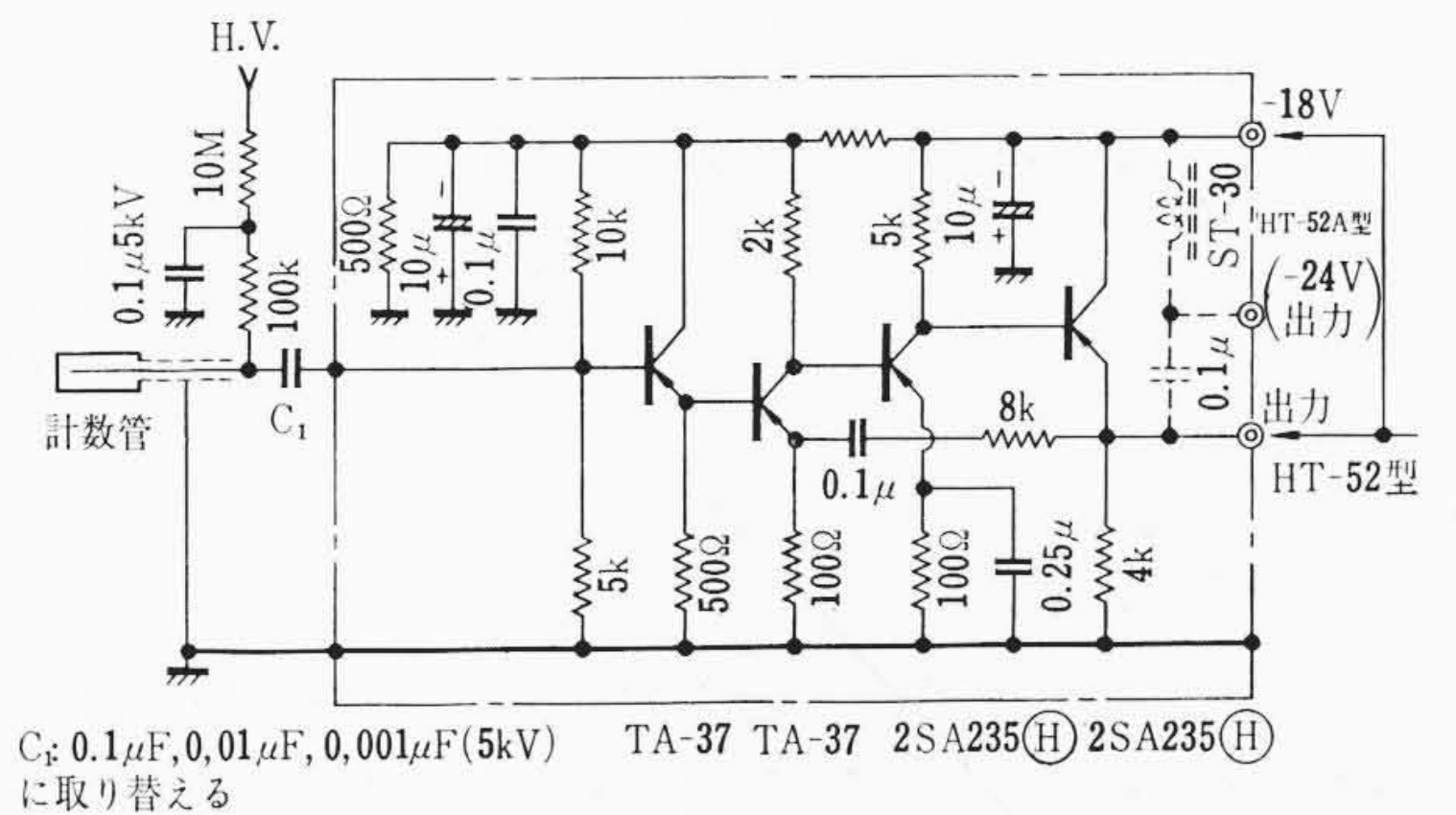
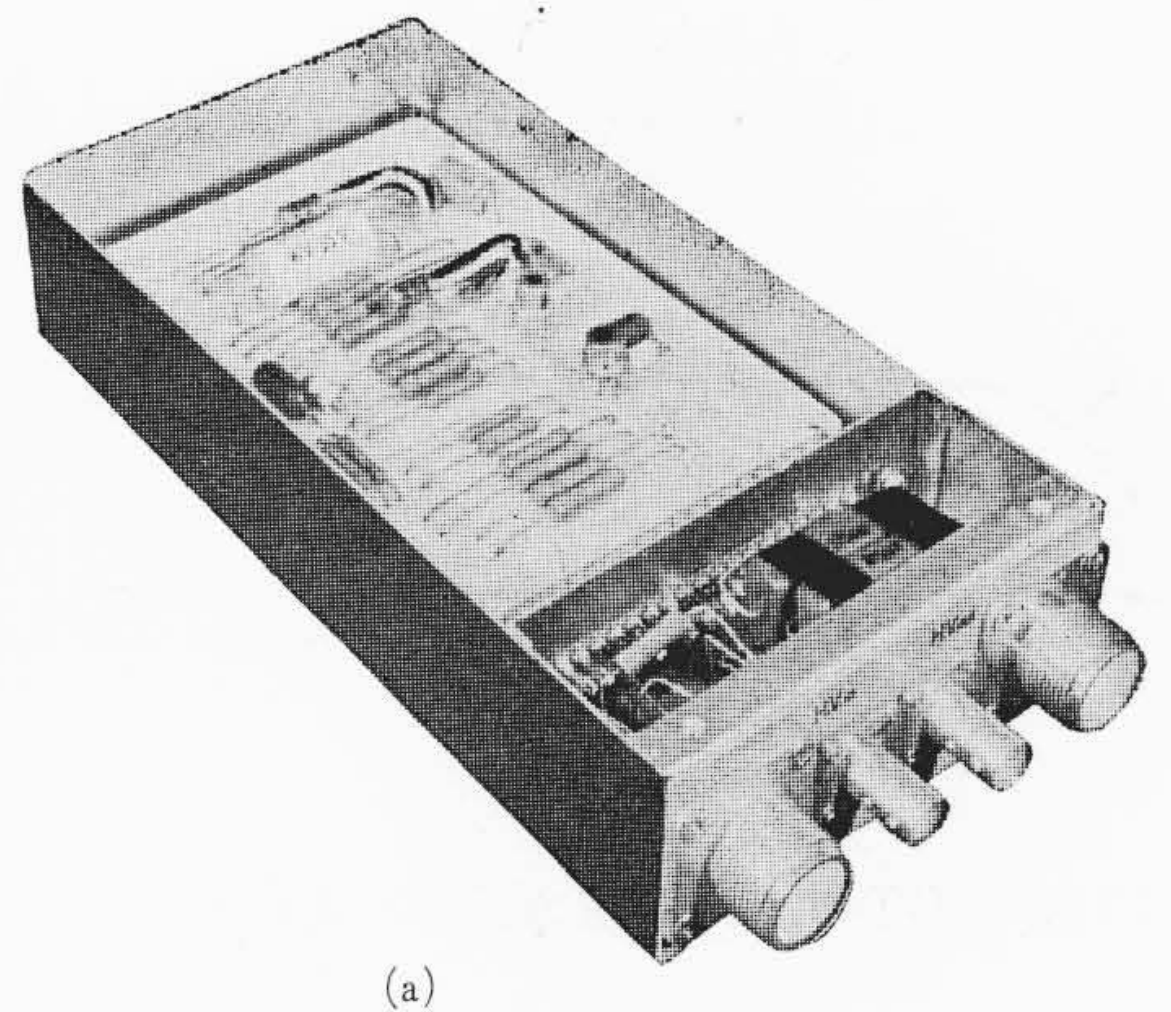
このような有限の通過周波数帯域幅をもった回路に、間隔が 0_s から ∞_s まで統計的に分布 (ポアソン分布) したパルス列が加えられた場合におけるパルス計数損失 ρ_c 、すなわち、パルス振幅分解能 S_p が 0.1 より小さくなるパルスの割合は、次式で示される。

$$\rho_c = 1 - e^{-N_c T_0} \dots \dots \dots (14)$$

第 11 図は、(14) 式の関係を示したものである。同図において、平均パルス数 λ_c とはパルス分解時間中に加えられるパルス数の平均値を示す。この図よりわかるように、計数損失を 1% 以下に抑えるためには $\lambda_c < 0.01$ にしなければならない。このような条件の下では次式が成り立つことは明らかである。



第 11 図 パルス増幅器系における計数損失



(a) 外 観 (b) 全 回 路

第 12 図 「HT-52 形」前置増幅器

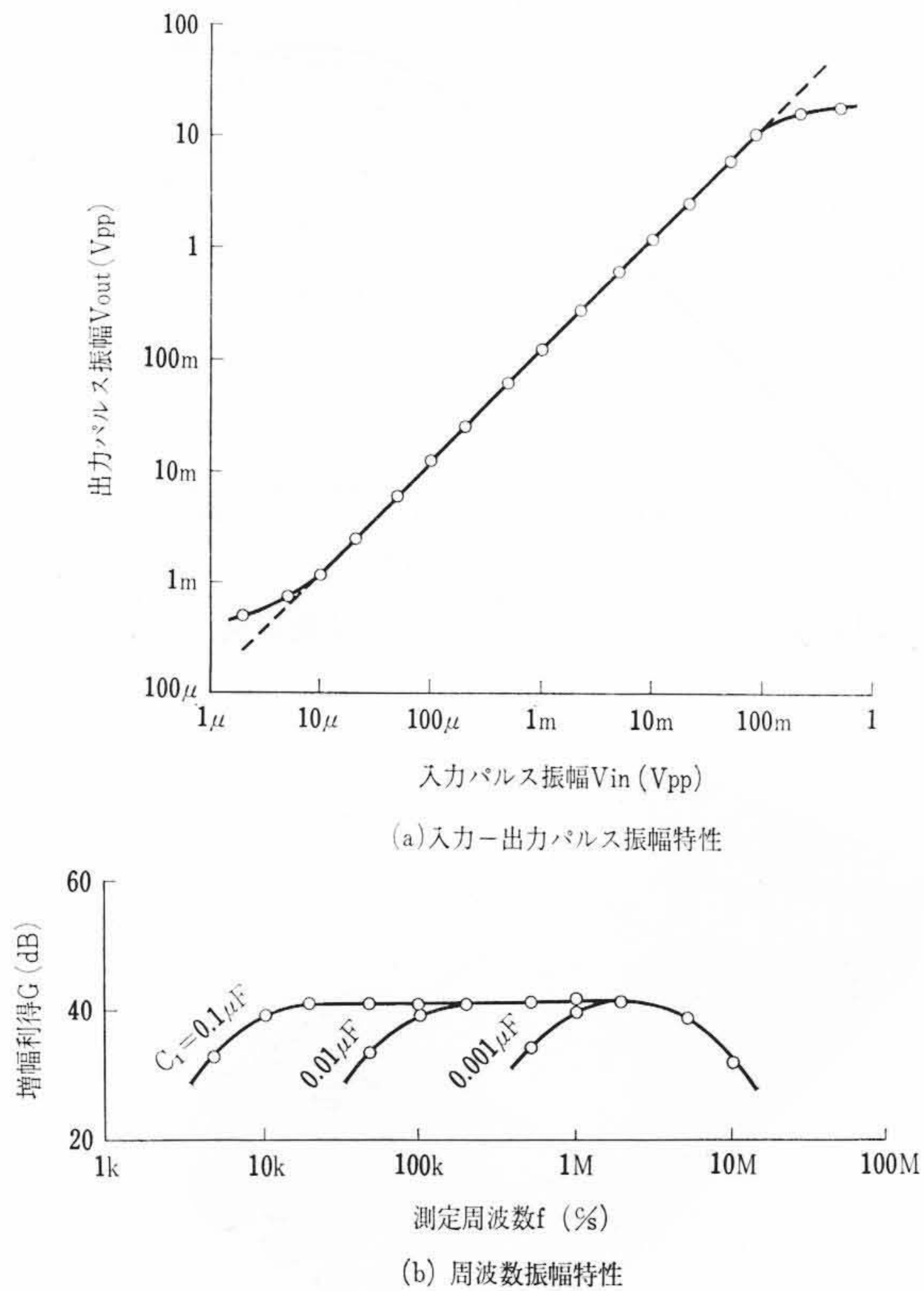
$$\rho_c \doteq N_c T_0 \dots \dots \dots (15)$$

なお、第 11 図において ρ'_c はガイガー計数管などを用いてパルスを計数するときの計数損失 $N_c T_0 / (1 + N_c T_0)$ を比較のために示したものである。ここで、 $T_0 \doteq 4 T_r$ とすると、パルス増幅器系によって失われるパルスの計数損失は次のようになる。

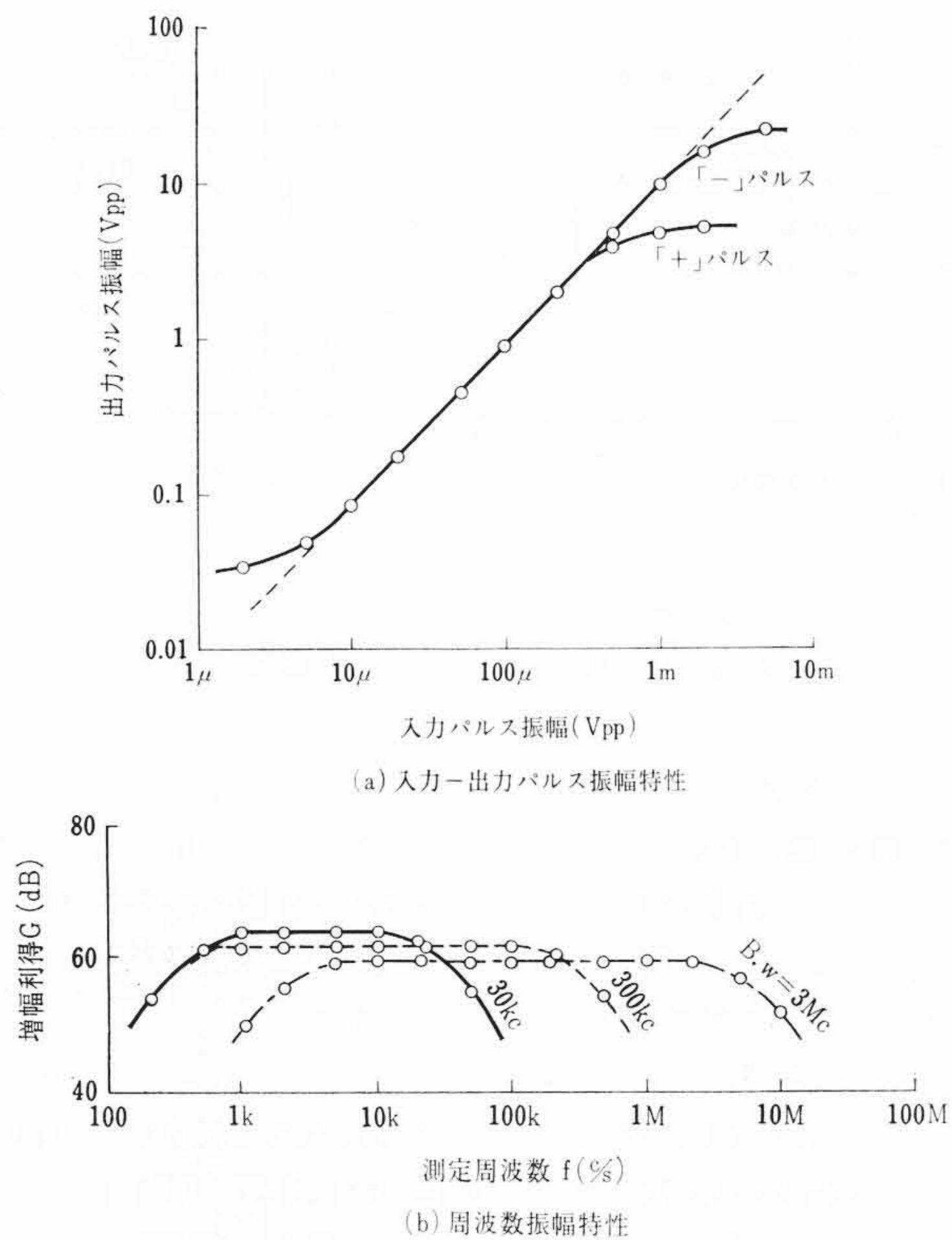
$$\rho_c \doteq 4 N_c T_r \dots \dots \dots (16)$$

第 12 図 (a) は、以上に述べたことを考慮に入れて製作した「HT-52 形」前置増幅器の外観を、また、同図 (b) はその全回路を示したものである。第 13 図 (a), (b) は、この増幅器の主要特性を示したものである。この前置増幅器によれば、直線範囲: $8 \mu V_{pp} \sim 10 mV_{pp}$ (入力端子換算)、通過周波数帯域幅 $10 kc \sim 8 Mc$ 、入力インピーダンス $4.5 k\Omega$ 以上の条件の下に約 $40 dB$ の増幅利得が安定に得られる。なお、低域端周波数は入力端子の結合コンデンサ C_1 によって任意に変更できる。この値は、使用する計数管によって一意的に定められる。

第 14 図 (a) は、「HT-13 形」直線増幅器の外観を、また、同図 (b) はその全回路を示したものである。第 15 図 (a), (b) は、この増幅器の主要特性を示したものである。この直線増幅器によれば、



第13図 「HT-52形」前置増幅器の諸特性

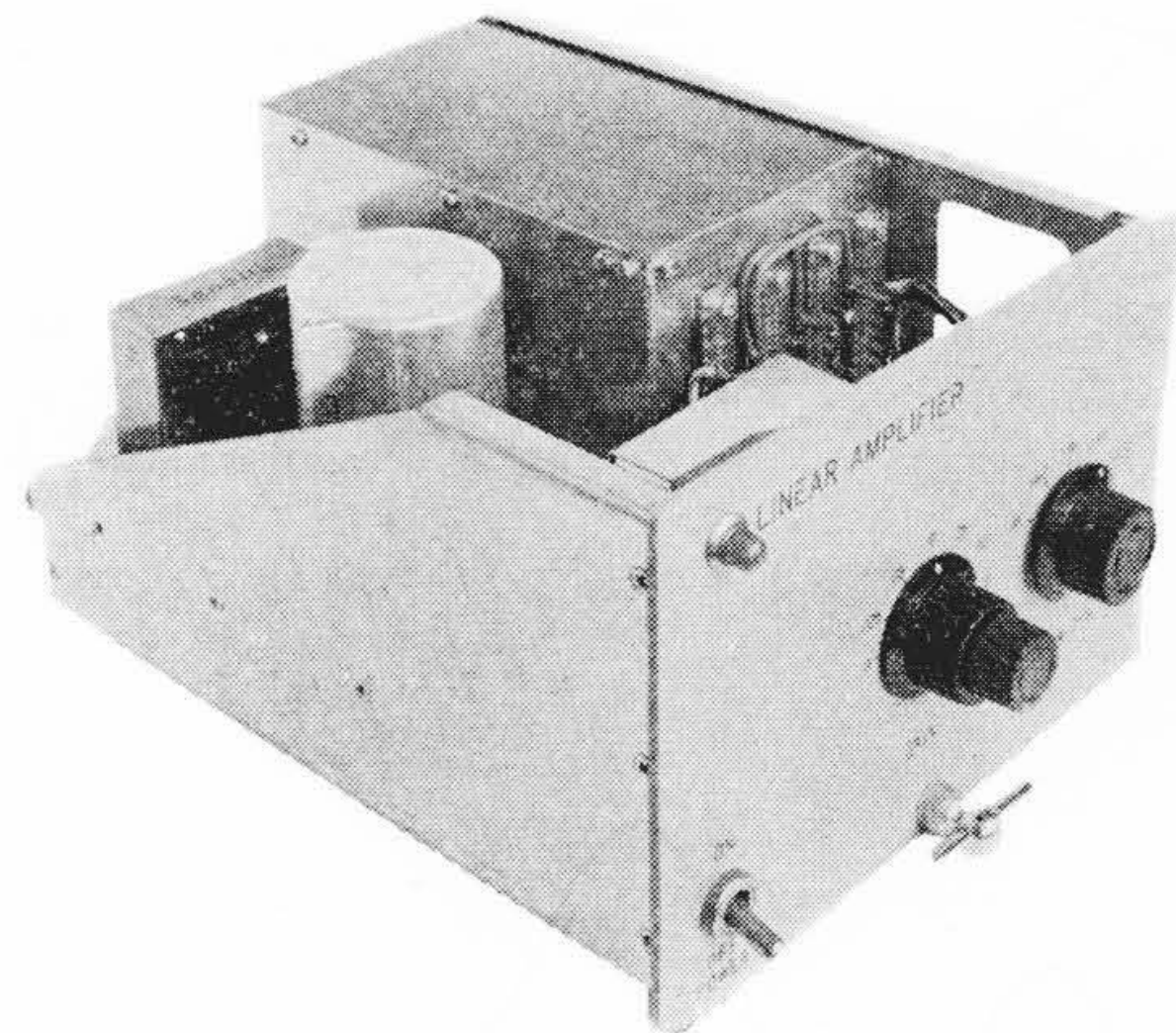


第15図 「HT-13形」直線増幅器の諸特性

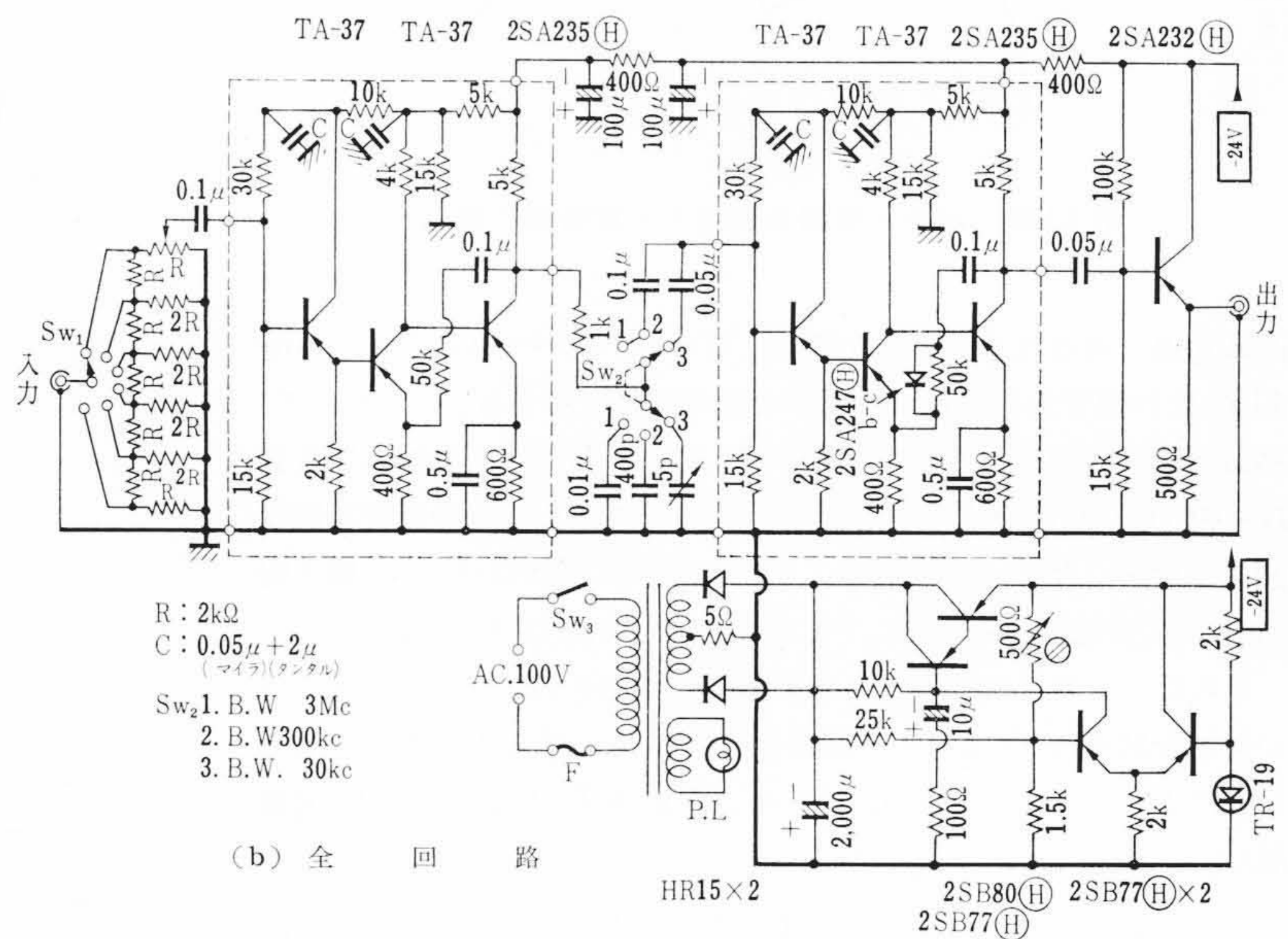
直線範囲: $8 \mu V_{pp} \sim 1 mV_{pp}$ (入力端子換算), 通過周波数帯域幅: 最高 $3 kc \sim 3 Mc$ の条件の下に約 80 dB の増幅利得が安定に得られる。

6. 対数計数率計⁽⁶⁾

パルス計数率を求めるためには、振幅弁別回路を通してある振幅値以上のパルスを選び出し、これを一定の形に整形しなければならない。次に、このようにして得られたパルス列を対数変換回路に加



(a) 外 観

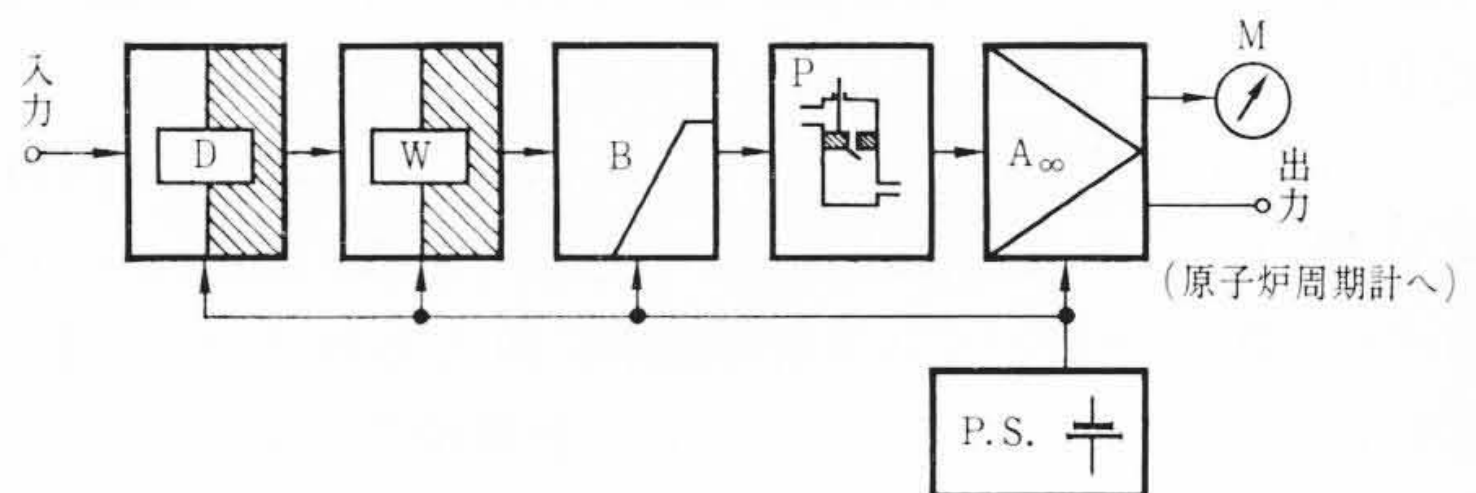


第14図 「HT-13形」直線増幅器

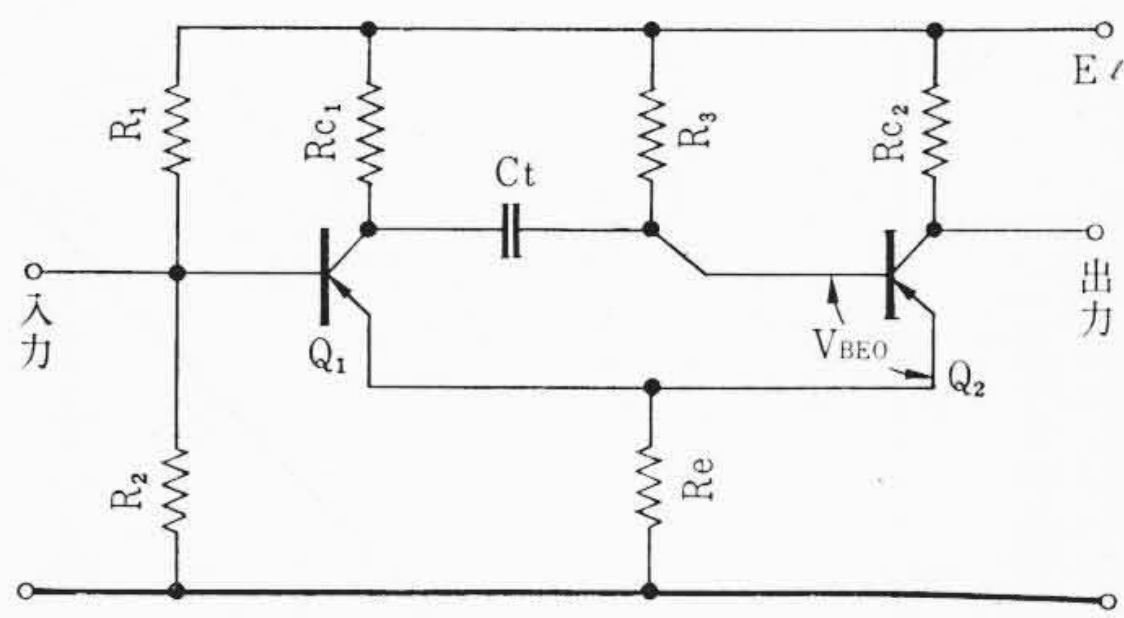
え、入力パルスの計数率の対数に比例した電圧を発生し、これを直流増幅して電流計を駆動する信号を得る。対数計数率計よりの出力はさらに次の原子炉周期計にも加える必要がある。原子炉起動領域の下の方ではパルス計数率が低く統計変動が多いので、これによって指示値に大きな変動が現われやすいので、特に注意を要する。

対数計数率計のブロック線図を第16図に示す。この回路は、パルス振幅弁別回路D、波形整形回路W、バッファ回路B、対数ポンプ回路P、高入力インピーダンス直流増幅回路 A_{∞} および直流定電圧供給回路PSより構成される。

パルス振幅弁別回路を通ったパルスは、波形整形回路で一定の振幅と持続幅を持ったパルス列に変換される。ここで重要なことは、これらのパルスの振幅および持続幅を正しく一定にすることである。波形整形回路には第17図に示すようなユニ・バイレートをを用いる。トランジスタのスイッチング時間を短縮するためには、一般にドリフト・ベース構造をとるが、このようにするとベース・エ



第16図 対数計数率計のブロック線図



第17図 ユニ・パイプ回路

ミッタ間逆耐圧 V_{BE0} が低くなるため、従来から用いられてきたパルス持続幅の公式は適用できなくなる。このようなトランジスタを用いたユニ・パイプより得られる方形パルスの持続幅 T_w は次式で求めるのが適切である⁽⁷⁾。

$$T_w = (R_{c1} + R_3) C_t \ln \left(1 - \frac{V_{BE0}}{E_i} \frac{R_1 + R_2}{R_1} \right) \dots \dots \dots (17)$$

ただし、各記号は第17図に示したとおりである。

対数ポンプ回路には、Cooke-Yarborough 式とダイオード式がある。後者は回路構成が簡単で安全性が高く、さらに出力電圧の統計変動が入力パルスの計数率に無関係に一定であるという利点がある。これは次の原子炉周期計で原子炉周期を測定する場合特に都合がよい。ただし、この方式ではダイオード自身の温度係数およびポンプ回路の直後に接続する増幅回路の入力インピーダンスについて注意しなければならない。

ダイオードの端子間電圧を V_j 、その中を流れる電流を I_j とすると、これらの間には次の関係が成り立つ⁽⁸⁾。

$$I_j \doteq A \exp \left\{ (V_j - \varphi) \frac{q}{mk\theta_j} \right\} \dots \dots \dots (18)$$

A ： 比例定数、半導体の形状、その他巨視的条件で決まる

φ ： 半導体内の禁止帯のエネルギー幅、Si では $\varphi \doteq 1.1V$

q ： 電子の電荷量 $1.6 \times 10^{-19} C$

k ： ボルツマン定数 $1.38 \times 10^{-23} J/^{\circ}K$

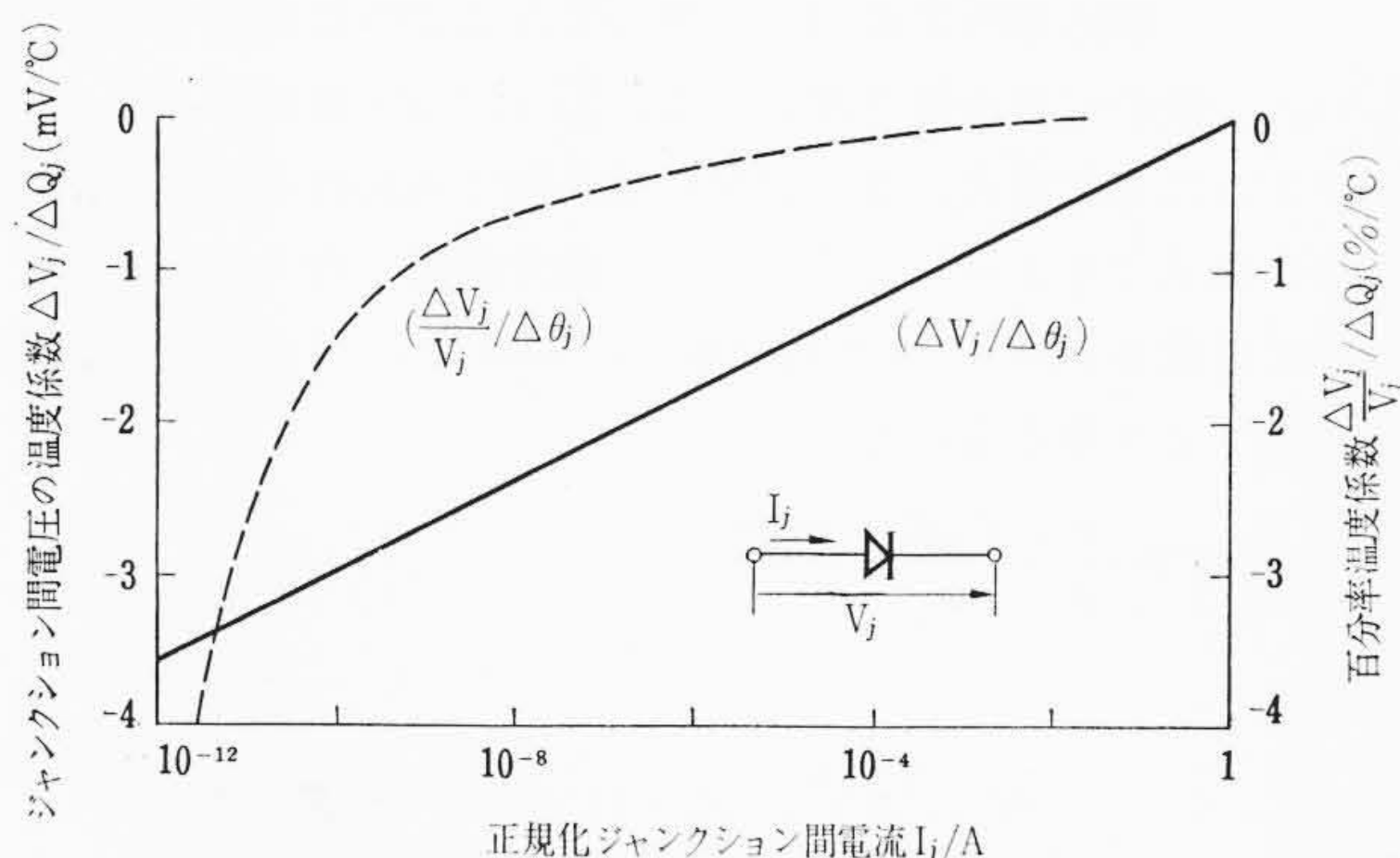
θ_j ： ジャンクション温度 ($^{\circ}K$)

なお、 m は個々の半導体素子によって異なる値を示すが、たとえば 1S310 ⑧ 系のシリコンダイオードには 1.5 前後の値をとる。したがって、ジャンクション温度が $\Delta\theta_j$ だけ微小変化したときのダイオード端子間電圧の変化 ΔV_j は次式で与えられる。

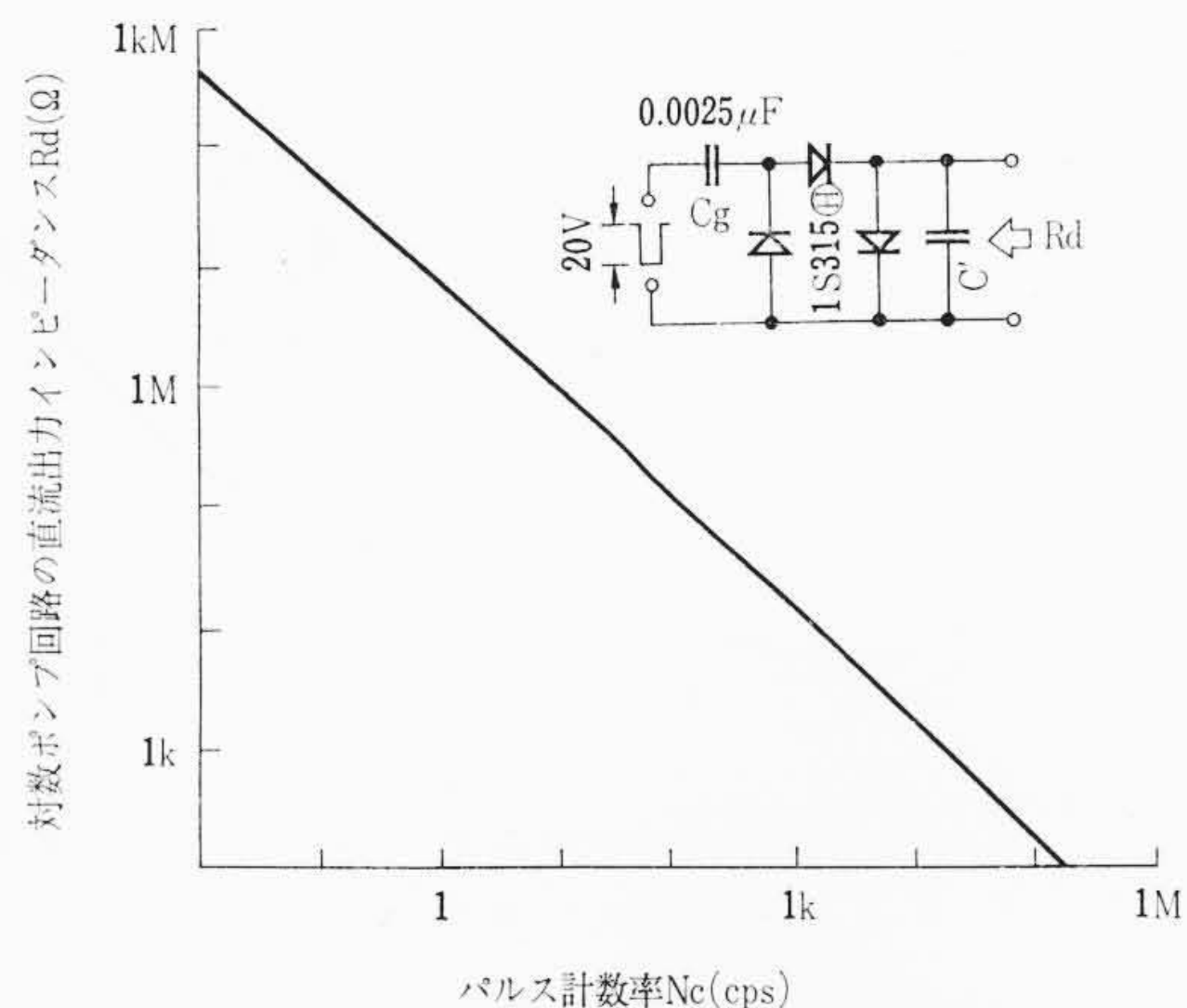
$$\frac{\Delta V_j}{\Delta\theta_j} = \frac{mk}{q} \ln \frac{I_j}{A} \dots \dots \dots (19)$$

第18図は、(19) 式の関係を示したものである。対数変換素子としてのダイオードを温度係数が低いところで用いるためには、電流レベルが高いところ、できれば $V_j = \varphi$ の近くで用いることが望ましい。

第19図中に示すような対数ポンプ回路に計数率 N_c のパルス列が



第18図 ダイオード端子間電圧の温度係数



第19図 対数ポンプ回路の直流等価内部抵抗

加えられたとき、この回路の出力端子より見込んだ直流等価内部抵抗 R_d は次式で求められる。

$$R_d = \frac{1}{N_c C_g E} \frac{mk\theta_j}{q \log \varepsilon} \left(\log \frac{C_g E}{B} + \log N_c \right) \dots \dots \dots (20)$$

$$B = A \exp (-q\varphi/mk\theta_j)$$

E ： 入力パルスの振幅

C_g ： 電荷供給用コンデンサの静電容量 (第19図参照)

第19図に示すように、パルス計数率が低くなると直流内部抵抗は数百 $M\Omega$ にも達する。したがって、この回路の直後に接続する直流増幅器は少なくとも $10^3 M\Omega$ 以上の入力インピーダンスをもつことが必要である。

また、この回路の時定数 T_L は次のように表わされ、加えるパルスの計数率 N_c が高くなるにしたがって小さくなる。

$$T_L = \frac{C}{C_g E} \frac{mk\theta_j}{q} \frac{1}{N_c} \dots \dots \dots (21)$$

なお、対数ポンプ回路の出力電圧の標準偏差 σ_d^2 は次式で与えられ、計数率には無関係になる。

$$\sigma_d^2 = \frac{\pi}{2} \frac{C_g E}{C} \frac{mk\theta_j}{q} \dots \dots \dots (22)$$

半導体素子を用いて前記のような入力インピーダンスが高い直流増幅回路を構成するためには、初段に MOS 形電界効果トランジスタを用いるとよい。このトランジスタは、一般の電子管のように電圧制御形能動素子として動作する。すなわち、そのドレン電流 I_D は入動電圧 V_{G1} によって次式で表わすように変化する。

$$I_D \doteq g_m V_{G1} + \frac{V_{DS}}{r_D} \dots \dots \dots (23)$$

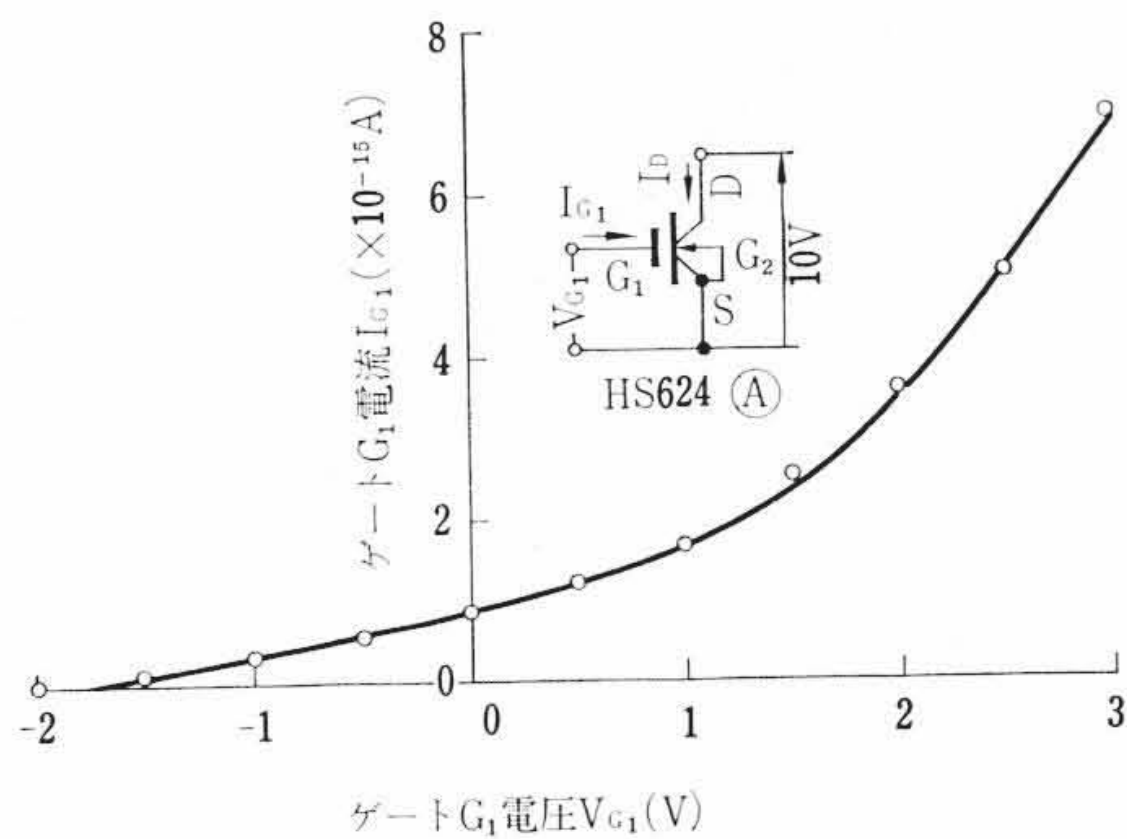
g_m ： 電界効果トランジスタの相互コンダクタンス

V_{DS} ： ドレンソース間電圧

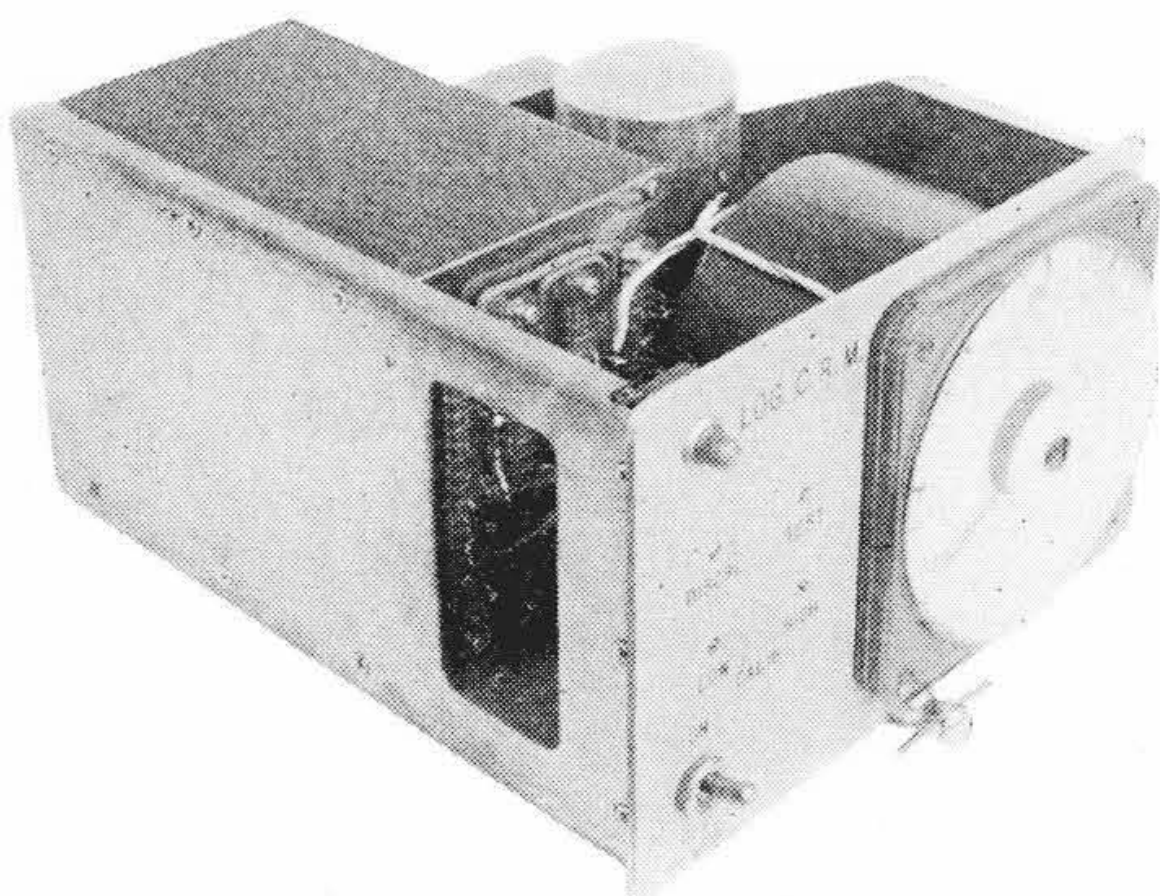
r_D ： ドレン内部抵抗

ただし、電界効果トランジスタをピンチ・オフ領域で用いる場合は (23) 式の右辺の第2項は無視してもさしつかえない。MOS 形電界効果トランジスタのゲート漏れ電流はきわめて小さく、たとえば HS624 ④ では、第20図に示すようにこの値は $10^{-15} A$ 程度で、UX-54 などの電位計管のグリッド漏れ電流よりはるかに小さい。電界効果トランジスタは、ゲート電圧 V_{G1} を変えてドレン電流レベルを調節することによって、温度係数を正または負のどちらにもすることができる。したがって、安定な直流増幅を望むときはこの方法によって温度係数が最小になる(ほとんど零)領域を選ぶ必要がある。

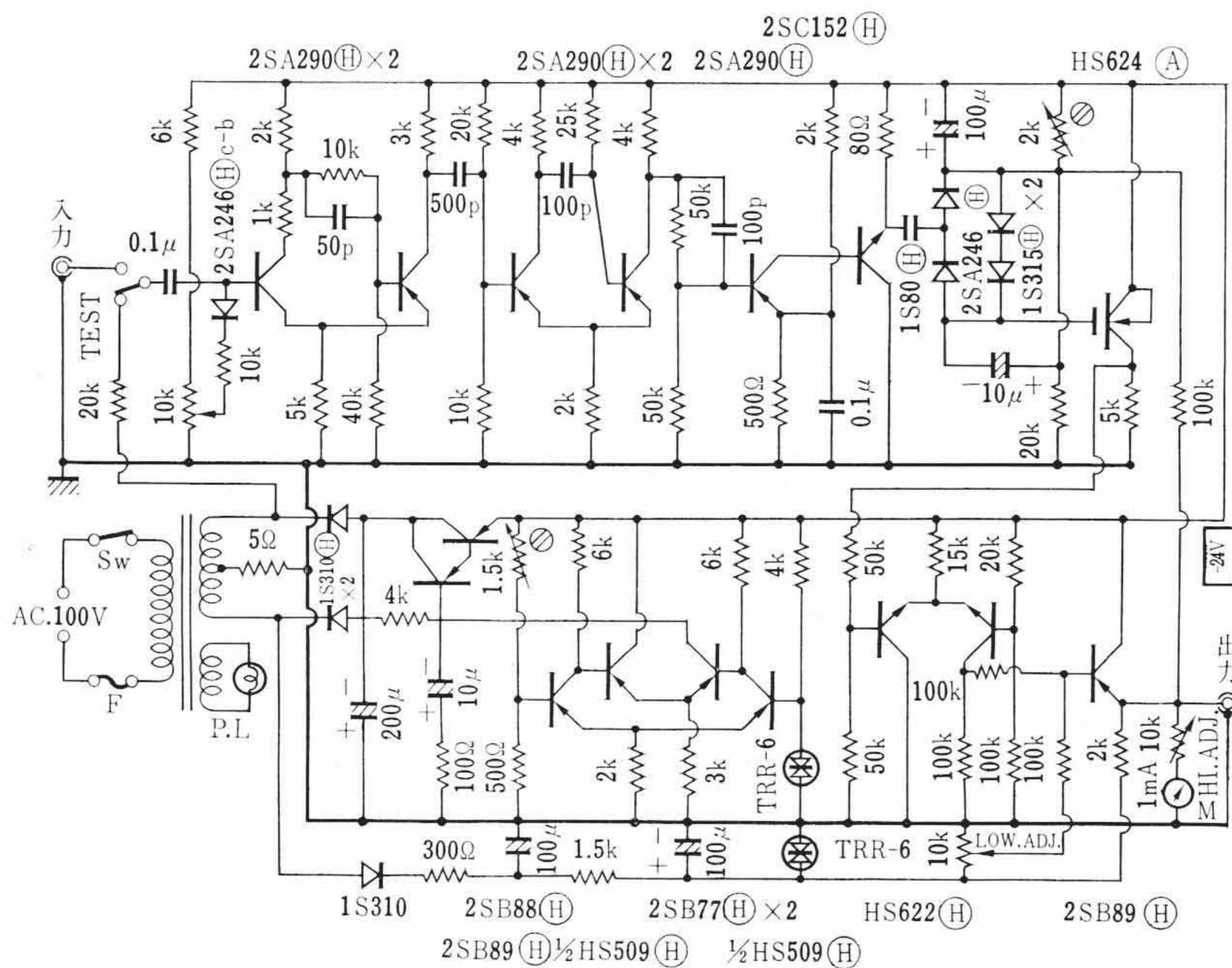
第21図(a)は、以上に述べたことを基礎にして製作した「HT-43 形」対数計数率計の外観、また、同図(b)はその全回路を示したものである。



第20図 MOS形電界効果トランジスタの
ゲート漏えい電流



(a) 外 観



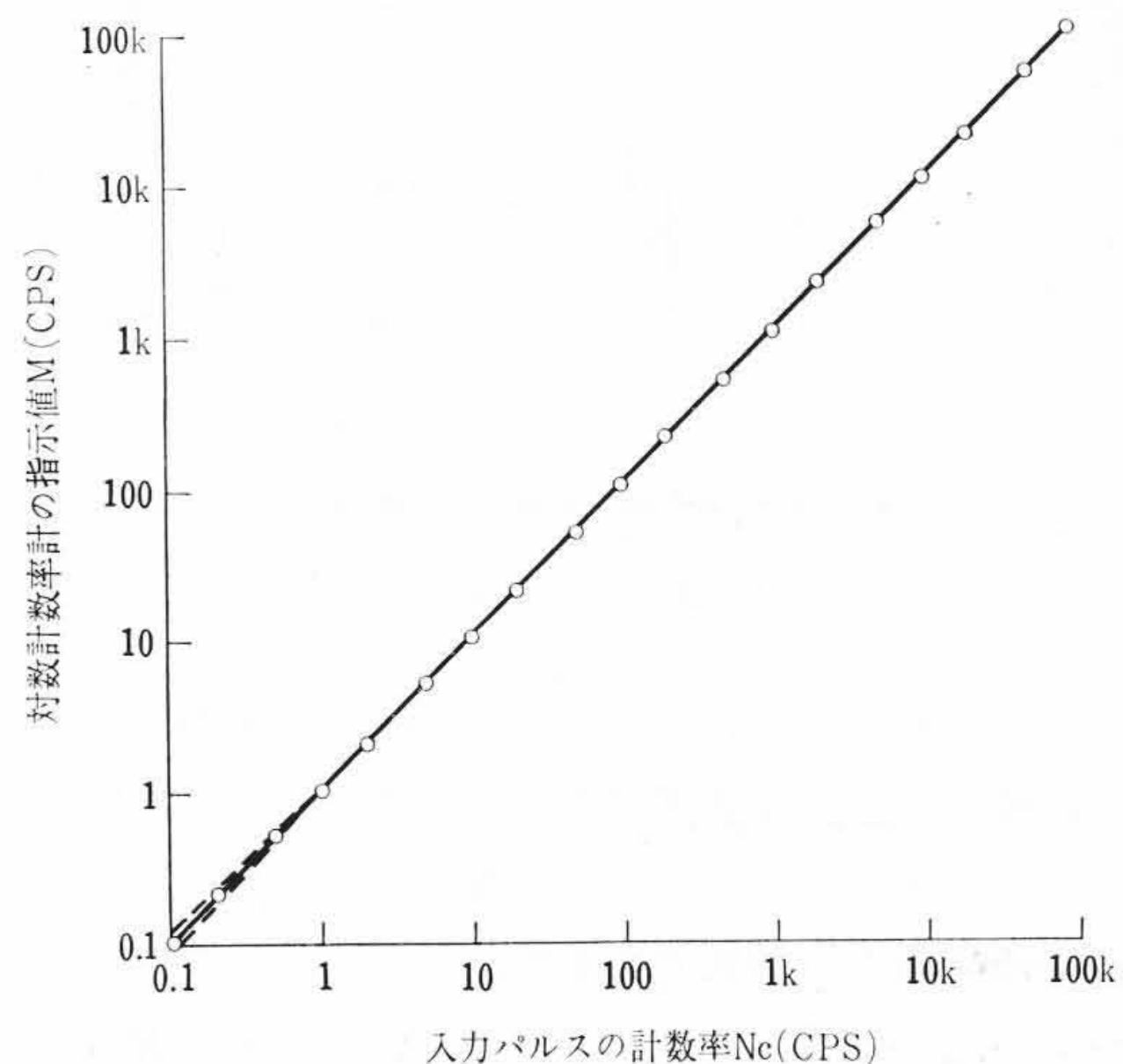
(b) 全 回 路

第21図 「HT-43形」対数計数率計

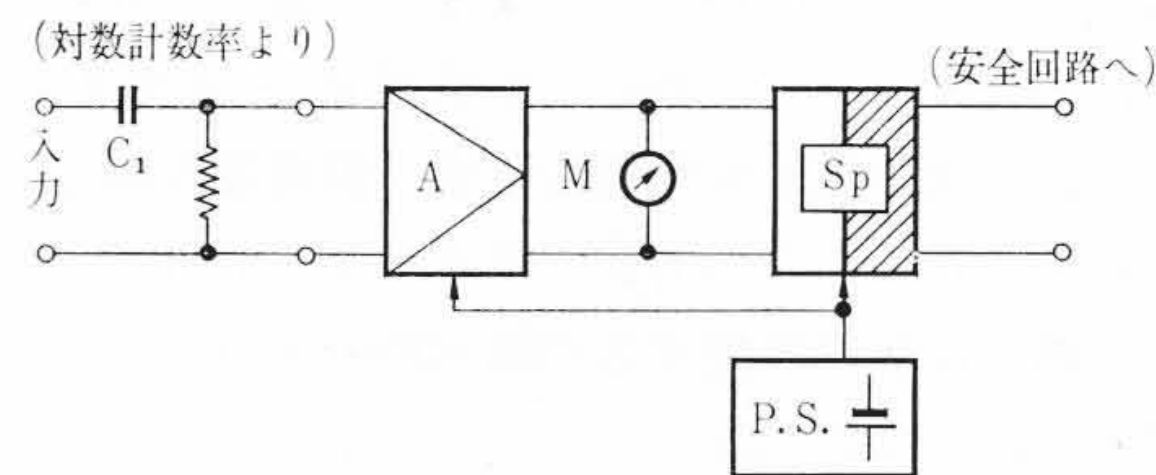
第22図は、この計数率計の主要特性を示したものである。この数計数率計によれば、0.1 cps～100 kcps のパルス計数率を連続的に±0.1 デカードの確度で測定することができる。この場合、必要な入力パルスの振幅範囲：-0.1～-14 V_{pp}、パルス分解時間：0.6 μs、応答速度：10 ms (1 kcps 以上)、ドリフト：0.1 デカード/8 hである。

7. 原子炉周期計⁽⁹⁾

原子炉周期計として重要なことは、指示値の統計変動をできるだけ小さくし、外部より侵入する雑音に対しても影響されない安定な指示を得るようにすることである。パルス計数率が低いところで



第22図 「HT-43形」対数計数率計の入力パルスの
計数率と指示値の関係



第23図 原子炉周期計のブロック線図

は、このことは特に強調されよう。

原子炉出力の上昇割合があまり早くなると制御安全棒機構が追従できなくなり、ついには原子炉が暴走するような事態を招く恐れがある。このような危険を未然に防ぐためには、原子炉周期が設定値を越えたときは安全棒を直ちに炉内にそう入するような方法を講じておかなければならない。原子炉周期計に含まれるペリオド・スクラム信号発生回路はこのような目的に用いられる。

原子炉周期計のブロック線図を第23図に示す。この回路は、微分回路 C_1R_1 、直流増幅回路 A 、ペリオド・スクラム信号発生回路 S_p および直流定電圧供給回路 $P.S.$ より構成される。

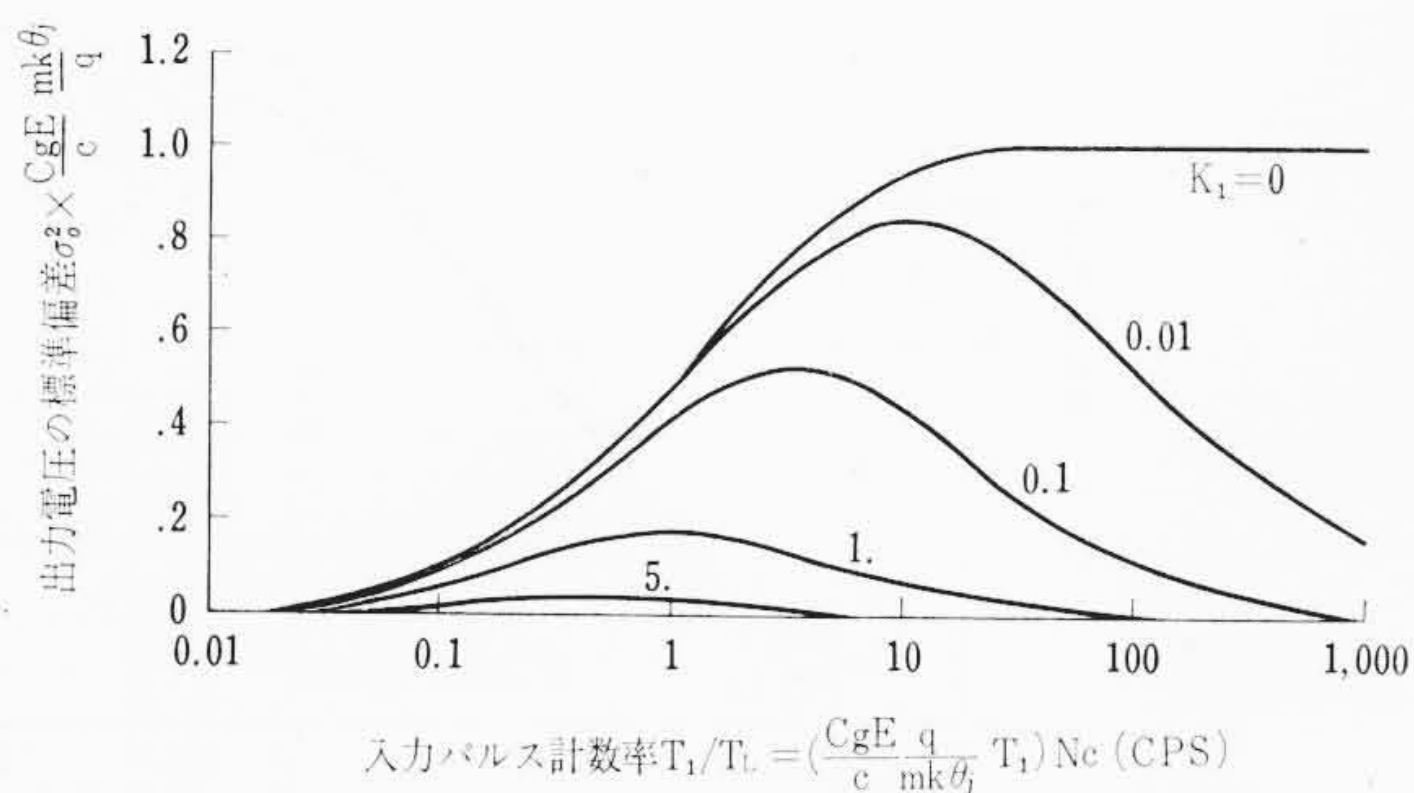
原子炉周期計は基本的には微分増幅回路であるので、外部よりの雑音を拾いやすい。これを少なくするためには微分回路を含めた全増幅器系の通過周波数帯域幅をできるだけ狭くする必要がある。この場合、微分回路の時定数 $T_1 = C_1R_1$ は原子炉周期指示計 M の等価応答時定数 T_2 に等しくなるように定めることが望ましい。

一般のパネル形電流計では、 T_2 は 0.2 s 前後である。

このようにした場合、指示計 M の端子間に現われる電圧の標準偏差 σ_p^2 は次式で与えられる。ただし、微分回路への入力信号は、入力端子に計数率 N_c のパルス列を加えたダイオード式対数計数率計の出力端子より得るものとする。

$$\sigma_p^2 = \frac{\pi}{2} \cdot \frac{C_g E}{C} \cdot \frac{mk\theta_j}{q} \cdot \frac{T_1}{T_L} \cdot \frac{1}{\left[K_1 \left(\frac{T_1}{T_L} \right)^2 + (K_1 + 1) \frac{T_1}{T_L} + 1 \right] (K_1 + 1)} \quad \dots (24)$$

$$K_1 = T_2 / T_1$$



第 24 図 原子炉周期指示計端子間に現われる電圧の標準偏差

第 24 図は、(24)式の関係を示したものである⁽¹⁰⁾。

微分回路 $C_1 R_1$ より出力電圧は低く、その内部抵抗は高いので、この電圧によって指示計 M を直接駆動することはできない。したがって、微分回路の後には直流増幅回路を加える。この直流増幅回路の出力電圧は、ペリオド・スクラム信号発生回路を駆動するためにも用いられる。この場合は、増幅器の高域端周波数 f_h'' を微分回路の低域端周波数 $f_l'' = 1/2\pi C_1 R_1$ より十分高くしておかなければならない。これは、高域端周波数を低くした結果直流増幅回路の応答速度があまり遅くなると、原子炉出力が急上昇しても、これをペリオド・スクラム信号発生回路に直ちに伝えることができなくなるためである。

ここで、直流増幅回路が第 25 図の点線の右側の等価回路で示されるものとして、この回路によって生じる遅れを検討する。ただし A は理想電圧増幅器（増幅利得： A ）で、その高域端周波数 f_h'' は $(1/2\pi R_3 C_3)$ で与えられるものと仮定する。入力端子に次のような ramp 電圧（原子炉出力が指数的に上昇する場合に対数計数率計より得られる電圧に相当する）を加えたとき、

$$v_i = \frac{E_0}{\tau_i} t \quad \dots\dots\dots (25)$$

その出力端子に現われる電圧 $v_p(t)^{**}$ は次式で表わされる。

$K_2 \neq 1$ のとき

$$v_p(t)^{**} = \left(1 - \frac{e^{-t/T_1}}{1-K_2} + \frac{K_2 e^{-t/T_1}}{1-K_2} \right) A \frac{E_0}{\tau_p} T_1 \quad \dots\dots\dots (26)$$

$K_2 = 1$ のとき

$$v_p(t)^{**} = \left\{ 1 - \left(1 + \frac{t}{T_1} \right) e^{-t/T_1} \right\} A \frac{E_0}{\tau_p} T_1$$

$$K_2 = T_3/T_1, \quad T_1 = C_1 R_1, \quad T_3 = R_3 C_3$$

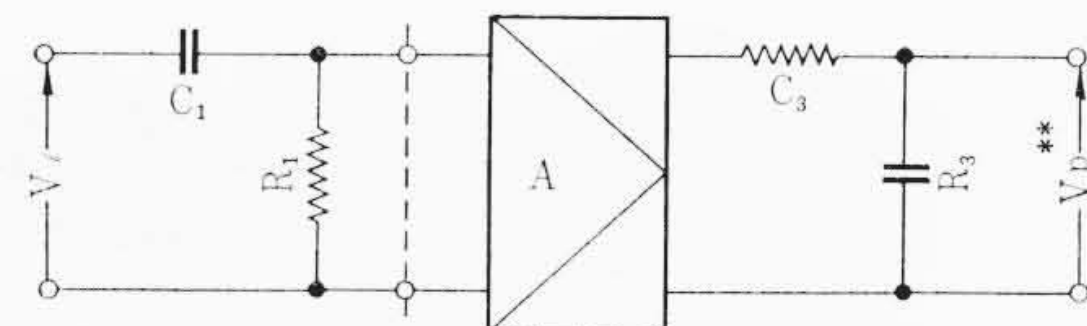
いずれにしても、時間が十分経過した後は出力電圧 $v_p(t)^{**}$ は一定値に落ち着く。したがって、原子炉周期 τ_p がスクラム周期 τ_s になったとき出力電圧 $v_p(t)^{**}$ がスクラム電圧 v_s になり、この電圧によってペリオド・スクラム信号発生回路が駆動されるものとする、次式が成り立つ。

$$v_s = \frac{A E_0}{\tau_s} T_1 \quad \dots\dots\dots (27)$$

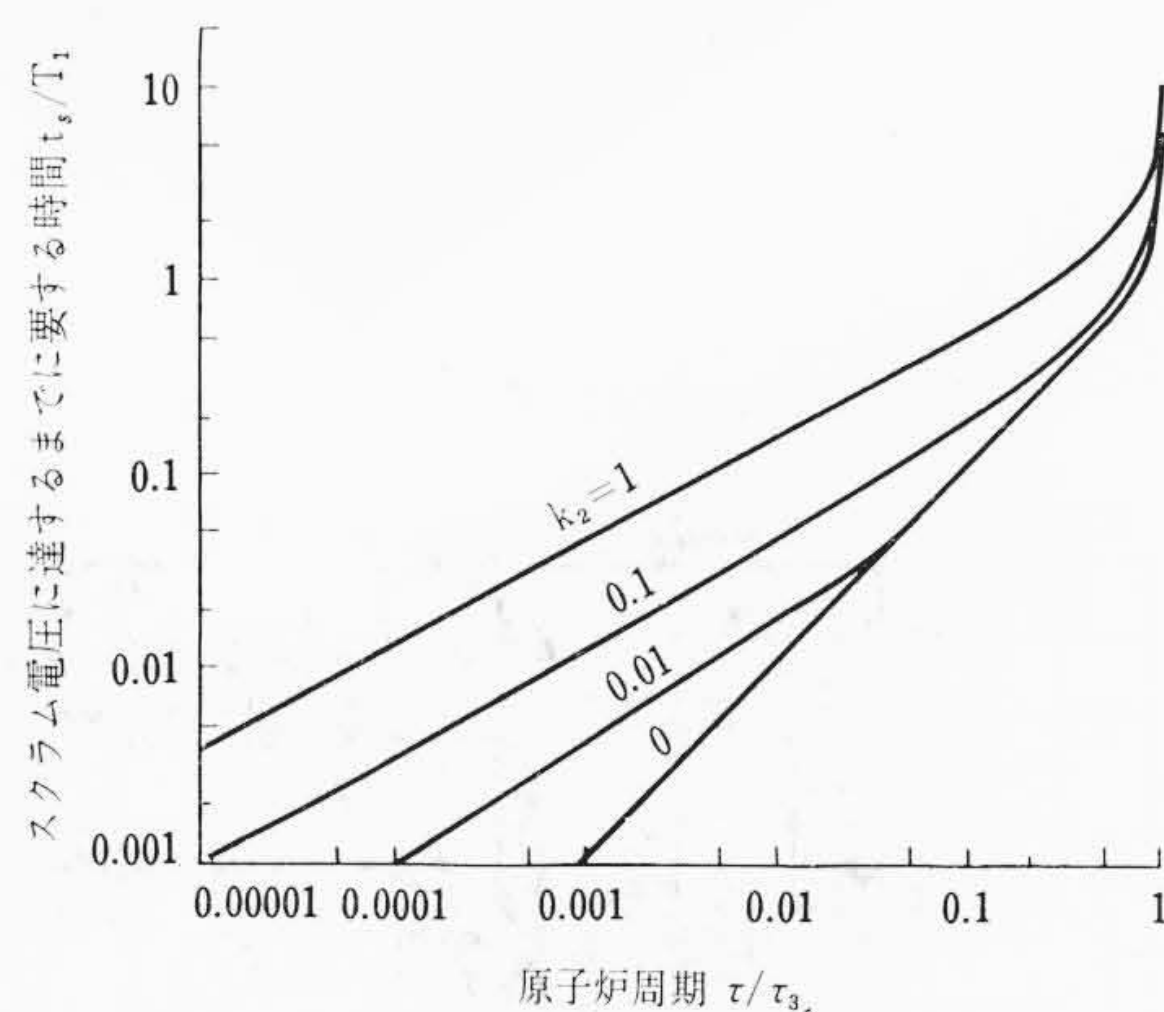
実際には、 $t > 5 T_1$ の条件が成り立つとき十分な時間経過があったといえよう。しかし、たとえば $T_1 = 0.2 \text{ s}$ としても安定な周期を検出するためには τ_s 後を待たなければならない。

次に、スクラム周期 τ_s より短い周期 τ をもった ramp 電圧が入力端子に加えられたとき、出力電圧 $v_p(t)^{**}$ が v_s に達するまでの時間を求める。この時間を t_s とすると、(26)および(27)式より次式が得られる。

$K \neq 1$ のとき



第 25 図 直流増幅回路の等価回路



第 26 図 直流増幅器回路の遅れ

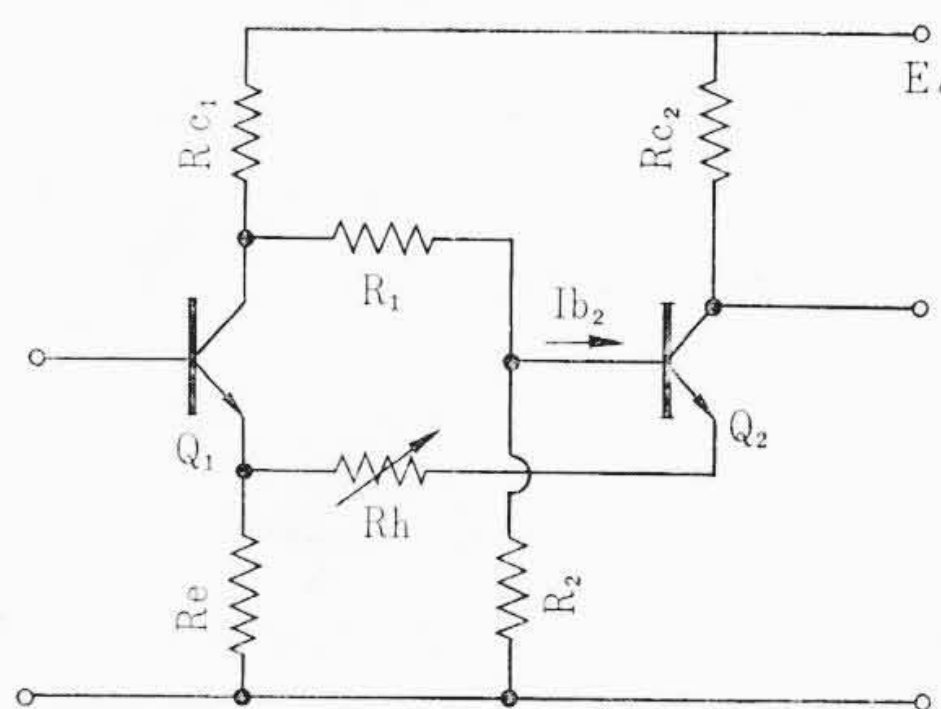
$$\left. \begin{aligned} \frac{\tau}{\tau_s} &= 1 - \frac{e^{-t_s/T_1}}{1-K_2} + \frac{K_2 e^{-t_s/T_1}}{1-K_2} \\ K_2 &= 1 \text{ のとき} \\ \frac{\tau}{\tau_s} &= 1 - \left(1 + \frac{t_s}{T_1} \right) e^{-t_s/T_1} \end{aligned} \right\} \dots\dots\dots (28)$$

第 26 図は、 τ/τ_s と t_s/T_1 の関係を示したものである。このように K_2 の値が小さいときは、電圧 $v_p(t)^{**}$ が v_s に達するまでに要する時間は短い、 K_2 の値が大きいときはその遅れは無視できないほど長くなる。したがって、直流増幅器の高域端周波数は十分高くする必要があり。一般に $K_2 < 0.001$ すなわち (f_h''/f_l'') を 10^3 程度に選ばば十分である。

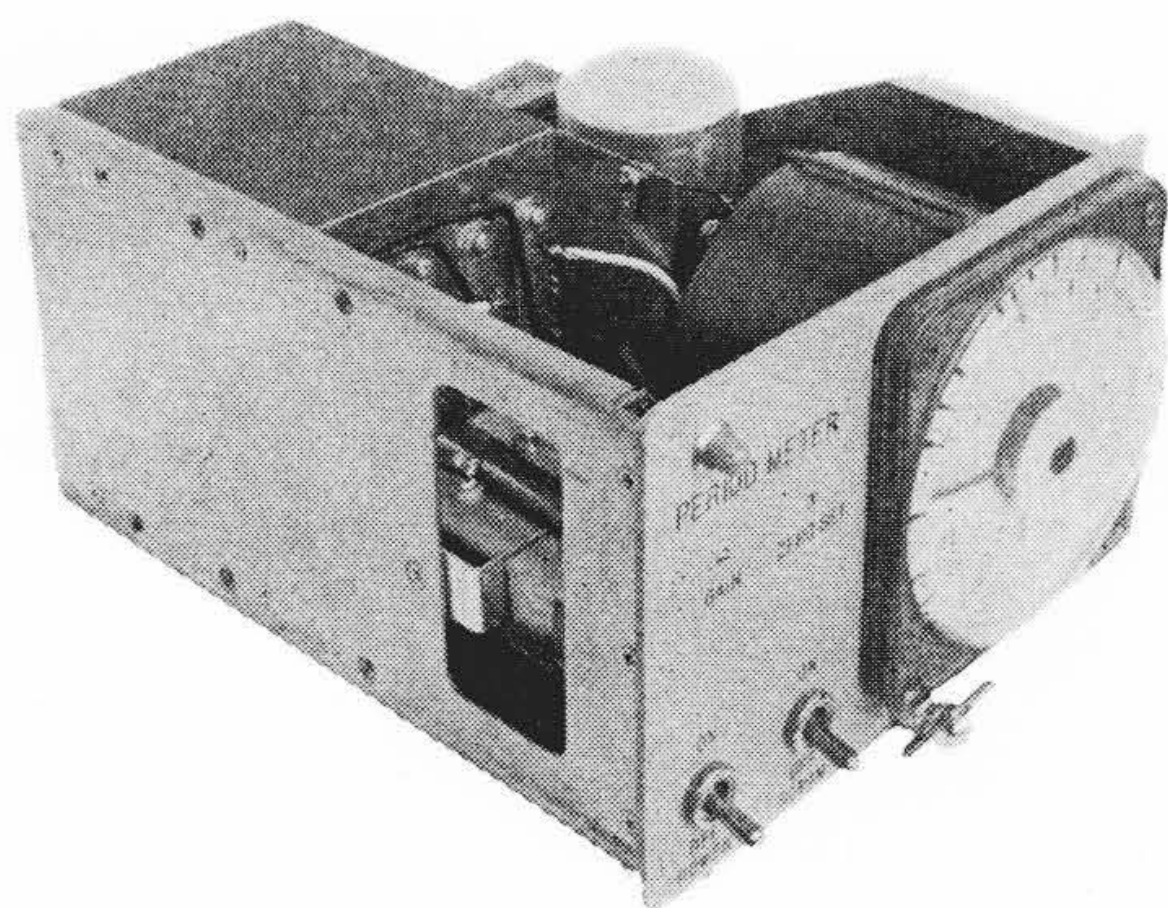
ペリオド・スクラム信号発生回路において特に注意しなければならないことは、直流増幅の出力端子より得られる電圧を弁別するための回路に大きな電圧弁別ヒステリシスが生じるのを極力避けることである。電圧弁別回路にはシュミット・トリガを用いることが多い。シュミット・トリガにおいて電圧弁別ヒステリシスを除くためには、第 27 図に示したようにエミッタ回路に抵抗 R_h をそう入する。この場合、抵抗 R_h の値は次式で定めるように選ぶ必要がある。

$$R_h = \frac{E_i - (R_{c1} + R_1) I_{b2s}}{R_1 + R_2 + R_{c1}} - R_e \quad \dots\dots\dots (29)$$

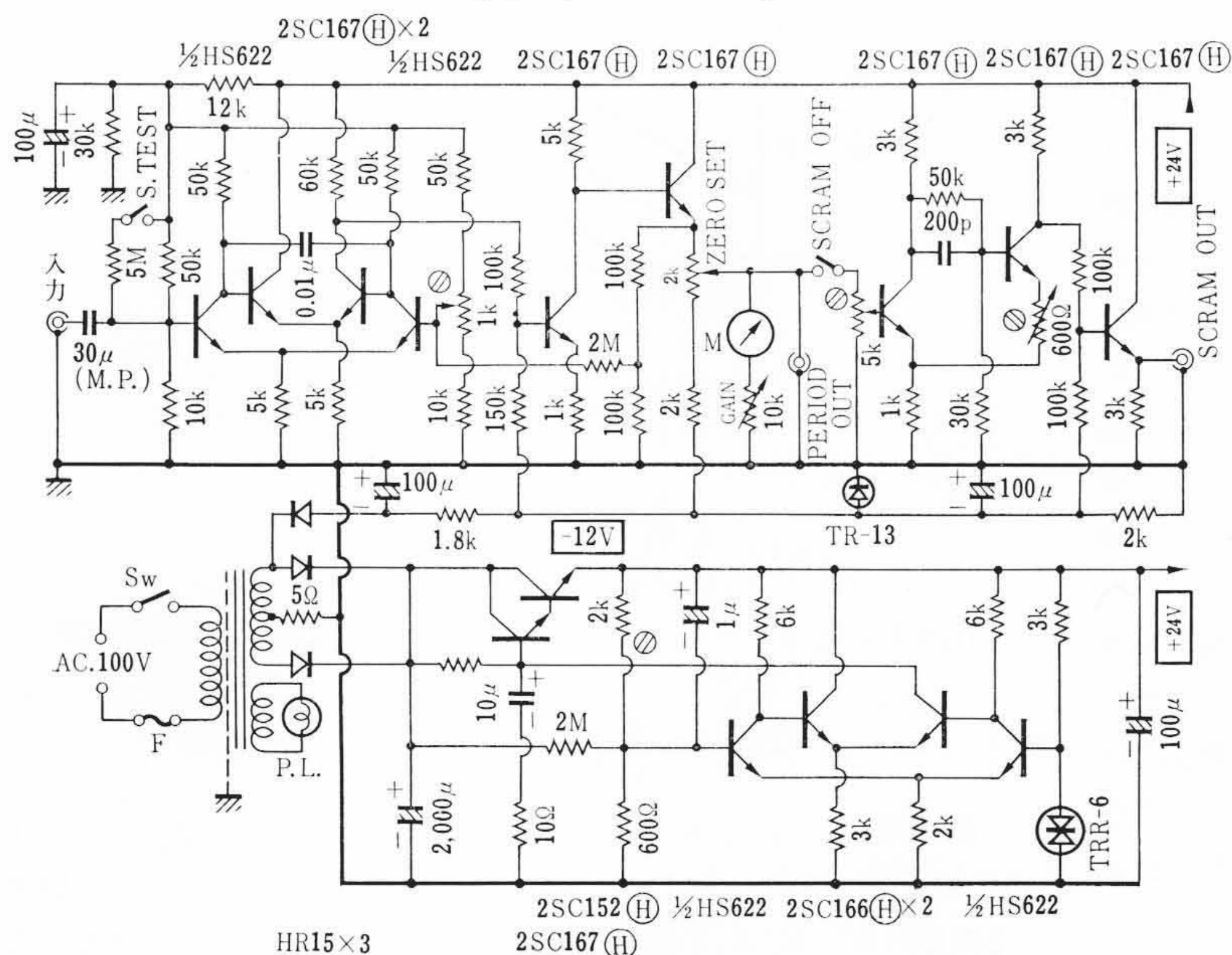
$$a = \frac{R_2}{R_1 + R_2}$$



第 27 図 シュミット・トリガのヒステリシス除去



(a) 外觀



(b) 全 回 路

第28図 「HT-62形」原子炉周期計

v_{bf} : 遮断時におけるトランジスタのベース・エミッタ間順方向電圧降下

v_{bs} : 飽和時におけるトランジスタのベース・エミッタ間順方向電圧降下

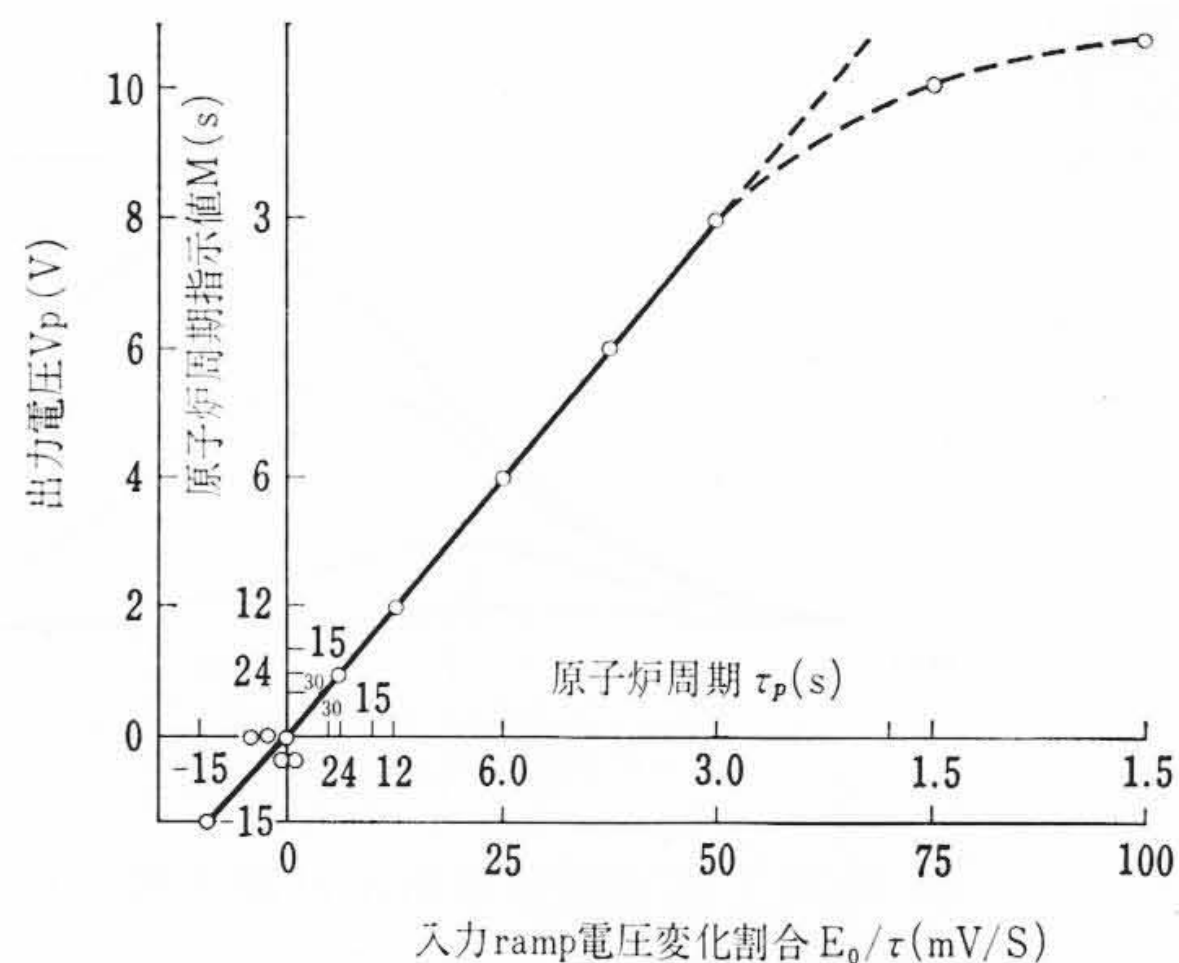
I_{b2s} : 飽和時におけるトランジスタ Q_2 のベース電流

ただし、 v_{bf} および v_{bs} の添数字はそれぞれトランジスタ Q_1 および Q_2 を表す。また、その他の記号は第 27 図に示したとおりである。

第 28 図(a)は、以上述べたことを基にして製作した「HT-62 形」原子炉周期計の外観、また、同図(b)はその全回路を示したものである。

第29図は、この原子炉周期計の主要特性を示したものである。

この周期計によれば、 $-15 \sim \infty + 3s$ にわたる原子炉周期を $\pm 1\%$ の確からしさで測定することができる。この場合、指示値の応答時



第 29 図 「HT-62 形」原子炉周期計の諸特性

定数: 0.2s, ペリオド・スクラム回路のヒステリシス:
 $\pm 0.5\%$, 応答速度: $4\mu\text{s}$, なお入力電圧としては 0.5V /
 デカードの対数計数率計よりの電圧を用いるものとする。

8. 結 言

安全性を特に重視する原子炉核計装にあっては、半導体素子を用いることが望ましい。このためにはいろいろ処理しなければならない問題があるが、それぞれ本文に述べた方法によって解決できる。ここでは起動領域用の核計装について述べたが、容易に理解できるように、原子炉周期計はそのままの形で、より高い出力領域用の原子炉周期計として動作する。また、対数計数率計は一部を変更することによって対数増幅器として用いることができる。

核計装を半導体化することは、安全性を高めるだけでなく即時起動性、消費電力、耐震性、重量、占積率およびコストなどの面でも有利である。

終わりに、本研究に対してご指導を賜った日立製作所日立研究所西堀博博士ならびに片木剣三郎博士に深く感謝する。

参 考 文 献

- (1) S. グラストン: 原子力ハンドブック
- (2) 赤川ほか: 品質管理 57~61 (1962 年増刊号)
- (3) 金子: 原学誌 4, 217~223 (昭 37-4)
- (4) 金子: 日立評論 46, 28~33 (昭 39-7)
- (5) 金子: 原学誌 4, 614~620 (昭 37-9)
- (6) 金子: 原学誌 5, 299~305 (昭 38-4)
- (7) 金子: 原子力研究資料 (38-C35)
- (8) 川上: 電子回路 V (昭 33, 共立出版)
- (9) 金子: 原学誌 7, (昭 40-1) 予定
- (10) R. B. Stanfield: IRE Intr. Conv. Rec., 3~7 (1961)
- (11) M. B. Leeds: Electro-Technology, 43~45 (Sep. 1963)