

分配伝送形 PCM 通信方式

Time Division Multiplex PCM Communication System by
Pulse Distribution Transmission

芳根 寛 樹*
Hiroki Yoshine

北 靖 洋*
Yasuhiro Kita

中 村 寿*
Hisashi Nakamura

高 崎 喜 孝*
Yoshitaka Takasaki

猪 山 明 義*
Akiyoshi Iyama

内 容 梗 概

PCM 端局の価格構成は、通話路部より共通部の占める割合が大きい。したがって、多重度を高めることによって通話路当たりの装置価格の低減をはかることができるが、一方、多重度数は伝送線路の通信容量によって制約されている。すなわち、線路の通信容量が装置経済化の壁となっていた。

本論文はこれを複数の線路を用いた分配伝送方式によって解決できることを示すとともに、本方式実現上の基本問題である経済的な回路の高速化と、線路間の伝播定数差に起因する中継方式上の諸問題について述べ、分配伝送方式の実用性を結論したものである。

1. 緒 言

近年の市内外中継線の急増と全国自動即時化に伴う回線損失減少の要求から、近距離回線の経済的多重化の必要性が強まり、新しい伝送方式の開発が望まれていた⁽¹⁾。時分割多重 PCM 方式はこの目的にそって開発されたもので、アメリカではすでに T-1 方式⁽²⁾として 1962 年より商用に供されている。

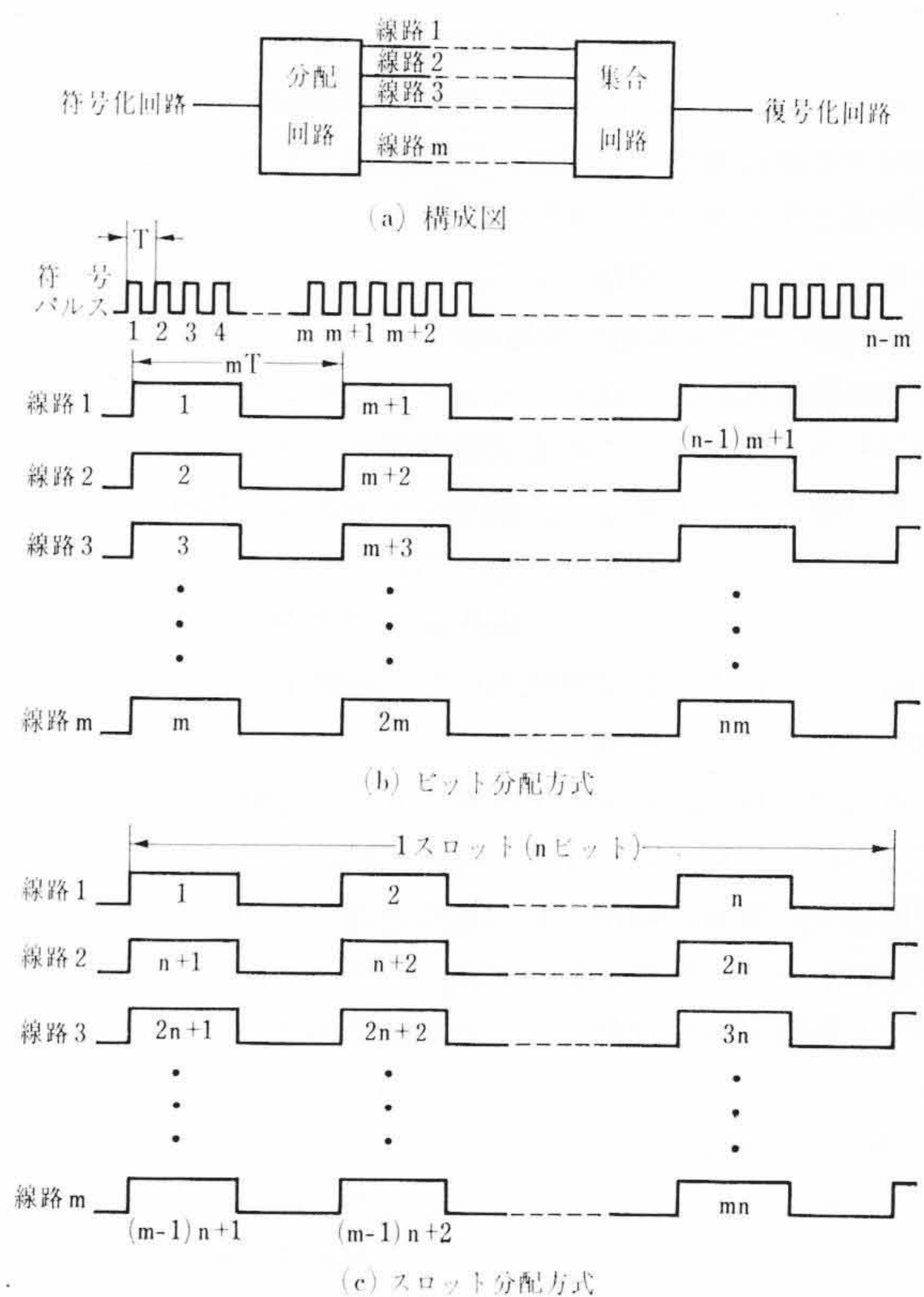
PCM 方式は従来の FDM 方式のように通話路部に高級なる波器を必要としないことから経済的にかなり有利になった。また、技術的には伝送路の雑音や、漏話の影響を受けがたく、中継線のレベル変動がないことから低損失の回線を構成し得る特長を有しており、近距離回線の多重化にはきわめて適した伝送方式といえることができる。しかしながら、現在の 24 ch PCM 方式では、従来の FDM 方式に比較し経済化されたとはいえ、最短適用距離は 14 km と称され、わが国のような、中継線の回線長が比較的短い場合には、さらに経済化することが望ましいといわれている。

PCM 端局の価格構成は、FDM 方式と異なり、通話路部より共通部の占める割合が大きい。すなわち、24 ch 方式では回線あたりのコストの 60~70% を共通部で占めている。共通部の価格は通話路数を増加しても、はるかに少ない割合でしか増加しないので、多重度を増加することによって経済性の向上をはかることができる。24 ch 程度の多重度では、この利益を十分に受けているとはいえない。多重度を増すことによって、さらに経済化をはかることが可能である。一方、多重度を増すことによって伝送路のパルス繰返し率が増加するために、技術的には、中継器の高速化と、伝送損失と近端漏話の増加に伴う中継区間の短縮という面で制約を受ける。

日立製作所では、以上の問題に対する解決法として、伝送パルスを複数対の線路に任意に分配伝送することにより、線路上のパルスの所要帯域を増大することなしに端局の多重度を高め得る分配伝送形 PCM 方式⁽³⁾を提案し、その実用化研究を行ってきた。分配伝送方式では、端局の経済性を向上させるとともに、情報量と線路の通信容量との間を任意に整合することによる回線設計の自由度を得ることができる。

このような特長を有する分配伝送形 PCM 方式を実現するに当たって、従来にない新しい問題が提起される。そのおもなものは、端局諸回路の高速化、複数本線路による中継方式の確立、および部品の信頼度の向上である。すなわち、回路上の問題は、端局共通部の

* 日立製作所中央研究所



第1図 分配伝送方式の説明図

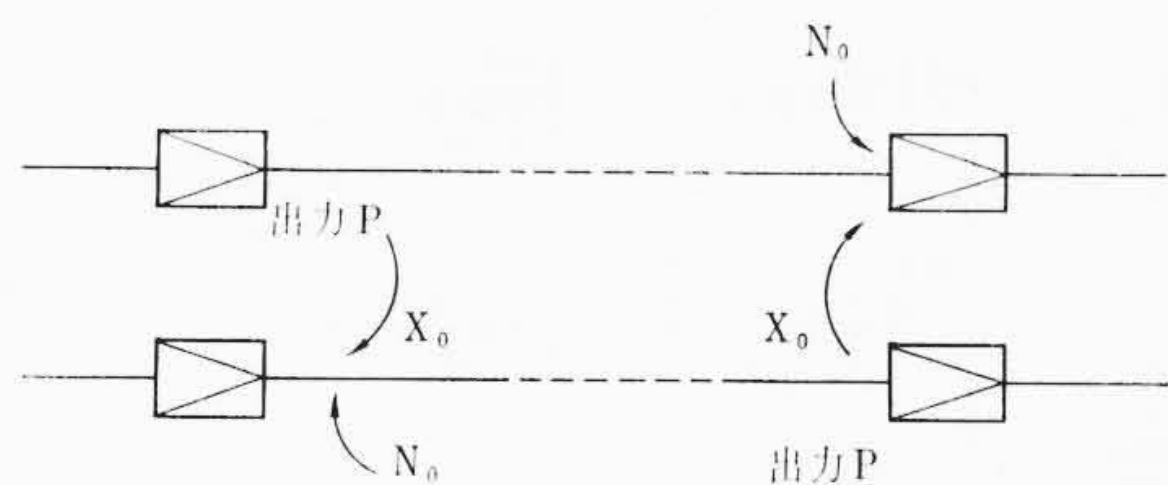
経済的な高速化であり、主として通話路系諸回路に集約される。中継方式上の問題は、伝送線路間の伝播定数差によるパルス伝達時間差と、パルス分配により、線路のパルス発生が長時間にわたって零となる、いわゆるパルス発生密度に対する問題である。部品上の問題は、PCM 用部品の高精度、高信頼化にある。

本論文は、前半に、分配伝送方式の提案と、それに伴う方式上の特長について述べ、後半、上記の前2者に対する検討結果について述べた。なお、PCM 用部品については、本方式による装置試作とともに別に本特集号^{(4)~(6)}に報告した。

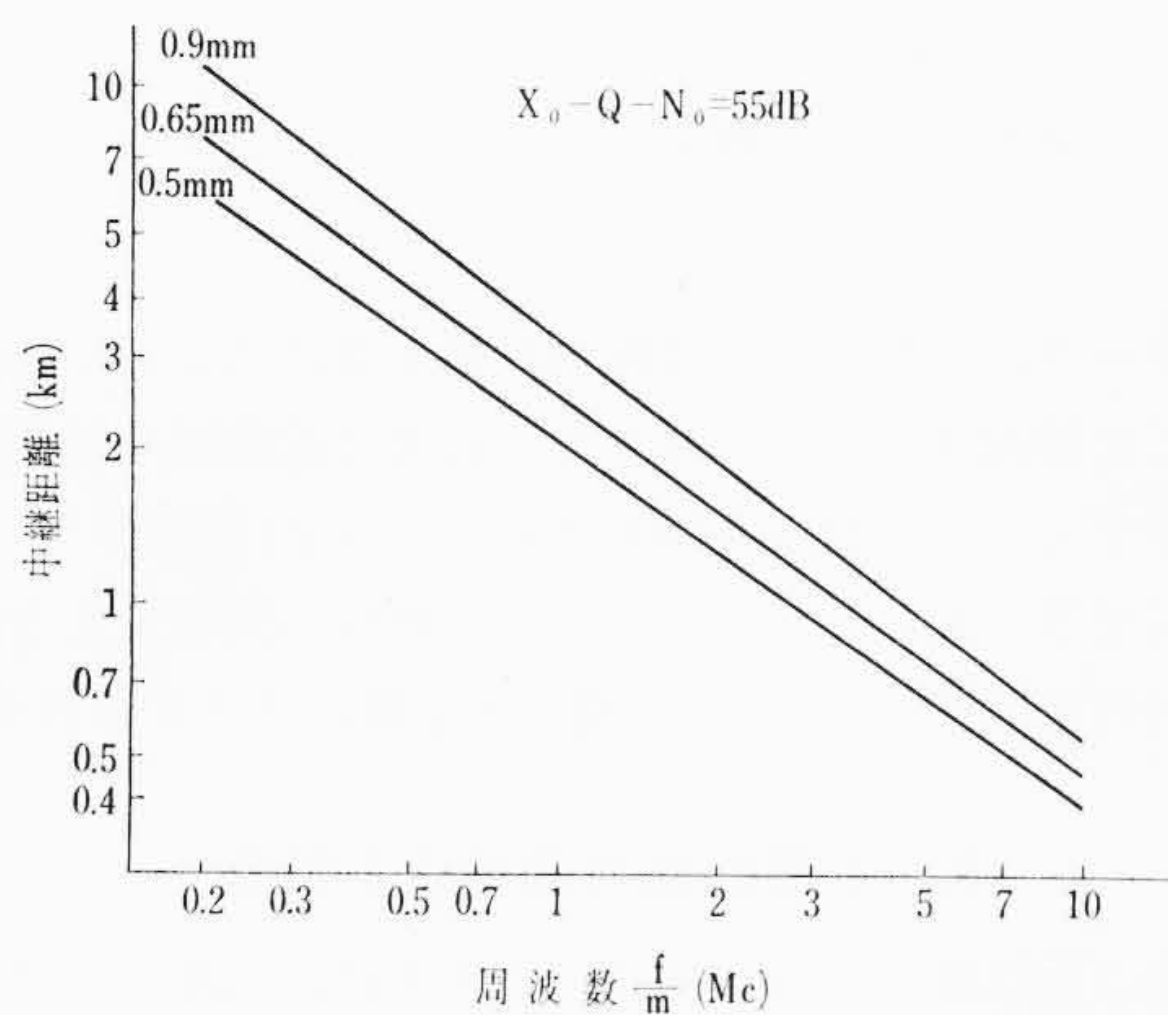
2. 分配伝送方式

2.1 原 理

送信端局では符号器出力の時分割多重化された高速符号パルスを第1図(a)に示すように、分配回路で m 本の任意数の線路に順次分



第2図 再生中継の状態図



第3図 線路周波数と中継距離

配し、受信端局では分配回路の逆操作を行なう集合回路でもとのパルス配列に変換する。分配伝送には種々の方法が考えられるが、実用的と考えられるのは次の二つであろう。

(1) ビット分配方式

第1図(b)に示すように、ビット繰返し時間 T なる符号パルスをビットスロットごとに m 本の任意数の線路に順次、時間 mT ごとに分配し、方式設計上適当なパルス幅に引伸し、伝送する方法である。

(2) スロット分配方式

第1図(c)に示すとおり、ビット繰返し時間 T なる符号パルスをタイムスロットごとに順次 m 本の線路に分け、おのおののビットパルスを時間 mT ごとに方式設計上適当なパルス幅に引伸して伝送する方法である。

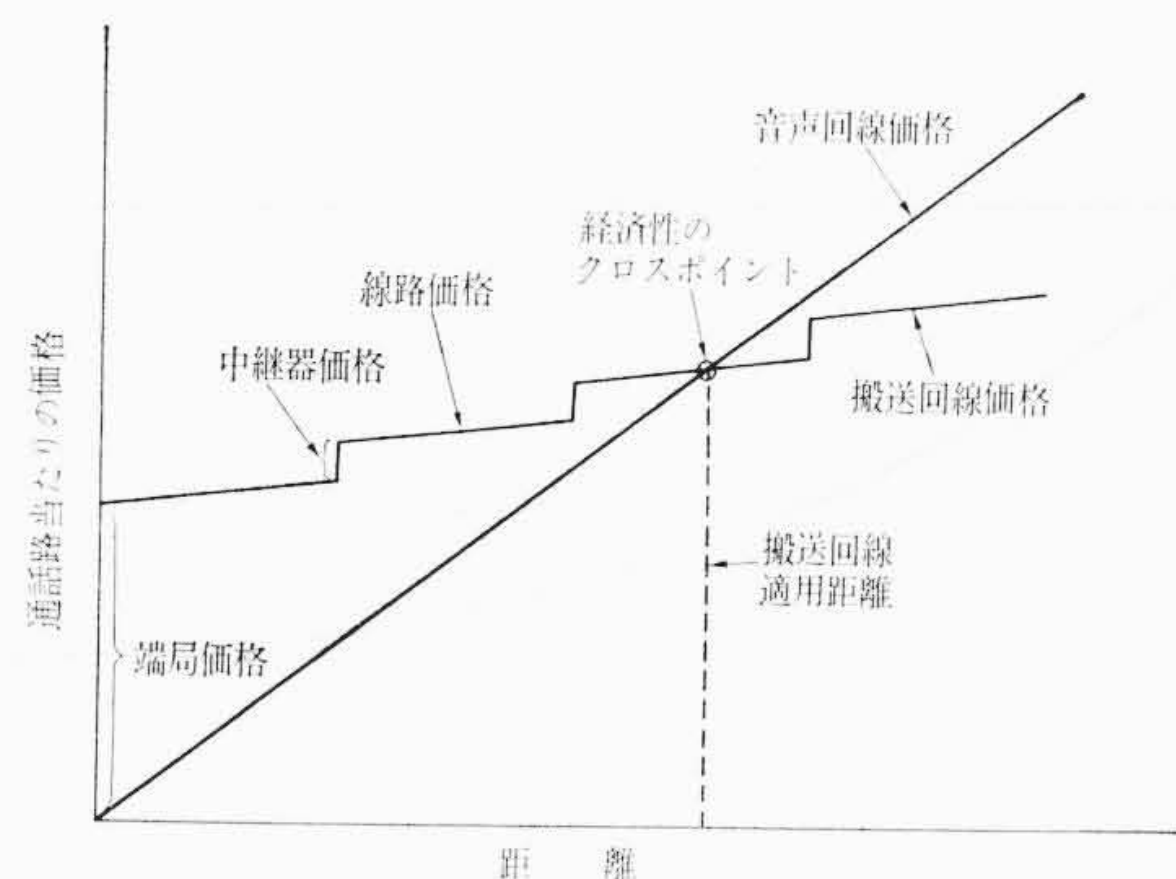
以上述べた二つの分配伝送方式の各線路ごとのパルス繰返し周波数は、明らかに原符号パルスのその $1/m$ に低下している。このようにすれば、分配線路数を自由に變更させることにより、伝送線路の容量に整合させて伝送できることになる。これらの分配集合回路の具体的な構成は種々考えられるが、いずれも簡単なものである。なお、受信端局では、集合回路でもとの直列符号パルスに変換して、後は従来とまったく同様に処理することもできるし、あるいはまた、直接復号、復調を行なうことも可能である。特に、第1図(c)のスロット分配では、タイムスロットの数と分配線路数の比が整数比ならば、各分配線路はそれぞれ一種の分岐回線を構成させることも可能になる。

2.2 分配伝送方式の特長

分配伝送方式を採用した場合、その特長はいろいろ考えられるが、次にそのおもなものを列挙する。

(1) 整合伝送

伝送距離、雑音、誤符号率およびパルス繰返し周波数の関係は、再生中継回路の方式、伝送符号パルスの形態、線路特性、雑音の特性およびそれらの評価法で異なり、一般に簡単でない。そこで、第2図のような場合について、これらの関係をビット周波数成分のみを対象に、マクロ的見地で求めると次のようになる。



第4図 回線の経済性の説明図

$$X_0 - Q - N_0 \geq 15 \log \frac{f}{m} + l \cdot \phi \left(\frac{f}{m} \right) \dots \dots \dots (1)$$

ここに、 X_0 ：基準周波数の近端漏話減衰量

Q ：所定の誤符号率を得るために必要な中継器の信号対雑音比 (dB)

N_0 ：外部雑音 (dBm)

l ：線路長 (km)

$\phi(f)$ ：線路の減衰周波数特性

$\frac{f}{m}$ ：線路上でのビット周波数

第3図は線路として市内音声ケーブルの減衰特性の実測値をもとにグラフにしたものである。(1)式にみられるように、 $m=1$ では伝送不能な場合でも m を大にすることにより、 m の整数の範囲で無駄なく整合伝送が可能になる。

(2) 通話路価格の低減

第4図に距離を横軸とし、音声回線と一般の多重搬送回線の通話路換算価格をモデル的に示す。音声回線の価格は中継距離に比例し、搬送回線の価格は、端局価格と線路費（多重度に逆比例して安くなる）と中継器価格とよりなっている。両者のクロスポイントが搬送回線の最短適用距離を示すものである。近距離になるほど回線の需要数は大となるので、最短適用距離を下げることで、すなわちクロスポイントを下げることが搬送回線の適用を著しく有利にする。

近距離領域においては、端局の価格が線路費および中継器価格に対し大きな比率を占めているので、端局価格の低減が最も回線の経済性に貢献する。この端局価格は多重度に比例して価格の増す通話路部と、多重度にはほとんど無関係な共通部より構成されている。分配方式では、分配、集合の部分を除けば、その端局構成は普通のPCM方式と異なるところはない。したがって、ch数を増すことによって、通話路当たりの価格は相当に下がることが期待される。従来の24ch PCM方式の通話路当たりの端局装置価格を基準に、24n回線を伝送する場合の通話路当たりの装置の価格を求めると次のようになる。

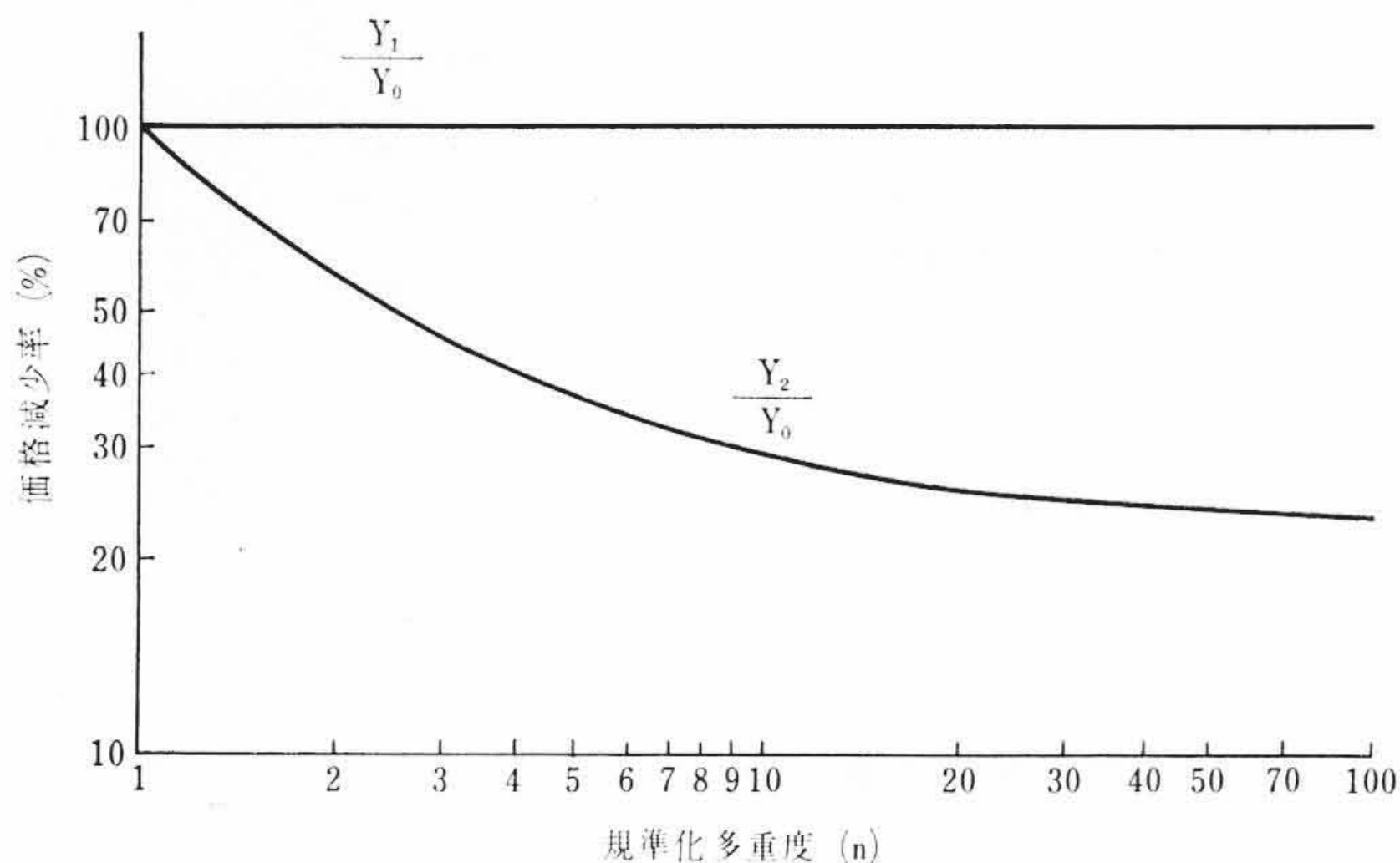
いま、基準になる24ch PCM方式で共通部価格が全体に占める割合を η_0 とし、通話路当たりの価格を Y_0 で表わすとする。次に、これを基準に通話路数を n 倍にするとき、同一基準のPCM端局を n 組用いる場合と、分配方式による場合との通話路当たりの端局装置価格を、それぞれ Y_1 、 Y_2 とすると、基準構成との価格比は次の式で与えられる。

$$Y_1 = Y_0 \dots \dots \dots (2)$$

$$\frac{Y_2}{Y_0} = 1 - \eta_0 \left\{ 1 - \frac{1 + \delta(n-1)}{n} \right\} \dots \dots \dots (3)$$

ここで次の仮定をおいている。

(i) 通話路部の1通話路の価格は多重度のいかにかわらず一定とする。



第5図 多重度と価格減少率

(ii) 共通部の価格は基準の場合を C_0 とし、多重度にしたがって次のように変わる。

$$C_0\{1+(n-1)\delta\} \dots\dots\dots (4)$$

(iii) 分配、集合回路は無視する。

具体的例として、 $\eta_0=85\%$ 、 $\delta=0.1$ の値を入れて、 n と価格低減率の関係を求め、それを第5図に示した。 n の増加にしたがって明らかに大幅な改善がみられる。ここで注意を要するのは、これらはあくまで一つの近似であって、回路構成その他によってもさまざまな変化があり、最終的には原価計算を行なって比較すべきであることはいうまでもない。

さて、第5図によれば、一見技術的に可能な限り ch 数を増すことが経済的であることになるが、 n がある程度以上大きくなると価格の低減はゆるやかになり、それほど経済性は得られない。むしろ、回路の高速化に伴う半導体素子の価格の上昇および回路の複雑化などによる共通部価格の増加で、多重度がある程度以上あげると、かえって経済的に不利になる。これらの点を吟味検討して、われわれは多重度を 192 ch とした。

(3) 信頼度の向上

多数の線路にビット分配を行なった場合、そのうち一本の線路に障害が生じて、明瞭度の劣化のみで通話が不能になる確率は少ない。この場合、明瞭度の低下の程度は原符号パルスの符号化単位数、分配線路数などで異なる。

2.3 新しい問題

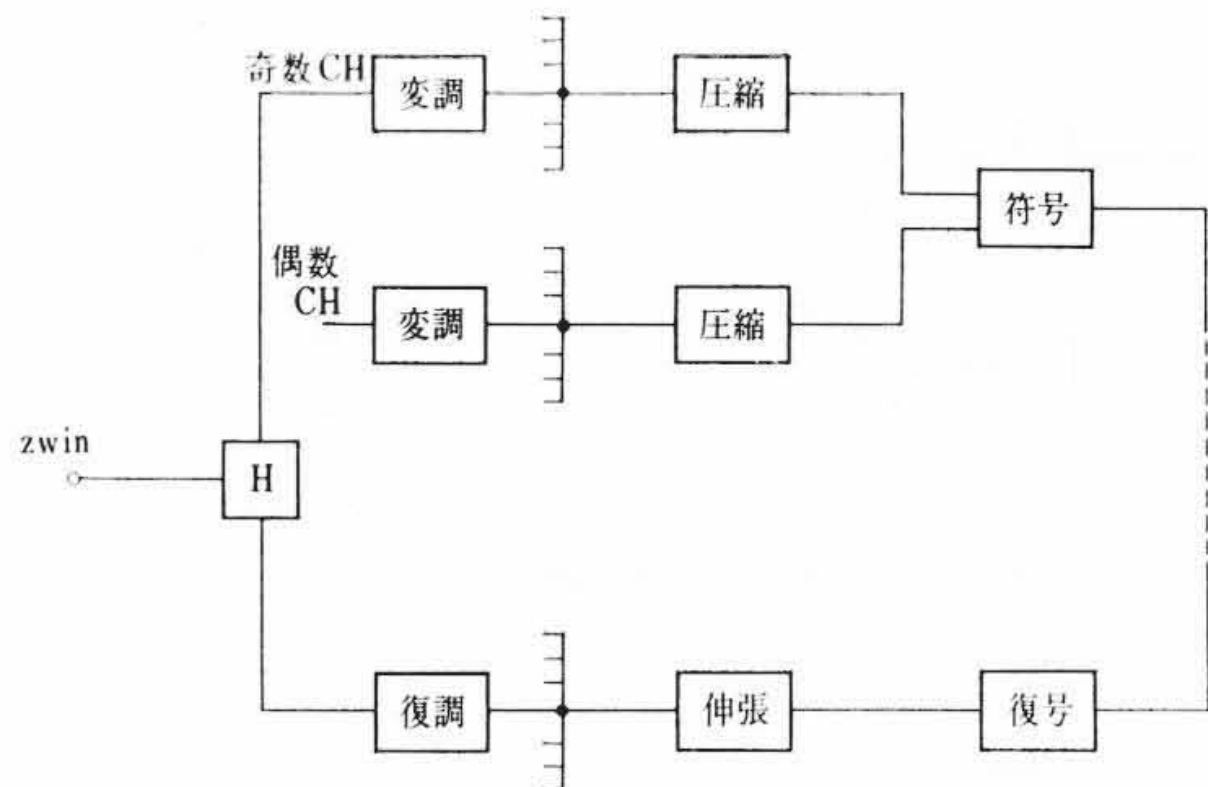
分配伝送方式は以上述べたように、数々の特長を備える PCM 方式であるが、一方、このような方式の実現にあたっては、従来にない新しい問題が提起される。そのうち、主要なものは次の二点である。

(1) 回路の高速化

端局の符号器、復号器を初め、圧伸回路、タイミング波供給部などのいわゆる共通部は、多重度が増加するとともに高速度で動作することを要求される。しかも、経済性の面から、高速化によって回路内容が複雑化し高価となることは許されない。共通部の主要回路は通話路系 (Voice portion) と制御系に大別されるが、デジタル回路である制御系は、最近のデジタル計算機用高速スイッチング回路の発展および半導体の需要増大に伴い、技術的にも経済的にも高速化は比較的容易になった。したがって、装置の高速化をはかるとき、制御系より通話路系に検討を要する事項が多い。

(2) 中継方式

符号パルスを複数本の線路に分配して伝送する場合には、従来の一対の線路で伝送する場合に比較して、線路相互間に関連した問題



第6図 通話路系ブロックダイアグラム

と、送出パルスが分配によって配列変換を受けることに起因する問題とが新しく提起される。すなわち、前者は線路間の伝播定数の差によって生ずるパルス到着時間差であり、後者は伝送パルスが長時間にわたって零となる、いわゆるパルス密度の問題である。

以下これらの問題点を中心に、端局と中継に分けて検討を進める。

3. 主要回路の高速化と特性

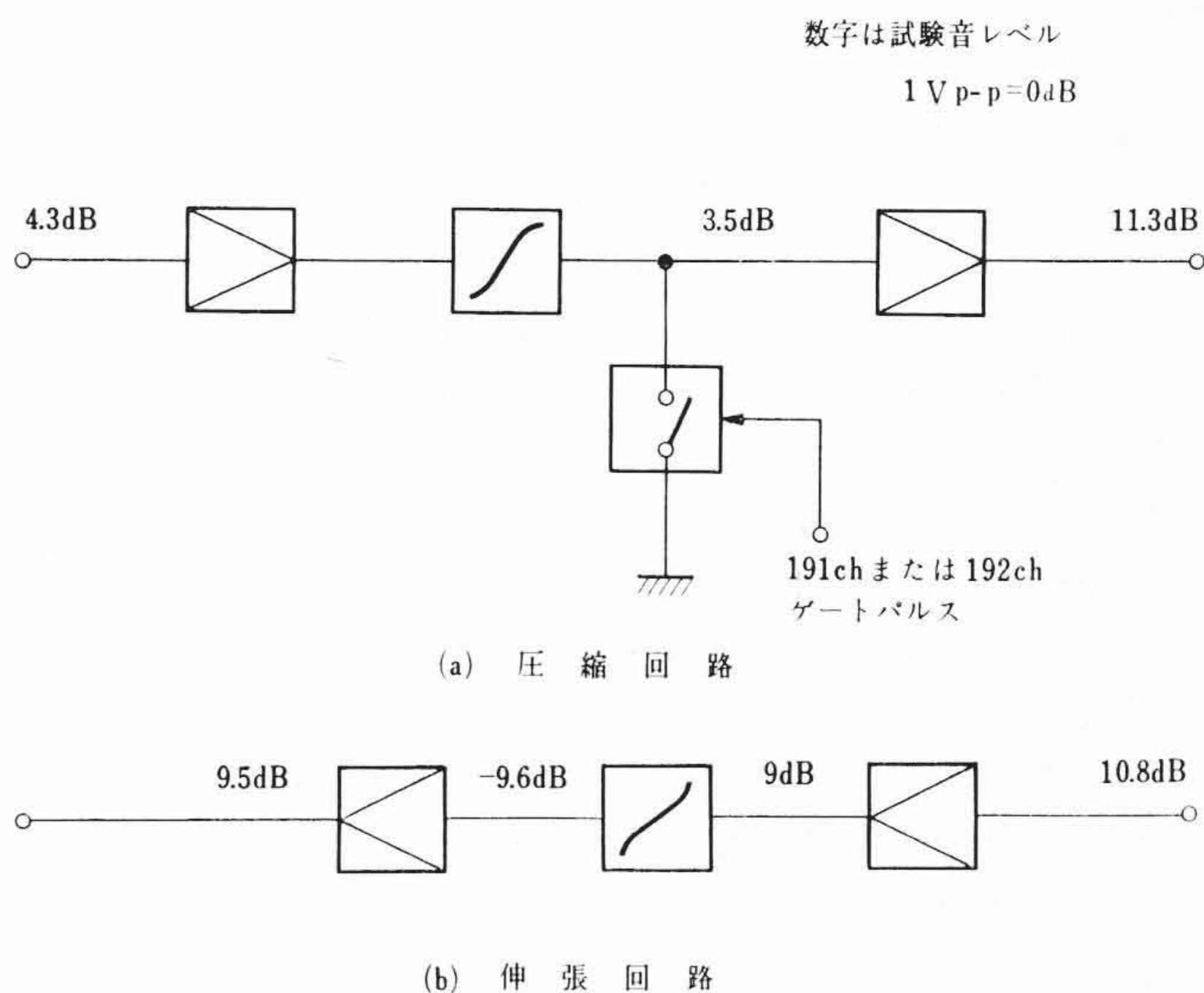
主要回路は通話路系と制御系に大別され、高速化をはかるときに、通話路系に検討を要する事項が多いことはすでに述べた。通話路系は第6図に示したように、PAM 変復調回路、圧伸回路および符号復号器より構成され、送信部は2群、受信部は1群構成となっている。

音声信号はまずハイブリッド回路を通り変調回路で標本化多重化された後、圧縮回路にはいる。この圧縮回路によって低レベル音量に対し約 26 dB の信号対雑音比の改善が行なわれる。圧縮された PAM 信号は符号器にはいり、7 ビットに符号化され、分配回路を通して伝送路に送出される。この符号化回路は、帰還方式による符号化を行ない、合わせて通話路系直流ドリフトの自動補償を行なっている。一方、伝送路より送られてきた符号パルスは集合回路を通して復号器にはいり、ここで PAM 多重信号に変換される。この信号は次いで、圧縮回路と双対の特性を有する伸張回路で振幅変換をうけ復調回路に送られる。復調回路では該当チャンネルの PAM パルスを分離し、低減ろ波器を通してもとの音声信号に復調する。

本章では、通話路系共通部である圧伸回路および符号器について、高速化に伴う基本問題を中心に検討する。

3.1 圧伸回路

第7図(a)、(b)に圧縮回路および伸張回路の概略構成図を示



第7図 圧伸回路構成図

す。圧伸回路はプリアンプ、瞬時圧伸器、ポストアンプより構成される。圧縮回路はこのほかにドリフト補償基準電圧発生回路を有しているが、これに関しては3.2.2で述べる。

ハイウェイからのPAM多重信号はまず圧縮回路のプリアンプにはいり、ここで電流源に変換されダイオード圧縮器にPAM電流を供給している。瞬時圧縮器はダイオードで構成され、対数圧縮特性に近似している。圧縮をうけたPAM信号はポストアンプを通り符号器に送出される。一方、復号器よりのPAM信号は、まずプリアンプにはいり、ここで電圧源に変換され瞬時伸張器にはいる。

圧伸回路の高速化に対する基本問題は、回路の高周波特性による漏話と圧伸特性の整合である。

3.1.1 漏話特性

漏話特性劣化の主要原因としては、下記の三項目が考えられる。

(1) 増幅器の高周波特性

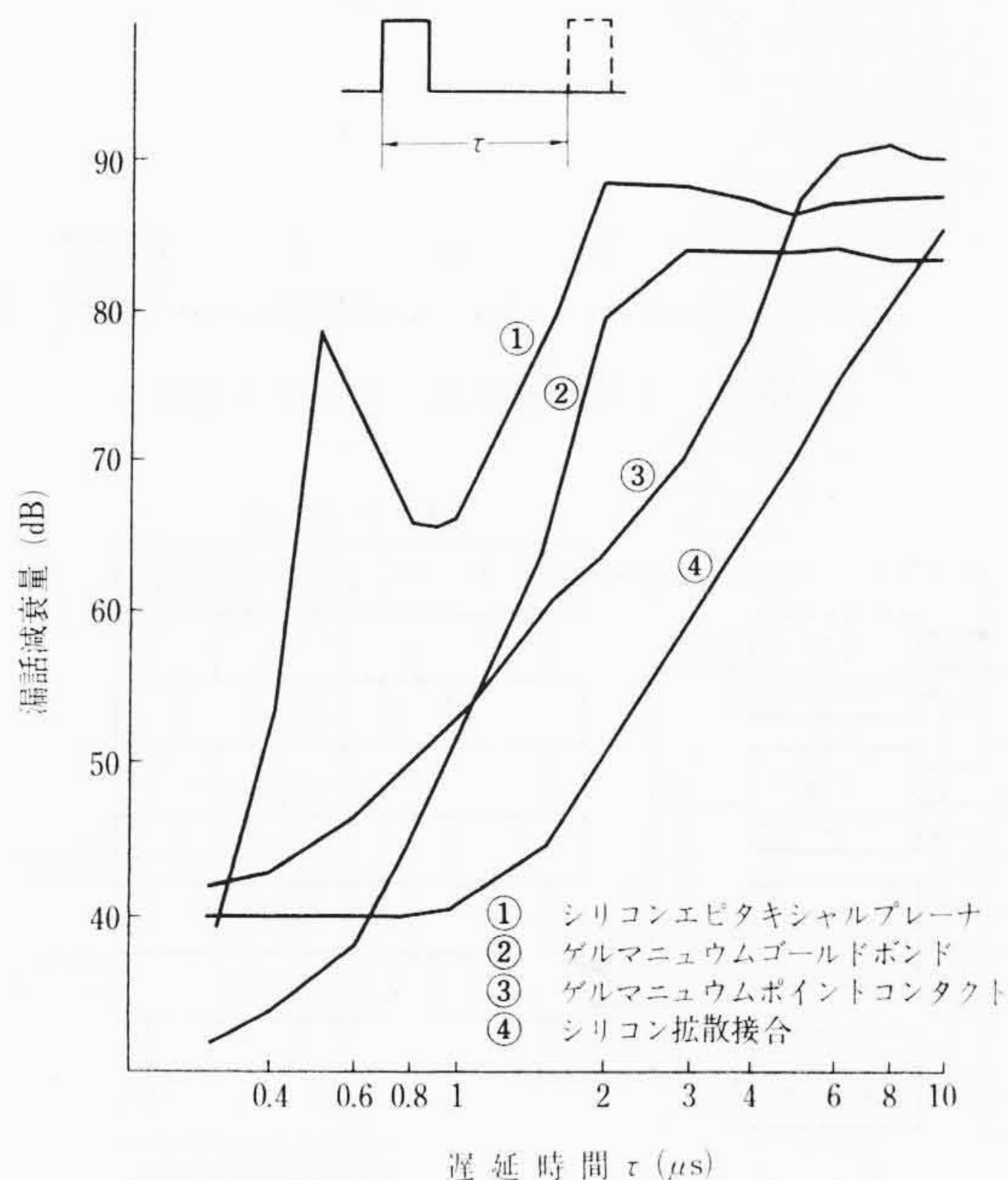
増幅器の高域特性によりPAMパルスに波形ひずみが起こり、これが次チャンネルに干渉することによって生ずる漏話で、多重度が高くなると、増幅系全体の帯域を広げるのはもちろん、その高域特性の形状ならびに実装面に対し、十分な注意を払う必要がある。高域特性をCR1次近似特性とし、90dBの漏話減衰量に対し、2.5Mc/sの帯域を持たせた。この値は、現状トランジスタで十分設計可能な値であり、192ch程度では実装上の問題を除いて特に問題はない。

(2) ダイオード圧縮器の高周波特性

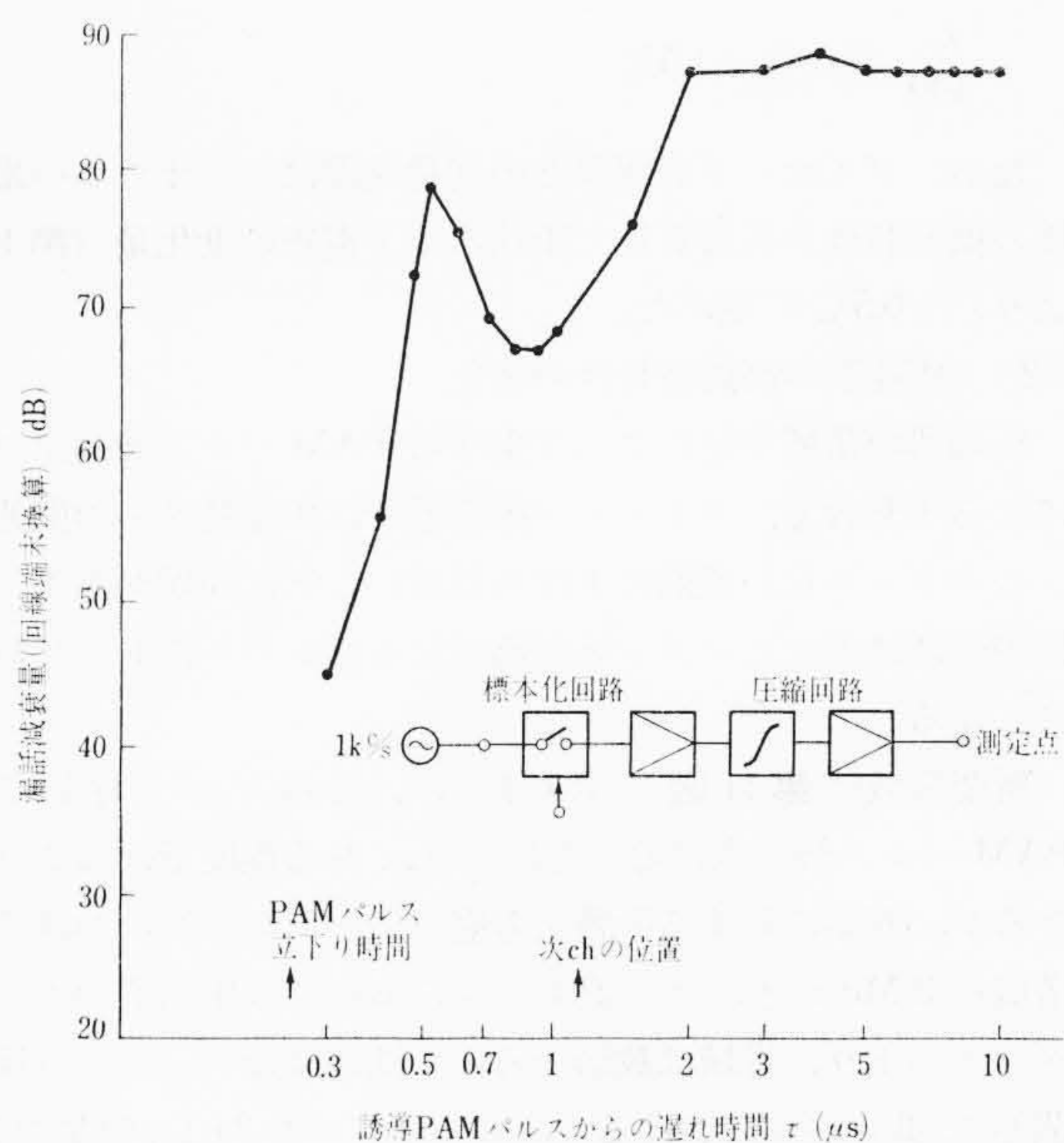
漏話の発生原因は(1)の場合とまったく同一であるが、解決策としてのダイオード圧縮器のインピーダンスの設定を圧縮器特性との関連で行なわなければならない点に問題がある。圧縮器のインピーダンスを3k Ω とし、ダイオードの実装および配線などによる漂遊容量を減らすよう注意し、これを解決している。

(3) ダイオードの蓄積効果

圧伸系の高速化に伴い、最も漏話に対して問題となる点で、実験的に検討を行なった。その結果、第8図に示すように、ポイントコンタクト、ゴールドボンド、シリコン拡散形のものはいずれも高速化に対し不十分であったが、シリコンエピタキシャルプレーナ形のは高速化に対しても十分な特性を示し、70dB以上の漏話減衰量が得られた。



第8図 各種ダイオードの漏話特性



第9図 圧縮回路の漏話特性

圧縮器として総合の漏話特性を第9図に示す。この結果、高速化に伴う漏話特性は、回路の高域遮断周波数を2.5Mc/sとし、ダイオードとしてシリコンエピタキシャルプレーナ形を用いるほか、実装面において十分注意することによって良好な値が得られることを確認した。

3.1.2 整合度

圧伸系の不整合は、2次、3次ひずみならびにレベル変動の要因となり、設計上特に注意を要する。以下、その問題点と対策について述べる。

(1) 圧伸特性のずれ

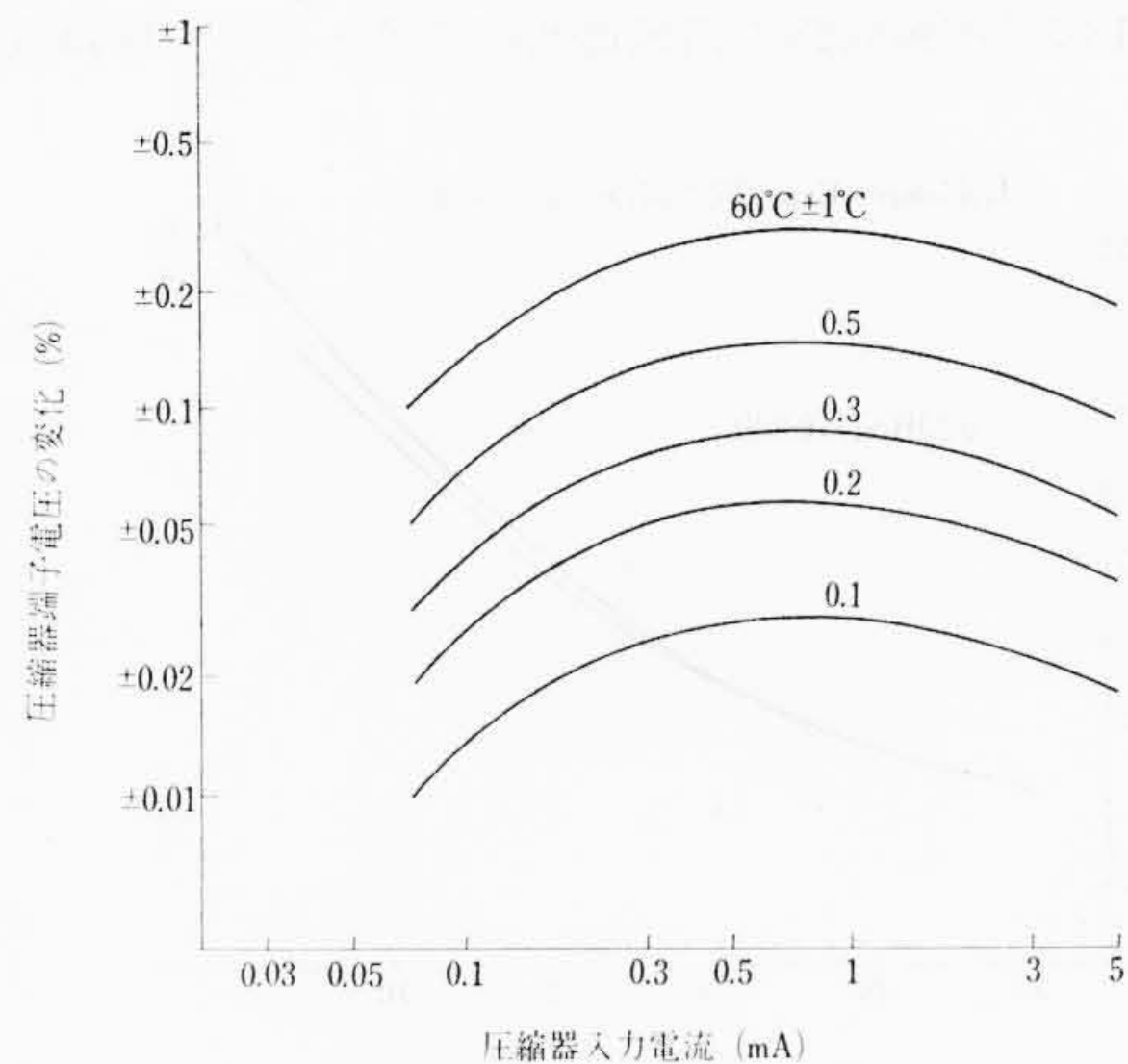
これは、

- (i) ダイオードのパラツキ
- (ii) ダイオードの温度変動
- (iii) ダイオードならびに抵抗の経時変動
- (iv) 圧伸器の調整誤差
- (v) PAMパルスの波形ひずみ

によって生ずる。これらによる圧伸器端子電圧の標準圧縮特性からの偏差の許容量は、ずれによるひずみの増加を理論圧縮特性で検討し、次のように定めた。

I_m の点で $\pm 1\%$ (I_m : 最大入力電流)

$\frac{I_m}{10}$ の点で $\pm 1\%$



第10図 ダイオード温度変動による圧縮器端子電圧の変化(計算値)

$\frac{I_m}{100}$ の点で $\pm 1.5\%$

なお、ダイオード周囲温度の変動範囲はダイオードの端子電圧の温度特性から計算した圧縮器端子電圧の変化量（第10図）より、 $\pm 0.5^\circ\text{C}$ に定めた。

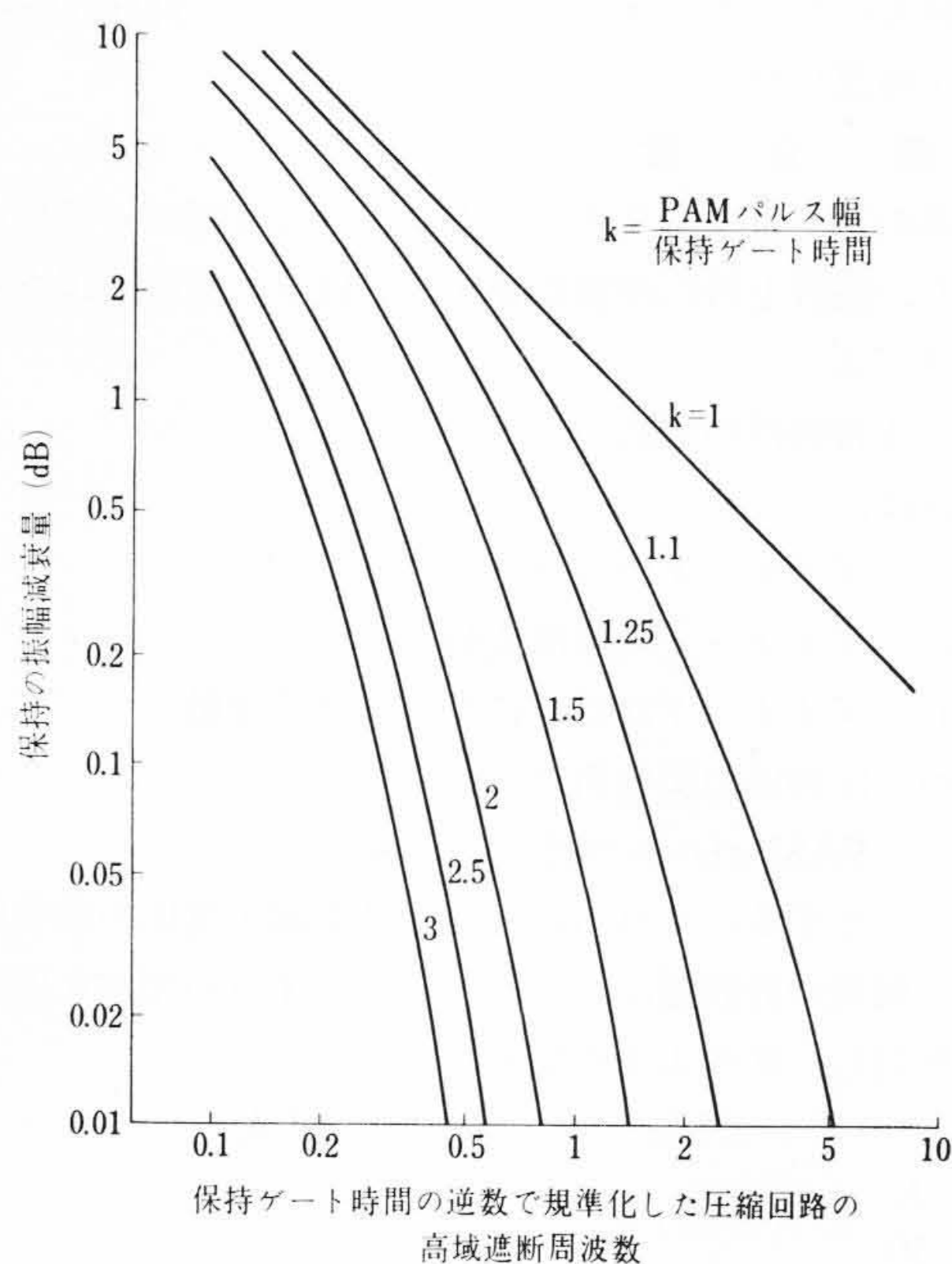
(2) 圧縮器の高周波特性の劣化

圧縮器の帯域不足によって生ずる PAM パルス波高値の減少による不整合で、ダイオード圧縮器では圧縮特性との関連上インピーダンスを一義的に下げられないことに問題がある。圧縮器の帯域はインピーダンスが高くなる低レベルにおいて最も小さくなる。

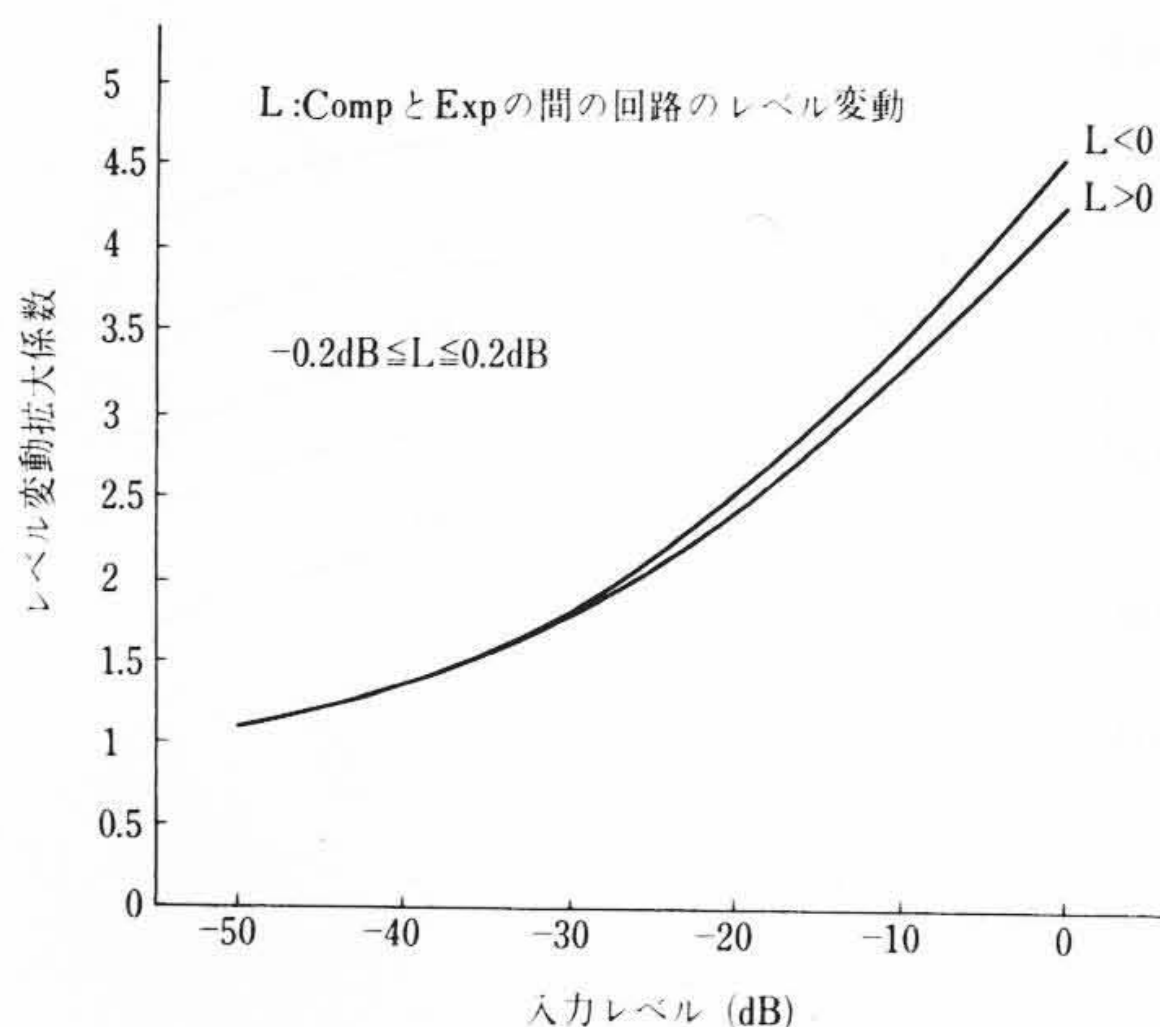
所要帯域は第11図に示すように、保持ゲート時間に比し PAM パルス幅を広げることにより、ある程度下げることができるが、漏話に対する影響を考慮して、低レベルにおける所要帯域を 3 Mc/s とした。高レベルにおいては圧縮器のインピーダンスが下り、帯域は数倍上るので問題はない。圧縮特性との関連で、低レベルにおけるインピーダンスを $3\text{ k}\Omega$ 、容量を 17 pF 以下として規格値を満足した。

(3) 圧縮器と伸張器間のずれ

圧伸器の間で起こる直流変動は 2 次ひずみを誘起するが、DC シフトはドリフト補償回路で補償される。これに関しては



第11図 圧縮回路の高域遮断周波数と保持の振幅減衰量



第12図 圧縮器と伸張器の間のレベル変動を伸張器出力でみたときに得るレベル変動拡大係数

3.2.2 で述べる。

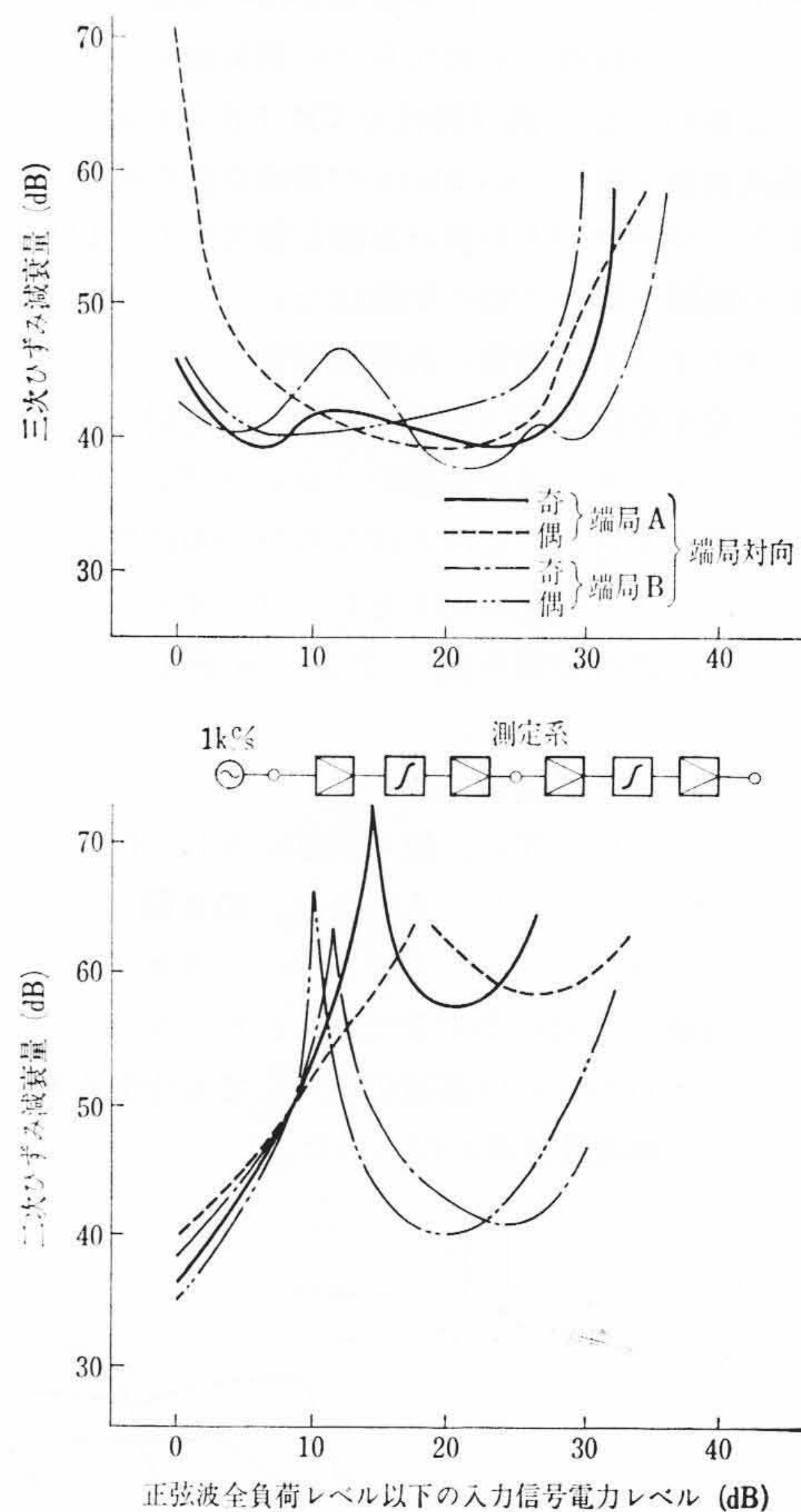
(4) 圧伸器間の非直線ひずみレベル変動

圧伸器間の非直線ひずみあるいはレベル変動は伸張器によって拡大される。これらは回路の高速化とは直接関連はないが、設計上特に重要である。第12図にこれを示した。

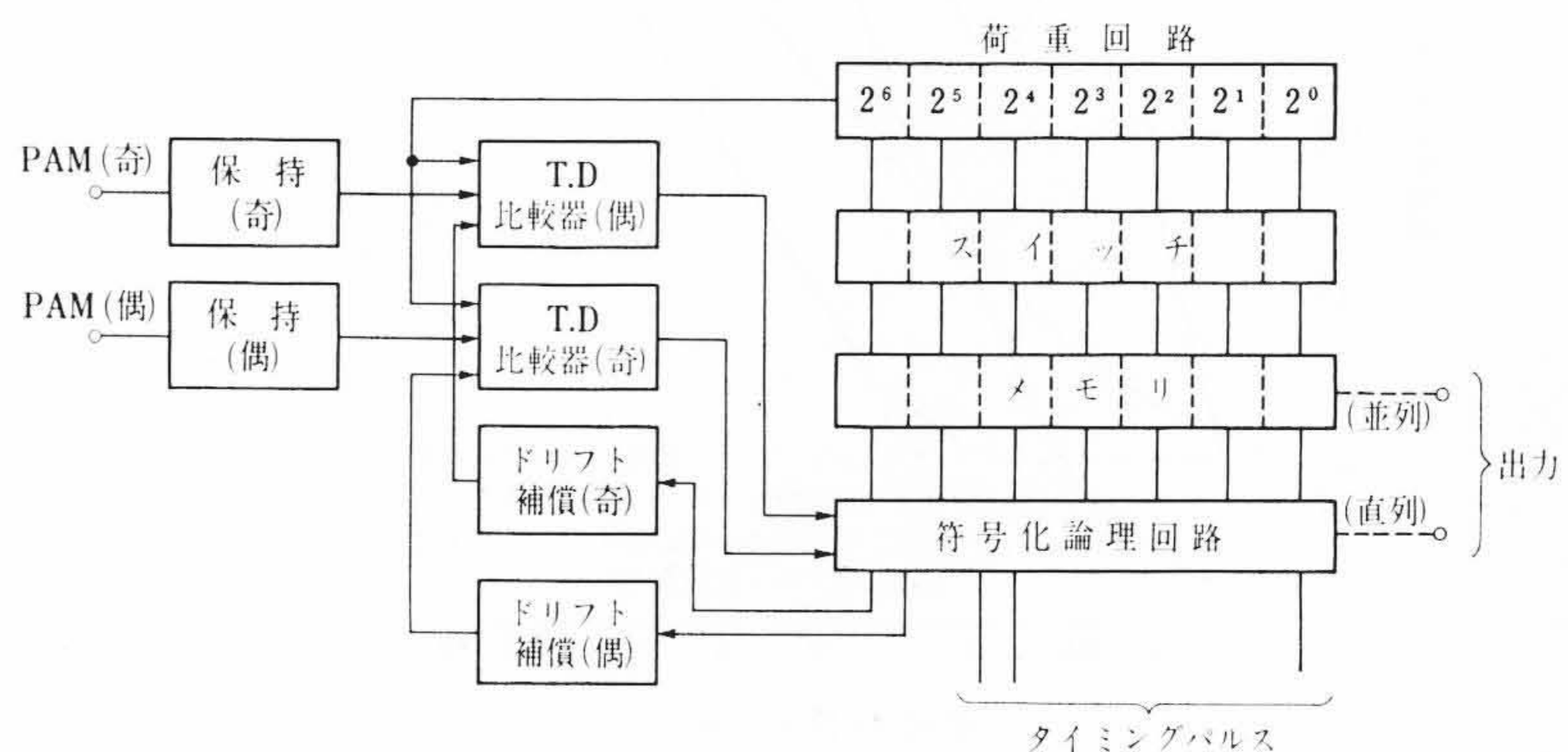
以上に述べたように圧伸系不整合に関して、高速化で特に問題となる点は、圧縮器の高周波特性である。これは、圧縮器のインピーダンスの設定を圧縮特性との関連において行なわねばならぬことによる。漂遊容量が増加しないよう、実装上十分なる注意が必要である。第13図に圧伸回路の折返しひずみ特性を示し、整合度の様子を示した。

3.2 符号器

符号器の高速化に伴う基本問題は、所要の精度と安定度を有する回路を、いかに経済的に実現するかにある。符号器の符号化方式は帰還形を採用しており、第14図に示すように、荷重抵抗網および



第13図 圧伸回路折返しのひずみ特性



第14図 符号器構成図

スイッチより成る荷重回路，メモリおよび符号化論理回路より成る論理部，比較器，保持回路およびドリフト補償回路より構成されている。奇偶通路2系統の入力信号を単一の局部復号器によって制御できるようにして回路の簡易化と経済化を図っている。電圧保持された PAM 信号は局部復号器出力と比較され，比較結果を帰還して局部復号器を制御する。ビット数は7，所要変換速度は 1.536×10^6 回/s でビットパルス繰返し率は 12.288 Mc/s である。

帰還形符号器の高速化に際して，荷重回路と比較器が特に重要であり，これらの回路は規格配分より与えられる所要精度を考慮に入れて，高速化に適した回路方式を採用することによって解決を図った。これに関しては 3.2.1 で述べる。また，直流レベルの安定性は，保持回路，比較器などの各回路を安定化する方法では回路が複雑化するので，3.2.2 で述べるような簡単な回路でドリフトを補償することによって得ている。

次に本符号器の特長とするおもな点をあげる。

(1) 二系統の単一局部復号器による制御

二系統の PAM 多重信号を単一の局部復号器で制御できるようにし，回路の簡易化をはかっている。切替動作をデジタルで行なうため動作はきわめて安定である。

(2) トンネルダイオードペア比較器の採用

比較器の高速化と高精度に対処し，トンネルダイオードペア回路を採用している。これにより比較時点を1点に規制できるので，スイッチダイオードによる過渡波形の影響をさけることができる。

(3) 定電流荷重回路の採用

従来の定電圧荷重回路では，高速化のためにインピーダンスを低くすると，ダイオードのバラツキや残留抵抗分の影響が大きくなり，高精度は期待できない。本符号器はこれを定電流形に変更することにより，インピーダンスを極端に下げるとともに，スイッチダイオードのバラツキや抵抗分の影響をほとんど無視し得ることが可能となった。

(4) 単極性保持による高速化

両極性保持は両極性スイッチを用いるため回路が複雑化する。本符号器では単極性保持を行なうことによって回路を簡易化し，高速動作を可能としている。

(5) ドリフト補償回路

保持回路および比較器の直流ドリフトによる圧伸特性の不整合は2次ひずみを急激に増加せしめる。本符号器はこれらの回路を高級化することなく，帰還回路でこれを補償している。すなわち，同期時点でドリフトの正負を検出し，これを比較器に帰還することによって，圧縮器中心と符号化中心を常に一致させることができる。

ここで，高速度符号器の設計上考慮しておかねばならない時間配分について若干ふれておく。本符号器では，1ビット符号化に与えられる時間は約 81 ns である。この時間内に1ループの符号化を終了しなければならないから，高速度符号器においては，各回路の遅延時間およびその偏差を規定する必要がある。各部に対する時間配分を第1表のように設定した。

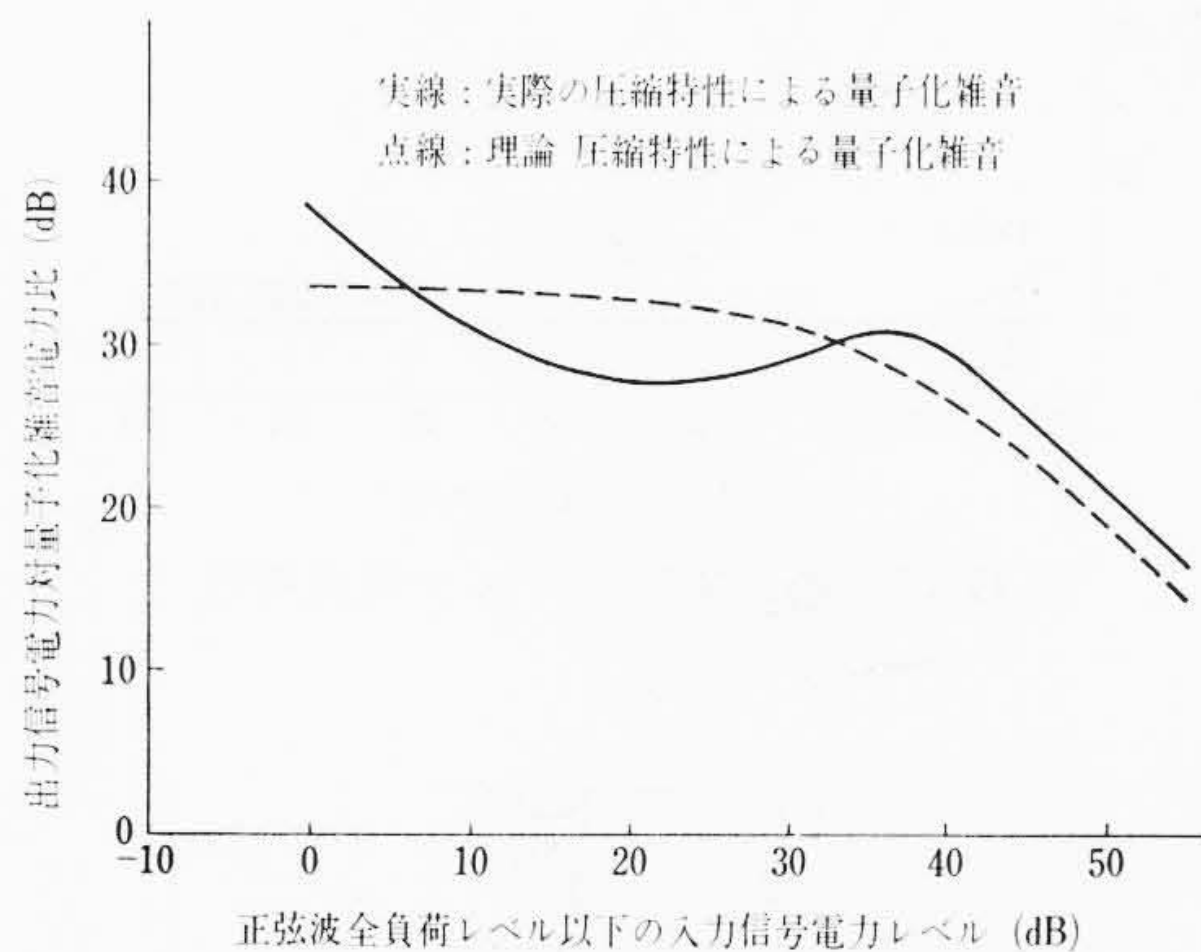
次に，符号器の主要特性である量子化雑音特性とドリフト補償について述べる。

3.2.1 量子化雑音特性

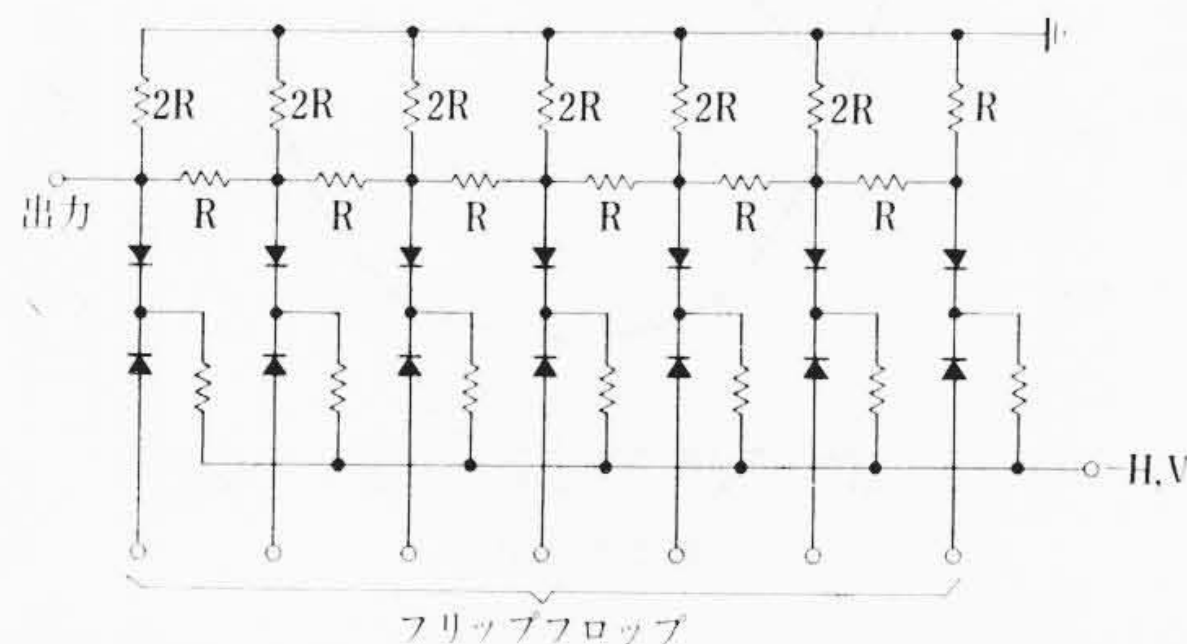
符号器の良さは，主としてそれによって発生する量子化雑音電力によって判定される。符号復号化によって，ある信号を量子化した場合の量子化雑音電力は，理論的に次の式によって計算される。

第1表 時 間 配 分

荷 重 回 路	35 ns
フ リ ッ プ フ ロ ッ プ	20 ns
比 較 増 幅 系	15 ns
入 力 タ イ ミ ン グ パ ル ス	5 ns
調 整 残	5 ns
計	80 ns



第15図 量子化雑音特性 (計算値)



第16図 荷重回路およびスイッチ回路図

$$Q = \sum_{k=0}^{2^n-1} \int_{e_k+\varepsilon_k}^{e_{k+1}+\varepsilon_{k+1}} (e-d_k-\mu_k)^2 f(e) de \quad \dots\dots\dots (5)$$

ここに， Q ： 量子化雑音電力

n ： 符号ビット数

e_k ： 圧縮器入力における k 番目の量子化レベル

ε_k ： 符号器不完全による k 番目の量子化レベル誤差

d_k ： 伸張器出力における k 番目の量子化レベル

μ_k ： 復号器不完全による k 番目の量子化レベル誤差

e ： 圧縮器入力信号

$f(e)$ ： 入力信号の確率密度関数

$\varepsilon_k = \mu_k = 0$ ，すなわち，符号器および復号器が理想的である場合に，実際の圧縮特性を用い，音声振幅が指数分布であると仮定して計算した量子化雑音特性を， $\mu=100$ の対数圧縮特性とともに第15図に示した。(5)式は次のように変形される。

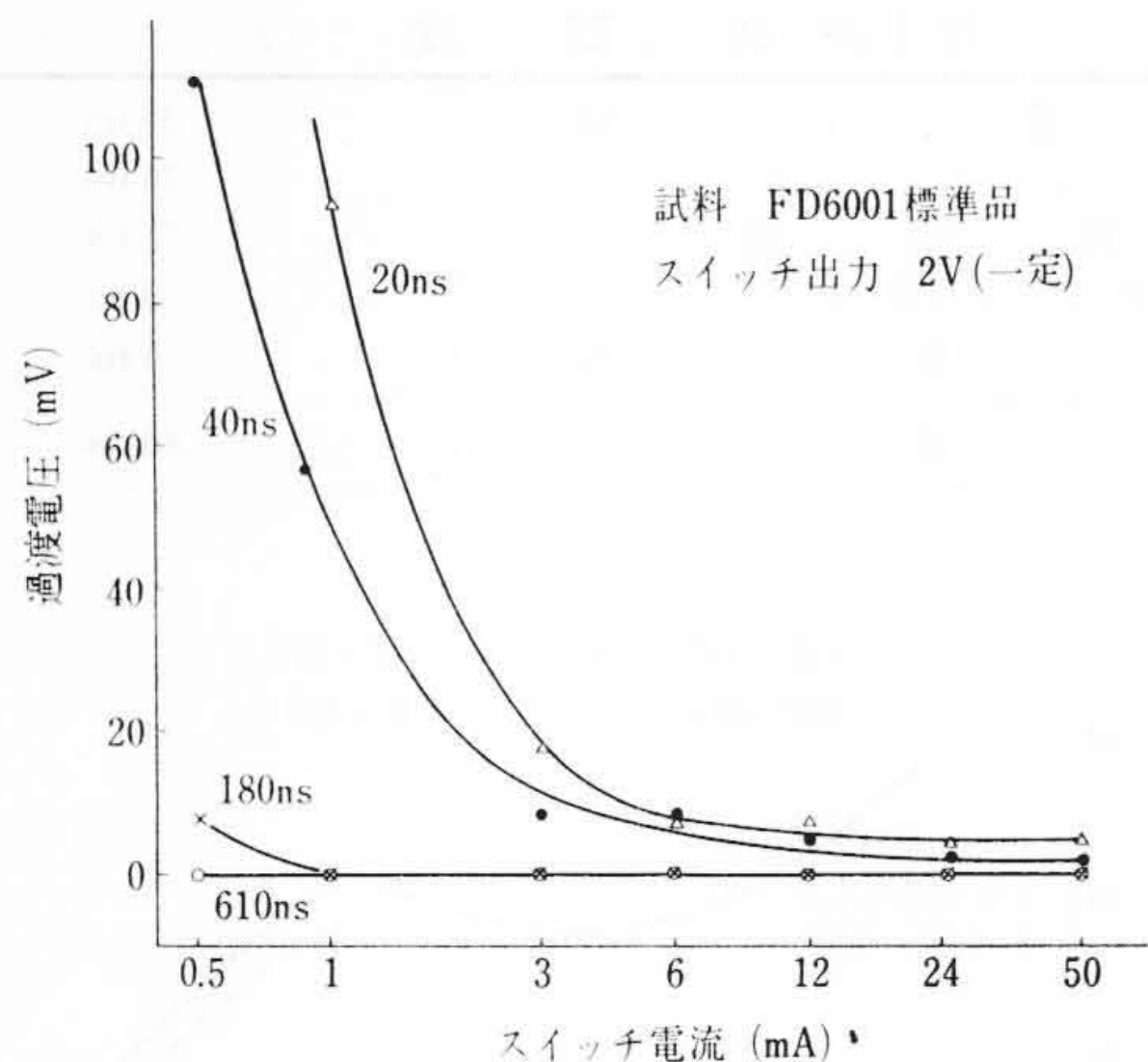
$$Q \cong Q_0 + \sum_{k=0}^{2^n-1} \int_{e_k}^{e_{k+1}} E(\mu_k^2) f(e) de + \sum_{k=1}^{2^n-1} \int_{e_k}^{e_{k+1}} E(\varepsilon_k^2) f(e) de \quad \dots\dots\dots (6)$$

ここに， Q_0 ： $\varepsilon_k = \mu_k = 0$ のときの(5)式の値

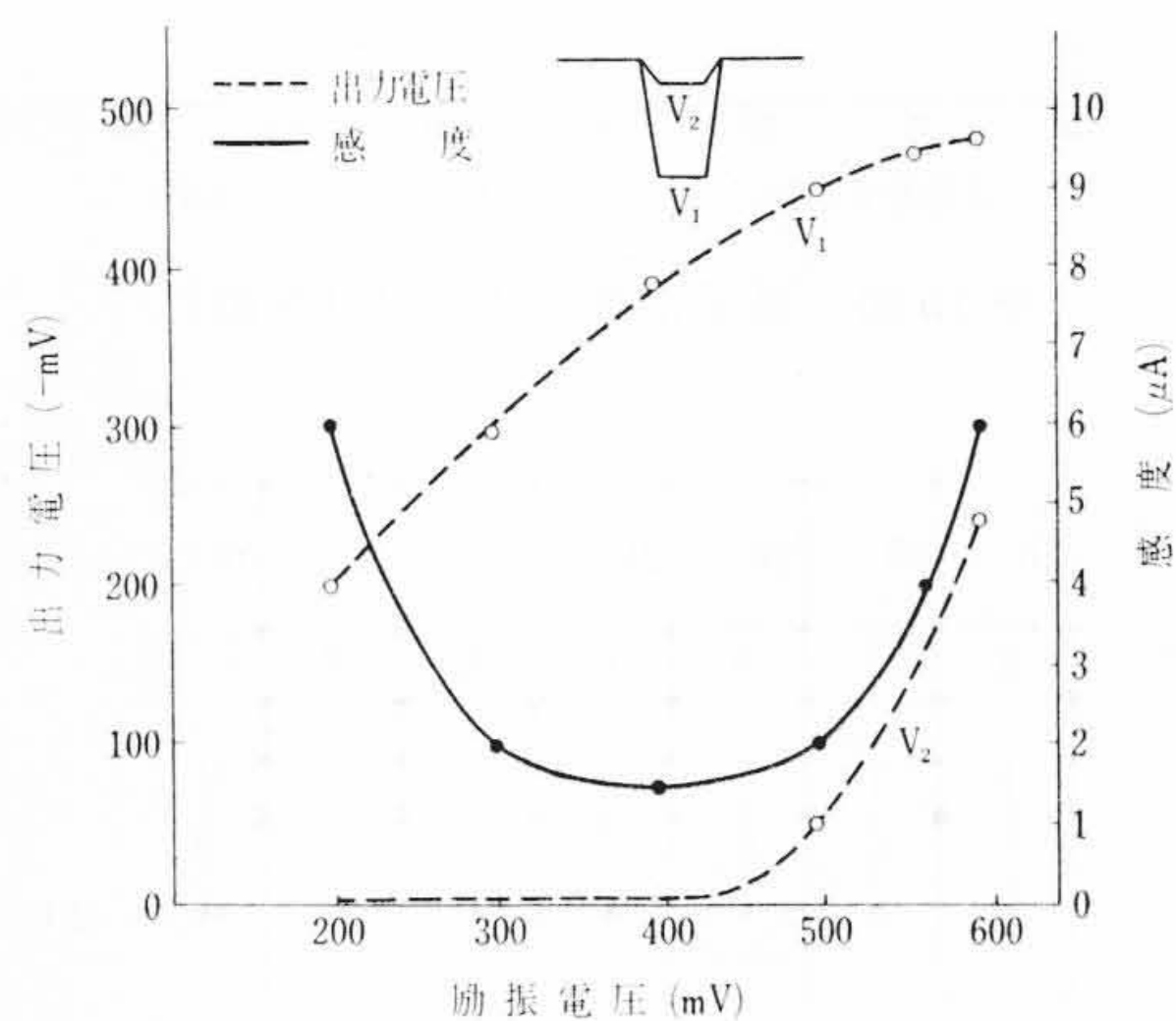
E ： 期 待 値

(6)式の第2項および第3項はそれぞれ復号器および符号器の不完全による量子化雑音電力増加分を表わす。これによって各回路の精度と量子化雑音特性劣化との関係を求めることができる。

量子化雑音特性劣化の原因は，荷重回路の誤差と比較精度が主要であり，このほかに保持回路における保持波形の傾斜による誤符号化があげられる。本符号器復号器は，信号対量子化雑音電力比の劣化率の許容値を 1 dB として，各部を次のように設計した。



第17図 過渡電圧スイッチ電流特性



第18図 トンネルダイオードペアの感度と出力電圧

(1) 荷重回路

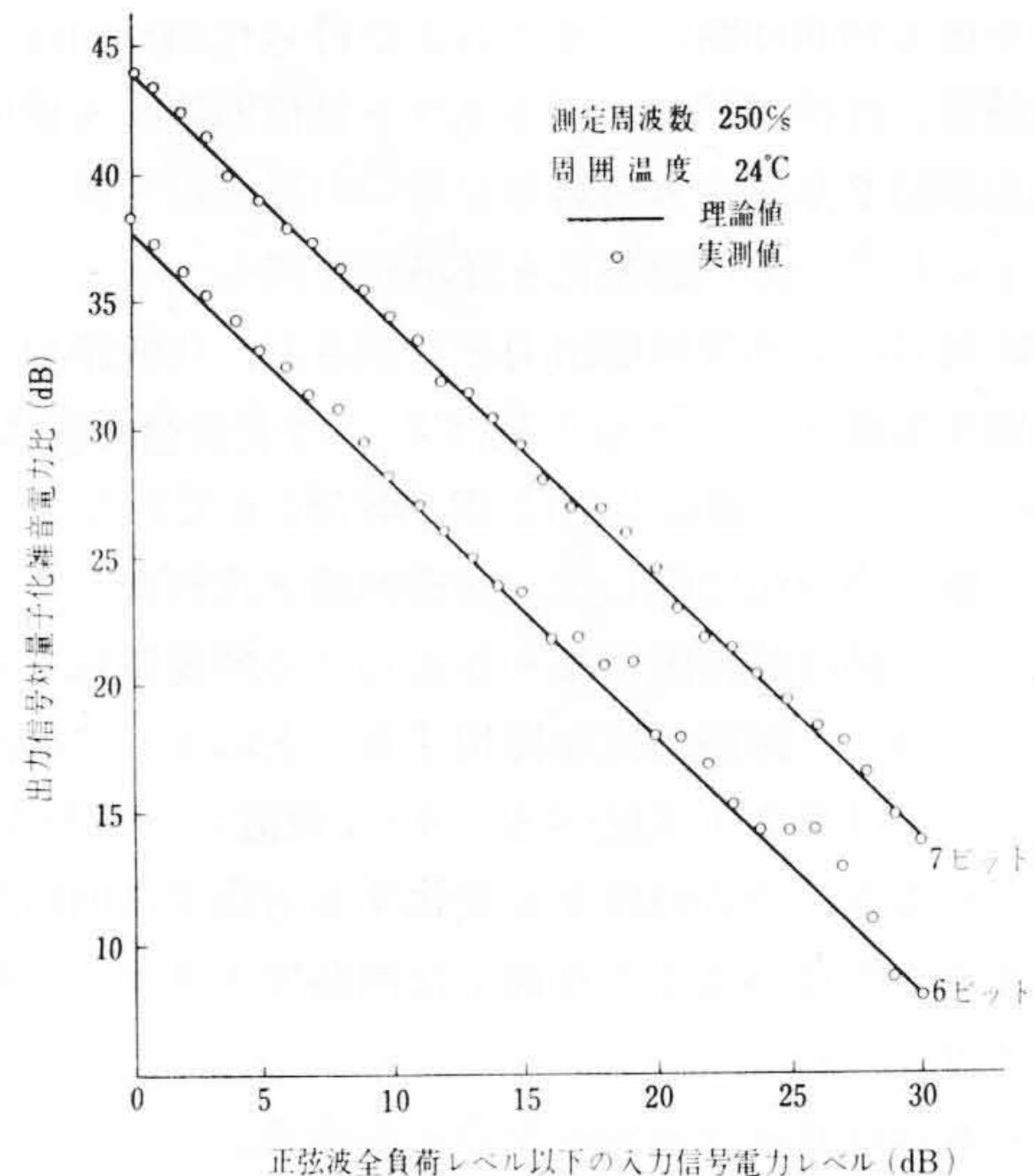
従来の定電圧方式では、高速化のためにインピーダンスを下げると、スイッチ用ダイオードの順方向電圧のバラツキおよび残留抵抗分に対する規格がきびしくなり、実現は困難である。このため、本符号器では第16図に示す定電流切換はしご形荷重回路を採用した。

定電流を高圧と高抵抗から作っているために、この荷重回路網の誤差源としては、定電流用抵抗誤差、荷重抵抗誤差、ダイオード順方向電圧および逆方向電流のバラツキと変動がある。抵抗精度にダイオード精度の5倍を許容するとし、荷重回路誤差による劣化率0.4 dBを与えて近似計算すると、所要抵抗精度0.13%、ダイオード順方向バラツキ100 mV、逆方向電流バラツキ3 μ Aとなる。なお、誤差は矩形分布と仮定した。抵抗は金属被膜抵抗器を、ダイオードはエピタキシャルプレーナ形を用いている。

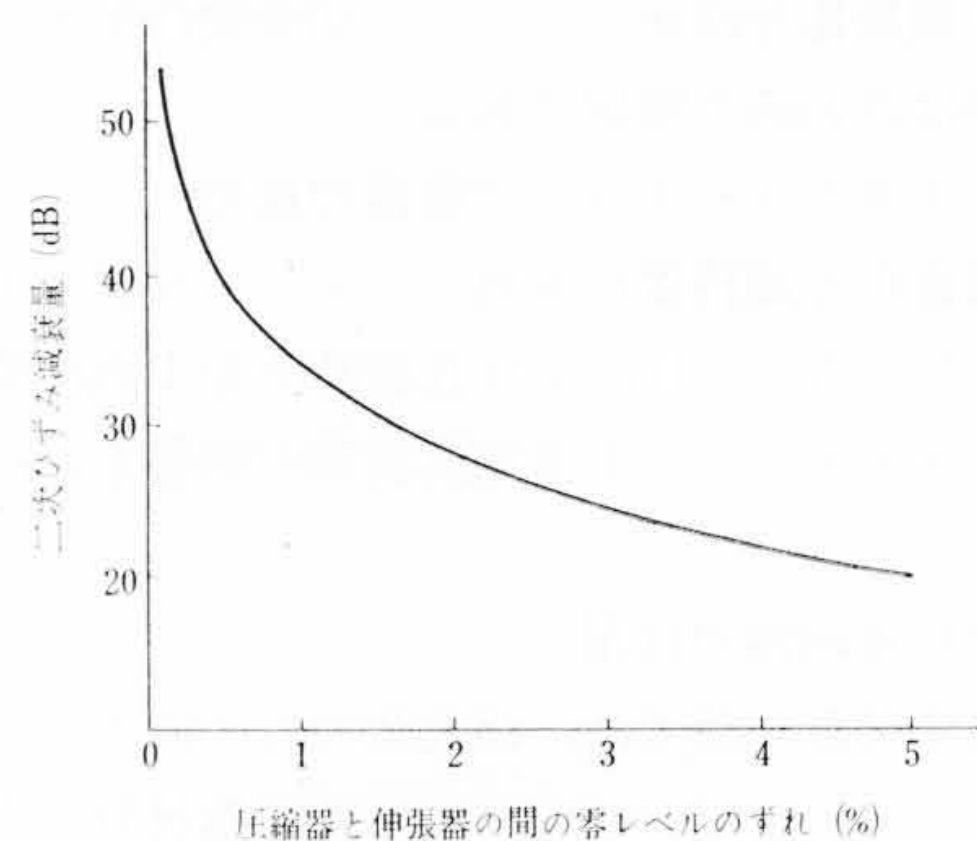
このほかに、符号器では荷重回路に対する時間配分が35 nsであるから、ダイオードスイッチの過渡電圧の残留分による劣化を考える必要がある。過渡波形は次の比較時点には完全に消失しているとして計算すれば、最大ウェイトディジットによる過渡残留分を10 mVにおさえれば0.1 dBの劣化率を満足する。インピーダンスと過渡波形の関係は、測定結果第17図に示すとおりで、電流値12 mAで160 Ω とすれば十分に満足することを確認した。

(2) 比較器

比較器としては通常直流増幅器が用いられているが、高速度のものではきわめて広い帯域を必要とすることおよび増幅器の入力範囲が広いために、非直線帰還をかける必要があることな



第19図 信号対量子化雑音特性



第20図 圧縮器と伸張器の間の零レベルのずれによる2次ひずみ

どの点から、高速度で安定な動作は期待できない。

トンネルダイオードは高速化、高精度化に適しており、これをペアとして用いることにより、比較時点が励振タイミングによって一点に規制されるから、過渡波形が比較誤差として現われることをさげることができる。比較器として0.2 dBの劣化率を与えると、約0.2量子化ステップの精度が要求される。トンネルダイオードの比較精度は、測定結果12 Mc/sで第18図に示すように5 μ A以下であるから、1量子化レベルとして25 μ A以上の電流を与えれば十分である。

(3) 保持回路

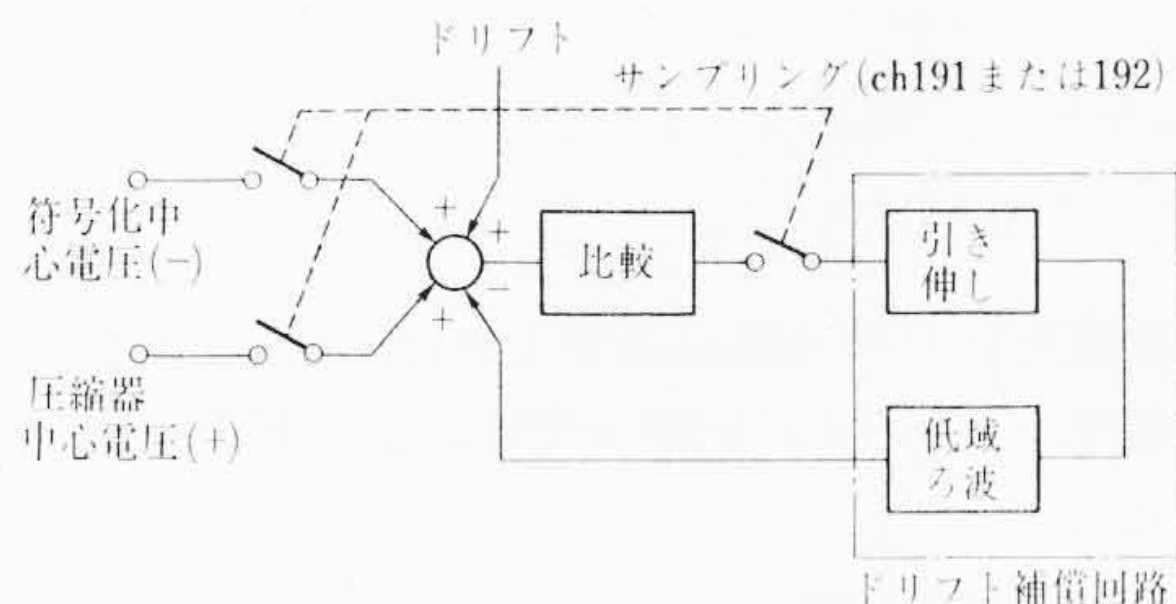
保持回路は有限の時定数を有するから、保持期間中の放電によって保持波形が傾斜する。0.4 dBの劣化率を与えると、保持回路の所要時定数は250 μ sとなる。

上記の各回路を相互に接続して、高速度符号器として動作させる場合に、回路内の誘導雑音の増加、配線など実装上の問題がクローズアップされる。これに対しては、プリント板の片側全面をアースとし、アースインピーダンスを下げるとともにシールド効果をもたせることによって解決している。

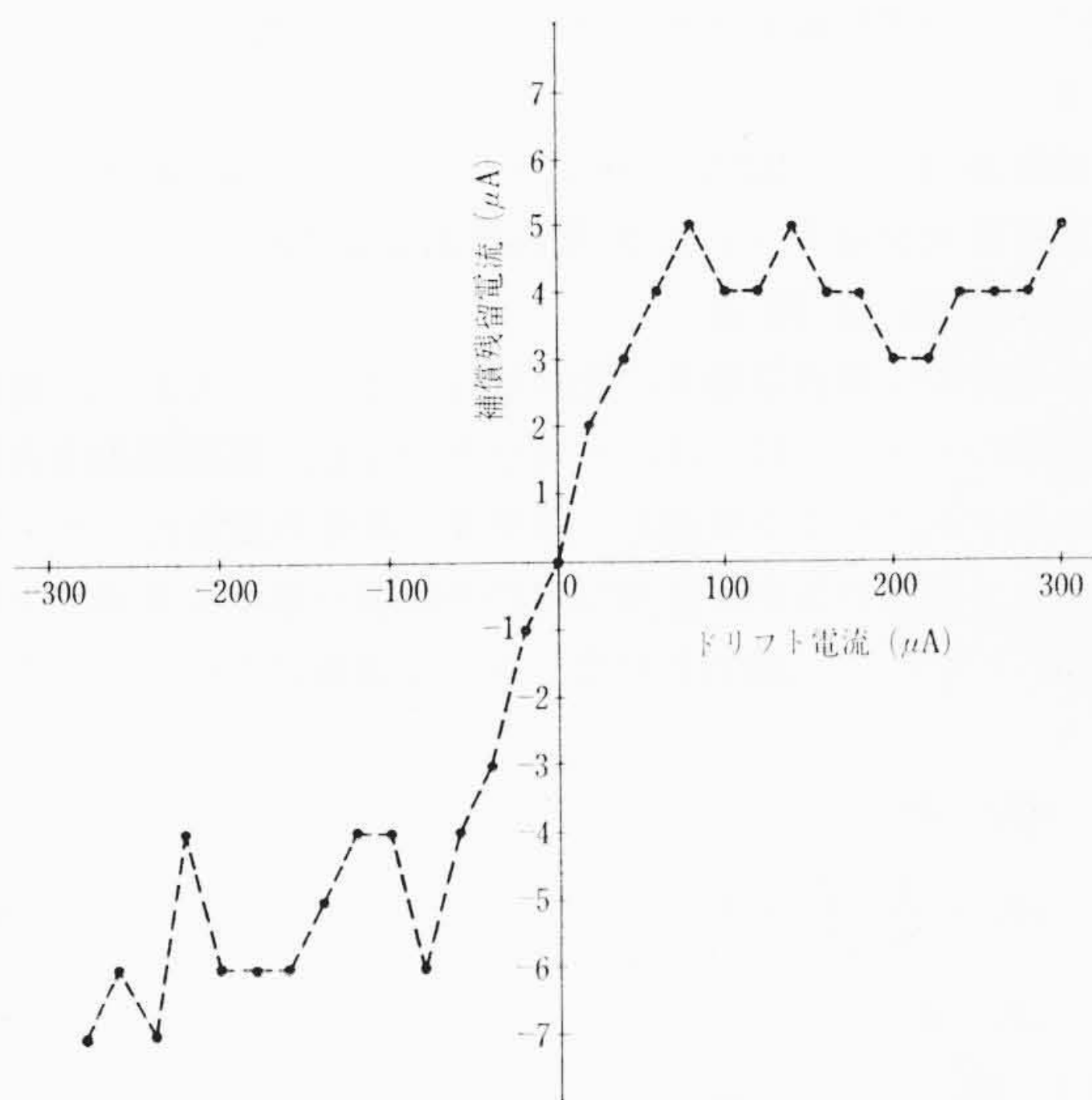
量子化雑音の総合特性は、圧伸系の不整合による量子化雑音特性劣化を分離するためと測定の便宜上、符号器復号器を直線動作させて理論値と比較する方法をとった。6ビットおよび7ビット符号化のそれぞれについて、理論値および測定値を第19図に示す。測定値と理論値はほぼ一致し、6ビットから7ビットへの改善率が5 dB以上得られている。

3.2.2 ドリフト補償方式

保持回路および比較器で生ずる直流ドリフトは、圧伸系の零レ



第21図 ドリフト補償原理図



第22図 ドリフト補償回路特性

ベルの間に不一致を起し、第20図に示すように、2次ひずみを急激に増加せしめる。本符号器ではこれらの回路を高級化することなく、帰還回路でこれを補償している。これを第21図の構成図によって簡単に説明する。

同期時点の191, 192chのタイムスロット期間を利用して、圧縮回路のドリフト補償基準電圧発生用のクランプ回路を閉じ、圧縮器中心レベルを符号器に送出する。符号器はこれを符号化し、第1ビットが符号器中心レベルを境に“1”“0”になるのを低域ろ波器を通して比較器に帰還し、常に圧縮器中心を符号器中心に合致せしめる。第22図はドリフト補償回路の補償特性を示したものである。

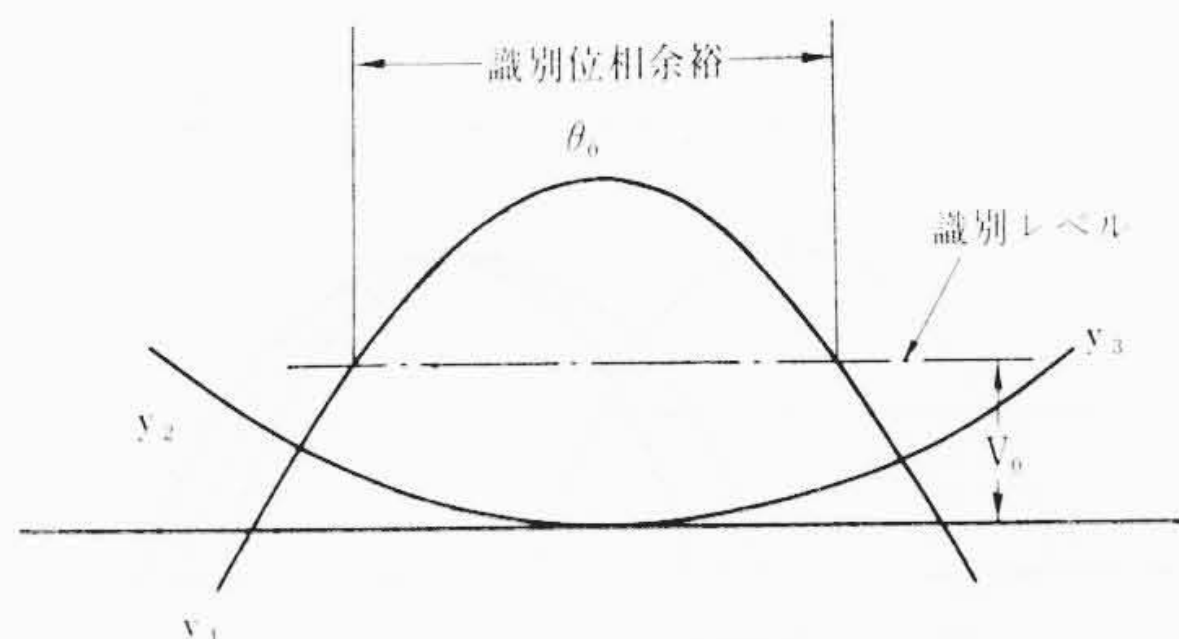
4. 中継方式

分配伝送方式では、分配線路間に遅延差があると、線路相互間の符号パルスの配列が乱れ、正しい復号が行なわれない。したがって、遅延差の補償が必要になる。

この遅延差の補償には、多くの方法が考えられるが、実用上の諸点より、遅延差が1ビットに比し十分小さい場合には、中継器の識別位相余裕を利用する共通識別方式が最も簡単である。また、遅延差が大きい場合には、記憶回路を用い、端末局で補償する方式が実用的である。

前者の場合、中継器のタイミング情報抽出は、各線路のタイミング情報を加算して抽出する共通タイミング方式がジッター特性などの面ですぐれ、同時にまた、ビット分配のように1スロット内に1パルスが期待されないような分配方式にも実用化しうる。

後者の場合は、性質上各中継器はそれぞれ独立にタイミング情報を抽出し、識別を行なうのが最も簡単であるが、ビット分配方式には上述の理由で適用できず、Zero Code Suppressionをほどこした



第23図 識別領域

スロット分配が適している。

以下、共通タイミング方式ならびに端局補償方式について述べる。

4.1 共通タイミング方式

伝送線路の位相差が、1ビットに比較して十分小さい場合、第23図に示すように、符号再生における識別領域を利用して同一時点識別を行なえば、各中継区間毎に遅延差をきわめて簡単に解消することができる。これを共通タイミング方式という。本方式においては、分配線路のタイミング情報を加算し得ることから、ジッター特性が大幅に改善される特長を有する反面、線路の遅延差によって、各中継器識別余裕度が減少する。

線路の位相差は、実測値によれば、層別標準偏差4～8度(ビットレイト=360度)程度であるので、後述のように、これを中継器の各種の変動要因に含ませて考えるのが便利である。これによる位相余裕度減少分はタイミング回路共通化によるジッターの減少、特性の向上などによってある程度補償されるが、これらの諸関係を規定する設計基準は、位相余裕配分を基礎に設定さるべきものである。ここでは、この位相余裕配分に基礎をおいた設計法についてその概要を述べる。

4.1.1 位相余裕度減少の要因

(1) 識別位相余裕の定義

理想状態における中継系を定義し、幅 $T/2$ なるパルスに対する中継器出力から次の中継器の識別回路までの伝送関数 $G(j\omega)$ の応答を $g(t)$ とすれば識別領域は次の式で規定され、第23図のように表わされる。

$$y_1 = -g(t) + g(t-T) - g(t-2T) \dots \dots \dots (7)$$

$$y_2 = g(t) \dots \dots \dots (8)$$

$$y_3 = g(t-2T) \dots \dots \dots (9)$$

ここで識別レベル上での位相幅が識別位相余裕となるが、この値はオールマークに相当する繰返し周波数の $1/2$ の正弦波 $(\omega_r/2)$ で近似することができる。したがって、識別レベルを V_0 、中継器のパルス振幅(片側)を V_p とすると識別位相余裕は次式で与えられる。

$$\theta_0 = 2\pi \left\{ 1 - \sin^{-1} \frac{\pi}{2\sqrt{2}} \cdot \frac{V_0}{V_p} \cdot \frac{1}{\left| G\left(j\frac{\omega_r}{2}\right) \right|} \right\} \dots \dots \dots (10)$$

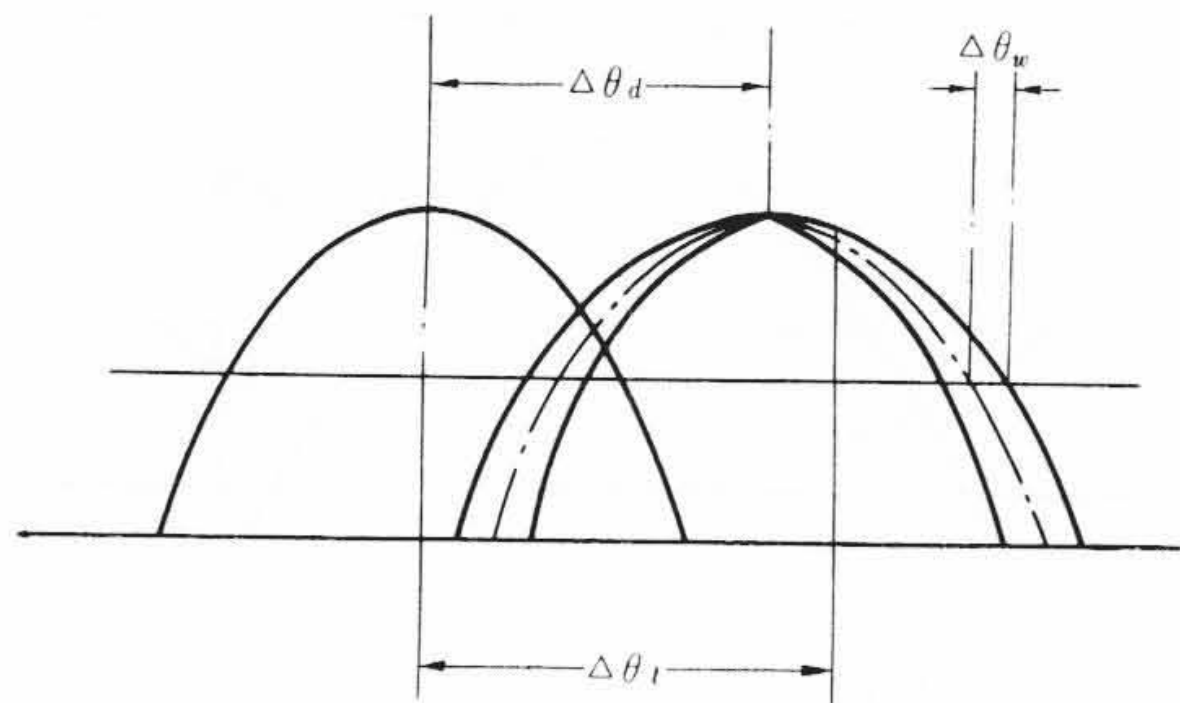
この値を識別の基本位相余裕度と定義し、配分の対象とする。

(2) 位相余裕度配分の原理

識別領域は、各部特性の理想性からのずれ、あるいはバラツキなどによって変化し、等価的に識別余裕の減少となって表われる。この変動を第24図に示すように、理想状態よりのずれとして、識別位相余裕の幅変動 $\Delta\theta_w$ 、識別中心部の移動 $\Delta\theta_d$ 、サンプリング位相のずれ $\Delta\theta_t$ で規定する。

中継器が正常動作するためには、各線路の中継器はすべて次の条件を満足する必要がある。

$$-\left\{ \frac{\theta_0}{2} - \Delta\theta_w \right\} < \Delta\theta_d - \Delta\theta_t < \frac{\theta_0}{2} - \Delta\theta_w \dots \dots \dots (11)$$



第24図 識別領域のずれ

ここで $\Delta\theta_d, \Delta\theta_t, \Delta\theta_w$ は後述するような種々の変動要因によって定まるが、いま、各変動がきわめて小であれば、 $\Delta\theta_d, \Delta\theta_t, \Delta\theta_w$ はそれぞれ各変動要因(k)による微小変動 $\delta\theta_d^k, \delta\theta_t^k, \delta\theta_w^k$ の和で表われ、さらに各変動の分布がおのおの正規分布をなすものと仮定すれば、 $\Delta\theta_d, \Delta\theta_t, \Delta\theta_w$ は統計量としては扱われる。すなわち、中継器正常動作の限界、(11)式は、各変動の平均値、標準偏差をそれぞれ $m_d, m_t, m_w, \sigma_d, \sigma_t, \sigma_w$ とすると、各変動要因のバラツキの限界を考慮して次のように書き換えられる。

$$\begin{aligned} -\left\{\frac{\theta_0}{2} - (m_w + 3\sigma_w)\right\} &\leq (m_d - m_t) \pm 3(\sigma_d + \sigma_t) \\ &\leq \frac{\theta_0}{2} - (m_w + 3\sigma_w) \end{aligned} \quad (12)$$

なお、遅延変動は、タイミング回路で加算されることからサンプリングパルスの位置変動に影響を与え、その程度は、分配線路数を N とすれば、各変動の平均値と標準偏差の関係は次式で与えられる。

$$m_t^k = m_d^k \quad (13)$$

$$\sigma_t^k = \frac{\sigma_d^k}{\sqrt{N}} \quad (14)$$

次に各変動の要因とその評価について述べる。

(3) 位相余裕度減少の要因

(a) 再生パルス

再生された正負パルスの基準よりの移相量をそれぞれ $T\varepsilon^+$, $T\varepsilon^-$ (T はパルス繰返し周期) とすれば

$$\delta\theta_d = \pi(\varepsilon^+ + \varepsilon^-) \quad (15)$$

$$\delta\theta_t = \frac{1}{N} \sum_{i=1}^N \delta_i \theta_d \quad (16)$$

$$\delta\theta_w = 0 \quad (17)$$

すなわち、一次近似の範囲で、パルスの遅延のみが位相余裕に影響を与え、その他の諸因子は振幅余裕度を劣化させ、ATCの追従範囲、残留などによって制約される。

$\delta\theta_d$ のバラツキに対しては、規格値として ± 17 度を配分した。

(b) 擬似線路特性および等化増幅器

設計特性からの製造偏差、温度変動、経年変動などによる特性偏差を正弦波近似すると、最小位相推移の条件で、対応する位相偏差は Hilbert 変換により求められる。

各変動要因に ± 0.5 dB を割り当てれば、 $\delta\theta_d$ のバラツキに対しては規格値として ± 10 度が配分される。

(c) 制御回路

線路の温度変動、出力パルスの振幅のバラツキなどによる入力パルスの振幅変動に伴い識別レベルを自動調整しているが、自動調整の補正残として識別位相余裕を減少せしめる。識別回路における識別のせん頭値を V 、識別電圧を V_0 、調整残を ΔV とすると、識別余裕減少量は次式で与えられる。

$$\delta\theta_d = \delta\theta_t = 0 \quad (18)$$

$$\delta\theta_w = \frac{2\Delta V}{V\sqrt{1 - \left(\frac{V_0}{V}\right)^2}} \quad (19)$$

識別残留比を $1/30$ 程度におさえれば、これによるバラツキは 5° 程度で、このほかに回路安定度による劣化分 $5 \sim 10$ 度が考えられる。

(d) タイミング回路

タイミング抽出回路における調整誤差、調整残、温度変動、経年変動などは、タイミング回路系によって生ずるサンプリングパルスのずれおよびサンプリングパルス幅によって与えられる。

規格値 $\Delta f/f < 0.2\%$ 、サンプリングパルス幅 10 度に対応して余裕度減少はそれぞれ 20 度程度および 10 度となる。

(e) 線路位相差

中継線の位相差は層別に比較的良くまとまっており、層別の位相差のバラツキは、ほぼ正規分布をなし、標準偏差は各種ドラム巻ケーブルより実測した結果 $4 \sim 8$ 度程度となっている。これより線路の位相差分布関数の平均値を基準に各線路位相差を $\Delta\theta$ とすると、識別余裕度を与える諸量は次のように規定される。

$$\delta\theta_d = \Delta\theta \quad (20)$$

$$\delta\theta_t = \frac{1}{N} \sum_{i=1}^N \delta_i \theta_d \quad (21)$$

$$\delta\theta_w = 0 \quad (22)$$

(f) 雑音

各部からの雑音は、識別余裕の幅変動とともにランダムジッターの原因となり、識別余裕は著しく減少する。この雑音によるジッター量は、等化特性、タイミング波のクリッピングの方式、タイミング回路の帯域、パターンなどにより異なり、現在、検討を進めつつあるが、漏話量 -36 dB のとき概略 8 度と推定される。また、幅変動はオールマークの漏話を仮定して、 $f_r/2$ の漏話成分と信号成分の信号対雑音比 (S dB) を求めることにより、次式で推定される。

$$\delta\theta_d = \delta\theta_t = 0 \quad (23)$$

$$\delta\theta_w = \frac{2}{10^{20} \sqrt{1 - \left(\frac{V_0}{V}\right)^2}} \quad (24)$$

(g) システムティックジッター

上に述べたランダム性のジッターのほかに、主としてパターン変動に基づくシステムティックジッターがある。

共通タイミング方式では、アラインメントジッター電力を1本の伝送方式の場合の分配線路数分の1になし得ることが証明されるが、そのときジッター電力をアラインメントジッターが、

$$\delta\theta_d = \delta\theta_t \quad (25)$$

なることに注意して求めると、次のようになる。

$$\sigma_{(d-t)}^2 = \frac{\pi B}{N} \phi^2 \quad (26)$$

ここに、 ϕ^2 : ジッター源電力

B : タイミング波回路の半帯域幅

4.1.2 位相余裕配分結果

以上の諸検討結果と、各部回路の実験結果を考慮し、(12)式を応用して位相余裕度の配分を行なうことができる。その結果、2ケーブル方式など雑音の少ない場合は、線路の許容位相差は ± 45 度 (3σ リミット、標準偏差にして 15 度) に及び、ほとんど無選択使用が可能となる。また、1ケーブル方式においてシステム数が

大であるなど、かなりの雑音量が考えられる場合には、許容位相差は ± 20 度(標準偏差にして7度)程度となり、線路の選択使用を考慮する必要があるが、その場合の危険率は区間当り数%と推定される。あるいはまた、遅延差が20度を越えた場合には、各線路に遅延線路をLBOとともに用い補正することも可能である。

4.1.3 共通タイミング方式の特長

以上述べたように、共通タイミング方式は線路遅延差が小なる場合には、中継区間ごとに線路遅延差をきわめて簡単に解消することが可能であるが、反面、遅延差の大なる場合には、線路の選択あるいは補償などの問題があり、運用保守上、検討の余地が残されている。

4.2 端局補償方式

中継線におけるPCMパルスの遅延差を端局で補償する場合、前述のように、中継点において中継器をおのおの独立に動作させるため、スロット分配方式が適用される。このため中継線は従来の24ch方式と同様に考えられる。

したがって端局において補償されるべき遅延差としては、各中継線に固有な遅延量の差のみではなく、中継系の安定度に依存する遅延量の長期的変動およびパターンによる確定的な位相推移やジッターなどの瞬時的変動分も考えられ、これらは中継数が大なる場合には、ビットレイトを越えジッターも低周波分の相加によりかなり大きなものになる。

端末補償方式では、このような遅延差を記憶回路を用いて補償するため、原理的には補償可能な遅延差に限度はなく、かなり大きな遅延差が考えられる場合にも適用できる。

ここでは、上述の種々の変動要因について調べ、その定量化を試み、次にこれに基づいて端局補償方式の検討を行なった。

4.2.1 中継線位相差の要因

(1) 中継線位相差の分類

中継線の位相差は性質上次の三種に分類される。すなわち、中継線間の製造偏差に基づく位相差の固定分、中継線間の経年変化、温度変動、電源変動などに基づく位相差の長期変動分、およびジッターなどの瞬時的変動分である。

(2) 変動量の定義

便宜上、変動量を次の二通りの観点から考察することにする。

(a) 絶対変動量

中継線の位相特性の母集団を仮定し、その平均値の位相の中継線の初期特性を標準中継線と仮定し、この標準中継線と任意のほかの中継線との位相特性との差を絶対変動量と定義する。

(b) 相対変動量

中継線の位相特性の母集団を仮定し、この中より任意の2本の線路を抽出した場合において、その線路間の差を相対位相変動量と定義する。

(3) 位相差の要因

(a) 固定分

固定分に寄与する位相差としては、線路製造偏差(ここでは共通タイミングの場合と異なり、全対間のものを考える)、等化器製造偏差(LBOを含む)、タイミング回路調整誤差、出力回路製造偏差などがあげられる。

(b) 長期変動分

線路特性の温度変動および経年変化依存分、等化器、タイミング回路、出力回路などの安定度依存分などがあげられる。

(c) 瞬時的変動分

雑音によるランダムジッター、パターン固有のシステムティックジッターおよび確定パターンによる位相推移があげられる。

(4) 総合変動量

(a) 各変動量加算

固定分と長期変動分は二乗平均加算とし、瞬時的変動分は性質上これに線形加算する。

(b) 変動量上限

(i) 固定変動量上限: 端末における初期補正量の上限としては、危険率を0.3%以下として 3σ リミットをとる。

(ii) 長期変動量上限: 中継系障害率(5×10^{-4} 件/月/中継以下)に比較し無視できる程度とするため、 3σ リミットをとる。

(iii) 瞬時的変動量上限: 誤符号率上限(10^{-6})と比較して無視できる程度にするため 6σ リミット(2×10^{-9})をとる。ただし、確定量については最大値をとった。

(c) 絶対変動量

固定変動量の標準偏差/中継を σ_f とすれば、 N 中継後のそれは、

$$\sqrt{N} \sigma_f \dots\dots\dots (27)$$

で示される。 $\sqrt{N} \sigma_f$ の値を中継数について第25図に示した。

長期変動量上限と中継数との関係も同様であり、ジッター(6σ リミット)およびシステムティック位相推移(最大値)と中継数の関係を第25図に示した。

(d) 相対変動量

クロックパルスと受信信号パルスとの間の相対変動は、クロックパルス抽出法に依存するが、任意線路基準として考えることにする。

固定変動相対量および長期変動相対量については、それぞれの絶対変動量が正規分布をなすと考えられるので、相対変動量は $\sqrt{2}$ 倍となる。瞬時的変動相対量については、ジッターは $\sqrt{2}$ 倍、確定パターンによるシステムティック位相推移は正側最大値と負側最小値の差である。これらの量と中継数の関係を第26図に示す。

(e) 総合相対変動量

確定パターンによる位相推移を含む場合と含まない場合についての総合相対変動量を第27図に示す。

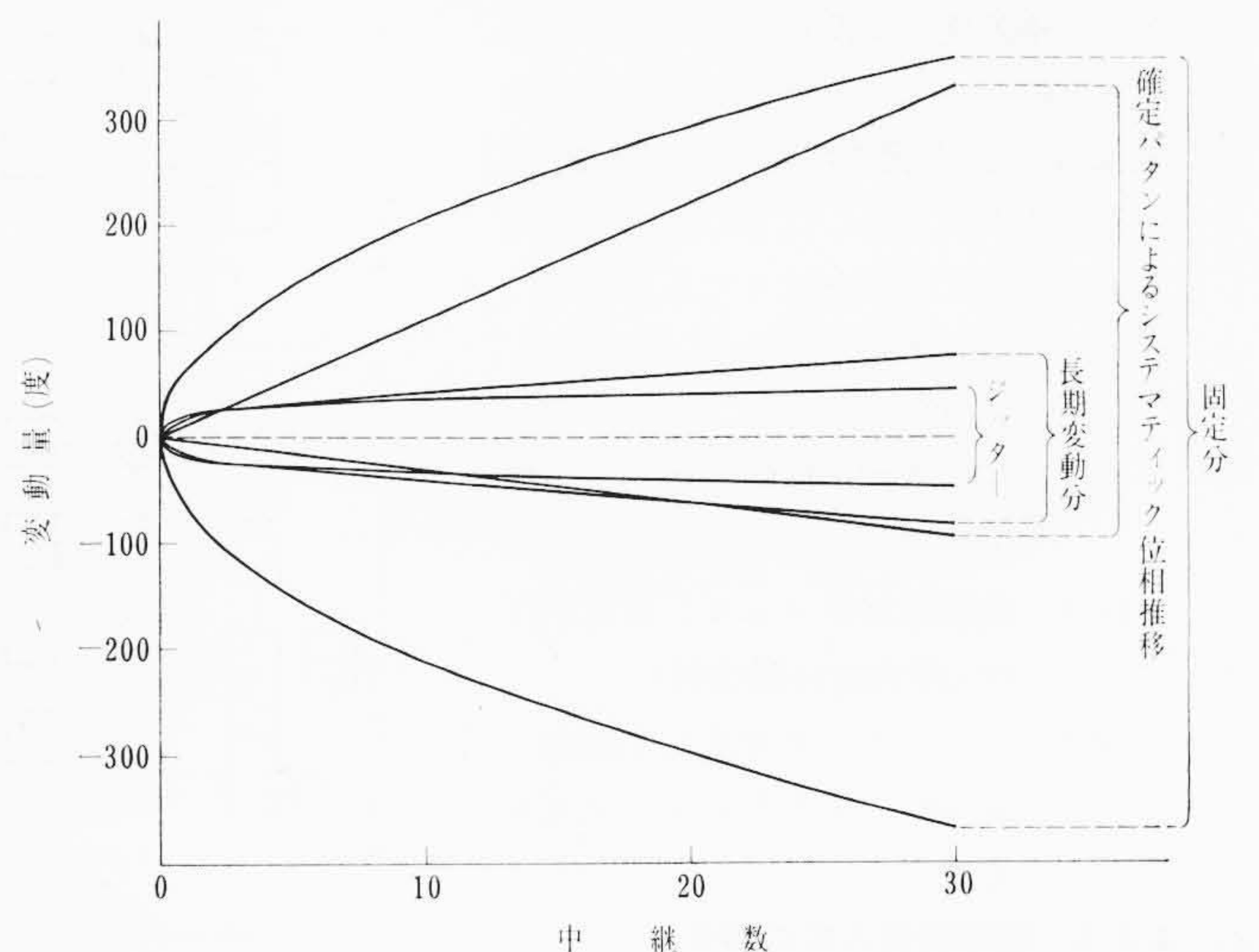
(5) 補償量最大値

第27図より、補償量最大値をビットレイト換算すると第2表のようになる。

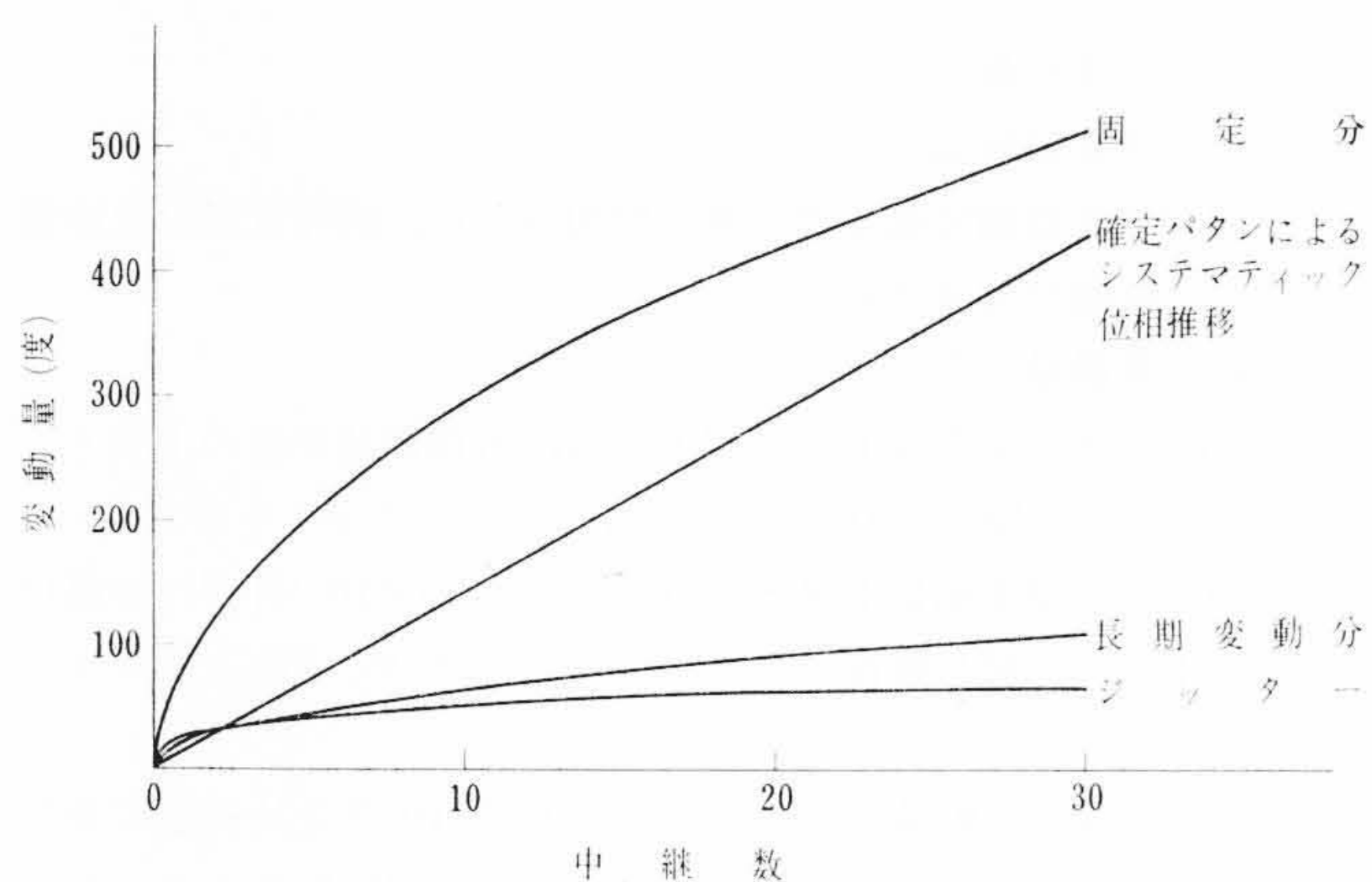
4.2.2 中継線位相差の端局補償方式

(1) 位相差補償の原理

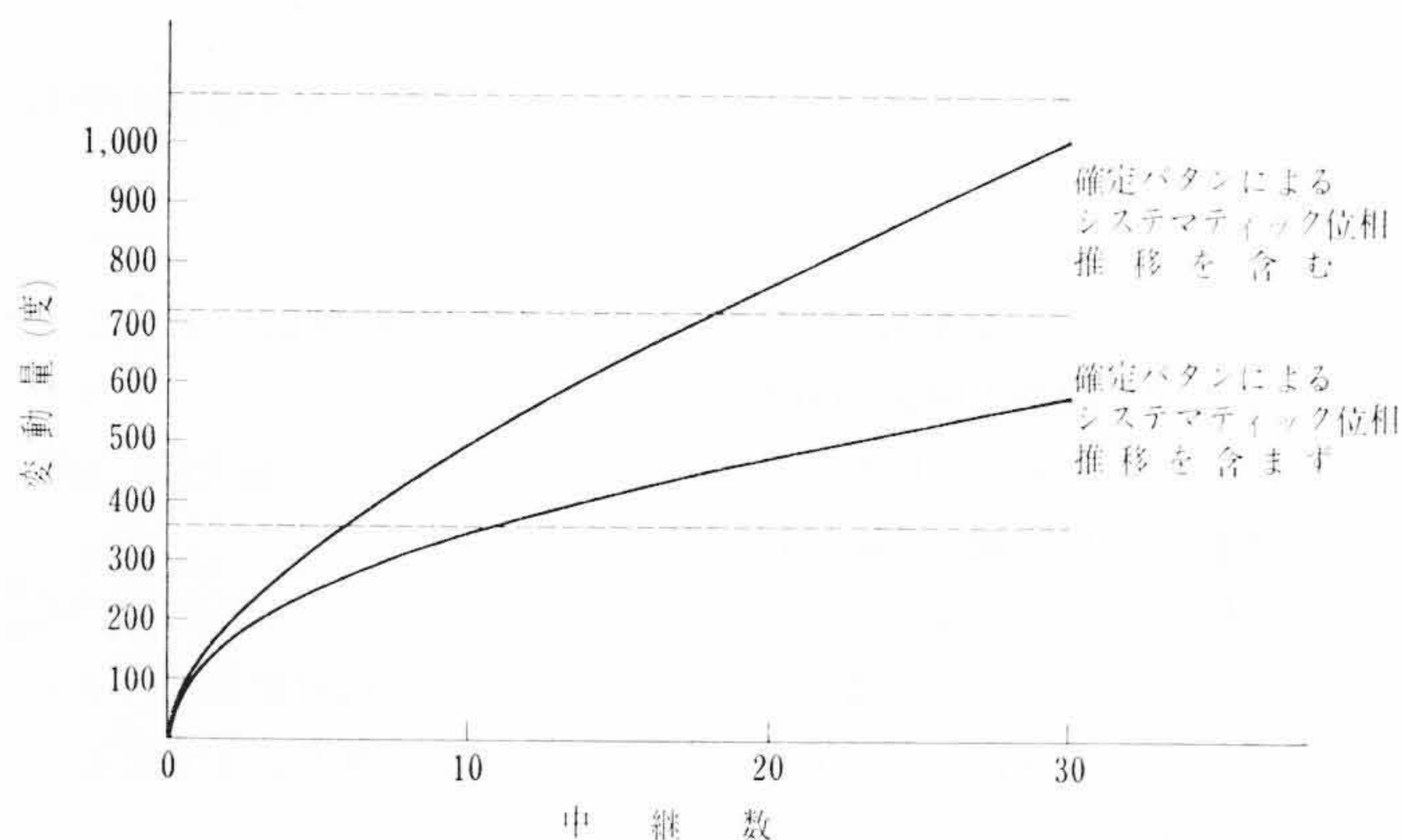
各中継線の入力パルスを蓄積回路で蓄積し、中継線間の位相差



第25図 絶対変動量



第26図 相 対 変 動 量



第27図 総 合 相 対 変 動 量

が零になるように読み出すものである。具体的には蓄積の方式により直列補償と並列補償に分けられる。

(a) 直列補償方式

構成の原理を第28図に示す。本方式では可変遅延回路を用いるため、この高速化がかなり面倒で、長期変動の補償には適しているが、ジッターなどの高速補償には適さない。

(b) 並列補償方式

構成の原理を第29図に示す。本方式は構成上直列方式より若干複雑であるが、可変遅延回路を用いないため高速動作が可能でありジッター圧縮も行なえる。

(2) 構 成 例

位相差補償回路実現上、蓄積回路および位相差検出に関して、回路の簡易化と信頼度の点から検討を行なった結果、並列補償方式を採用した。第30図はその構成例を示したものである。本方式の概要は次のとおりである。

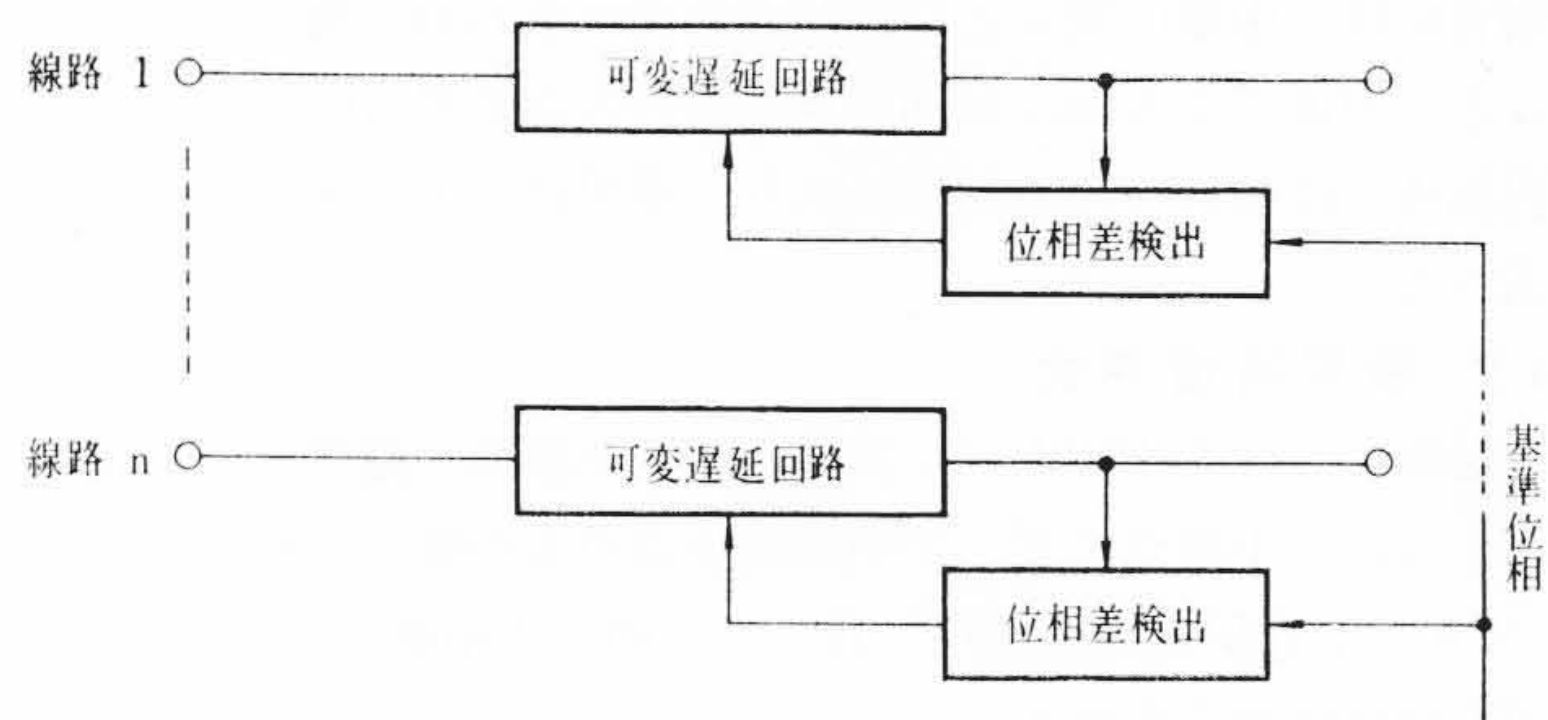
- (a) 最大圧縮位相差：±2ビット
(変更可能)
- (b) 基準位相の検出方式：各中継線のフレーミング信号検出
- (c) 基準位相クロック：8対中任意 (障害時自動切替)
- (d) フレーミング方式：4 kc/s on off による1ビットシフト方式

4.2.3 端局補償方式の特長

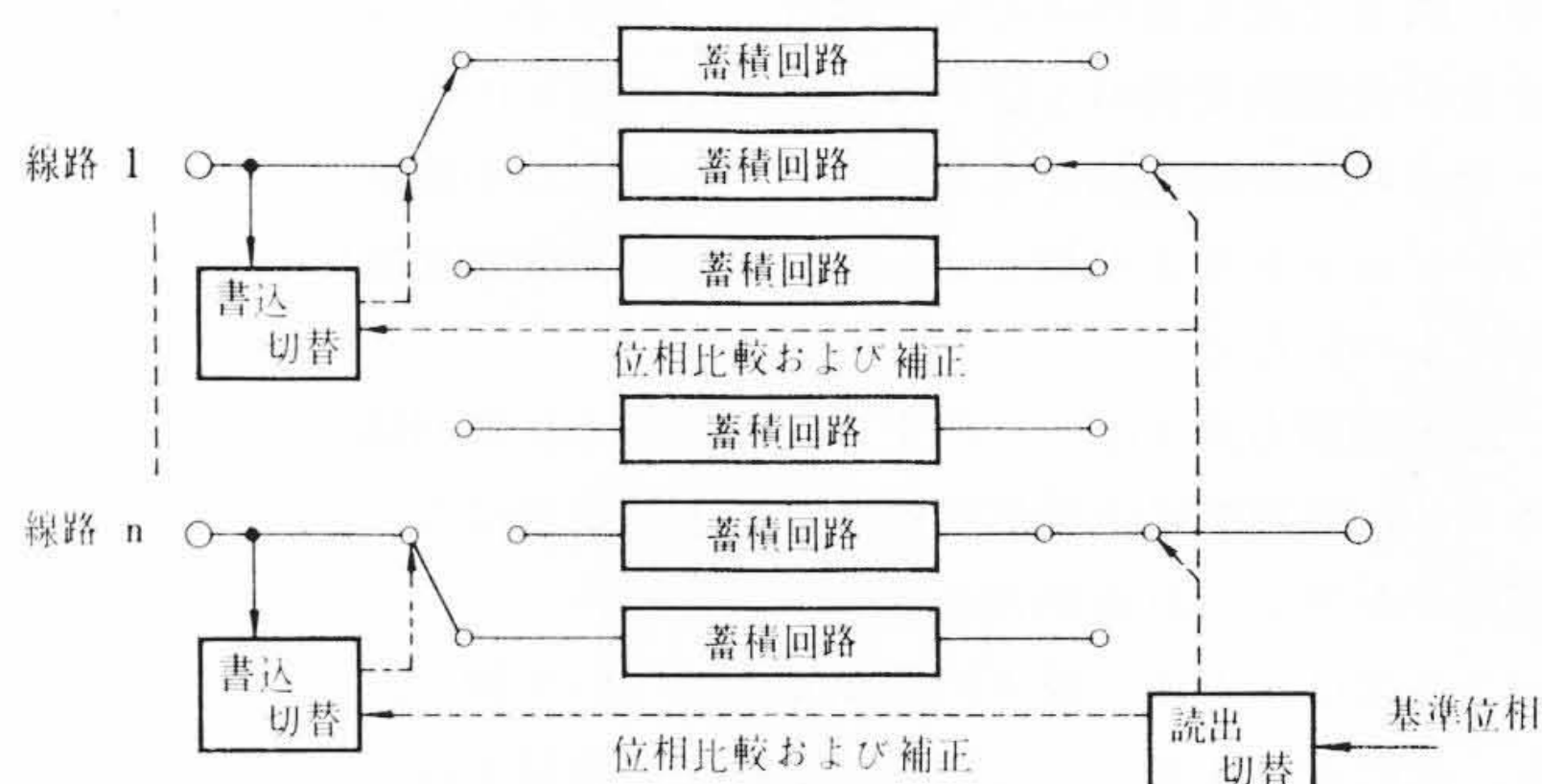
本方式のおもな特長としては、

第2表 位 相 補 正 最 大 値

中 継 数	補 正 最 大 値 (ビットレイト)	
	確定ボタンによる位相推移を含む場合	確定ボタンによる位相推移を含まない場合
10	±1.4	±0.8
20	±2.1	±1.4
30	±2.8	±1.6



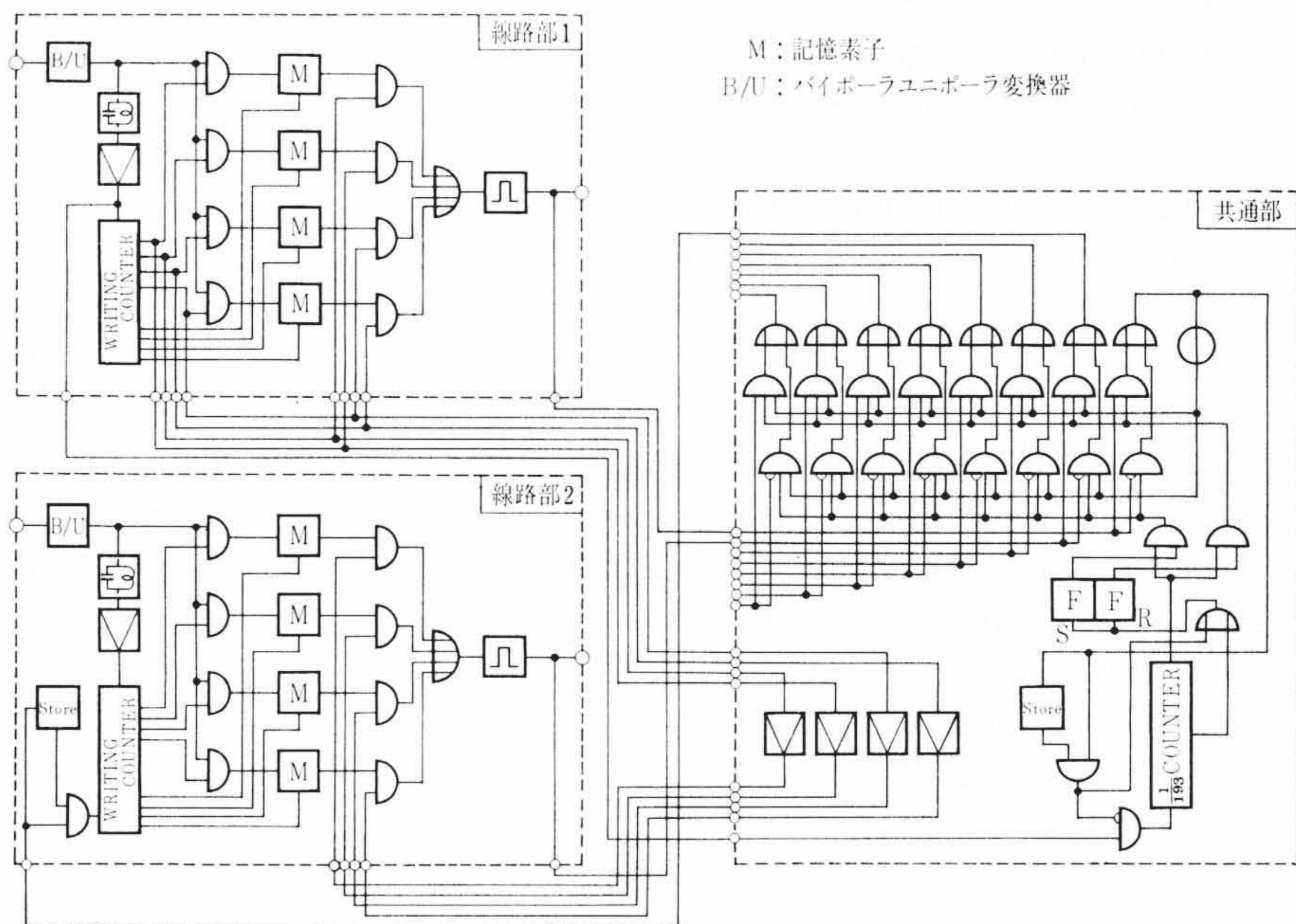
第28図 直 列 補 償 方 式



第29図 並 列 補 償 方 式

(1) 分配線路間の位相差を自動補償するため線路選択を行なう必要がまったくないこと、したがって、回線切替などの運用面での問題がない。

(2) 分配方式としてスロット分配を採用することから、各伝送路は従来の24 ch方式とまったく同じになり、既存方式との Compatibility がある。



第30図 端 局 補 償 方 式 構 成

(3) スロット分配であるため、端局ならびに中継線を含めて、24 ch 単位に増設が可能になる。したがって、初期投資が減少するなどがあげられる。端局装置の若干の複雑化は免れないが、これは約1~2中継分のトランジスタで実現される程度であり、特に問題はない。

5. 結 言

以上、伝送パルスを任意の線路数に分配し、整合伝送することによって、経済性を高めうる分配伝送方式の提案と、これに付随して提起される新しい問題点に対する検討と結果を述べた。

一般に、分配伝送方式の特長は、多重度の増加による通話路当たりの装置価格の低下が、線路容量に制限されずに可能になる点にある。端局回路の経済的高速化に対しては、高速動作に適した回路方式と部品の採用によりこれに対処し、設計の基準を明らかにし、実験結果とともに、十分実用性があることを示した。

中継方式に関しては、共通タイミング再生中継方式および端局補

償方式についてそれぞれ検討を行なった。その結果、線路間位相差が比較的小さい場合には、共通タイミング再生中継方式はきわめて有効な方式であるが、一方、線路間位相差の大なる場合には、端局補償方式が運用保守の面を含めてすぐれていると考えられる。共通タイミング再生中継方式に関しては、すでに装置試作を行ない、その実用性を確認している。現在、引続き端局補償方式による装置開発を進めているが、これに関しては、別途報告する予定である。

終わりに際し、本方式開発にあたって、ご指導をいただいた関係各位に厚くお礼申上げる次第である。

参 考 文 献

- (1) 前田：電子技術 6, 16 (Feb. 1964)
- (2) C. G. Davis：BSTJ, 41, 1 (Jan. 1962)
- (3) 芳根，清水，北：通信方式研究専門委員会資料 (Feb. 1962)
- (4) 阿部，柴田，三宅，井出：日立評論 47, 593 (昭40-3)
- (5) 檀野，田村，草野：日立評論 47, 605 (昭40-3)
- (6) 朝比奈，麻生，草間，水上，末広：日立評論 47, 616 (昭40-3)



特 許 の 紹 介



特許第409440号

大 谷 巖

振 動 加 振 装 置

本発明は図示のごとく、被振動体に取り付けられたケース内に、複数個の軸を回転自在に設け、これら複数個の軸の一端部に、互いにかみ合う歯車を設け、他端部偏心位置に、重錘を設け、上記歯車を圧縮空気によって回転したとき、重錘によって本装置全体が振動を起こし、これをサイドカバーを介して被振動体に伝えるようにしたものである。したがって本発明装置においては、電動機などの駆動源を必要とすることなく、圧縮空気によって振動を起こすことができるので、構造が簡単で、かつ小形となり持ち運びに便利であるばかりでなく、操作がきわめて容易であるなどの効果を有する。(木口)

