

ホームラジオ用高逆耐圧シリコンパワートランジスタの開発

Development of High-Collector Voltage Silicon Power Transistor 2SD190 for Home Radio Use

鈴木 仁 一 郎* 佐 藤 直 信*
Jinitirō Suzuki Naonobu Satō

内 容 梗 概

ホームラジオの出力増幅用として、三重拡散形シリコンパワートランジスタ 2SD190 を開発した。AC100V 整流電源で使用でき、ひずみ率 10% 以下で 1W の出力が取り出せるよう設計されたトランジスタであり、高いコレクタ逆耐圧を有することが特長である。高逆耐圧化のための設計的考察、製法、特性、動作結果を報告する。また、高電圧使用のため、動作時におこる破壊を防ぎ、信頼度を向上するために、特に二次降伏特性と過渡熱抵抗を測定し、二次降伏突入温度を求めてこれより安全動作領域を規定した。

2SD190 は、すでに実装テストでも好結果を示し、量産を開始した。

1. 緒 言

AM, FM 用ポータブルラジオのトランジスタ化により、半導体工業は一大発展をとげた。現在の生産量の大半は、これら用途のトランジスタであるが、一方、5球、6球スーパーを主流とする一般のホームラジオも、国内、国外においてなお相当の市場をもっている。しかし、これらホームラジオには、小形、軽量、安価なことが要求されながら、100V の商用電源に耐える安価な高逆耐圧の出力段用トランジスタがなかったことにより、いまだに真空管が使われている。しかし、最近シリコントランジスタの急速な技術の進歩により、高逆耐圧化に成功し、同時に真空管にみあう価格の見通しもついたので、ここにホームラジオ出力段用シリコンパワートランジスタを開発した。これは、100V 交流電源を整流して、そのままトランジスタに印加できるので、電源トランスを省略できるため、それだけ安価となる。また、これにより、小形、軽量、高信頼、小消費電力などのトランジスタ独得の利点も加わり、しだいに真空管から切り換わっていくことが予想される。しかし、この出力段用トランジスタは、300V 以上という非常に高い逆耐圧が要求されるので、開発途上困難も多かった。特に高耐圧、低価格、高信頼化のために、Passivated Mesa (PM) 形にし新しいシステムを使用した(第1図)。

また、高耐圧化および安全動作のためには、*i* 層の比抵抗および厚さの最適設計、安全動作領域の設定に注意した。これら考察を中心に、その開発の概要を報告する。

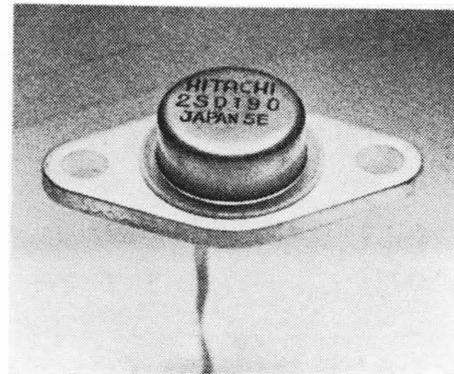
2. ホームラジオ出力段用トランジスタの要求特性

ホームラジオ出力段用トランジスタは、電源トランスレスで、AC 100V 整流電源を直接コレクタ・エミッタ間に印加する。したがって、電源変動、過入力時のサージ電圧などの高い電圧に耐えることが第一の条件であり、次に、A級シングルとして 1W の出力がとり出せる電気的特性を有することが必要である。第12図は実用回路を示したものであるが、このときのコレクタ・エミッタ間にかかる DC 電圧は、浜波回路およびバイアス回路での電圧降下を考えると、無信号時約 90V である。しかし、A級増幅のため最大出力時には、約 2 倍の電圧がかかり、180V、さらに 10% の電源変動を考え最小 200V 以上は必要である。1.5 倍の安全度をとり、300V 以上を目標とした。次に、出力を考えるに、一般のトランス結合回路の無ひずみ最大出力 P_0 は (1) 式で示される。

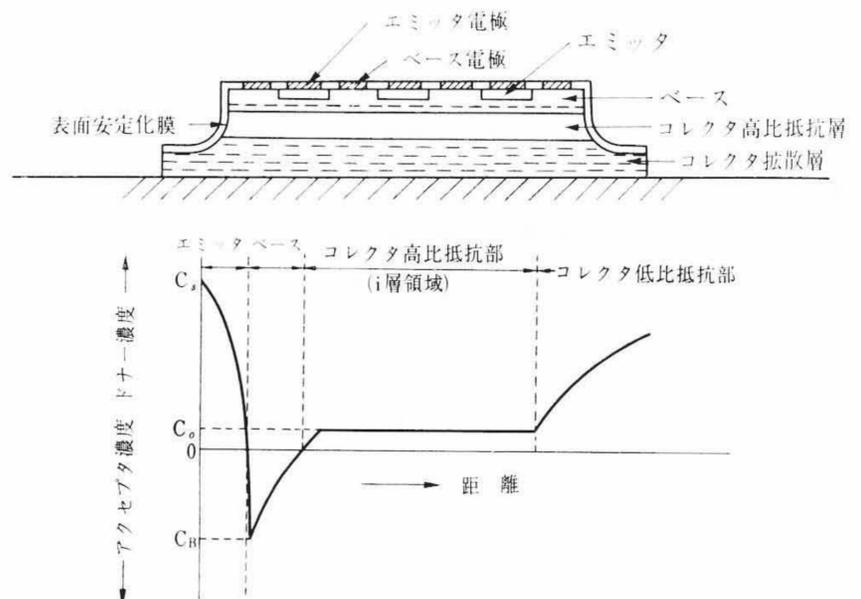
$$P_0 \doteq \frac{\eta}{2} (V_{CE} - V_{CE(sat)}) \times I_C = \frac{\eta}{2} \frac{(V_{CE} - V_{CE(sat)})^2}{R} \dots (1)$$

ただし、 $V_{CE(sat)}$: $2I_C$ のときの飽和電圧

* 日立製作所武蔵工場



第1図 ホームラジオ出力増幅用 2SD190



第2図 2SD190 の構造と不純物分布

η : トランスの効率

R : 負荷抵抗

(1) 式に V_{CE} : 90V, $V_{CE(sat)}$: 5V, η : 80% の数値を入れると、 I_C : 30mA, 無ひずみ信号時のコレクタ損失 P_C : 2.7W となる。コレクタ電流には余裕をとり、 I_C : 50mA で管理、そのときの電流増幅率を 60 とし、最大コレクタ許容損失としては、周囲温度の上昇も考え、ケース温度が 70°C 時に 4W 以上を目標とした。

このような高逆耐圧で、かつ出力を要する用途には、次に述べるように、三重拡散形が適しており、2SD190 は三重拡散 PM 形シリコントランジスタとした。

3. 三重拡散形トランジスタの構造と高逆耐圧特性の定性的考察

三重拡散形トランジスタは、コレクタ領域の一部に同形不純物を拡散し、コレクタ領域のコンダクタンスの改善をはかった拡散形ト

ランジスタであり、2SD190 はさらに表面を低温酸化膜にて安定化を行ない、PM 形としたものである。第2図にその構造と不純物分布を示す。図からわかるように、コレクタの基盤結晶に高比抵抗を用いれば、NPiN 構造となる。NPiN 構造において、コレクタ・ベース間に逆方向電圧がかかると、空乏層は電圧が低い間はベース・コレクタ側両方にのびる。しかし、ベース側の濃度は図のように急しゅんな分布をもっており、通常コレクタの濃度に比べ非常に高いので、コレクタ印加電圧が高くなるに従い、空乏層はコレクタの*i*層方向に一方的にのび出す。すなわち、小さな電圧ではグレード接合に近似できるが、高電圧ではほとんどステップ接合に近くなり、高いコレクタの降伏電圧には*i*層が重要な役割をもつ。

トランジスタのコレクタ接合のなだれ現象は、コレクタ逆方向印加電圧によって生じた空乏層内の最大電界強度が、その結晶のなだれ電界強度以上になったときに生ずる。この場合、印加電圧と電界は空乏層内において(2)式の関係にあるので、ある一定電圧に対して、空乏層が厚ければ厚いほど電界は小さく、したがってなだれ電圧は大きくなる。

$$V = - \int_0^{xd} E(x) dx \dots\dots\dots (2)$$

このことは、コレクタの*i*層比抵抗をできるだけ大きくし、また、空乏層の伸びうる範囲で*i*層の厚さを厚くすればよいことを意味する。しかし、コレクタの比抵抗をあまり高くし、*i*層厚さをあまり厚くすると、コレクタコンダクタンスが小さくなりトランジスタの飽和抵抗が大きくなる。また、電流増幅率の電界依存性が悪くなり、出力(P_{out})が小さくなるなどの悪影響があり限度がある。しかし、三重拡散形では、拡散により不要部分のコレクタ抵抗を下げ、*i*層の厚さを必要最小限に調整できるため、それだけ*i*層比抵抗を高くでき、高い逆耐圧が得られるのである。ゆえに、NPiN 構造をもつ三重拡散形の高逆耐圧特性を考えると、特にコレクタの*i*層比抵抗とその厚さの最適設計が必要である。

4. 高逆耐圧化の設計的考察

トランジスタの降伏現象は、その発生する場所により接合内部と表面にわけることができる。また、接合内部の降伏については、コレクタ・ベース間のダイオード接合でおこるアバランシェ電圧(なだれ電圧)と、コレクタ接合の空乏層が高電圧のためエミッタ接合までのびておこる Punch through 電圧(突抜電圧)とが存在する。トランジスタの降伏現象はそれら耐圧の最も低い値で規制されるため、いずれに対しても十分な考慮が必要である。(1)アバランシェ電圧に対しては、最適比抵抗を決定し、(2)Punch through 電圧に対しては、空乏層の伸びを計算し、最適*i*層厚さを決定し、表面破壊に対しては、低温酸化を行ない表面安定化をはかった。また、(3)トランジスタはエミッタ接地で使用するため、これら基本的な耐圧のほかに BV_{CEO} , BV_{CEX} , BV_{CER} など回路条件で定まる数々の降伏電圧が存在し、同時に安全動作領域の考慮も必要である。

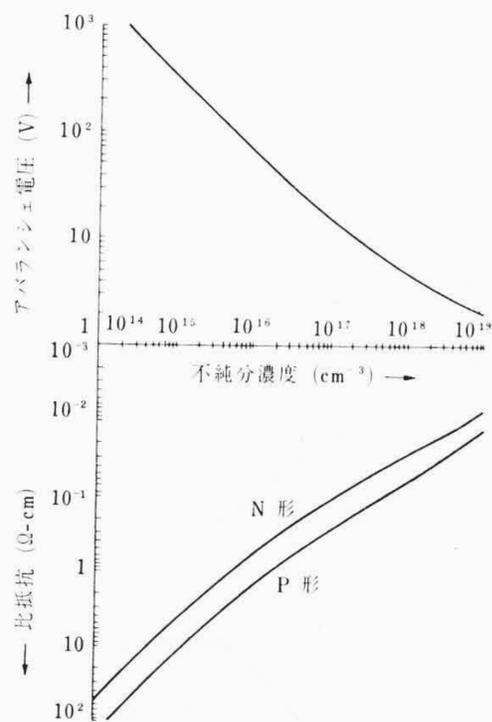
4.1 アバランシェ電圧と結晶比抵抗の決定

コレクタ逆耐圧は、第一に基盤結晶の不純物濃度によって定まるアバランシェ電圧により支配される。アバランシェ降伏現象は、高電界における空乏層内のキャリアの増培現象によっておこり、気体放電のタウンゼントの式に似て、増培係数 M とイオン化係数 α_i との間には次式が成り立つ。

$$1 - \frac{1}{M} = \int_0^W d_i dx \dots\dots\dots (3)$$

ここに、 W : 空乏層の厚さ

この積分値が1に近づけば、増培係数 M は無限大となりアバランシェ降伏を意味する。ゆえにアバランシェの条件式は次式となる。



第3図 Si 結晶比抵抗とアバランシェ電圧

$$\int_0^W d_i dx = 1 \dots\dots\dots (4)$$

したがってイオン化係数の電界依存性を仮定し、接合の形がさまざまで、電界分布が求まると、結晶不純物濃度と降伏電圧の関係は(4)式を使って求めることができる⁽¹⁾⁽²⁾。いま、イオン化係数の電界依存性を(5)式のように指数関数で近似する⁽³⁾。

$$\alpha_i = A \exp(-B/E) \dots\dots\dots (5)$$

シリコン結晶の場合、 $A: 9 \times 10^5$ E : 電界強度
 $B: 1.8 \times 10^6$

また、NPiN 構造の場合、アバランシェに近い高電圧においては、空乏層は*i*層側に一方的に伸びておりほとんどステップ接合に近くなるので、空乏層内の電界、電圧分布は(6),(7)式で近似できる。

$$E = E_M \left[1 - \left(\frac{x}{W} \right) \right] \quad E_M = 2V_M/W \dots\dots\dots (6)$$

$$V = V_M \left[1 - \left(\frac{x}{W} \right) \right]^2 \quad V_M = 8N_d W^2 / 2\kappa \epsilon_0 \dots\dots\dots (7)$$

- ここに、 V_M : 最大電圧
- E_M : 最大電界強度
- W : 空乏層厚さ
- N_d : *i*層のドナー密度 (const)
- κ : 比誘電率
- ϵ_0 : 真空の誘電率

これは(8)式のポアソンの方程式を、空乏層内の両端で $\nabla V = E = 0$ 、また一方の端で $V=0$ 、他方の端で V_M 、接合面で $E = E_M$ の境界条件のもとで解くと容易に求めることができる。

$$\nabla^2 V = - \frac{\rho}{\kappa \epsilon_0} = - \frac{qN_d}{\kappa \epsilon_0} \dots\dots\dots (8)$$

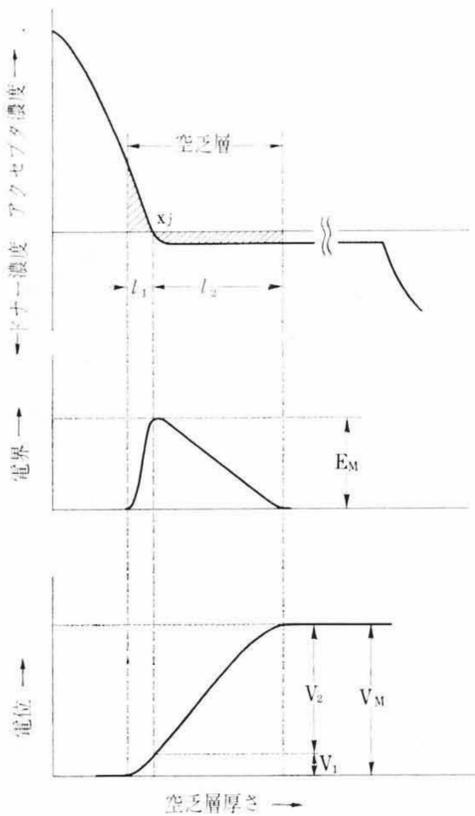
ここに、 ρ : 空乏層内の電荷密度
(5),(6)式から(4)式の近似解を求めると

$$\int_0^W \alpha(E) dx = \int_0^W A \exp \left[- \frac{B}{E_M \left(1 - \frac{x}{W} \right)} \right] dx \dots\dots (9)$$

$$\begin{aligned} &\simeq \alpha(E_M) \frac{E_M W}{B} \left[1 - \frac{\alpha(E_M)}{A} \right] \\ &\simeq \alpha(E_M) \frac{E_M W}{B} = 1 \dots\dots\dots (10) \end{aligned}$$

(10)式より(6),(7)式を用いて、 E_M, W を消去し、結晶濃度 N_d と、アバランシェ電圧の関係性を求めると、(11)式となる。

$$N_d = \frac{\kappa \epsilon_0 B^2}{2qV_M \ln^2(2AV_M/B)} \dots\dots\dots (11)$$



第4図 PiN 拡散接合の不純物分布と電界および電位分布

(11) 式より、アバランシェ電圧 V_M と、結晶濃度 N_d の関係をグラフ化すると第3図となる。

これより i 層結晶比抵抗を求めると、 BV_{CBO} : 600 V 以上を得るために (4.3 参照), N_d : 4×10^{14} , ρ : $13 \Omega\text{-cm}$ (N形) 以上となる。

4.2 空乏層による i 層厚さの設計

印加電圧と空乏層厚さの関係は、空乏層が下記条件にあるとして、ポアソンの方程式を適用することにより求められる。

- (1) 空乏層内において、不純物は完全にイオン化し、キャリアは全然ない。
- (2) 空乏層内は電気的中性の状態にあり、境界は画然としている。

2SD190 の場合には、第4図に示すように、ドナー不純物をもつ高比抵抗基盤結晶にアクセプタ不純物を拡散したモデルとなる。アクセプタ不純物分布を、(12)式の誤差関数に従うとすれば、電荷密度は $\rho(x) = q(C(x) - C_0)$ となるので、空乏層内において (13) 式のポアソンの方程式が成立する。

$$C(x) = C_s \operatorname{erfc} \frac{x}{2\sqrt{Dt}} = C_s \left(1 - \operatorname{erf} \frac{x}{2\sqrt{Dt}} \right) \dots\dots (12)$$

- ここに、 D : 拡散係数
- x : 拡散時間
- t : 拡散距離
- C_s : 表面濃度

$$\nabla^2 V = -\frac{q\rho(x)}{\kappa\epsilon_0} = -\frac{qC_s}{\kappa\epsilon_0} \left(1 - \frac{C_0}{C_s} - \operatorname{erf} \frac{x}{2\sqrt{Dt}} \right) \dots\dots (13)$$

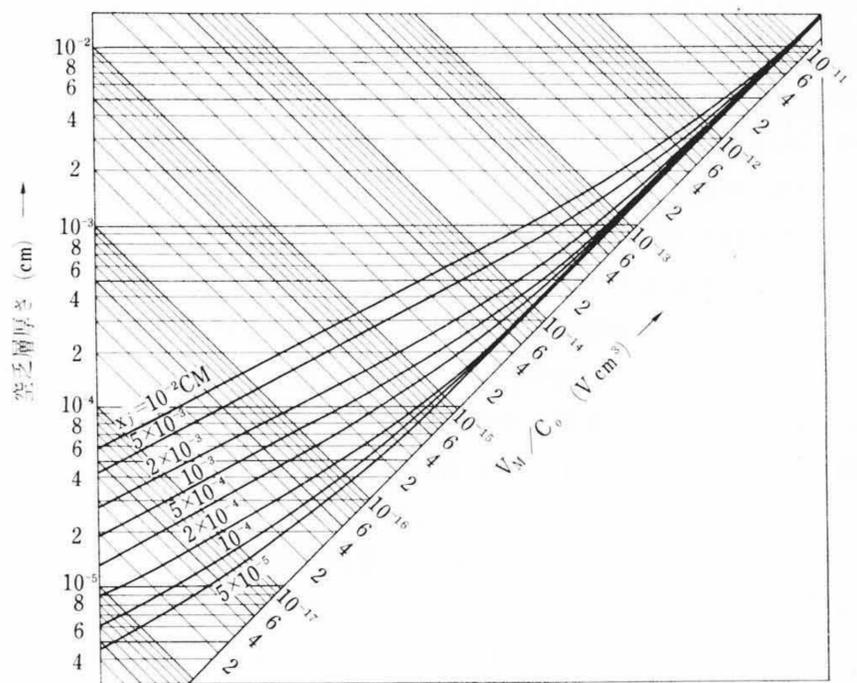
- ここに、 κ : 比誘電率
- C_0 : 基盤結晶濃度
- ϵ_0 : 真空の誘電率

接合 x_j を境として、空乏層内のベース側電界強度および電圧降下を $E_1(x)$, $V_1(x)$, コレクタ側電界強度および電圧降下を $E_2(x)$, $V_2(x)$ とすれば、それぞれ(13)式を積分して次式で求められる。

$$E_1(x) = \frac{qC_s}{\kappa\epsilon_0} \int_{x_j-l_1}^x \left[\left(1 - \frac{C_0}{C_s} \right) - \operatorname{erf} \frac{x}{2\sqrt{Dt}} \right] dx \dots\dots (14)$$

$$E_2(x) = \frac{qC_s}{\kappa\epsilon_0} \int_{x_j+l_2}^x \left[\left(1 - \frac{C_0}{C_s} \right) - \operatorname{erf} \frac{x}{2\sqrt{Dt}} \right] dx \dots\dots (15)$$

$$V_1(x) = -\int_{x_j-l_1}^{x_j} E_1(x) dx \dots\dots (16)$$



第5図 拡散接合による印加電圧と空乏層⁽⁴⁾

$$V_2(x) = -\int_{x_j}^{x_j+l_2} E_2(x) dx \dots\dots (17)$$

これより V_1, V_2 は⁽⁴⁾,

$$V_1 = -\frac{qC_s}{\kappa\epsilon_0} \left[\left(Dt + \frac{x_j^2}{2} - \frac{l_1^2}{2} \right) \left(\operatorname{erfc} \frac{x_j}{2\sqrt{Dt}} - \operatorname{erfc} \frac{x_j-l_1}{2\sqrt{Dt}} \right) + (x_j+l_1) \sqrt{\frac{Dt}{\pi}} \epsilon^{-(x_j-l_1)^2/4Dt} - x_j \sqrt{\frac{Dt}{\pi}} \epsilon^{-x_j^2/4Dt} \right] \dots\dots (18)$$

$$V_2 = \frac{qC_s}{\kappa\epsilon_0} \left[\left(Dt + \frac{x_j^2}{2} - \frac{l_2^2}{2} \right) \left(\operatorname{erfc} \frac{x_j}{2\sqrt{Dt}} - \operatorname{erfc} \frac{x_j+l_2}{2\sqrt{Dt}} \right) + (x_j-l_2) \sqrt{\frac{Dt}{\pi}} \epsilon^{-(x_j+l_2)^2/4Dt} - x_j \sqrt{\frac{Dt}{\pi}} \epsilon^{-x_j^2/4Dt} \right] \dots\dots (19)$$

したがって、この障壁電圧 (Barrier Potential) を V_M とすれば

$$V_M = V_1 + V_2 \dots\dots (21)$$

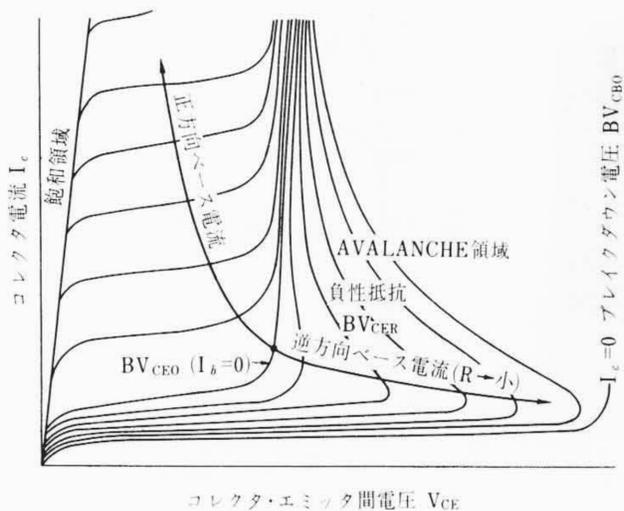
コレクタ逆耐圧の高いトランジスタの構造とは、 $E_2(x_j)$ の最大電界強度をできるだけ小さくして、なだれ電界強度における障壁電圧 V_M の大きな構造となる。すなわち l_2 厚さをできるだけ大きくとり得る構造がよいことがわかる。第5図に結晶比抵抗をパラメータとする印加電圧と空乏層との関係を示す⁽⁴⁾。高逆耐圧2SD190では、目標のコレクタ逆耐圧において伸びた空乏層の厚さ以上に i 層厚さをとることが安全であり、これは第5図から求めることができる。 i 層結晶比抵抗の上限は、飽和抵抗、二次降伏電圧、電流増幅率のコレクタ電流依存性などの要求特性から定められる。できる限り低くとるがよいが、今 $30 \Omega\text{-cm}$ とすると、 i 層厚さは次のようにして求められる。N形結晶 $30 \Omega\text{-cm}$ の不純物濃度は、第3図より $1.7 \times 10^{14} \text{ cm}^{-3}$ 、コレクタ・ベース間逆耐圧の最小限の要求は 600 V であるから (4.3 参照)

$$V_M / C_0 = 600 / 1.7 \times 10^{14} = 3.5 \times 10^{-12} \text{ (V} \cdot \text{cm}^3)$$

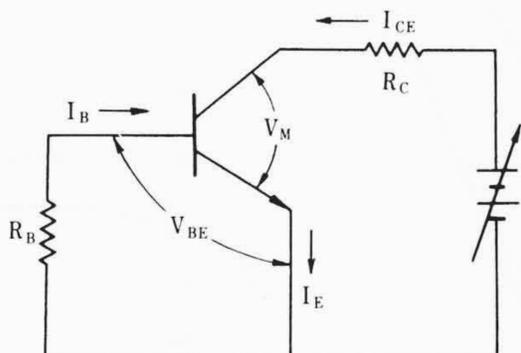
x_j を 15μ にした場合に、空乏層は第5図より、 65μ のびることになる。したがって i 層厚さは最小限 65μ 以上は必要である。また、第5図において、 $3.5 \times 10^{-12} (\Omega \cdot \text{cm}^3)$ 付近では、空乏層厚さは拡散深さ x_j の位置にほとんど無関係になっている。このことはこの領域において空乏層は i 層側に一方的にのび、ステップ接合に近くなっていることを意味する。

4.3 コレクタ・エミッタ間最大電圧

以上コレクタ・ベース接合を主体とするアバランシェ電圧によるコレクタ逆耐圧の設計について述べたが、トランジスタはエミッタ



第6図 エミッタ接地トランジスタのコレクタ・エミッタ間電圧



第7図 エミッタ接地のトランジスタの逆耐圧の回路図

接地で用いるのが通常であり、さらにコレクタ・エミッタ間の降伏電圧につき考慮する必要がある。エミッタ接地のコレクタ耐圧は、二つのPN接合にまたがるために、トランジスタの増幅作用が関係し、ベース・エミッタ間の電位によっては、前述の耐圧より低くなる(第6図)。

その関係は、一般に

$$BV_{CBO} > BV_{CES} > BV_{CER} > BV_{CEO} \dots\dots\dots (22)$$

- ここに、 BV_{CBO} : コレクタ・ベース間逆耐圧
- BV_{CES} : ベース・エミッタ間を短絡したコレクタ・エミッタ間耐圧
- BV_{CER} : ベース・エミッタ間を抵抗接続したコレクタ・エミッタ間耐圧
- BV_{CEO} : ベース・エミッタ間開放のコレクタ・エミッタ間耐圧

いま、ベース・エミッタ間に R_B なる抵抗がはいっている場合のエミッタ接地のコレクタ・エミッタ間アバランシェ電圧を考える。

第7図の回路で Ebers and Moll⁽⁵⁾ の式を使って、コレクタ・エミッタ間電流 I_{CE} を求めると次式となる⁽⁶⁾。

$$I_{CE} = I_{CO} \frac{R_B + \alpha_N \cdot a_2 \cdot K_1 + a_1 K_2}{R_B(1 - \alpha_N) + a_1 K_2(1 - \alpha_N \alpha_I)} \dots\dots\dots (23)$$

ここに、 α_N : 順電流増幅率

$$a_1: \frac{KT}{qI_{EO}}$$

K_1 : const.: 9

I_{ED} : エミッタ遮断電流

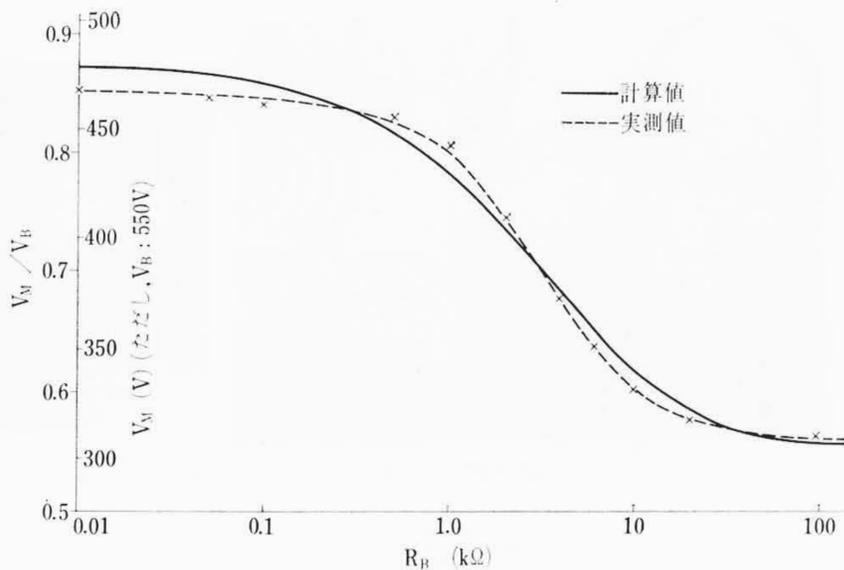
α_I : 逆電流増幅率

$$a_2: \frac{KT}{qI_{CO}}$$

K_2 : const.: 2.5×10^{-6}

I_{CO} : コレクタ遮断電流

いま、アバランシェの状態では $I_{CE} \rightarrow \infty$ であるからその条件は、



第8図 抵抗変化によるコレクタ・エミッタ間耐圧

$$R_B(1 - \alpha_N) + a_1 K_2(1 - \alpha_N \alpha_I) \approx 0 \dots\dots\dots (24)$$

そのときの $\alpha_N(V_M)$ は、

$$\alpha_N(V_M) \approx \frac{R_B + a_1 K_2}{R_B + a_1 K_2 \alpha_I} \dots\dots\dots (25)$$

また Multiplication の起こったときの電流増幅率と印加電圧との間には、(26)式の関係があるから

$$\alpha(V) = \alpha_0 M(V) = \frac{\alpha_0}{1 - (V/V_B)^n} \dots\dots\dots (26)$$

ここに、 α_0 : 低電圧における電流増幅率

V_B : ベース・コレクタ間のアバランシェ電圧

n : 定数, 三重拡散 NPN の場合 ≈ 4

アバランシェ電圧は

$$V_M = V_B \sqrt[n]{1 - \frac{\alpha_{N0}}{\alpha_N(V_M)}} \dots\dots\dots (27)$$

(25)と(27)より

$$\therefore V_M - V_B \sqrt[n]{1 - \alpha_{N0} \frac{R_B + a_1 K_2 \alpha_I}{R_B + a_1 K_2}} \dots\dots\dots (28)$$

これより種々なるベース抵抗 R_B に対するコレクタ・エミッタ間耐圧を求めることができる。

第8図は(28)式の正規化曲線と2SD190を用いて実測した結果を示したものである。 V_M はそれぞれ $I_C: 1\text{mA}$ の値であり、2SD190の場合、 $\alpha_N: 0.91$ ($I_C: 1\text{mA}$)、 $\alpha_I: 0.45$ ($I_C: 1\text{mA}$)、 $I_{EO}: 0.05\text{m}\mu\text{A}$ 、 $n: 4$ とした。また、 $BV_{CBO}: 550\text{V}$ のサンプルを例に実測した。計算値は実測結果と比較的よく一致している。抵抗 $500\Omega \sim 10\text{k}\Omega$ 間で、傾斜に一部一致をみないのは R_B 抵抗を外部回路そう入の抵抗のみとしたため、正確にはトランジスタ自体のエミッタ・ベース間抵抗 R_{BE} をも含め、 $R_B + R_{BE}$ として計算すべきであろう。

いま、2SD190について、 BV_{CEO} 、 BV_{CES} 、 BV_{CBO} の関係を求めると、(28)式より

$$BV_{CEO} = BV_{CBO} \sqrt[n]{1 - \alpha_{N0}} \quad (R_B \rightarrow \infty) \dots\dots\dots (29)$$

$$BV_{CES} = BV_{CBO} \sqrt[n]{1 - \alpha_{N0} \alpha_I} \quad (R_B \rightarrow 0) \dots\dots\dots (30)$$

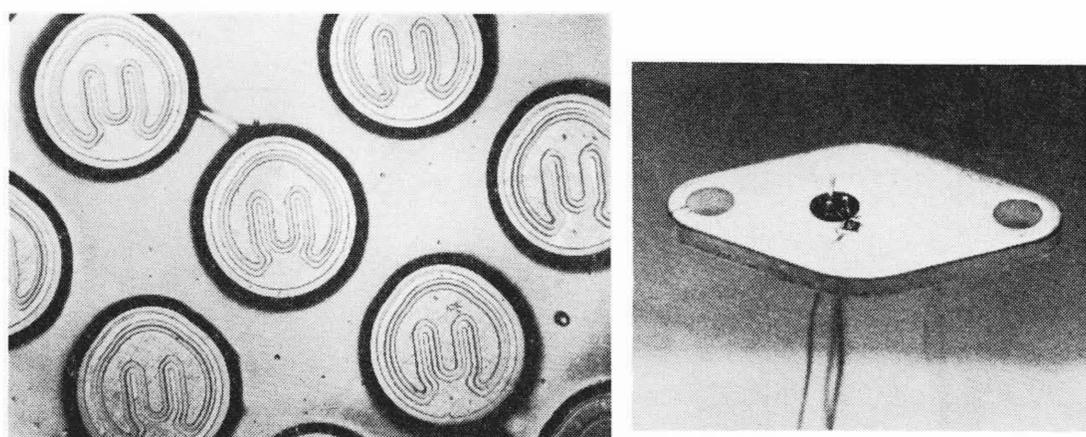
(29)、(30)式より

$$BV_{CEO} = BV_{CES} \left(\frac{1 - \alpha_{N0}}{1 - \alpha_{N0} \alpha_I} \right)^{\frac{1}{n}} \dots\dots\dots (31)$$

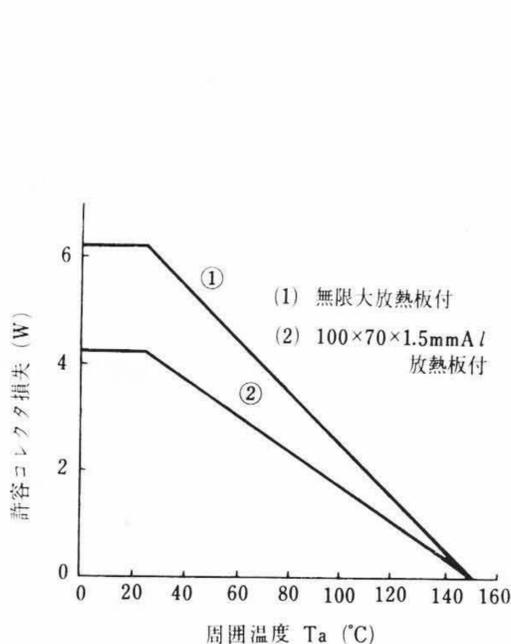
すなわち

$$BV_{CEO} = BV_{CBO} \sqrt[n]{1 - \alpha_{N0}} = BV_{CES} \left(\frac{1 - \alpha_{N0}}{1 - \alpha_{N0} \alpha_I} \right)^{\frac{1}{n}} \approx \frac{1}{2} BV_{CBO} \approx \frac{3}{5} BV_{CES} \dots\dots\dots (32)$$

となる。ゆえに、コレクタ・エミッタ間電圧、 $BV_{CEO}: 300\text{V}$ 以上のトランジスタを得るには、コレクタ・ベース間電圧 BV_{CBO} は、



第9図 ウェーハおよび組立完成品



第10図 2SD190の最大定格

最大定格 (Ta=25°C)

項目	記号	単位	定格
コレクタ・ベース電圧	V_{CBO}	V	300
コレクタ・エミッタ電圧 ($R=3k\Omega$)	V_{CER}	V	300
エミッタ・ベース電圧	V_{EBO}	V	3
コレクタ電流	I_C	mA	100
許容コレクタ損失 ($T_{case}=70^\circ\text{C}$)	P_C	W	4
接合部温度	T_j	°C	150
保存温度	T_{stg}	°C	-65~150

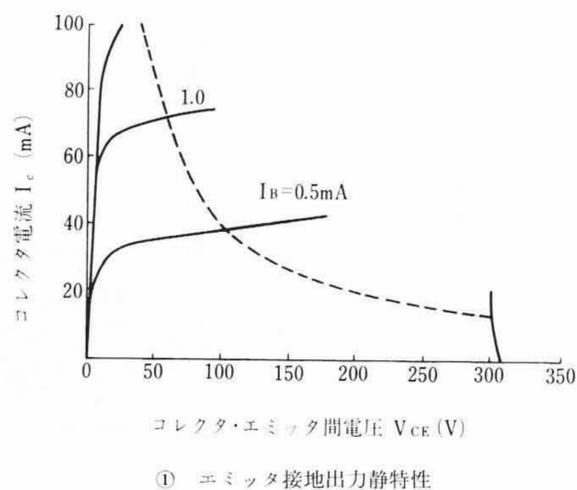
電氣的定格 (Ta=25°C)

項目	記号	条件	単位	最小値	標準値	最大値
コレクタ・エミッタ電圧	V_{CER}	$I_C=10\text{ mA}$ $R=3k\Omega$	V	300	—	—
エミッタ・ベース電圧	V_{EBO}	$I_E=100\ \mu\text{A}$ $I_C=0$	V	3.0	—	—
直流電流増幅率	h_{FE}	$V_{CE}=10\text{ V}$ $I_C=50\text{ mA}$		30	60	150
利得帯域幅積	f_T	$V_{CE}=50\text{ V}$ $I_C=20\text{ mA}$	Mc	—	25	—
ベース広がり抵抗	$r_{bb'}$	$V_{CE}=50\text{ V}$ $I_C=20\text{ mA}$	Ω	—	20	—
コレクタ容量	C_{ob}	$V_{CB}=50\text{ V}$	pF	—	5.0	—
熱抵抗	θ_{j-c}		C/W	—	—	20

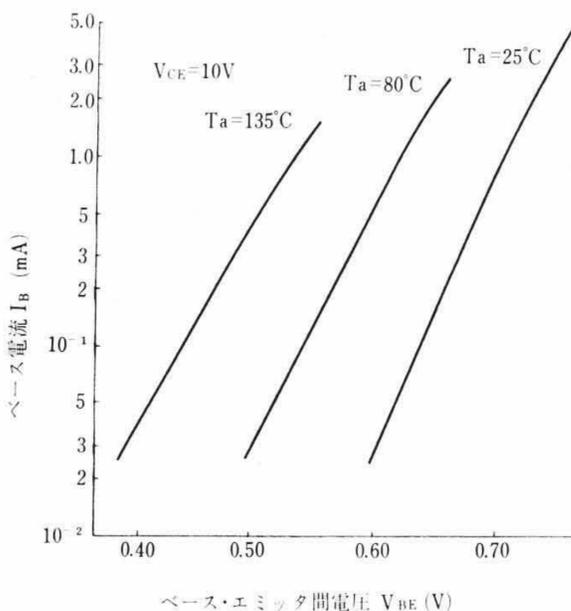
第10図 2SD190の最大定格

600 V 以上に設計する必要がある。

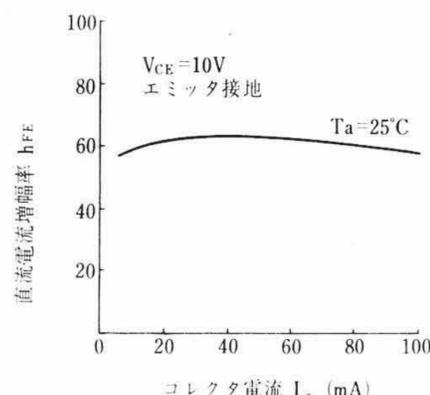
また、(28)、(30)式より、エミッタ接地のコレクタ・エミッタ間アバランシェ電圧を大きくするには、順方向電流増幅率は必要以上に小さくできないから、逆方向電流増幅率 α_I のできるだけ小さいトランジスタを設計するのがよいことがわかる。このことは、エミッタ側とコレクタ側をできるだけ非対称に設計することである。すなわち、ベースドリフトフィールドは大きく、コレクタとエミッタの電極面積、および形状を非対称にし、 i 層比抵抗を高く設計するのがよい。三重拡散形はこれら設計に適している。



① エミッタ接地出力静特性



② ベース電流対ベース・エミッタ間電圧特性



③ 直流電流増幅率のコレクタ電流依存性

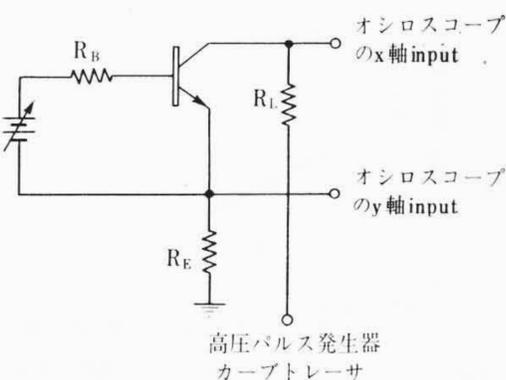
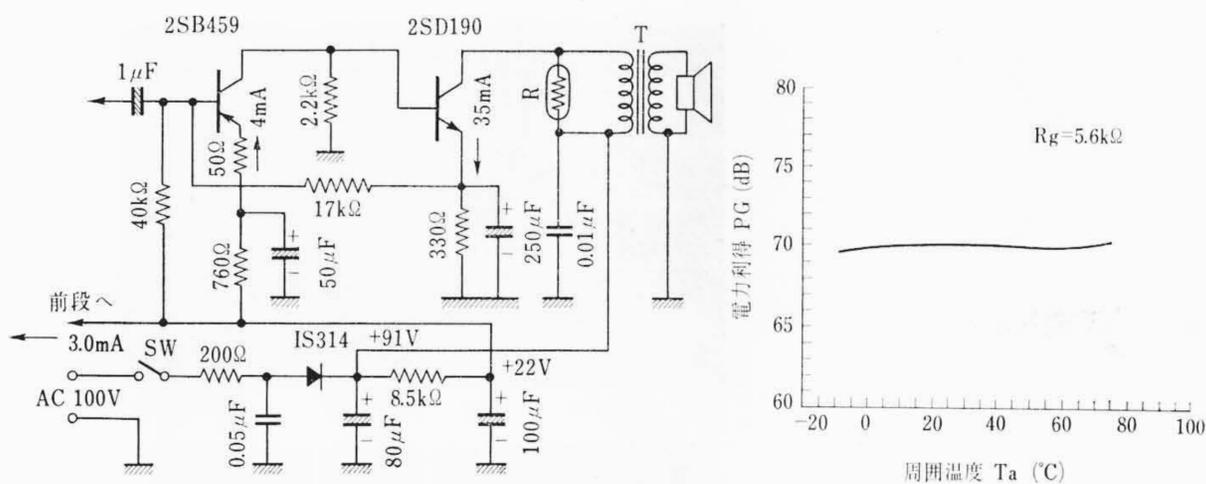
第11図 2SD190の静特性

5. 製法

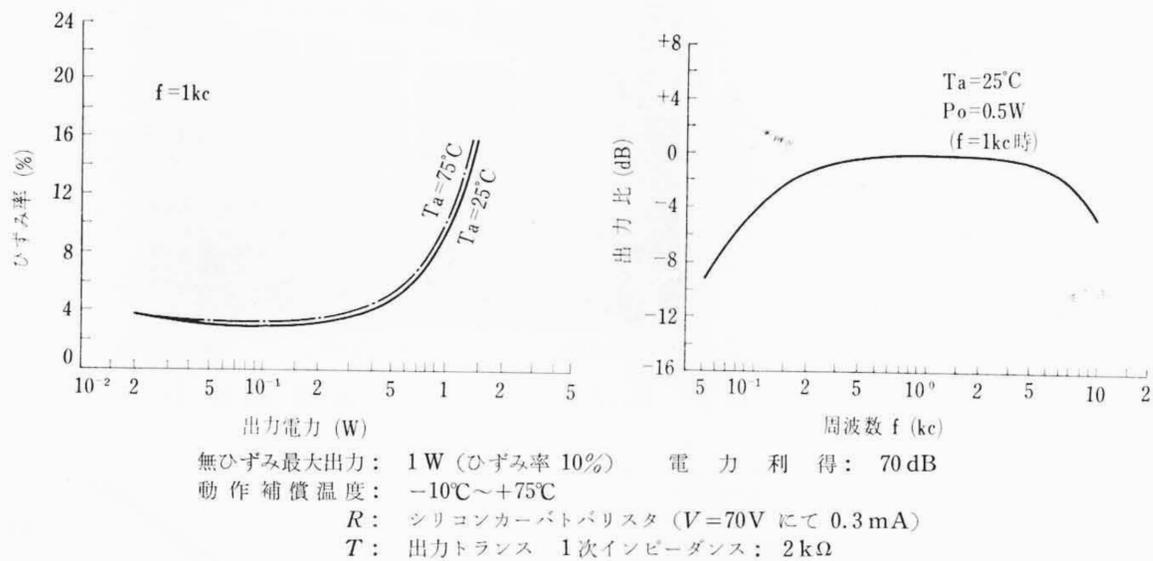
一般の三重拡散形の製法はほとんど同じであるが、特にPM形とした。これは表面安定化が目的であり、表面降伏にも強くするためである。コレクタ耐圧の降伏は内部破壊のほかに、PN接合が表面をきる近辺の表面にて起こる場合も実際には多い。これは表面部分の電子濃度が外界のふん囲気に応じて増減した場合、この部分の電界が内部と異なり、特に内部に比べて表面部分の電界が高くなるような場合に、内部から低い電圧で降伏が起こる。たとえば、三重拡散形の場合(N⁺P⁺NN⁺)には、高電圧の下に空乏層が伸び電界の主として存在するN形側の表面に電子を誘起するようなふん囲気(たとえば水蒸気)では、降伏電圧が低下し、逆に表面に正孔を誘起するようなふん囲気(たとえば酸素)の存在の下では高くなる。PM法によれば、Passivation前の化学処理、Passivation後の熱処理、エージングなどによりある程度表面状態を固定化できる。ただし、逆転層が生ずると降伏電圧も低くなるので⁽⁷⁾、逆転層の極力小さい表面安定化膜を作ることが先決である。第9図に表面安定化後ウェーハおよび組立後の製品を示す。PM形トランジスタの一般的な製法については、別に報告済み⁽⁸⁾⁽⁹⁾なので省略する。

6. 特性

2SD190の最大定格を第10図に、その静特性を第11図に示す。また、2SD190を実際に使用したAC100Vラインホームラジオの出力段の回路図と、その動作特性を第12図に示す。直流電流増幅率は20 mAから100 mAまではほとんどフラットであり、コレクタ・エミッタ間電圧は300 Vまで保証できる。ひずみ率10%以内で無ひずみ最大出力1 W、電力利得70 dBで動作する。過電圧防止のために、シリコンカーバイトバリスタを並列につけて安全をはかる。

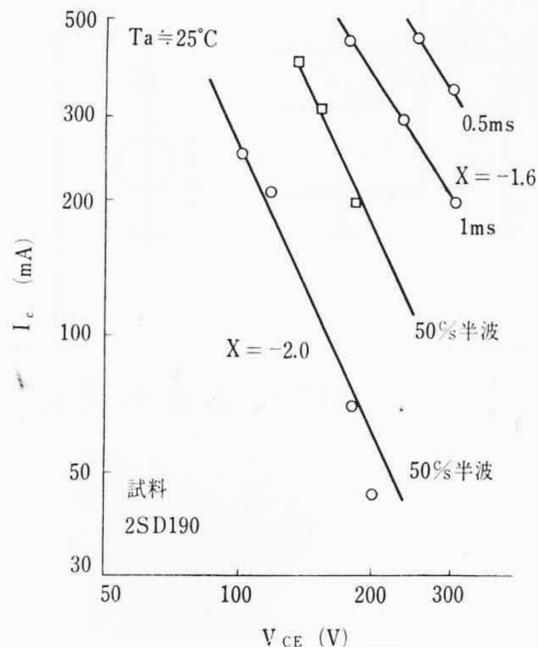


第13図 二次降伏特性測定回路

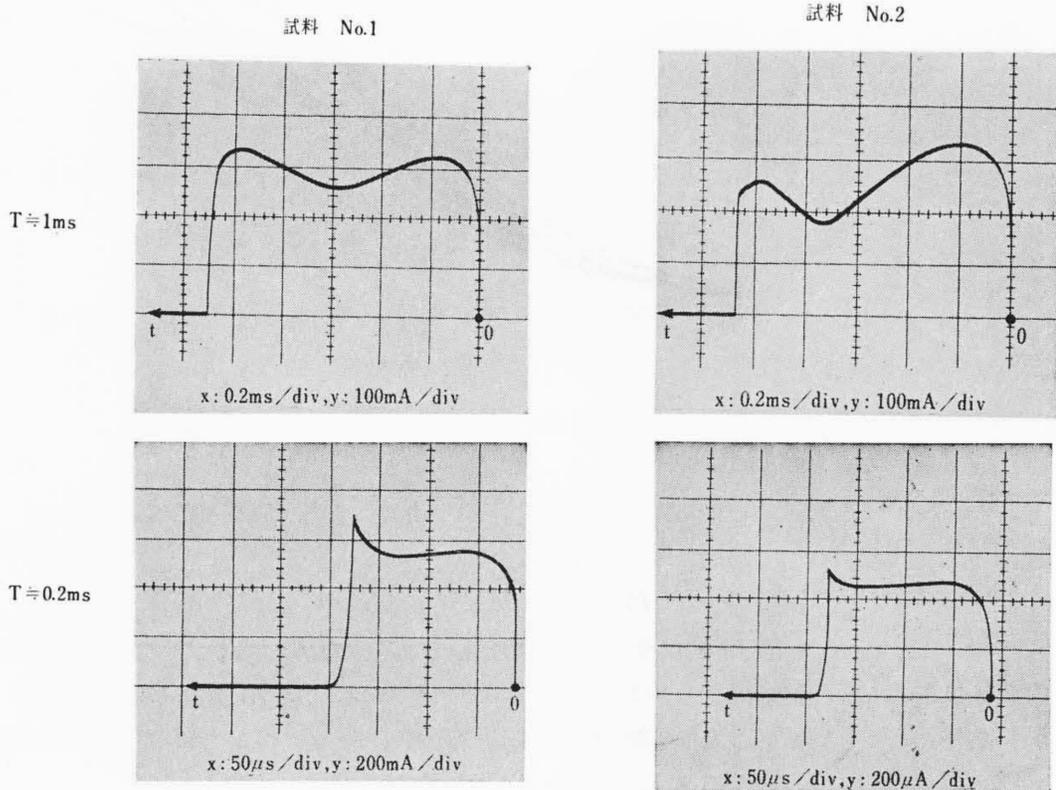


無ひずみ最大出力: 1W (ひずみ率 10%) 電力利得: 70dB
 動作補償温度: -10°C~+75°C
 R: シリコンカーボパリススタ (V=70V にて 0.3mA)
 T: 出力トランス 1次インピーダンス: 2kΩ
 2次インピーダンス: 32Ω (スピーカー)
 注) セット内温度が上昇したとき (Ta=75°C) 前段のトランジスタのバイアス電流が全体で 0.5mA 程度上昇するよう設計するのが理想的です。

第12図 2SD190を用いたホームラジオ出力段回路とその性能



第15図 二次降伏電流電圧特性



第14図 二次降伏時エミッタ電流波形

7. 2SD190の安全動作領域

2SD190の用途は、従来トランスレス用真空管53C5などが使われていた高電圧出力増幅用であり、第12図の回路で、最大出力時にはコレクタ・エミッタ間に約200V_{DD}程度の逆電圧がかかる。これは増幅用途では従来の用途の5~10倍の高電圧であり、動作時の破壊が特に問題となってくる。このため本トランジスタには特に安全動作領域を検討し規定した。

7.1 二次降伏特性

パワートランジスタの動作時の破壊原因としては、①コレクタ損失P_cが規格以上になるため、②最大定格以上の電圧が加わるため、

③P_cも電圧も規格内であるがトランジスタが二次降伏にはいり破壊するため、の三つに大別される。①,②については、破壊防止、破壊原因追求が比較的簡単であるが、③については今まで各方面で種々の方法で研究が行なわれているにもかかわらず、確定的な理論は出ていない。ホームラジオの出力段増幅はA級増幅のためトランジスタによっては二次降伏にはいることも考えられ、二次降伏をも考慮した安全動作領域を定めることが必要である。

筆者らは、2SD190について順バイアス時の二次降伏特性測定を、方形波パルスおよびカーブトレーサを使用した50c/s半波パルスを使用して第13図の回路で行なった。測定はいずれも単一パルスで行なっている。本測定時のエミッタ電流*i_E*波形は第14図に示すとおりである。この図で明らかのようにT=

1msの場合には二次降伏に突入する前に*i_E*がかなり変化するトランジスタと、あまり変化しないトランジスタがあり、一方T=0.2msの場合には*i_E*の変化率は小さくなり、トランジスタ間の差は小さくなる(ベース回路はほぼ定電流化されている)。

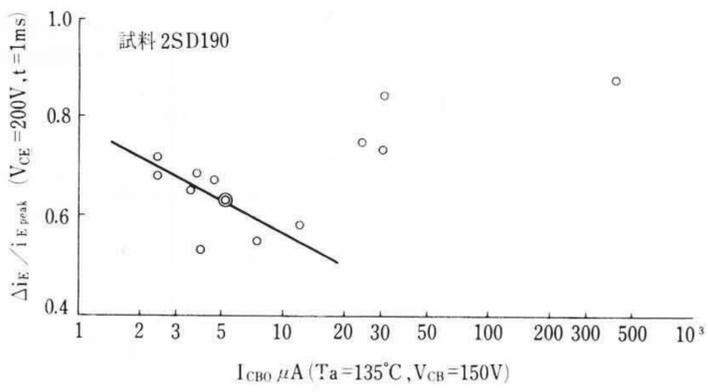
測定した二次降伏電圧電流特性は第15図に示すとおりである。この結果より明らかのように二次降伏電流電圧特性は(32)式の形で表わすことができる。

$$I_{s/b} = KV^{-X} \dots\dots\dots (33)$$

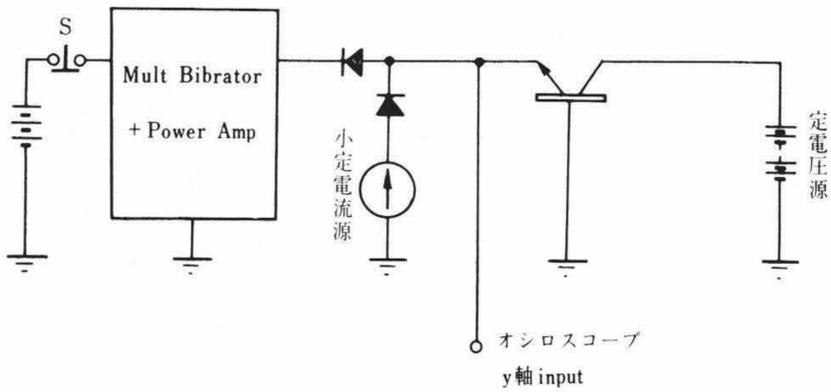
ただし、X ≃ 1.6……1.0~0.5 ms 方形波パルス

X ≃ 2.0……50 c/s 半波パルス

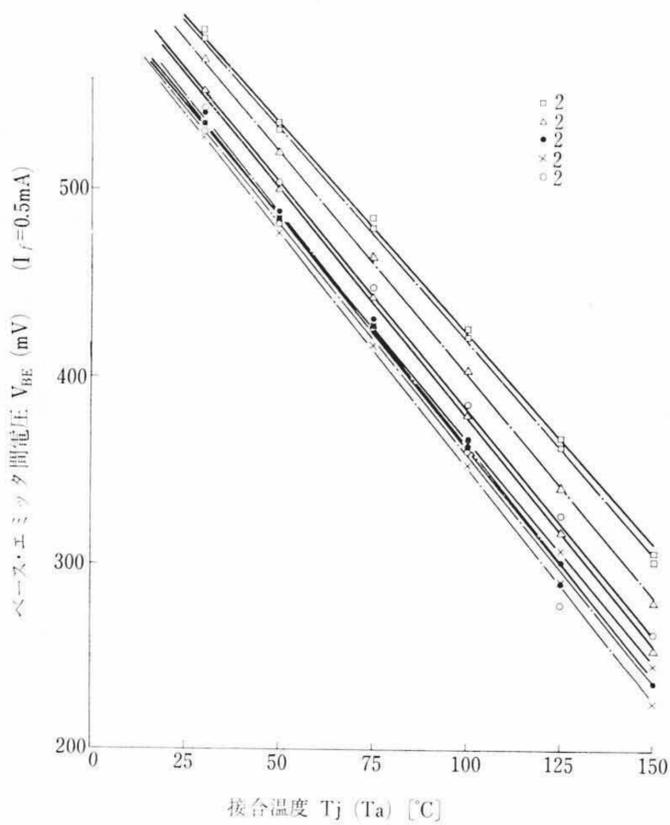
一方測定時の*i_E*の変化と高温時のI_{CBO}との関係を求めると第16



第16図 二次降伏時の i_E 変化率対 I_{CB0}



第17図 過渡熱抵抗測定回路



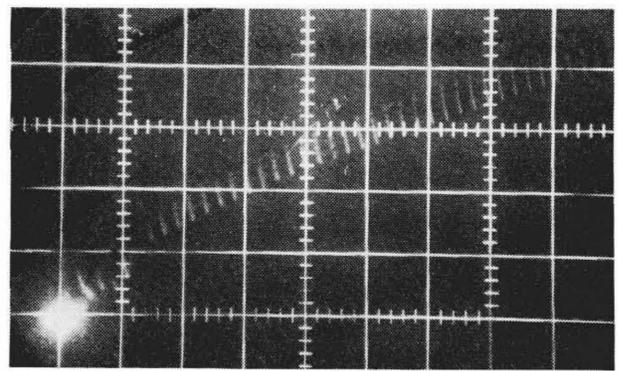
第18図 2SD190の V_{BE} の温度依存性

図のようになり i_E 変化率が、高温時の I_{CB0} と逆比例の関係にあるトランジスタと、関係のないトランジスタがあることがわかる。この理由については以下で検討する。

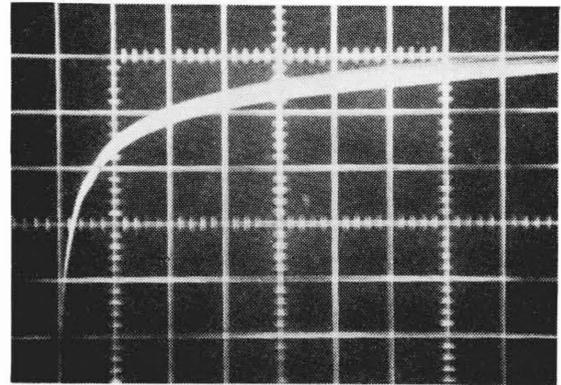
7.2 2SD190の過渡熱抵抗

ここで使用した測定法はトランジスタのベース・エミッタ電圧 V_{BE} の温度依存性を利用した V_{BE} 法で、エミッタ電流 I_E をサンプリングすることにより I_E の小定電流時の V_{BE} をオシロスコープで測定して、 V_{BE} の時間変化 ΔV_{BE} を求めたのである。本測定法のブロックダイアグラムを第17図に示す。別に恒温槽を使用して V_{BE} 対 T_a ($\approx T_j$) の測定をする。この特性測定例は第18図に示すとおりである。これから明らかなように $\Delta V_{BE}/\Delta T = K_1$ はトランジスタによってほぼ一定の値を示すが、試料間の K_1 値は約 $\pm 5\%$ の偏差をもっている。

$\theta(t)$ は ΔV_{BE} と加えたパワー P_C および $\Delta V_{BE}/\Delta T = K_1$ を用いて次式より計算される。

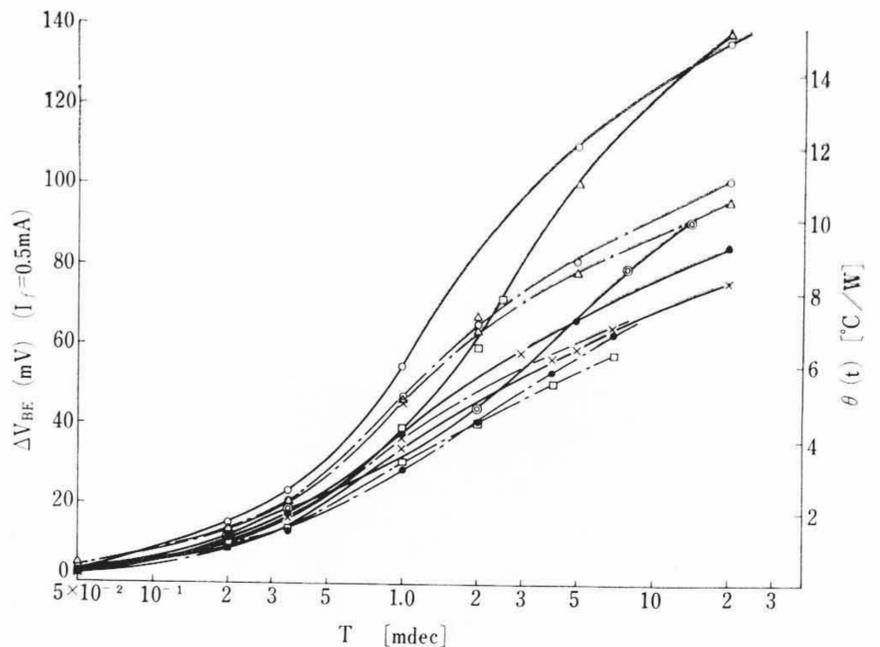


X: 50 μ s/div Y: 5 mV/div $P_C=4.0$ W



X: 5 ms/div Y: 20 mV/div $P_C=4.0$ W

第19図 過渡熱抵抗測定波形



第20図 過渡熱抵抗測定結果

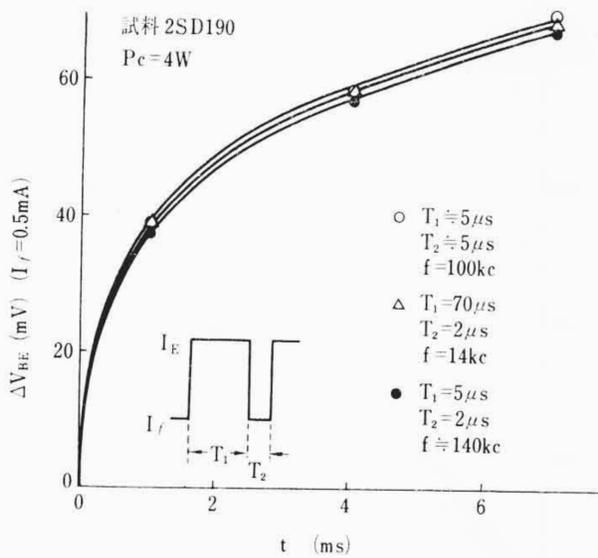
$$\theta(t) = \frac{\Delta V_{BE}}{P_C} \times \frac{1}{K_1} \dots \dots \dots (34)$$

ただし、 $P_C = V_{CB} \times I_C + V_{BE} \times I_E \approx V_{CB} \times I_C$

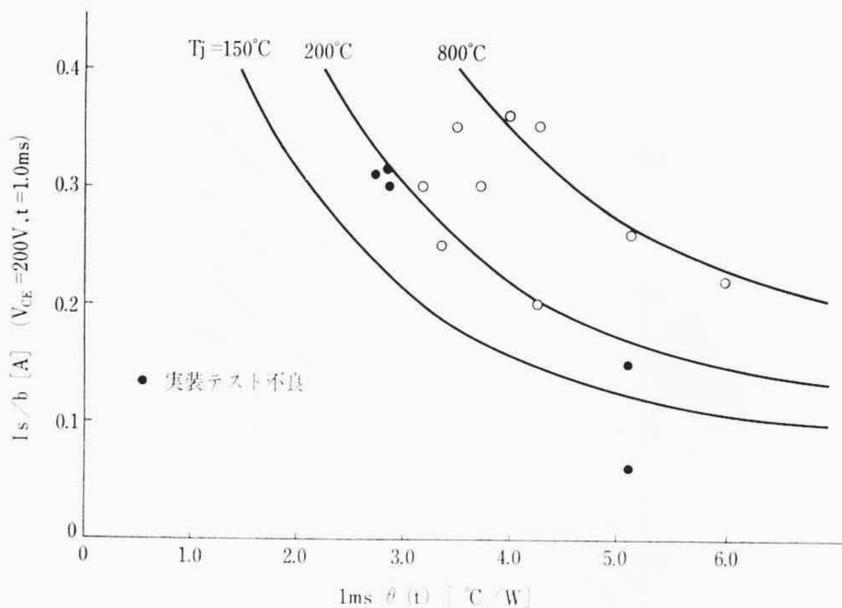
第19図はサンプリングされた波形の例であり、このような波形の包絡線より $\theta(t)$ を求めることができる。第20図にその結果を示す。またこの測定時のくり返し周波数、サンプリング時間による測定値の差は第21図に示すようにほとんどない。

7.3 二次降伏突入接合温度

7.2, 7.3 の測定結果、すなわち $V_{CE}=200$ V の二次降伏突入電流 $I_{s/b}$ ($t=1$ ms) と 1 ms の $\theta(t)$ との関係から求めた二次降伏突入接合温度 $T_{js/b}$ を第22図に示す。 $T=1$ ms の場合の $T_{js/b}$ は、試料によりほとんどシリコントランジスタの最大接合温度 150°C 以上であることがわかる。一方、二次降伏特性測定時の時間 T (パルス幅) を変えた場合の一例として、 $T=1$ ms と $T=0.5$ ms の $T_{js/b}$ を第23図に示す。この結果から明らかなように、 T を変えても $T_{js/b}$ が変化しないトランジスタと、ある割合で $T_{js/b}$ が変化するトランジスタの二つのグループに大別されることがわかる。この前者のトランジスタは、上に述べた I_{CB0} が大きく二次降伏測定時の i_E の変化の小さいものに相当している。この二次降伏突入時の i_E の変化の小さ



第21図 T_1/T_2 の違いによる $\theta(t)$ の差



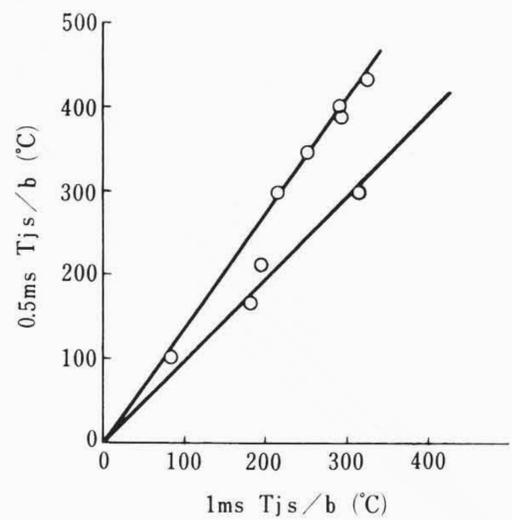
第22図 I_s/b 対 温 過 熱 抵 抗

いことは、トランジスタ単体としての h_{FE} の変化の小さいことであり、これは接合部全体としての接合温度の上昇は小さいが、局部的に温度が上昇して二次降伏に突入したと考えられる。このため時間が短くなって、接合部の電流集中がはげしくなっても、 $T_{sj/b}$ はあまり変わっていない。一方、前者のトランジスタは、 $T \approx 1 \text{ms}$ の場合には接合部の温度がほぼ均一に上昇するため、 h_{FE} が大きく変化して二次降伏に突入しているが、時間が短くなると電流集中が起こって h_{FE} が変化せず二次降伏にはいっていると考えられる。

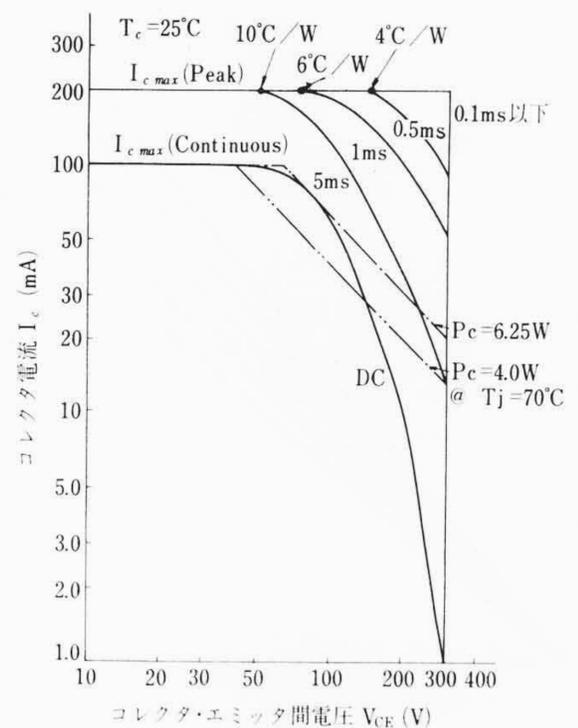
7.4 使用セットでのトランジスタの破壊と安全動作領域との関係

第12図に示したような実際のホームラジオにおいて、アンテナからたとえば電気ドリルなどによりパルス性の雑音はいり、出力段のトランジスタの C・E 間に高圧パルスがかかり、トランジスタが破壊するおそれがあるので、電気的にはほぼ同条件となるように回路を設定して、2SD190 に高圧パルスを加えるテストを行なった。この結果、動作点が通常値より電流値で約2倍に増加した点に移動するトランジスタがあることがわかった。この種のトランジスタは、常温ではこのテストですぐに破壊することはないが、コレクタ損失がセット設計値の約2倍に上昇するので、周囲温度が上昇した場合や、長時間連続動作の場合には劣化または破壊現象をおこす。この強制破壊テストの結果、上記理由で不良となるトランジスタは、第22図に示した $T_{js/b}$ 特性のうち黒点印に相当し、これから明らかなように、破壊、非破壊の限界は I_s/b だけで済むのではなく、二次降伏突入接合温度 $T_{js/b}$ が関係することがわかる。

以上述べた実験結果から、トランジスタを安全に使用するためには、動作時の接合温度がいかなる場合も最大接合温度 $T_j = 150^\circ\text{C}$ 以下であること、二次降伏突入電圧電流特性は(33)式で与えられるこ



第23図 1ms $T_j s/b$ 対 0.5ms $T_j s/b$



第24図 2SD190 の動作安全領域

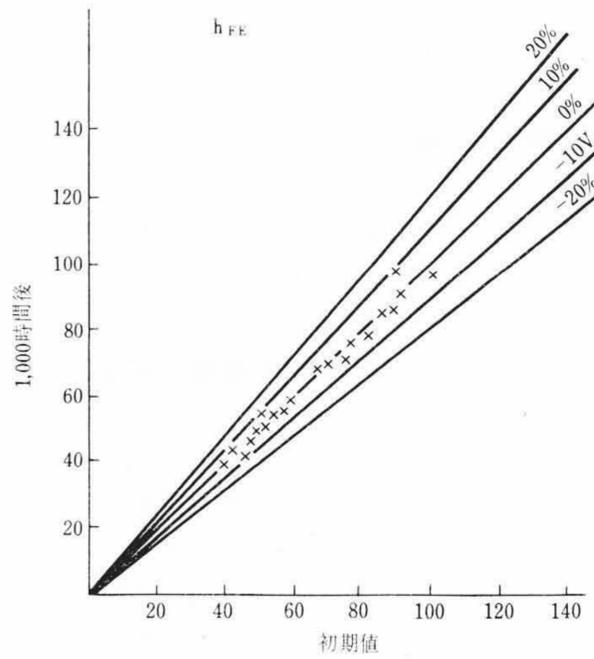
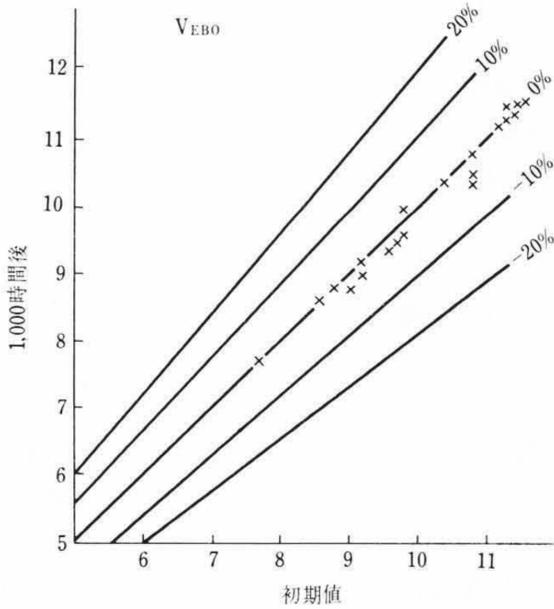
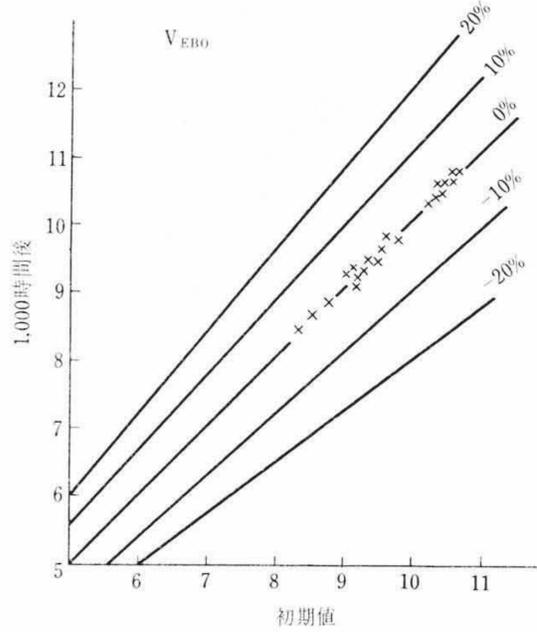
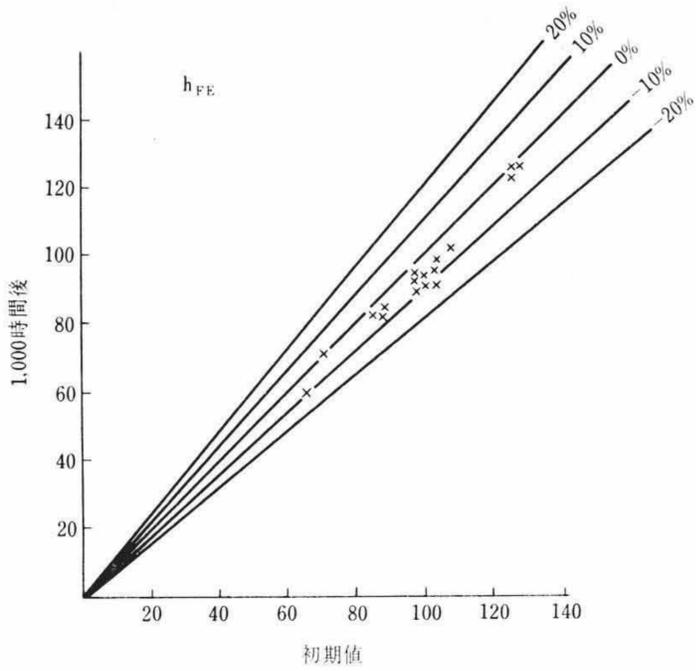
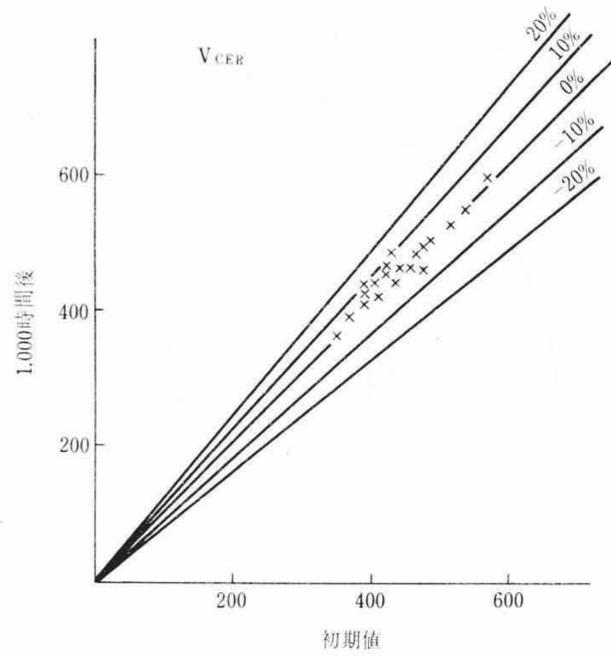
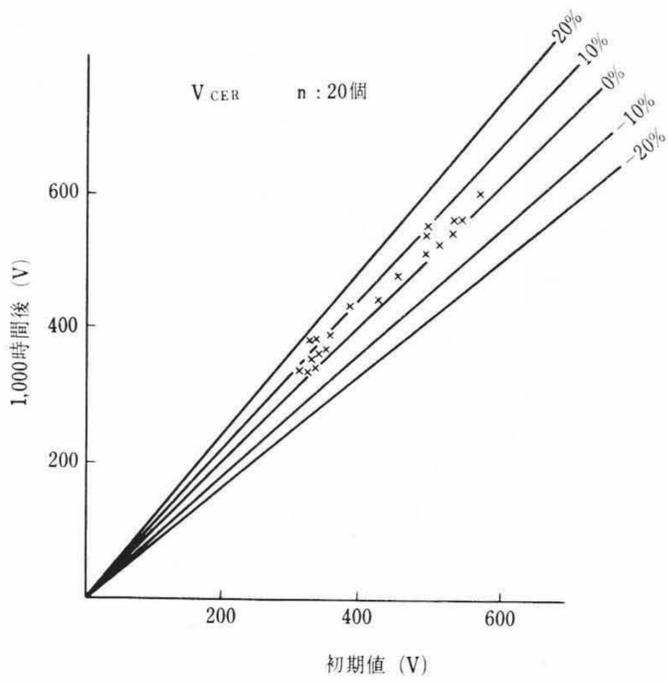
とがともに必要条件である。また二つの条件のクロスポイントが問題となるが、規格値としては余裕をとって最大電流値にクロスポイントをおき、第24図のように2SD190の安全動作領域を規定した。

8. 信頼度試験

第25図は1,000時間後の動作寿命試験結果を示したものである。動作寿命試験は、高温放置、高湿放置試験に比べ、温度とともに高い電界と電流が加わるため、Passivatedトランジスタにとっては最もきびしい試験となる。第25図は、標準放熱板 (Al 製 $100 \times 70 \times 1.5 \text{mm}$) 付、周囲温度 $T_a: 60^\circ\text{C}$ における $P_c: 3 \text{W}$ ($I_c: 30 \text{mA}$, $V_{CE}: 100 \text{V}$) の結果である。(接合温度約 150°C) さらに、周囲温度 150°C 放置の高温試験結果を第26図に示す。両者とも1,000時間にて良好な結果を示している。

9. 結 言

ホームラジオ出力段用三重拡散形シリコントランジスタ 2SD190 の開発に伴い、その高逆耐圧化のための設計法、製法、特性、動作結果について報告した。高逆耐圧、特に内部降伏電圧を高くするためには、 i 層比抵抗とその厚さに対して最適設計を行ない、表面降伏電圧を高めるためにはPM形を適用し表面の安定化をはかった。また、動作時におこる破壊を防ぐために、二次降伏特性と過度熱抵抗を測定し、この関係から二次降伏突入温度を求め、この温度の異常に低いものが動作時破壊と密接に関係あることを見いだした。この結果、2SD190の安全動作領域を明確に規定できた。2SD190は



(P_c : 310, T_a : 60°C, 100×70×1.5 Al 放熱板つき)

第25図 動作寿命試験結果

第26図 高温寿命試験結果

ホームラジオ出力段用の実装テストにも好結果を得たので量産を開始した。今後よりいっそう信頼度を増すために、逆耐圧の向上をはかる所存である。

終わりに、当開発にあたっては日立製作所中央研究所徳山氏より種々貴重な助言ご指導をいただいた。また、日立製作所武蔵工場、吾妻、鈴木(茂)、佐藤(隆)、杉山各主任、明山、高橋、菊田、海保各氏から終始積極的な協力を受けた。ここに厚くお礼申し上げる。

参考文献

(1) K.G. McKay: Phys. Rev. 94, 877 ('54)

(2) J. Maserjian: J. App. Phys. 30, 1613 ('59)
 (3) A. G. Chynoweth: Phys. Rev. 109, 1537 ('58)
 (4) H. Lawrence: B. S. T. J. March ('60)
 (5) J. J. Ebers and J. L. Moll: Proc. IRE. 42, Dec. ('54)
 (6) L. Van Biljon: Electronic Technology 37 ('60)
 (7) B. Schwarz: J. Electrochem. Soc. 106, 871 ('59)
 (8) 阿部, 鈴木仁: 電子材料 10月 ('64)
 (9) 阿部, 鈴木仁, 徳山ほか: 日立評論 47 (昭40-8)
 (10) J. H. Simpson: Solid State Technology. Sept. ('64)
 (11) Z. F. Chang and C. R. Turner, RCA Application Note SMA-21
 (13) 昭和39年度電気通信学会全国大会講演論文集 S-5
 (14) 磯崎, 織田: 電子技術 5&6 ('65)