

HIDAS-103 ハイブリッド計算システム

Hybrid Computing System HIDAS-103

三浦武雄* 平野陸房** 河村重憲***
 Takeo Miura Chikafusa Hirano Shigenori Kawamura
 根本英司*** 武井永***
 Eiji Nemoto Hisashi Takei

要 旨

本稿は統計数理研究所納 HIDAS-103 ハイブリッド計算システムの概要および HIPAC-103 形デジタル計算機と ALS-1010 形アナログ計算機の結合部として製作した HILINK-103 形リンケージに関する装置およびソフトウェアの概要を説明したものである。

1. 緒 言

HIDAS-103 とは HITACHI HYBRID DIGITAL ANALOG COMPUTING SYSTEM-103 の略称である。本システムはいわゆるハイブリッド計算システムであり、デジタル計算機（以下ディジコンと略称する）とアナログ計算機（以下アナコンと略称する）を結合して、あたかも一つの計算機のように与えられた計算を行なうものである。たとえばディジコンの持つ高精度演算性とデータ処理性およびアナコンの持つ高速度演算性の利点を組み合わせ、計算内容に応じてそれぞれ目的に適した計算機に計算を分担させディジコンまたはアナコンを単独に用いた場合よりも高精度、高速度で経済的であることを目的としたものである。ハイブリッド計算方式については、昭和33年他社に先がけて実用化研究を開始以来、すでにいくつかの実績によってその有用性を実証している。単能形のハイブリッド計算方式には、たとえば電力系統運用のための ELD(電力経済負荷配分装置)が昭和36年関西電力株式会社に、また昭和40年には東北電力株式会社にそれぞれ納入され現在稼動中である。一方航空機の解析と塔乗員訓練を目的としたフライトシミュレータなどへの適用も検討され、今後多くの新しい用途が期待されている。本システムのような汎用形ハイブリッド計算方式としては昭和36年試作機として日立中央研究所に設置された装置に始まり、中央研究所の研究結果を注入して HIDAS-103 システムの完成となり、今回さらに統計数理研究所（以下統数研と略す）のご指導を仰いで、ソフトウェアを含めた HIDAS-103 システムの完成をみた。

統数研納 HIDAS-103 に用いられた計算機は、既納の HIPAC-103 形ディジコンと ALS-1010 形アナコンであり、これらの結合装置として HILINK-103 を計画した。HIPAC-103 形ディジコンおよび ALS-1010 アナコン⁽¹⁾の性能、仕様についてはすでに報告されているので、ここでは省略する。本システムの全貌は図1に示すとおりである。

ハイブリッド計算システムに用いられるアナコンおよびディジコンの長所、短所を列挙すると表1のようになる⁽²⁾。これら両計算機を併用したハイブリッド計算システムでは下記のような長所を備えることができる⁽³⁾。

- (1) ディジコンの計算速度の遅い点をアナコンの高速演算性で補うため、ディジコン単独の場合よりも計算速度が速くかつ安価になる。
- (2) アナコン単独の場合よりも高精度が期待でき、かつ解が安定で融通性があり、データ処理性能を増すことができる。
- (3) デジタル、アナログ両信号を取り扱う装置のシミュレ-

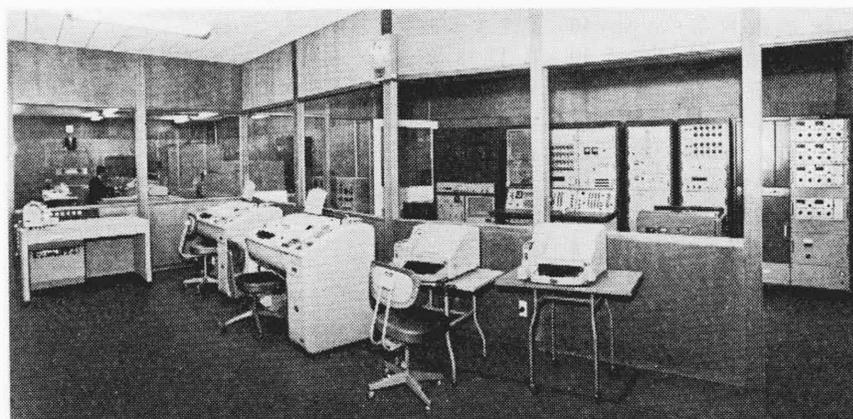


図1 文部省統計数理研究所納 HIDAS-103

表1 計算機の一般的特質

アナコン		ディジコン	
長 所	短 所	長 所	短 所
(1) 計算速度が大	(1) 精度に限度がある(桁数の多い計算に不適)	(1) データ処理性がよい	(1) 計算速度が遅い
(2) 入出力信号が連続である	(2) データ処理性に乏しい	(2) Flexibility が大(論理演算が容易)	(2) 入出力信号が不連続
(3) プログラムが容易(ブロック図によるシミュレーションが容易)	(3) Memory Capacity が低い	(3) 精度が高い(桁数を多くとれる)	
(4) 取扱いが容易	(4) 論理演算を行なう場合には制限がある	(4) Memory Capacity が大(内容の交換も容易)	
(5) 構造が簡単(部品点数が少なく信頼性が大)	(5) 大規模な問題には適さない	(5) 再現性がよい	
(6) Building Block 方式が容易		(6) 大規模な問題に適す	
(7) Computing Cost が安い		(7) Updating が容易	
(8) オンライン用の構造にすることが容易			
(9) Time Scale Control が容易			

ションに適する。

などの諸点があげられるが、一方リンケージ部分を必要とし、装置が複雑化すること、またこれに伴って信頼性が低下すること、およびディジコン、アナコンの計算分担の問題などの諸問題が生じてくる。

2. ハイブリッドシステムの変遷

統数研納 HIDAS-103 に先だって今日に至るまでのハイブリッドシステムについて概要をのべる。前節にも述べたように、わが国におけるハイブリッドシステムの実用化1号機は関西電力株式会社に納入した ELD 装置⁽⁴⁾である。これはその目的からも、単能に近いシミュレータとして見る事ができる。ディジコンには HIPAC-103 を、アナコンには ALS 形を用い、ハイブリッド計算を直列方式で行なっている。

* 日立製作所中央研究所 工博
 ** 日立製作所中央研究所
 ***日立電子株式会社

最近、東北電力株式会社に納入した ELD 装置は、能動素子としての真空管を廃止し、マグアンプとトランジスタを用いたものであるが、ハイブリッドシステムとしては同一の方式である。これらに対して、汎用ハイブリッドシステムとしては、日立研究所および中央研究所納のものがある。

前者はディジコンに HITAC-501 を用い直列計算方式のもので疎結合方式である。後者はディジコンに HIPAC-101 を用い、直列計算、並列計算の両方式で使用できるもので密結合方式である。(ただ

し最近では HITAC-2010 用システムに改造された。)

密結合汎用システムにおいては、アナコンからディジコンを制御する信号 Ci、およびその逆に向かう制御信号 Co として、特殊用途のものとして汎用のものとを豊富に持っている。単能機種では Ci、Co は単なる制御信号の一つに過ぎなかったが、汎用システムではプログラムによって任意の目的に使用できる汎用の制御信号をも有している。

しかし初期値設定やパラメータ変更のためのポテンショメータや関数発生器の自動設定機能あるいは自動プログラムシステムによるハイブリッドプログラムなどは今回はじめて実現したものである。

以上のシステムではいずれも、使用するディジコンおよびアナコンとして、標準形のものを使用し、ハイブリッドシステムとするために、特に改造を行なう必要のないよう、リンケージシステムに工夫をこらしてある。本システムの構成を表 2 に、機能および仕様を表 3 に示す。

表 2 HIDAS-103 の 構 成

アナログ部 AUS-1010	結合部 HILINK-103	ディジタル部 HIPAC-103 (既設)
基本実装部	切 換 部 1	処理装置 (4,096 語) 1
加算積分器 10	走 査 部 1	磁気ドラムメモリ 1
加算係数器 10	高速 A-D 変換部 1	制 御 卓 1
加算演算器 10	A-D 制御部 1	万能入出力装置 1
正負変換器 10	分 配 部 1	オフライン用万能入出力装置 2
補助演算インピーダンス 1	レジスタ部 8	ケン盤テープセン孔機 1
ダイオード素子 12	高速 D-A 変換部 8	入出力制御装置 1
飽和要素 3	パ ッ チ 盤 1	磁気テープ装置 2
不感帯要素 3	電 源 制 御 部 1	ラインプリンタ 1
比較要素 6		外部磁気ドラムメモリ 1
手動設定ポテンショメータ 32		X-Y プロッタ 1
自動設定ポテンショメータ 32		高速セン孔機 1
基本制御機構部		
演算制御 1		
出力指示 1		
出力選択 1		
電源制御 1		
自動制御機構部		
時間設定 1		
プログラム制御 1		
高速演算制御		
ディケード分圧器 1		
デジタル電圧計 1		
サーボボット選択 1		
翻譯器 1		
関数設定器 1		
雑音発生器 1		
特殊非線形実装部		
サーボ乗算器 2		
自動設定関数発生器 2		
電子式乗除算器 2		
むだ時間要素 2		
正弦波発生器 1		
その他付属機器 1		

3. HIDAS-103 の特長

特長を要約すると下記のとおりである。

3.1 ハードウェア

- (1) ディジコン HIPAC-103 とアナコン ALS-1010 は一体化したハイブリッド計算装置として使用できるほかに、それぞれ独立した計算機としても使用できる。
- (2) アナコンとディジコンとの間で相互に数値情報と制御情報とを授受することができる。
- (3) ハイブリッド計算の方式は直列、並列両方式が手動または自動で自由に選択できる。自動の場合はディジタル計算機のプログラムによる。
- (4) ディジコンとアナコンとは、相互に制御信号によって有機的な結合を行なっている。すなわち、アナコンからはディジコンのプログラムジャンプスイッチを、またディジコンからはアナコン演算モード指定、ポテンショメータ係数設定、関数発生器関数設定およびレコーダ、磁気テープなど付属機器の動作を制御する。
- (5) HILINK-103 とアナコンとの信号の接続は原則として両者のパッチ板を介して行なわれる。そのためディジコンへの入力データのサンプル順序、およびディジコン出力とアナコン演算要素との対応はパッチ操作によって任意に設定できる。
- (6) データの並列読取り、並列送り出しの機能がある。

表 3 HIDAS-103 の 機 能 お よ び 仕 様

入 力 チ ャ ン ネ ル	出 力 チ ャ ン ネ ル
チャンネル数 8	チャンネル数 8
入力電圧 ±100 V Max	出力電圧 ±100 V Max
入力抵抗 10 kΩ	D-A 変換時間 20 μs デジタルポテンショメータとして使用できる
サンプル精度 1 ms で 0.1% 以内	D-A 変換精度 ±0.1%
A-D 変換時間 200 μs	D-A 変換器への設定 同期式のときは、バッファレジスタの内容を同期パルスで全チャンネル一斉に並列設定する。
A-D 変換精度 ±0.1%	同期パルスは 2.5, 5, 10, 20 各 ms
走査方式 チャンネル数指定、順次走査	非同期式のときは、バッファレジスタに順次分配すると同時に D-A 変換器に順次設定する。
走査時間 2 ms/チャンネル	同期、非同期の切換は手動
走査周期 並列計算のとき 5, 10, 20, 50, 100, 200, 500, 1,000, 2,000, 各 ms	分配方式 バッファレジスタへの分配、チャンネル数指定、順次分配
直列計算のとき、アナコンが「HOLD」で走査器が動作する	分配チャンネル数指定 汎用 Co 信号出力をパッチ板で所要チャンネル端子に接続する。
並直列計算の切換はプログラムスイッチまたは手動	
走査チャンネル数指定は汎用 Co 出力信号をパッチ板で所要チャンネル端子に接続することによって行なうまたは手動スイッチ	
プログラム制御信号	#14 リセットアナログ
Ci 信号 { スイッチジャンプ (SWJ) 4	#15 バランスチェックアナログ
{ トラッピングモード (ETM) 1 (割込専用)	#16 プロブレムチェックアナログ
Co 信号 { 汎用 10 (#1~#10)	#17 直列ハイブリッド
{ 特定 21 (#11~#31)	#18 ポテンショメータ、セット
特定 Co の内容	#19 レコーダドライブ
#11 ハイブリッドプログラム	#20 X-Y ペンダウン
#12 コンピュータアナログ	#21 X-Y チャートドライブ
#13 ホールド、アナログ	#22 高速セン孔器セット
	#23 X-Y プロッタ、セット
	#24 アナログテープドライブ
	#25 空
	#26 空
	#27 空
	#28 空
	#29 空
	#30 関数発生器 #2 セット
	#31 関数発生器 #1 セット

表4 新設したステートメントの名称と内容

ステートメントの名称	内 容
(1) READ ANALOG, list	A-D 変換器からの出力データを順次読み正規化された浮動小数点形の数値に変換して, list に書かれた変数に格納する。
(2) READ PATTERN, list	A-D 変換器からの出力データを順次読みこみ, list に書かれた変数に格納する。
(3) MAKE FLOATING, list	list に書かれた変数の順序に従って変数に格納されていた固定小数点形の数値を正規化された浮動小数点形の数値に変換する。
(4) WRITE ANALOG, list	list に書かれた変数の順序に従って変数に格納されていた正規化された浮動小数点形の数値を固定小数点形の数値に変換してリンケージを経てアナコンへ送出する。
(5) WRITE PATTERN, list	list に書かれた変数の順序に従って変数に格納されていた内容をリンケージを経てアナコンへ順次送出する。
(6) MAKE FIXED, list	list に書かれた変数の順序に従って変数に格納されている正規化された浮動小数点形の数値を固定小数点形の数値に変換し元の変数に格納する。
(7) SET OUT CONTROL, n	Co#n の制御値号を送出し, リンケージにセットする。これをアナコンパッチボード上で任意の制御に利用できる。
(8) RESET OUT CONTROL, n	Co'#n をリセットする。
(9) HYBRID PROGRAM	ハイブリッドプログラムの先頭にかく。ハイブリッド計算に使用する要素の Initialization が完了する。
(10) COMPUTE ANALOG	アナログ計算機の主演算制御が COMPUTE の状態に移る。
(11) HOLD ANALOG	アナログ計算機の主演算制御が HOLD の状態に移る。
(12) RESET ANALOG	アナログ計算機の主演算制御が RESET の状態に移る。
(13) B. C ANALOG	アナログ計算機の主演算制御が B. C の状態に移る。
(14) P. C ANALOG	アナログ計算機の主演算制御が P. C の状態に移る。
(15) SERIAL HYBRID	リンケージはホールド, モードになったときだけ A-D 変換動作をする。すなわち直列計算方式に切り換えられる。
(16) PARALLEL HYBRID	SERIAL HYBRID をリセットし, 演算モードに無関係に A-D 変換動作をするようになる。
(17) DRIVE INK WRITER	ペン書き記録装置の記録紙を駆動する。
(18) STOP INK WRITER	ペン書き記録装置の記録紙を停止する。
(19) DOWN XY PEN	アナログの X-Y 記録計のペンを記録紙に接紙する。
(20) UP XY PEN	アナログの X-Y 記録計のペンを記録紙からはなす。
(21) DRIVE XY CHART	アナログの X-Y 記録計の記録紙を駆動する。
(22) STOP XY CHART	アナログの X-Y 記録計の駆動されていた記録紙を停止する。
(23) SET HSP	D-A チャンネルへ高速セン孔機 (HSP) を接続する。
(24) RESET HSP	D-A チャンネルと HSP を切りはなす。
(25) SET XYP	D-A チャンネルへ X-Y プロッタを接続する。
(26) RESET XYP	D-A チャンネルと X-Y プロッタを切りはなす。
(27) SET POT, list	list に書かれたアドレス部で指定した変数の内容が示す番地のポテンショメータにデータ部で指定した変数の内容を設定する。
(28) SET FG n, list	list で指定した変数の内容が順次 X 方向データ, Y 方向データの 1 組のデータとなり, 指定された座標を直線で結ぶ関数形を n で指定された番号の関数発生器に設定する。
(29) IF HYBRID OVERFLOW n ₁ , n ₂	このプログラムが実行される以前にオーバーフローを生じたことがあれば, ステートメント, ナンバ n ₁ のステートメントへとび, オーバーフローを生じていなければステートメントナンバ n ₂ のステートメントへとぶ。
(30) DRIVE ANALOG TAPE	アナログ計算機用磁気テープ装置のテープを駆動する。
(31) STOP ANALOG TAPE	アナログ計算機用磁気テープ装置の駆動されていたテープを停止する。
(32) DELAY	デジタル計算機からは約 5 秒間待って次のステートメントの実行に移る。アナコンのリセット時間そのほかの用に供する。

アナコンの出力を各入力チャンネルで同時にサンプルし, 記憶しておき, これらの値を順次走査し A-D 変換してディジコンに読み取ることができる。またディジコンの出力は順次バッファレジスタに記憶しておき, これらの値を同時に D-A 変換してアナコンに伝えることができる。

(7) ミスチェック機構が完備している。

ディジコンとアナコン相互のデータ授受に際して走査器, 分配器の動作ミスチェック機構を設けた。

すなわち, 走査器は指定チャンネルまで走査するとスタート, チャンネルに復帰する。分配器は指定チャンネルまで分配するとスタート, チャンネルに復帰する。どちらかが動作をミスすると動作終了時にスタートに復帰しなくなる。このことを利用してミス検出を行ない警報を発すると同時にディジコンをダイナミック, ストップの状態にする。アナコンが過電圧を表示したときも同様の状態にすることができる。

(8) 結合装置は高信頼化に重点が置かれている。

トランジスタの動作はコレクタ損失を極力減らした飽和形とした。パッケージの接栓を両面接触形とし, 最も多数使っている炭素被膜抵抗器には長期の使用実績のあるワニス処理のものを用いた。リレー類は原則としてワイヤスプリングリレーとリードリレーである。さらに真空管類, タングステン電球の使用を極力避け, トランジスタ, ネオンランプに置きかえた。

(9) 結合装置部の論理回路を基本回路のパッケージの組合せで構成した。これは製作面および保守点検面で有用である。

(10) 結合装置部のパッケージの取付法を, 従来アナコンに用いられているパネルシャーシ式ではなく, きょう体に直接取り付けられた接栓に装着するよう改めた。

3.2 ソフトウェア

(1) 本システムでは一般計算およびハイブリッド計算のいずれの場合にも使用できる自動プログラミングシステム HARP-103 が用意されている。これはハイブリッドシステムのために新たにハイブリッド用ステートメント 32 個 (表 4) を追加したものである。この結果ハイブリッド計算のプログラムが完全に HARP 語で実行できる。

(2) 上記の HARP-103 によるプログラミングをしたときはディジコン単独の計算を遂行中にハイブリッド計算を優先割込させることができ, さらにハイブリッド計算終了後は自動的に復帰して一般計算を続行する。これによってハイブリッド計算の準備期間中にディジコンの使用ができないような無駄を防止している。

4. 構造

HIPAC-103 形ディジコンおよび ALS-1010 形アナコンについては, その構造は別に報告 (前節に述べたように) されているので省略する。ここでは結合装置としての統数研納 HILINK-103 に関する構造について示す。

図 2 は HILINK-103, ALS-1010 および付属装置 (HIPAC-103 を除いた) の外観である。

図に示す番号と名称は次のとおりである。

- ① HILINK-103
- ② ALS-1010 形アナコン
- ③, ④ ALS-1010 形アナコン非線形架
付属機器
- ⑤ アナログ磁気テープレコーダ
- ⑥ ペンレコーダ
- ⑦ X-Y レコーダ

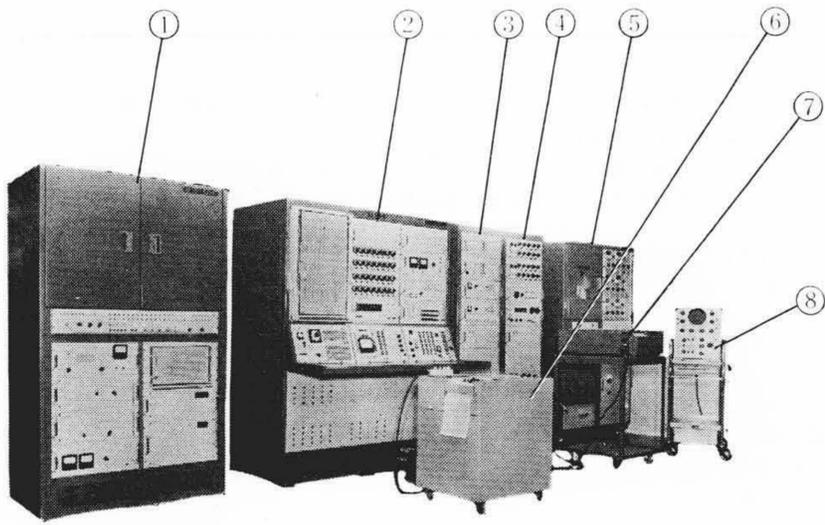


図2 HILINK-103, ALS-1010 および付属装置

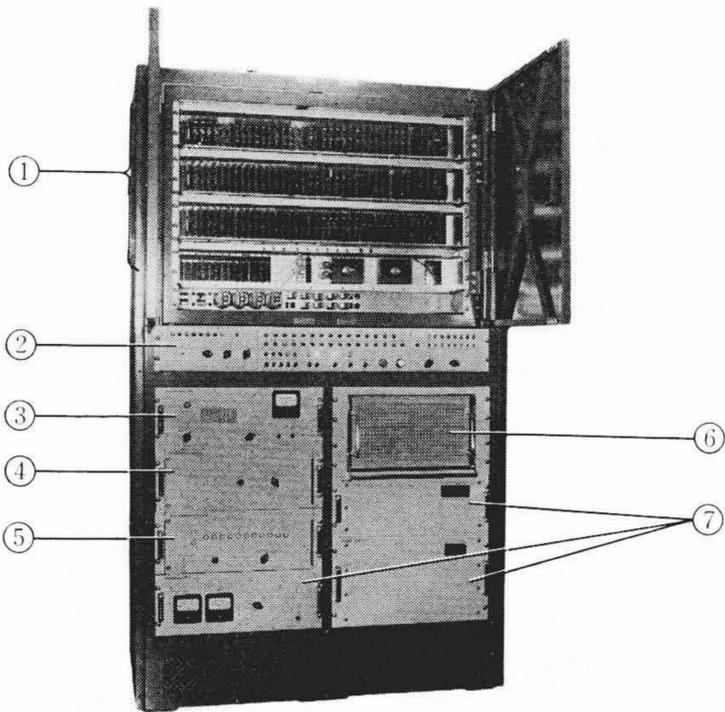


図3 HILINK-103 正面 (とびらを開いた外観)

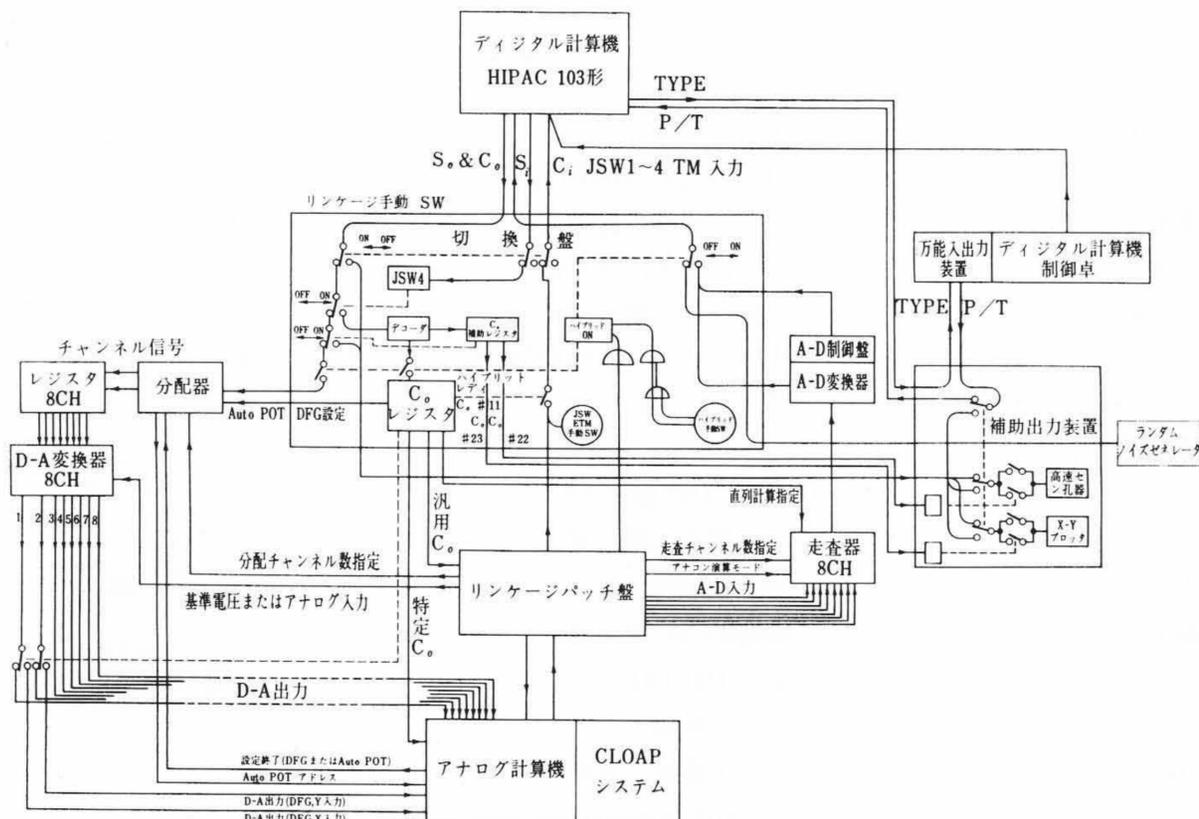


図4 ハイブリッド計算システム系統図

⑧ シンクロスコープ

① HILINK-103 と ② ALS 形アナコンとのハイブリッド計算のためのつなぎはきょう体後部プラグによって接続されている。

次に図3は HILINK-103 の正面とびらを開いた外観である。①

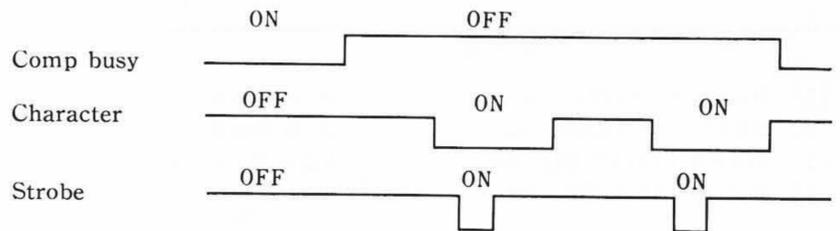


図5 A-D 送出タイムチャート

は切換部, ②は表示部, ③は電源制御部, ④は読取部, ⑤は A-D 変換部, ⑥はパッチ盤部, ⑦は電源部となっている。

なお, 中段および後とびら部にはさらに ⑧ 走査部, ⑨ D-A 変換部, ⑩バッファレジスタ部, ⑪分配部が部単位に装備されている。

5. ブロック線図

本システムのブロック線図を図5に示す。

アナログ計算機からのアナログ出力電圧はリンケージ, パッチ盤を経て走査器にはいる。走査器が1回駆動するのに対応して A-D 変換器が1回動作し, その結果を2キャラクタのデジタル信号としてデジタル計算機に送り込む。この動作を走査が指定のチャンネルに達するまでくり返す。

A-D 変換器の出力は正負の符号と2進10ビットの合計11ビットであり, これを2キャラクタに分けてデジタル計算機に送出する。これは A-D 制御盤の機能である。このタイムチャートは図5のとおりである。

すなわち, デジコンの演算がデータ読取りの段階まで進行して来るとコンピュータビジー信号をオフにする。この状態で走査器は動作し, A-D 変換が行なわれる。

その結果のデジタルデータはキャラクタ信号がオンになっている間, デジコンに送出されるが A-D 制御器から送出されるストロブ信号との論理積で読取られる。

HIPAC-103 では A-D 変換器用の入力端子を有しているのだからあらかじめプログラムでこの入力端子を選択しておけば特に問題はない。

リンケージからデジコンへは, このほかに制御信号 Ci がある。Ci 入力にはスイッチジャンプおよびトラッピングモードの入力端子を用いている。デジコンからの情報はやはり2キャラクタとして送出する。このときデジコンからの JSW-4 の出力がオフであるかオンであるかによって, リンケージの切換器は情報が数値であるか制御信号であるかを判断し, オンのときは制御信号, オフのときは数値信号としている。

数値信号であることを判別すると情報を分配器へ送り, レジスタを経て D-A 変換器にセットする。分配器は指定されたチャンネルに達するまでデータの分配をくり返す。数値情報の構成は A-D 変換器と同じである。

制御信号であることを判別すると情報はデコーダを経て Co レジスタまたは補助 Co レジスタにセットされる。このレジスタは31個のフリップフロップによるメモリでリンケージおよびアナログ計算機の制御指令を発する。このうち10個は汎用としてパッチ盤に出力端子をもっている。

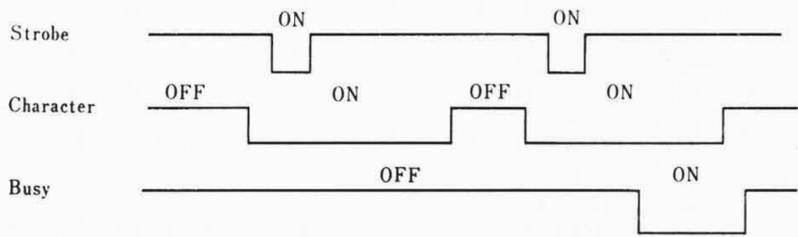


図6 D-A 送出タイムチャート

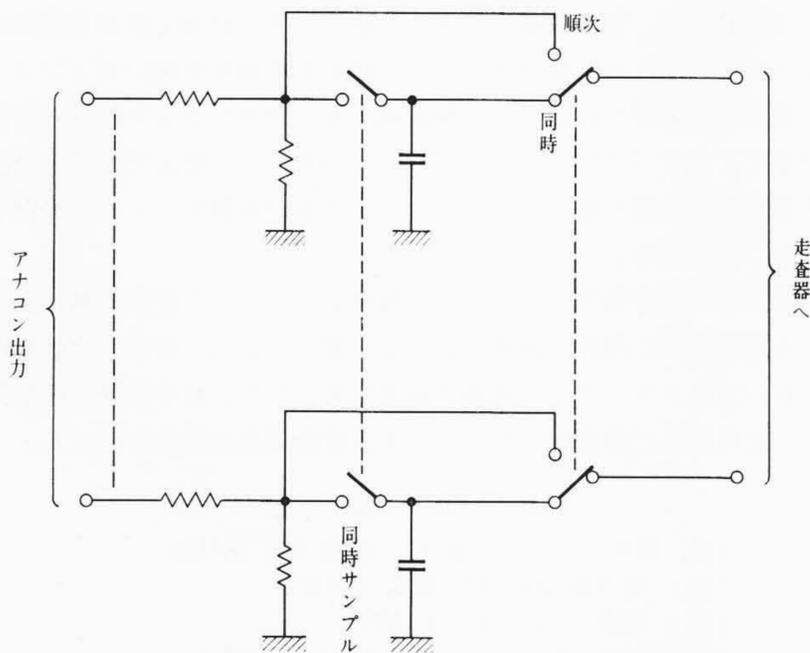


図7 走査器のサンプル方式切換回路

図5のブロック線図においてD-A変換器の出力は本来リンケージパッチ盤を経てアナコンへつながるものであるが出力用バッファとしてアナコンの増幅器を使用しているため、変形されたものになっている。

ディジコンからデータを受取るタイムチャートは図6のとおりである。

6. HILINK-103 各部の機能

(1) 切 換 部

ハイブリッドシステムとしてデジタル計算機とアナログ計算機との結合の状態を指定するところである。

ディジコンの入出力の線はすべて本部を経由し次の四つの機能をもっている。

- ① リンケージオフではディジコン、アナコン各単独に使用できる。
- ② リンケージオン、ハイブリッドオフではディジコンのプログラムでX-Yプロッタ、高速せん孔機が任意に選択できる。
- ③ リンケージオン、ハイブリッドオンではハイブリッド計算を実行する。
- ④ ハイブリッドオフでは、ランダムノイズゼネレータが接続する。

そのほかにも Co 信号の解説、記憶およびこれに伴う制御 Ci 信号の手動設定の機能をもっている。

(2) 走 査 部

ディジコンの入力とするところのアナコンのデータを順次選択する機能をもっており8チャンネルまで任意選択することができる。

アナコンの出力のサンプリングは順次に行なう方法と全チャンネル同時に行なう方法があり、前者の場合は走査部の入力にアナコン出力が常に接続されているが、後者の場合は要求する時点でアナコン出力の全チャンネルが一斉にサンプルされる(図7)。

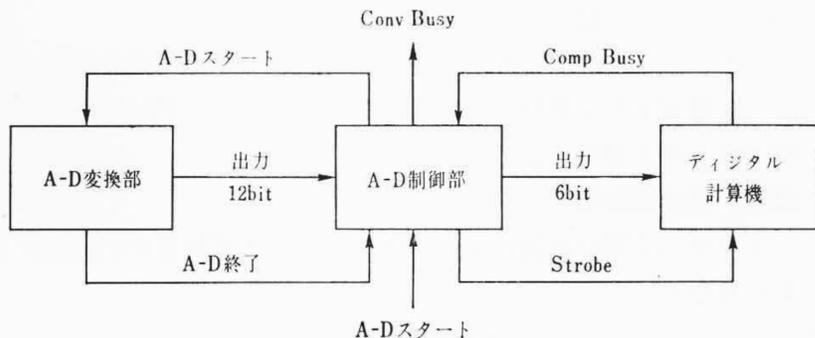


図8 A-D 制御部 接続図

(3) 高速 A-D 変換部

全トランジスタ化された高速帰還形アナログ、デジタル変換器であり、入力アナログ量に比例したデジタル量に 0.1% 以内の精度、200 μs 以下の変換速度で動作し、前面パネル上のランプにその変換値を指示するとともに並列出力を A-D 制御部に送出する。入力フルスケールは±10V、出力は正負の符号および純2進10ビットである。

(4) A-D 制御部

高速 A-D 変換部の出力をディジコンの入力として必要な信号形式に変換するところである。

これらの接続は図8に示すとおりである。

(5) 分 配 部

ディジコンから走査部を経て送られる情報を順次8チャンネル分のバッファレジスタに分配する。分配チャンネル数はパッチ盤または表示盤のスイッチで設定される。

そのほかにもポテンショメータ、関数発生器自動設定のための制御機能を備えている。

(6) レジスタ部

8組のバッファレジスタをもち、分配されて来る情報を記憶する。同期式の場合は同期パルスによって一斉にゲートを開き8台のD-A変換器に情報を並列に送出する。

非同期式の場合は情報をそのまま通過させてD-A変換器に順次送出する。

(7) 高速 D-A 変換部

電子スイッチおよびバッファアンプで構成され、8チャンネル分を収納している。

情報はレジスタ部から並列設定される。

基準電圧のかわりにパッチ盤から所要のアナログ入力(ただし負電圧に限る)を印加すれば、デジタルポテンショメータとしても動作する。この切換は表示盤のスイッチで行なわれる。

入力コードは正負符号および純2進10ビット、出力電圧は±100Vフルスケールである。

(8) パッチ 盤

アナコンとリンケージを結合するもので、入出力の数値信号、Ci信号、汎用Co信号などが本盤で入出力間を選択接続している。本盤はプリパッチ方式で、おもな機能は表5に示すとおりである。

表5 パッチ盤の主機能

内 容
1 入力チャンネルの選択
2 Ci の 選 択
3 走査チャンネル数の選択
4 出力チャンネルの選択
5 Co の 選 択
6 Co の補助としての JSW 出力の選択
7 分配チャンネル数の指定
8 デジタルポテンショメータのアナログ入力選択

(9) 表示盤

ハイブリッド計算の際、設定を必要とするすべての手動スイッチと、設定または動作の状態を示す表示ランプを納めており、内容は表6のとおりである。

(10) 電源制御盤

リンケージ架の電源のオン、オフ制御、各電源盤の出力電圧監視を行なう。

7. ハイブリッド HARP の使用例

Van der Pol の方程式

$$\ddot{x} - \epsilon \left(\dot{x} - \frac{x^3}{3} \right) + x = 0$$

の第2項をディジコン部で計算させる並列計算方式の場合、これをSIP語で記述するとリンケージのためのプログラム一部分が全体の約3/4を占めるが、ハイブリッドHARPを用いて記述すると記録計の制御を含め表7のように簡単なプログラムとなる。

8. 結 言

以上は統計数理研究所に納入された機種に関して述べたものであるが、そのほかに表8に示すような機種が製作されている。

ハイブリッド計算を行なうに当たっては使用者はデジタル、ア

表6 スイッチおよび表示ランプの内容

ス イ ッ チ	表 示 ラ ン プ
リンケージオンオフ、ハイブリッドオンオフ切換	リンケージオン、ハイブリッドオン表示
直列並列計算切換	直列、並列計算表示
リセッ ト	Ci 設定表示
Ci 設 定	ミス表示
走査器(A-D側)チャンネル数指定	チェック表示
並列計算時の走査クロック選択	Co #1~31 設定表示
直列、並列サンプル切換	走査チャンネル数指定表示
分配器(D-A側)チャンネル数指定	走査クロック表示
同期分配のクロック選択	分配チャンネル数表示
D-A変換、デジタルポテンシオメータの機能切換	D-A ビジー表示

ナログ両計算機の基本的な操作のみを理解していればよく、ハイブリッド計算機の場合の特殊なプログラムを修得しなくてもよいようにハイブリッド自動プログラミングシステムを装備している。この種ソフトウェアはいまだ内外に実施の例を見ないほど完備したものである。

ハードウェアについては、外観的には異種の計算機を連結しているに過ぎないが性能的には一元化され、取扱上の面倒さがない。また単独計算も可能で計算機の利用度を高めている。すなわち具体的には数値情報、制御情報の取入れ、取出し方、認知方法が有機的になされていること、割込信号としてはETM信号を用いディジコンの稼働率を上げていること、関数発生器、ポテンシオメータの自動設定などがすべてディジコンから行なわれることなどである。今後各種の例題計算を通してハイブリッド計算の真価がいっそう発揮されることを期待している。

終わりに設計製作に際し終始ご指導をいただいた統数研林部長はじめ関係各位に深甚の謝意を表する次第である。なお日立製作所においてはソフトウェア開発に協力していただいた中央研究所梅野氏、ならびにご指導をいただいた矢浪設計部長に謝意を表する。

参 考 文 献

- (1) 三浦, 河村: 日立評論 45, 1986 (昭 38-12)
- (2) 三浦: 電学誌 84, 12, 915, p.1872
- (3) 三浦: 電信誌 46, 12, p.1887
- (4) 三浦, 河竹, 清水: オーム p.47 (昭 37-4)

表7 ハイブリッド HARP の使用例

No		No	
20	# VAN DER PÖL EQUATION	20	Y=X-(100.0/3.0)※×↑3
	HYBRID PROGRAM		WRITE ANALOG. Y
	PARALLEL HYBRID	10	GÖTÖ 30
	DRIVE INK WRITER		STOP INK WRITER
	DOWN XY PEN		UP XY PEN
	COMPUTE ANALOG		RESET ANALOG
30	READ ANALOG. X		STOP
	IF (SENSE LIGHT 1) 10, 20		END (0, 0, 0)

表8 新しく製作された HILINK-103

納入先	1	2	3	4	5	6	7	8	9	10
項目	用途	アナコン	ディジコン	アナログ部 フルスケール	A-D D-A 対応	A-D 同時性	A-D チャンネル数	走査器 切換方式	走査同期	A-D変換器 変換時間
統数研	一般科学計算 および 統計計算	ALS-1010	HIPAC-103 コア 4K ドラム 8K 外部ドラム 50K	±100V	100V=1,024	同時性あり	8 CH	リレー方式	同期, 非同期 5, 10, 20, 50 100, 200, 500, 1,000, 2,000 (ms)	全時間 200 μs
東大宇宙航空研	ロケット シミュレータ	ALS-2000	HIPAC-103 コア 4K ドラム 8K	±10V	100V=1,024	同時性なし	12 CH	リレー方式	同期, 非同期 5, 10, 20, 50, 100, 200, 500, 1,000, 2,000 (ms)	全時間 200 μs
東大宇宙航空研	VSTOL シ ミュレータ	ALS	HIPAC-103 コア 1K ドラム 3K	±100V	100V=1,024	同時性なし	8 CH	リレー方式	同期, 非同期 5, 10, 20, 50, 100, 200, 500, 1,000, 2,000 (ms)	全時間 200 μs
	11	12	13	14	15	16	17	18	19	20
	A-D変換器 フルスケール	走査時間	D-A チャンネル数	D-A の同時性	D-A 分配周期	D-A 変換速度	D-A 変換方式	D-AをD-P として使用	D-A出力	ソフト
統数研	±10V 0.1%	2 ms	8 CH	同時性あり	2.5, 5, 10 20 (ms)	20 μs ±0.1%	電子式	可能	±100V	Hybrid HARP 使用可能 割込可能
東大宇宙航空研	±10V 0.1%	2.5 ms	12 CH	同時性なし	なし	5 ms	リレー式	可能	±10V	4K HARP 使用可能 Hybrid HARP 使用可能
東大宇宙航空研	±10V 0.1%	2.5 ms	6 CH	同時性なし	なし	10 ms	リレー式	可能	±10V	1K HARP 使用可能