

高純度シリコン エピタキシャル成長層の特性

Properties of High-Purity Silicon Epitaxial Layers

High-purity Si epitaxial layers with low donor concentration of $10^{12} - 10^{13}$ atoms/cm³ can be grown on high-doped n^+ Si substrates. The epitaxial layers are deposited by the SiHCl₃-H₂ process without intentional doping. Impurity concentration levels and profiles in the growth layers are affected by the impurities originating from the raw materials and growth system and also by the autodoping impurities originating from the high-doped substrates. It has been found by the low temperature infrared absorption method that the oxygen concentration is smaller than that of CZ crystals, or $1-3 \times 10^{16}$ atoms/cm³, and the carbon concentration is smaller than that of conventional FZ and CZ crystals, or below 1×10^{16} atoms/cm³. A blocking voltage of about 2,000V and a carrier lifetime of 80 - 100μs can be obtained on high voltage $p^+ - n$ (epi) - n^+ epitaxial diodes. Blocking voltages and carrier lifetimes of such epitaxial diodes are almost the same with those of the diffusion diodes made of high-resistivity FZ crystals.

鈴木 誉也* Takaya Suzuki

浦 満* Mitsuru Ura

小川 卓三** Takuzô Ogawa

1 緒 言

シリコン単結晶基板上に同じ結晶配位の単結晶層を、気相反応により形成させるエピタキシャル (Epitaxial: 以下, Epi と略す) 成長技術は、トランジスタや集積回路 (IC) 素子の製造に広く応用されるようになって以来大きな進展を遂げたが、最近、電力用半導体素子にもこの結晶成長技術の応用が要求されはじめている。Epi技術を高耐圧電力用素子の製造に適用するためには、第一により高純度 (高抵抗率) の成長層形成技術が必要となる。また、成長層の結晶性、均一性などに対する要求も従来の小電力のトランジスタやIC素子の場合に比べて格段ときびしいものになる。

成長層の純度が不純物濃度にしておよそ 1×10^{14} atoms/cm³ (2 ppb) 以下の高純度⁽¹⁾になってくると、その成長方向の不純物分布や純度レベルは原料や反応装置からの汚染はもとより成長プロセス中に生ずる極微量の不純物によっても敏感に影響され、そのため、しばしば異常な厚さ方向の不純物濃度分布を示すことがある。したがって、これらの汚染を極力防止し、結晶内部においても常に均一な不純物濃度分布を有する成長層とする必要がある。また、特に高耐圧素子では結晶中の酸素、炭素は製造プロセス中に抵抗率変化や析出などの望ましくない現象を示すので、得られたEpi成長層中のこれらの含有量について定量的に把(は)握しておくことは重要である。最近、Epi成長層の微視的な均一性に関しては通常のFZ結晶と同程度であるという報告⁽²⁾もあるが、一方では、Epi成長で形成した接合はpoorな逆特性とライフタイムを示すという報告⁽³⁾もなされている。したがって、Epi成長技術を電力用素子に応用するためにはこれらEpi層の特性を十分評価しておかなければならない。

本稿では、まずEpi層の成長方向の不純物濃度分布について述べ、次いでEpi層中の酸素、炭素含有量の評価結果およ

び実際の高耐圧ダイオードに適用して得られた電気的特性について述べる。

2 エピタキシャル成長

現在、半導体工業において最も一般的なシリコンのEpi成長法は四塩化ケイ素 (SiCl₄)、三塩化シラン (SiHCl₃)、モノシラン (SiH₄)などを原料とした気相化学反応 (Chemical Vapor Reaction) を利用する方法である。ここでは本研究で使用した三塩化シランを用いた方法について説明する。この方法は次式で示される水素還元反応によるものである。

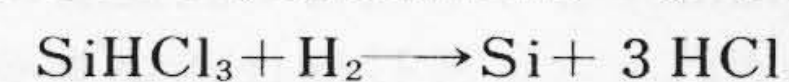


図1はEpi成長装置の説明図である。ガス配管は水素キャリアガス系、三塩化シラン蒸発器、塩酸ガス系より構成されている。キャリア水素ガスには市販のボンベ詰めガスをパラジウム合金隔膜透過方式によりさらに精製したものを使用した。塩酸ガス系は成長反応直前に基板結晶の表面をわずかに気相エッチするために使用される。この気相エッチングは清浄な基板表面を露出せしめ、結晶欠陥の少ない成長層を得るために必要なプロセスである。反応炉は直径50mmの基板ウェハを5枚処理可能な半量産形の縦形高周波加熱方式のものである。基板を載せるサセプタは、シリコンカーバイド膜で被覆された外径160mmのカーボン製円板であり、回転する機構になっている。

この実験では常に5枚の n^+ 基板 (直径50mm) をサセプタ上に載せた。 n^+ 基板は{111}面より3度±1度オフアングルした面方位を有し、アンチモンをドーブした抵抗率0.008~0.015 Ωcm, エッチピット密度500/cm²以下のCZ単結晶で、片面が鏡面研磨仕上げされたものである。

成長反応直前には基板表面の約3μを反応温度1,180~1,200

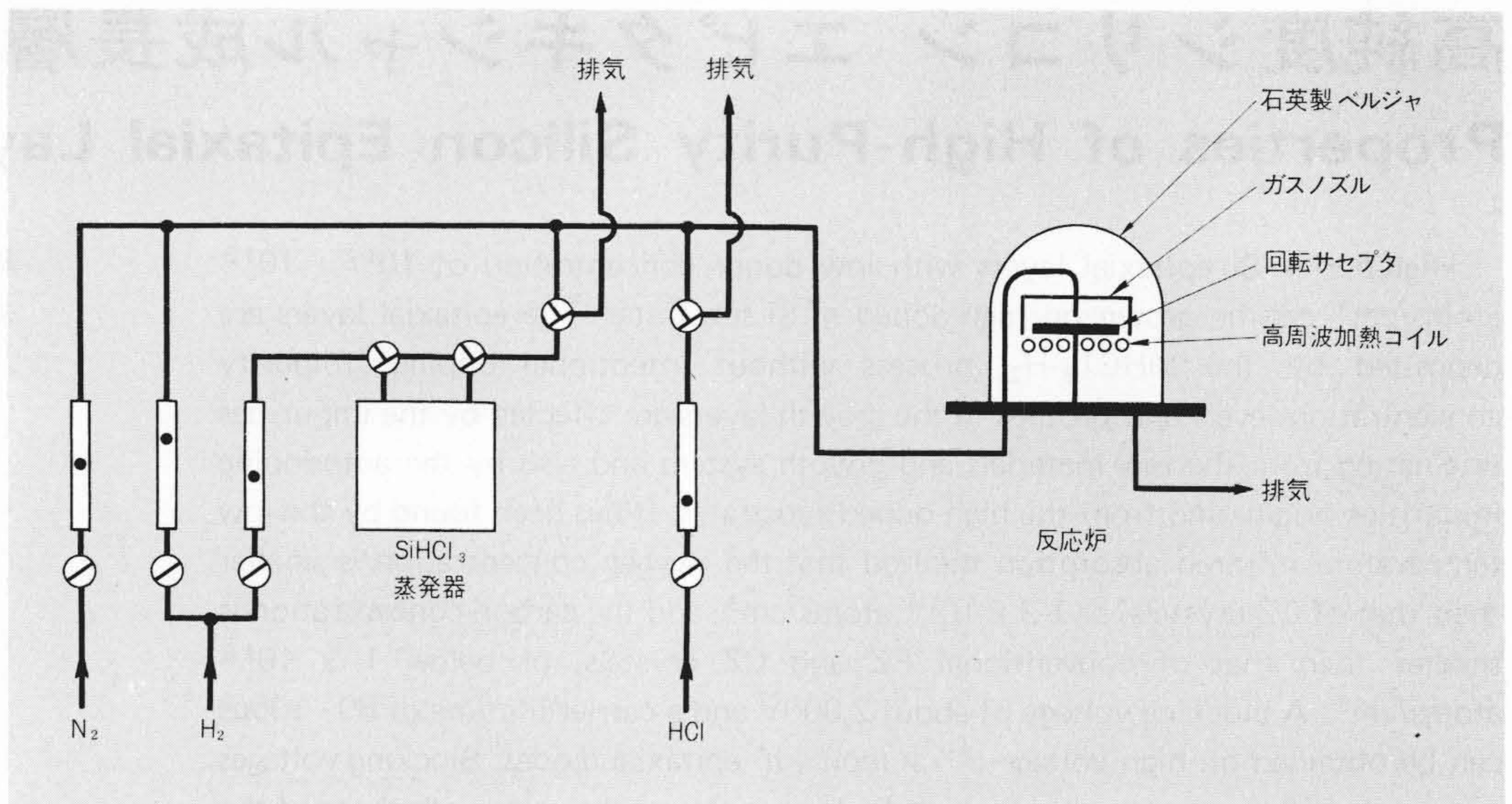
* 日立製作所日立研究所

** 日立製作所日立研究所 理学博士

図1 Epi成長装置説明図

ガス配管は水素キャリアガス系、三塩化シラン蒸発器、塩酸ガス系、窒素パージガス系より構成されている。反応炉は回転サセプタを内蔵する縦形である。

Fig. 1 Schematic Diagram of Epitaxial Growth System



℃で塩酸ガスを流すことにより気相エッチした。Epi成長は不純物を故意にドーピングすることなく(Undope)反応温度1,180～1,200℃、成長速度3～11μ/minなる条件で行なわれた。実験の目的によって厚さ40～1,000μの成長層を形成した。

3 成長方向の不純物濃度分布

高純度のEpi成長層を得るには、まず(1)ガス配管、炉壁、サセプタ、その他炉内の部品など成長装置からの汚染と(2)三塩化シランや水素ガスなどの原料からの汚染を極力防止することが重要である。しかしながら、これらの汚染を注意深く防止しても成長層の不純物濃度レベルや成長方向の不純物分布は高温成長プロセス中の塩酸ガスによる気相エッチング工程や高不純物濃度基板からのAutodopingの影響を受ける。

たとえば、不純物を多量にドーピングしたn⁺基板上に高純度Epi層を成長させる場合、サセプタ上にセットする基板数が多くなると基板裏面からOut-diffuseした不純物が成長層に混入することによるAutodoping⁽⁴⁾によって成長層は汚染を受ける。図2は、基板の裏面を厚さ約10μのUndoped Epi層でコーティングした場合としない場合の成長層の不純物濃度レベルの比較を示すものである。このように基板裏面をコーティングすることにより10¹²atoms/cm³にも達する純度が得られる。

また、基板裏面をコーティングしてもさらに成長中に基板表面から一度気相中に飛び出した不純物が再び成長層中に取り込まれる、いわゆるVapor Transfer ProcessによるAutodoping⁽⁵⁾の影響が特に基板と成長層の境界近傍にみられる。基板と成長層の境界近傍の不純物分布に関してはGrove, Roder and Sah⁽⁶⁾が成長中の表面における不純物のTransfer Coefficientと成長速度を考慮したMoving Boundary Conditionのもとで固体拡散の解析解を導いている。その結果によると成長速度が十分速くて $Vt \gg \sqrt{Dt}$ (ここで、V:成長速度、t:時間、D:拡散係数)が成立するときの不純物濃度分布 $C(x, t)$ はTransfer Coefficientの値には無関係に単に補誤差関数を用いて次式で表わされる。

$$C(x, t) = C_f + \frac{C_s}{2} \operatorname{erfc} \left[\frac{x}{2\sqrt{Dt}} \right] \quad \dots\dots\dots(1)$$

ここで、x : 基板との境界からの距離

C_f : ベースの純度レベルあるいはドーピングレベル

C_s : 基板の不純物濃度

図3は成長層と基板の境界近傍の不純物濃度分布をC-V法⁽⁷⁾により実測した例と(1)式より計算した固体拡散による不純物濃度分布 $C(x, t)$ の比較を示すものである。縦軸は基板の不純物濃度 $C_s = 2.3 \times 10^{18} \text{atoms/cm}^3$ で規格化してある。測定試料の成長条件は反応温度1,200℃、成長速度5.3μ/min、成長時間32分で、成長層の厚さは約170μ、ベースの純度レベルは $2.9 \times 10^{13} \text{atoms/cm}^3$ である。単に基板からの固体拡散のみを想定して計算結果では、境界付近の不純物濃度分布のだれはたかだか1.5μであるのに対して、実際のC-V法による測定結果では4～5μのだれを生じている。このだれが基板表面からのAutodopingに帰因する濃度分布であると考えられる。逆にこの結果から成長層の不純物濃度レベルがおよそ $1 \times 10^{16} \text{atoms/cm}^3$ 以上の場合には基板表面からのAutodopingの影響はほとんど無視できる。

図2では成長層内の厚さ方向の不純物濃度分布に不均一性

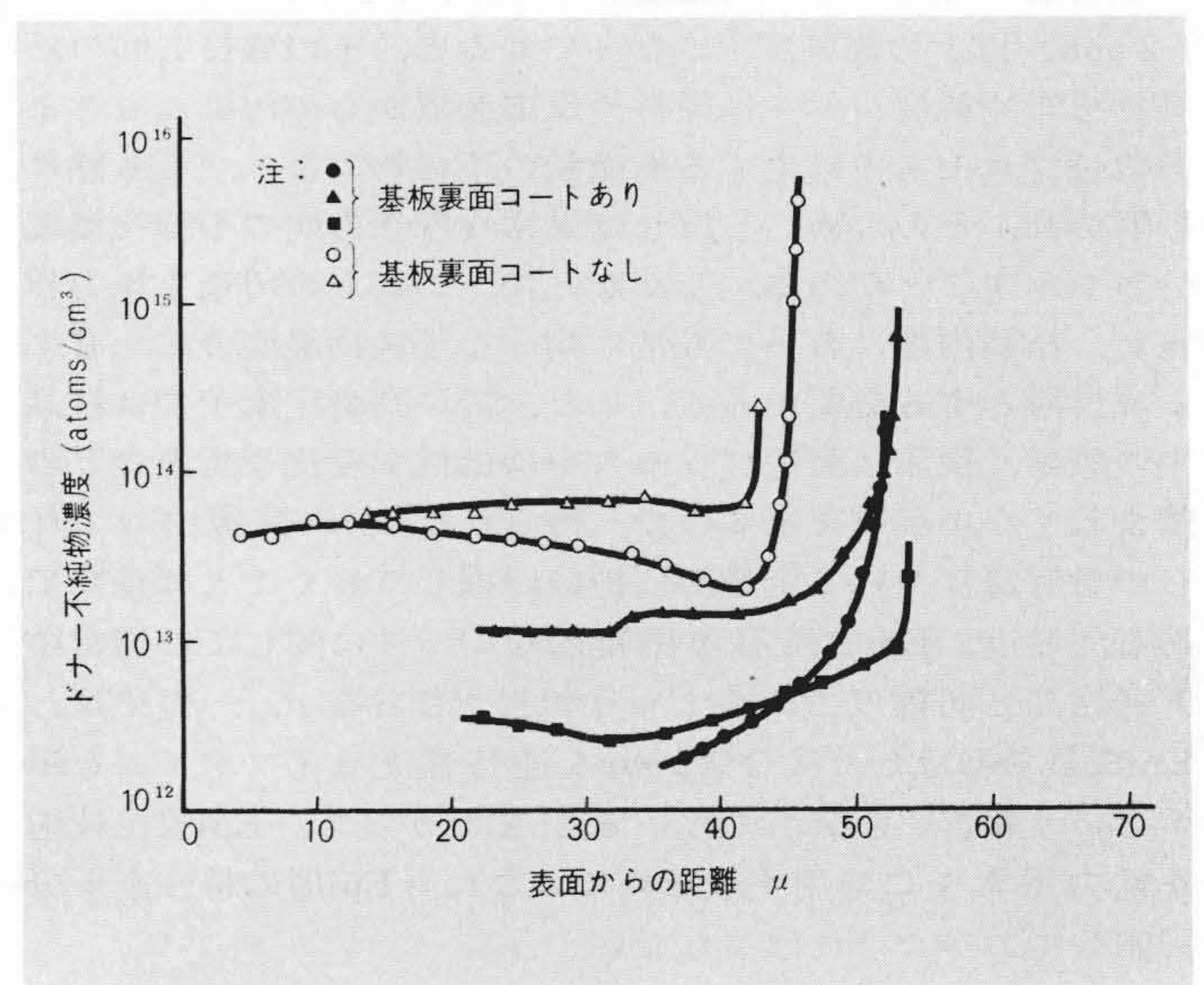


図2 ドナー不純物濃度レベルに対する基板裏面コーティングの効果 高不純物濃度の基板裏面を、シリコンでコーティングすると成長層の純度は向上する。

Fig. 2 Effects of Coating the Backsides of the n⁺ Substrates on the Donor Concentration Levels

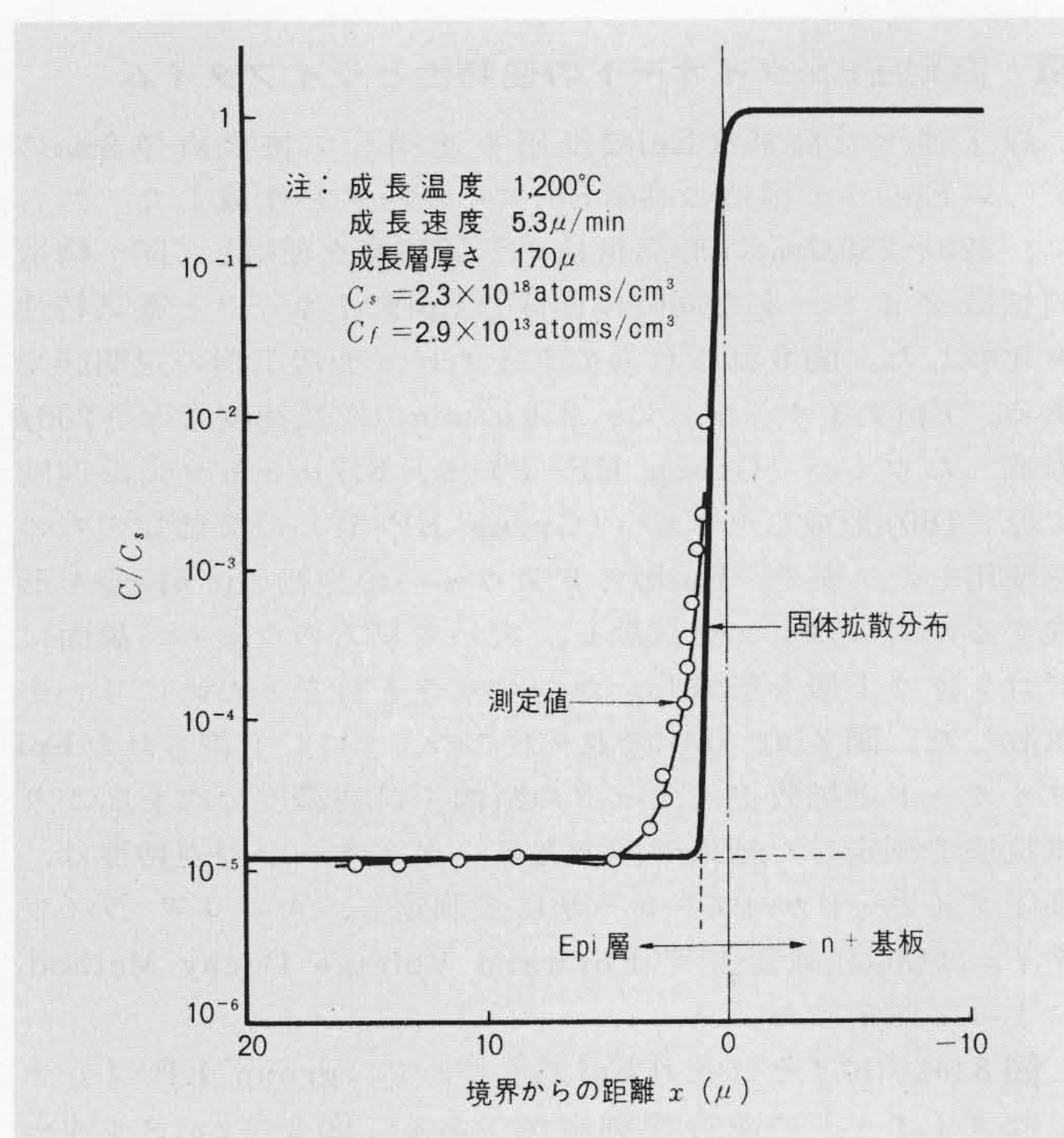


図3 成長層と基板の境界近傍の不純物濃度分布 実測分布は、固体拡散分布よりもだれている。基板表面からのAutodopingによる。

Fig. 3 Impurity Concentration Profile near the Substrate-Growth Layer Interface

の見られる場合があるが、これは成長方向の不純物分布が原料や反応装置からの微量の汚染によって微妙に影響されていることを示している。このような汚染を極力防止することにより、図4の広がり抵抗法⁽⁸⁾ (Spreading Resistance Probe Method) による測定例に見られるような均一な不純物濃度分布を有する成長層が得られる。

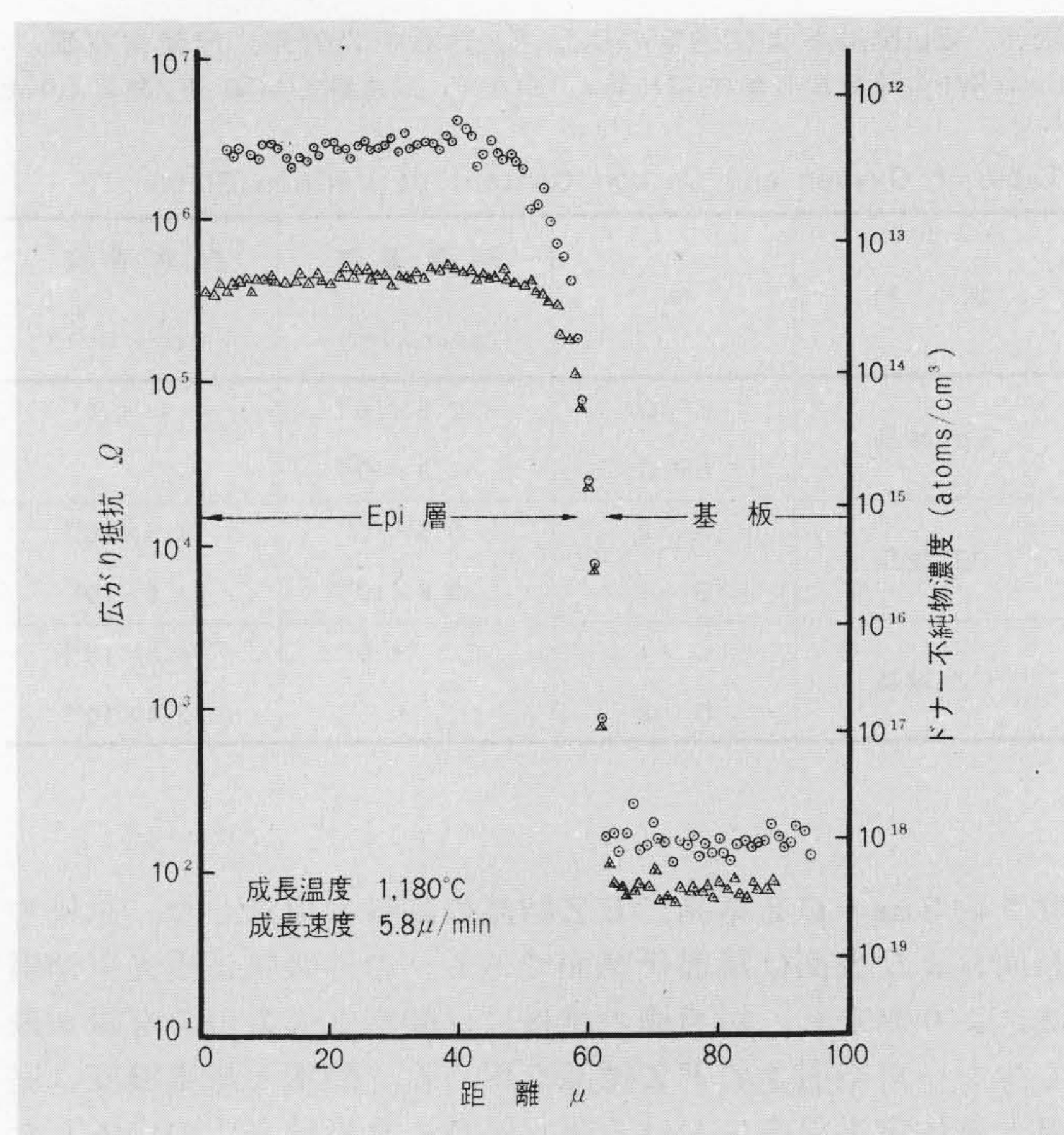


図4 広がり抵抗法で測定した高純度Epi層のドナー不純物濃度分布の例 ドナー不純物濃度が $10^{12} \sim 10^{13}$ atoms/cm³の均一な分布を有するEpi層が得られている。

Fig. 4 Typical Impurity Profiles of High-purity Epitaxial Layers Measured by Spreading Resistance Method

4 酸素、炭素含有量の評価

酸素と炭素は素子特性上有害な不純物である。赤外吸収法によりEpi層中のこれらの不純物の定量を試みた。厚さ約1mmのEpi層をn⁺基板上に形成し、裏面の基板を研磨とエッチングで除去することにより測定試料を作成した。比較のために

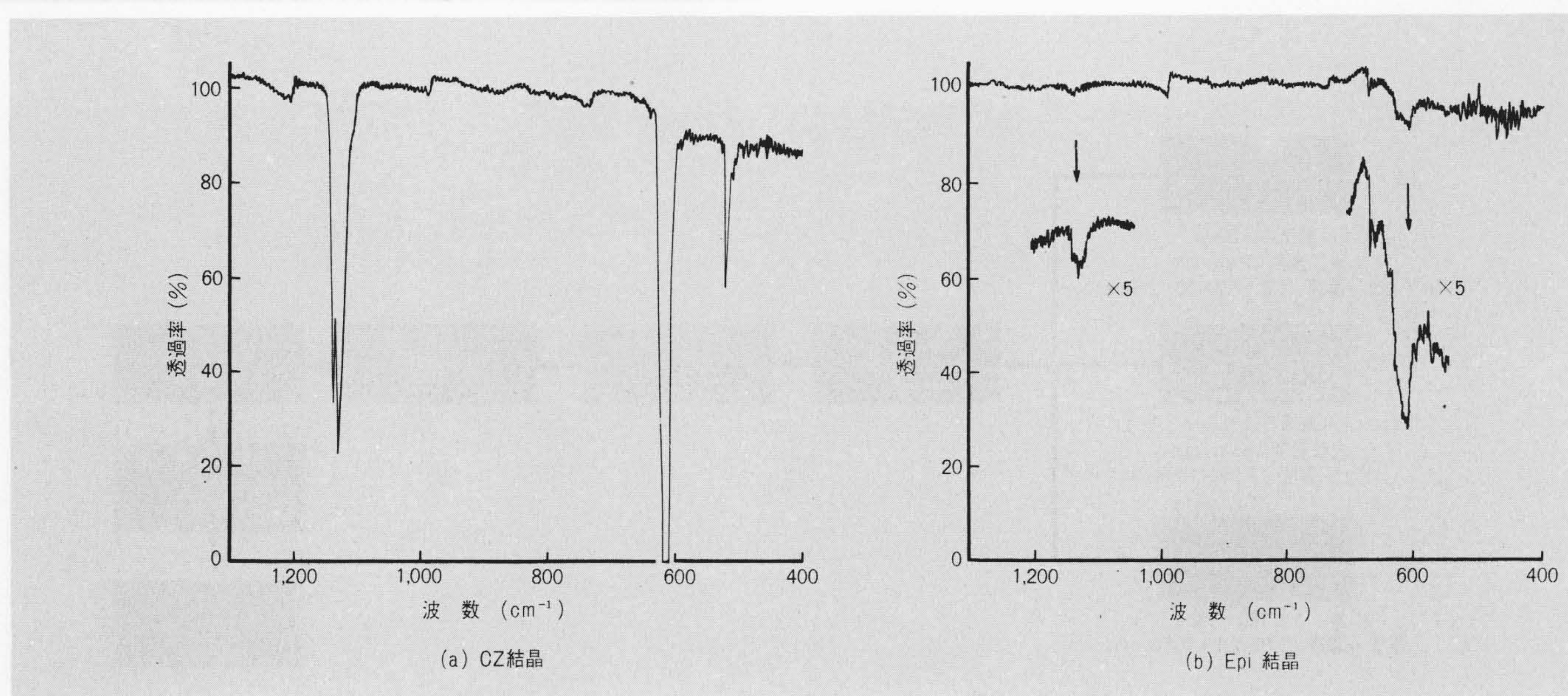


図5 CZ結晶とEpi結晶の低温(82°K)赤外吸収スペクトルの例。波数1,130cm⁻¹付近の酸素に起因する吸収、610cm⁻¹付近の炭素に起因する吸収とともにEpi結晶のほうが少ない。

Fig. 5 Examples of Low Temperature(82°K) Infrared Transmission Spectra of a CZ Crystal and an Epitaxial Crystal

表1 Epi結晶および通常のCZ, FZ結晶中の酸素, 炭素含有量
Epi結晶中の酸素含有量はCZ結晶より少なく, 炭素濃度はCZ, FZ結晶より少ない。

Table 1 Oxygen and Carbon Content of Various Silicon.

試料	No.	酸素濃度 (atoms/cm ³)	炭素濃度 (atoms/cm ³)
Epi 結晶	EP-B	2.8×10^{16}	$< 1 \times 10^{16}$
	EP-C	1.8×10^{16}	"
CZ 結晶	A - 2	5.5×10^{17}	1.5×10^{17}
	E - 1	3.8×10^{17}	1.0×10^{17}
FZ 結晶	C - 1	$< 1 \times 10^{16}$	4.3×10^{16}
	D - 2	"	3.4×10^{16}

厚さ約3mmのCZ結晶, FZ結晶の試料も用意した。試料の表面および裏面は鏡面研磨面である。赤外吸収は複光束補償法により測定し, 対照側の試料には酸素と炭素の含有量が最も少ない真空引きのFZ結晶を用いた。酸素と炭素濃度は室温と液体窒素温度における吸収係数より野崎ら⁽⁷⁾の作成した検量線を使用して求めた。

図5(a), (b)はそれぞれCZ結晶とEpi結晶の低温赤外吸収スペクトルの例である。波数 $1,130\text{cm}^{-1}$ 付近の酸素に起因する吸収, 610cm^{-1} 付近の炭素に起因する吸収がそれぞれ認められ, ともにEpi結晶のほうが少ない。Epi結晶および通常のCZとFZ結晶における酸素と炭素含有量の測定結果は, 表1に示すとおりである。Epi層中の酸素濃度は $1 \sim 3 \times 10^{16}\text{atoms/cm}^3$ である。この値はFZ結晶中の酸素濃度より多いがCZ結晶中の酸素濃度より一けた以上少ない。FZ結晶よりも酸素濃度が多い理由としては基板に酸素を 10^{17}atoms/cm^3 台含むCZ結晶を使用していることが考えられるが明らかではない。Epi結晶中の炭素濃度は $1 \times 10^{16}\text{atoms/cm}^3$ 以下であり, 通常のFZ, CZ結晶よりも少ない。このようにEpi結晶中の酸素および炭素濃度はCZ結晶より少なく, ほぼ通常のFZ並みであるといえよう。

5 高耐圧Epiダイオードの逆特性とライフタイム

以上述べた高純度Epi成長層を適用して接合直径8mmの $p^+-n(\text{Epi})-n^+$ 構造の高耐Epiダイオードを作成した。さらに, $220 \sim 250\Omega\text{cm}$ のn形高抵抗率FZ結晶を使用して同一構造の拡散ダイオードを同時に作成しEpiダイオードと電気特性を比較した。図6はこれらのダイオード製造工程の説明図である。Epiダイオードには, $2.9\mu/\text{min}$ の成長速度で厚さ 200μ 形成したウェハ(Group EP-I)と, $6.7\mu/\text{min}$ の成長速度で厚さ 160μ 形成したウェハ(Group EP-II)の2種類のものを使用した。まず, Epi層とFZウェハの片側にp-n接合を形成するためにボロンを拡散し, 次いで双方のウェハの裏面に n^+ コンタクト層を形成し, かつゲッタを行なうためにリンを拡散した。図7(a), (b)はそれぞれこのようにして得られたEpiダイオードと拡散ダイオードの断面不純物濃度分布を広がり抵抗法で測定した結果の例である。ダイオードの逆特性は, 高圧ダイオードカーブトレーサにて測定し, キャリア ライフタイムは順電圧減衰法⁽¹⁰⁾(Forward Voltage Decay Method)によって測定した。

図8(a), (b)はそれぞれEpiダイオード(group EP-I)と拡散ダイオードの逆特性測定例である。図9はEpiダイオードgroup EP-I, group EP-IIおよび拡散ダイオードについて得られた逆耐圧(at 5mA)を示すものである。比較のため

表2 Epiダイオードと拡散ダイオードのキャリア ライフタイム
Epiダイオード(EP-I)のライフタイムは拡散ダイオードと同等である。

Table 2 Carrier Lifetime of the Epitaxial Diodes and the Diffusion Diodes.

ダイオード	グループ	成長速度 (μ/min)	キャリア ライフタイム (μs)
Epi ダイオード	EP-I	2.9	85, 90, 95, 100, 105
	EP-II	6.7	44, 44, 49, 74
拡散ダイオード	DF	—	67, 76, 82, 102

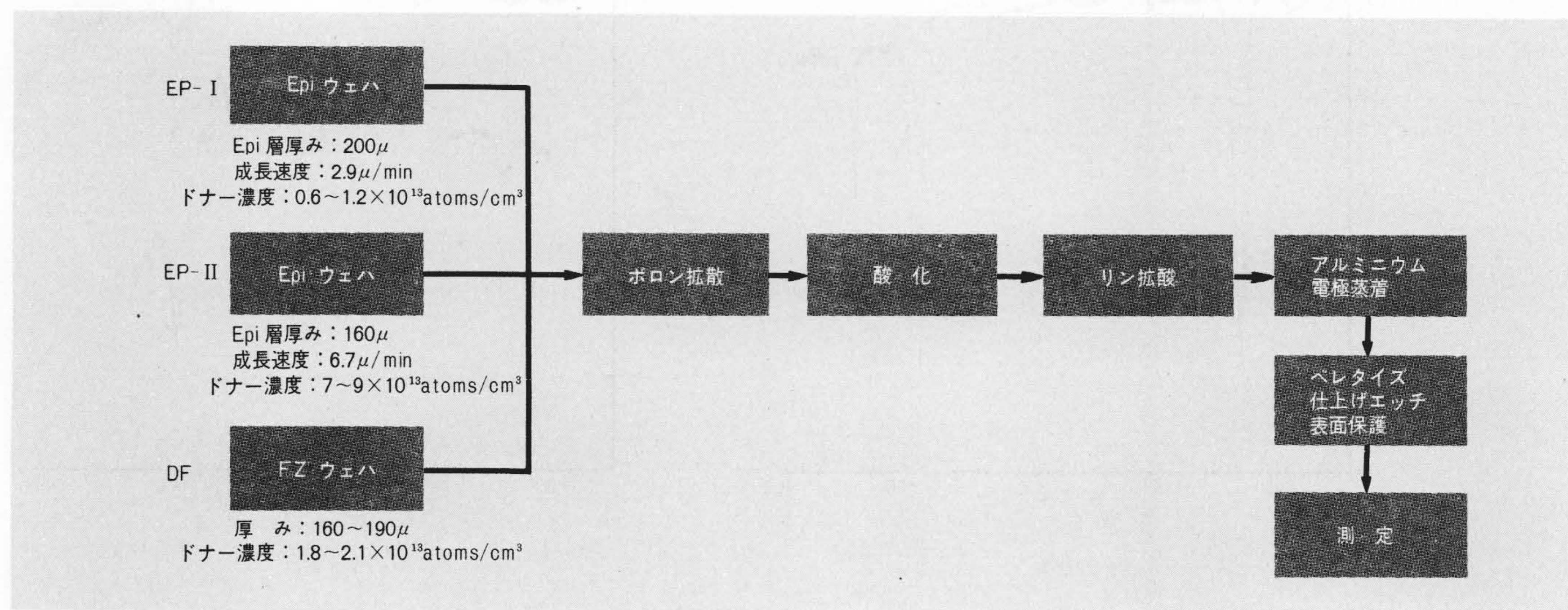


図6 ダイオード試料の製造工程説明図 2種類のEpiウェハ(Group EP-I, EP-II)と高抵抗FZウェハを使用し同時にダイオードを作成した。

Fig. 6 Fabrication Process of Epitaxial and Diffusion Diodes

に $p^+-\nu-n^+$ 接合における ν 層のドナー不純物濃度と幅を関数としたアバランシェ降伏電圧の計算値⁽¹¹⁾も示してある。Epiダイオード、拡散ダイオードのいずれにおいても耐圧は計算値とほぼ一致している。Epiダイオードで得られた最高逆耐圧は2,200Vであり、V-I特性もFZ結晶を使った拡散ダイオードとほとんど同等であった。

表2はキャリア ライフタイムの測定結果である。Epiダイオードgroup EP-Iのライフタイムは、拡散ダイオードのそれと同等であり数十マイクロ秒から100 μ sの値が得られている。ただ、6.7 μ /minの高速成長で形成したEpiダイオードgroup EP-IIについては幾分小さい値となっているが、成長速度とライフタイムの相関は未検討である。

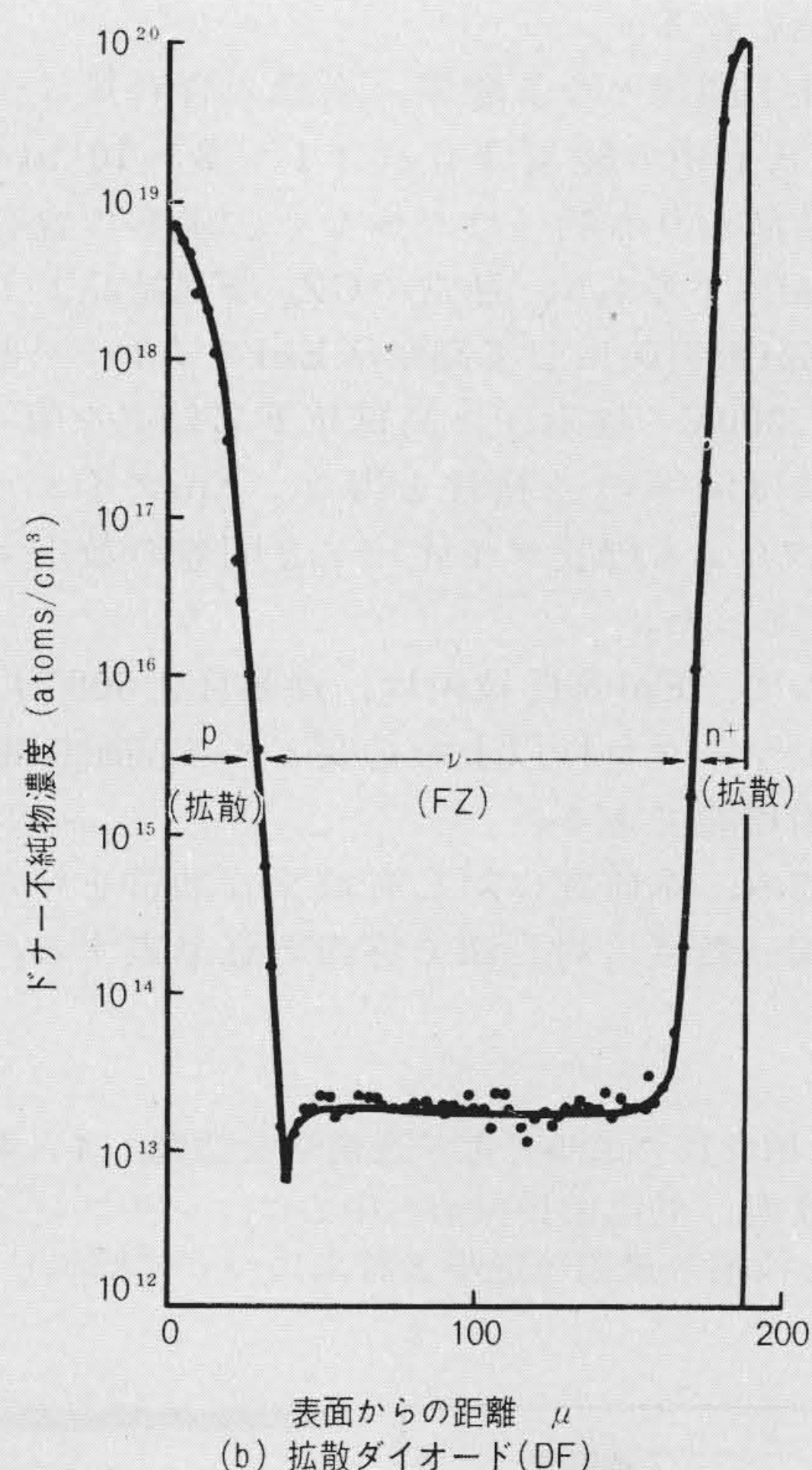
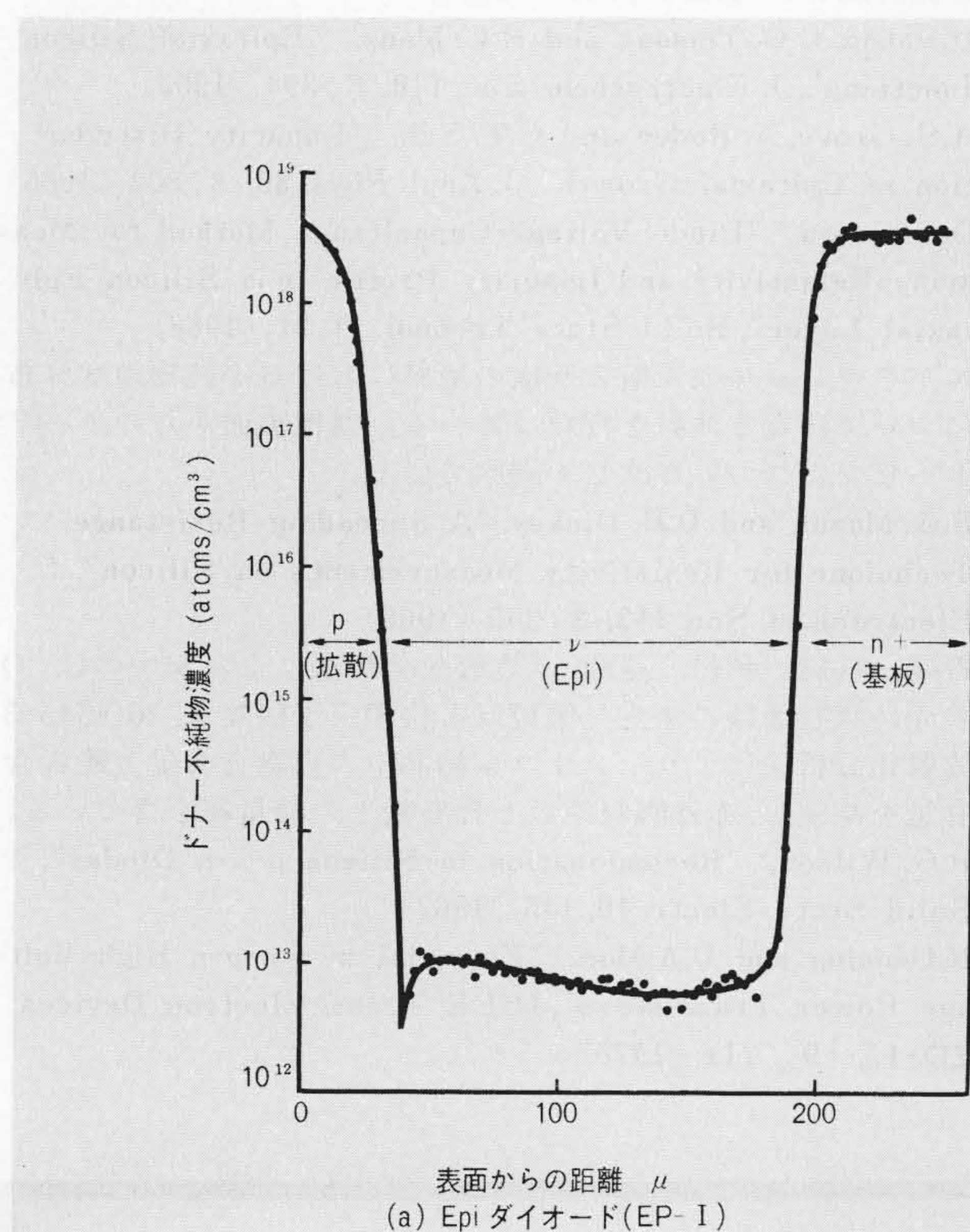


図7 Epiダイオードと拡散ダイオードの不純物濃度分布 ダイオードの接合構造は $p^+-\nu-n^+$ 形である。

Fig. 7 Typical Impurity Concentration Profiles Across the Epitaxial Diode and the Diffusion Diode.

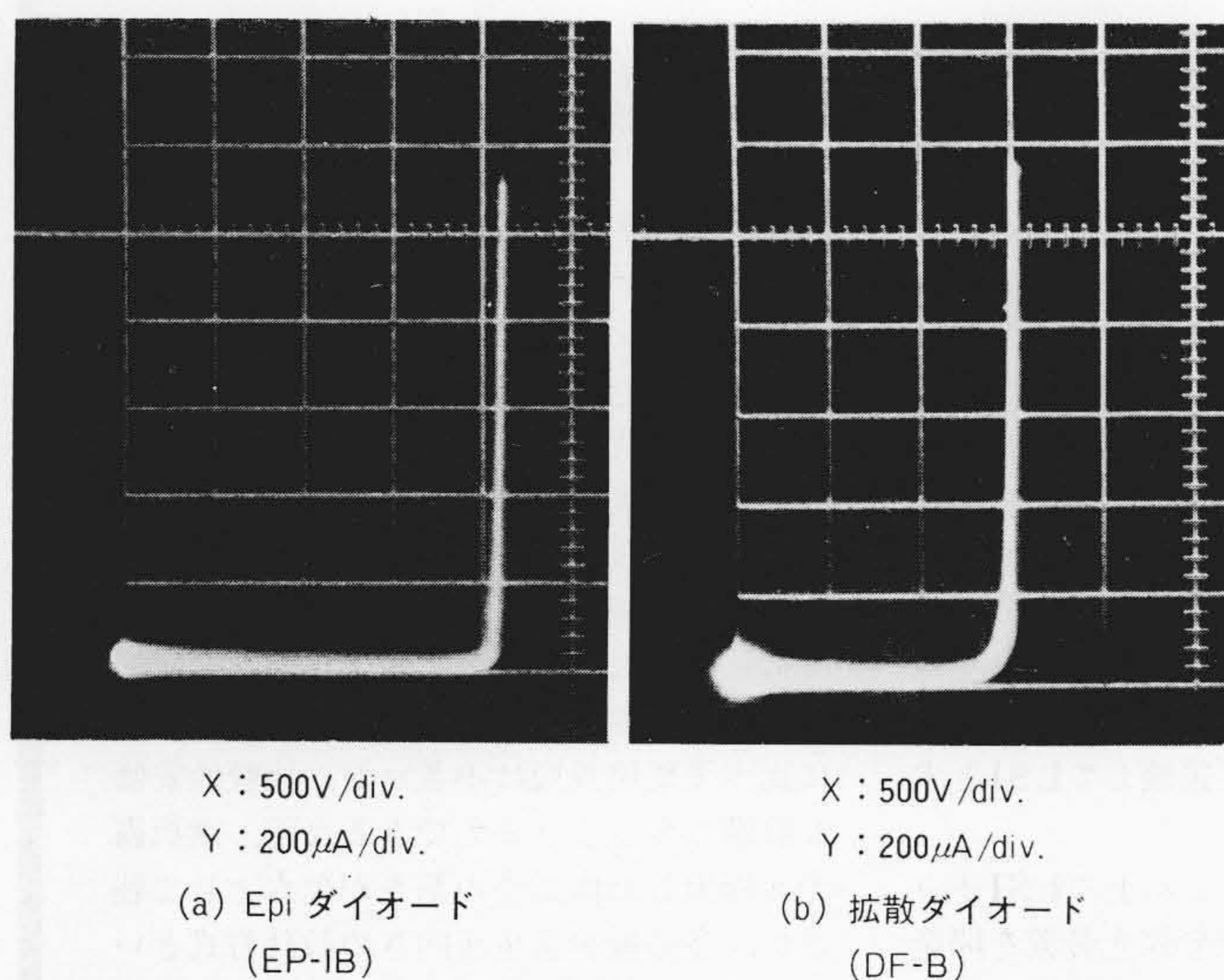


図8 Epiダイオード(EP-I)と拡散ダイオード(DF)の逆特性測定例 Epiダイオードで2,000V以上の耐圧が得られている。

Fig. 8 Typical Reverse V-I Characteristics of an Epitaxial Diode and a Diffusion Diode.

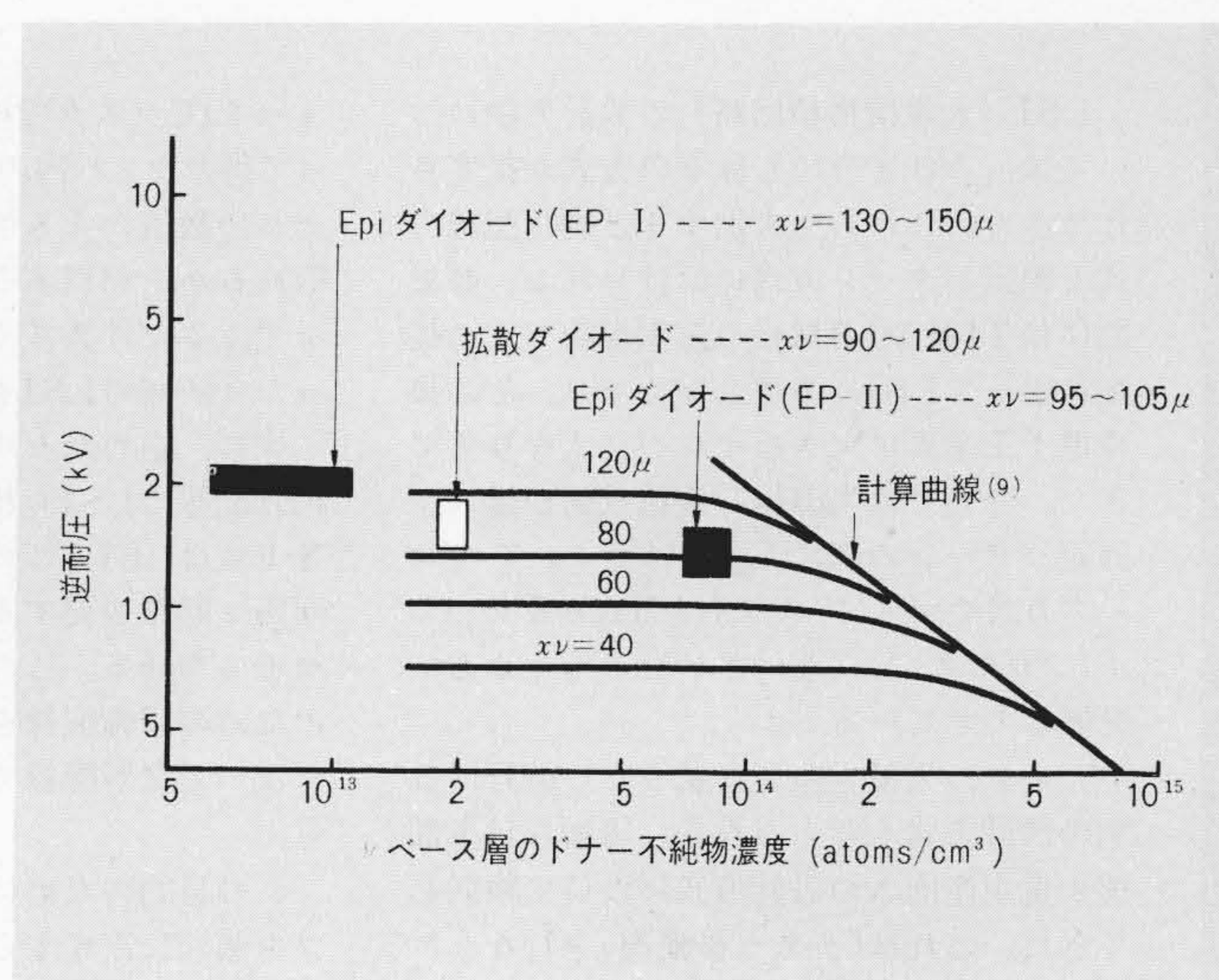


図9 EpiダイオードEP-I, EP-IIおよび拡散ダイオードの逆耐圧(at 5 mA) 比較のために耐圧の計算値⁽⁹⁾も同時に示してある。得られた耐圧は計算値とほぼ一致している。

Fig. 9 Blocking Voltages(at 5 mA) Measured on the Three Groups of Diodes: EP-I, EP-II Epitaxial Diodes and Diffusion Diodes.

6 結 言

得られた結論を要約すると次のとおりである。

- (1) 原料や反応装置および成長プロセス中に生ずる極微量の汚染を防止することにより、高不純物濃度の n^+ シリコン単結晶基板上にドナー不純物濃度が $10^{12} \sim 10^{13} \text{atoms/cm}^3$ オーダーでしかも均一な不純物分布を有する高純度Epi層を半量産的に形成することができた。これにより $100 \Omega \text{cm}$ 程度までの抵抗率制御が可能となる。
- (2) 素子特性上問題となる酸素、炭素の含有量について評価した。Epi成長層中の酸素含有量は $1 \sim 3 \times 10^{16} \text{atoms/cm}^3$ であり、CZ結晶よりも約一けた少ない。炭素の含有量は $1 \times 10^{16} \text{atoms/cm}^3$ 以下であり、通常のCZ、FZ結晶よりも少ない。
- (3) 高純度Epi層を適用して高耐圧Epiダイオードを作成した結果、最高2,200Vの逆耐圧と高抵抗FZ結晶を用いた拡散ダイオードとほぼ同等の逆特性を得た。Epiダイオードのキャリア ライフタイムも拡散ダイオードと同等の数十マイクロ秒から $100 \mu\text{s}$ であった。
- (4) したがって、Epi成長技術は、逆耐圧2,000V以上、ライフタイム数十マイクロ秒以上を必要とする高耐圧電力用半導体素子に適用可能である。

終わりに臨み、本研究に対し有益なご助言をいただいた東北大学西沢潤一教授に対し深く感謝の意を表する。

参考文献

- (1) 西沢, 「気相成長の進歩」, 電子通信学会誌55, 4, 485 (1972)
無欠陥技術, 低温成長技術を中心に, シリコン エピタキシャル成長技術の最近の進歩と将来について解説している。
- (2) P. Rai-Choudhury, "Microinhomogeneities in Melt and Vapor Grown Silicon", J. Crystal Growth 10, 291 (1971)
- (3) Y.C.Kao and G.A.Gruber, "Evaluation of Epitaxially Grown High Voltage Silicon P-N Junctions", ECS 137th National Meeting Extended Abstracts, Los Angeles, 252 (1970)
- (4) B.A.Joyce, J.C.Weaver and D.J.Maule, "Impurity Redistribution Process in Epitaxial Silicon Layers", J. Electrochem. Soc. 112, 11, 1100 (1965)
- (5) D.Kahng, C.O. Thomas and R.C. Manz, "Epitaxial Silicon Junctions", J. Electrochem. Soc. 110, 5, 394 (1963)
- (6) A.S. Grove, A. Roder and C.T. Sah, "Impurity Distribution in Epitaxial Growth", J. Appl. Phys. 36, 3, 802 (1965)
- (7) D.C. Gupta, "Diode Voltage-Capacitance Method for Measuring Resistivity and Impurity Profile in a Silicon Epitaxial Layer", Solid State Technol. 11, 31 (1968)
エピタキシャル成長層と基板の境界における不純物濃度分布について測定と検討を行なっている。基板裏面からのオートドーピングについて詳しく調べている。
- (8) R.G. Mazur and D.H. Dickey, "A Spreading Resistance Technique for Resistivity Measurements on Silicon", J. Electrochem. Soc. 113, 3, 255 (1966)
- (9) 野崎, 八釵, 秋山, 遠藤, 「放射化分析法によるSi中のC, Oの赤外吸収係数の決定」, 第17回応物学会予稿集 2, 26(昭45-3)
放射化分析法により, シリコン結晶中の炭素含有量と酸素含有量を測定し, 赤外吸収係数と含有量との検量線を得ている。
- (10) P.G. Wilson, "Recombination in Silicon p- π -n Diodes", Solid State Electr. 10, 145 (1967)
- (11) R.Denning and D.A.Moe, "Epitaxial π -n-p-n High-Voltage Power Transistors", IEEE Trans. Electron Devices ED-17, 9, 711 (1970)

論文抄録

チップ選択と回路変更の手法を用いる LSIの一設計方式

日立製作所 岡部隆博・斉木 篤, ほか 3 名

電子通信学会論文誌C 55-C, 594 (昭47-11)

LSI (大規模集積回路) の設計方法については、これまでも種々の方式が提案されてきた。これらを大別すると選択配線方式と固定パターン方式に分けられる。歴史的にはTI社やIBM社の選択配線方式の提案によってLSIなる概念が生まれ、その後の電子工業界に大きなインパクトを与えてきた。今日では半導体の製造技術が進み、固定パターンの部に入るビルディングブロック方式やマスタ スライス方式がそのバックプロセスによる量産性の強みを生かして発展してきている。

しかし、大量生産形に属さない分野では別の設計方式も考えられる。筆者らは多品種少量生産向けの設計方式について検討してきた。これは「テスト後配線」を行なうにもかかわらず、固定パターン マスクでよく前記両方式の中間に位置する方式である。

ここで一つのLSIチップは複数のセル(基本となる回路単位)から構成されるものとする。まずセルのレベルで作られたウ

ェハをICテストで検査する。この検査によって得たウェハ内の良品セルの分布を基に、セルの数倍の大きさのLSIがどの場所から取れるかを判別する。ウェハ内の良品セルをできるだけ数多く取得するために、異なったサイズのLSIも考える。

次に、定めたセル群に対して、セル間の相互配線でLSIを構成する。これに先だち、各セルはLSI内での回路構成に都合のよい回路へ回路変更する「カット工程」なる新プロセスを経る。このとき、同時に相互配線のための予備配線をも行なうようにする。

次いで2層配線で相互接続してLSIとする。

この目的のために、ウェハ上のLSIチップを個別に露光する写像形露光装置を開発した。これは倍率4倍のマスクが装着でき、ウェハ上のLSIチップの位置を自動的に位置決めして、品種に応じたマスクを次々と切り換えながら露光することができる。原理的には各ウェハの歩どまり地図だけから

情報を得て数値制御用のテープを作成すればよい。

試作は本装置を用いて行なわれた。セルとしては8ゲートのTTL回路を用い、 2×3 倍、 3×2 倍、 4×3 倍の3品種について実験した。良品チップの取得数は固定パターン方式よりも2~3倍向上した。

本設計方式は一種のマスタ スライス方式の応用であるが、「テスト後配線」を行なうので選択配線方式の一応用でもある。プロセス技術としては、選択露光技術と2層配線技術が必要不可欠である。選択配線方式に比べて集積規模は小さいが、比較的安価な設備で歩どまりよくできる反面、選択露光に帰因した作業性の悪さが欠点として残され、多品種少量生産向けの設計方式といえよう。固定パターン方式に対しては集積度の高いチップが数品種も同時に作りうるので研究先行試作にも適するものと考えられる。