

# 日立プログラマブル ロジック コントローラ Hitachi Programmable Logic Controllers

プログラマブル ロジック コントローラは、シーケンスの設計、製作、保守の効率化を可能とするシーケンス制御専用のコントローラで、その開発された背景を述べるとともに、日立製作所で製作しているプログラマブル ロジック コントローラの特長、仕様、及び動作原理に触れ、これらを使用した場合の効果について論述した。

柏迫一民\* Kazutami Kashiwasako  
齊藤 勉\*\* Tsutomu Saitô  
榎本武男\*\*\* Takeo Masumoto

## 1 緒 言

シーケンス制御発展の過程をみると、当初は、複雑な作業の手順を時間的な順序に展開し制御することに始まり、更に時間を含め幾つかの情報の間に定められた論理関係が満たされることを条件に、ステップが歩進するシーケンス制御へと発展した。すなわち、シーケンス制御機器の主役は、時間的要素から論理要素に移行し、電磁リレーが広く活用されるに至っている。

当然のことながら、シーケンス制御の適用される分野が拡大され、また、それらの装置が複雑・高度化するにつれ、電磁リレーを主体とするシーケンス制御回路も、複雑・多様化するに至り、ここに幾つかの問題が発生した。

その一つは、シーケンス制御におけるエンジニアリングであり、他の一つは使用されるハードウェアに対する問題である。

対象とされる本体装置と、これを制御するシーケンス制御装置の設計製作に当たる技術者は、必ずしも同じではなく、むしろシーケンス制御の内容が複雑化するにつれ、異なっている場合が普通であり、本体装置に付属するシーケンス制御装置の設計、計画は後から行なわれることが多く、製作の同期化に対し障害となりやすく、相互技術交流の不十分、あるいは装置自体の複雑さから、制御内容の間違い、あるいは運

転後の修正など大きなエンジニアリング パワーを必要としている。

一方、使用する制御機器としては、制御の複雑高度化、大形化に対して、信頼性の向上と小形化を進める必要があり、多様化に対しては融通性の高い制御機器を必要とするに至った。

これらの要求にこたえて開発されたシーケンス制御機器が、プログラマブル ロジック コントローラ(以下、PLCと略す)である。PLCは半導体集積回路を用い、小形・高信頼化を図るとともに、目的とする論理の実現をプログラムの組込みにより達成するもので、ハードウェアの標準化を可能とし、論理回路の作製を容易にしたものである。PLCが開発されて以来、数年を経過したが、その間に多くの改良を加えられて更に成長し、現在では完全な実用段階に入っている。

PLCとは、一般に準電子計算機式のコントローラを指す場合が多いが、ここではピン ボード式のものも加え、現在、日立製作所において製作されている二、三の機種について、その構成と特長について述べる。

## 2 PLCの構成と動作原理

PLCは図1に示すように、各種接点の開閉状態を入力信号

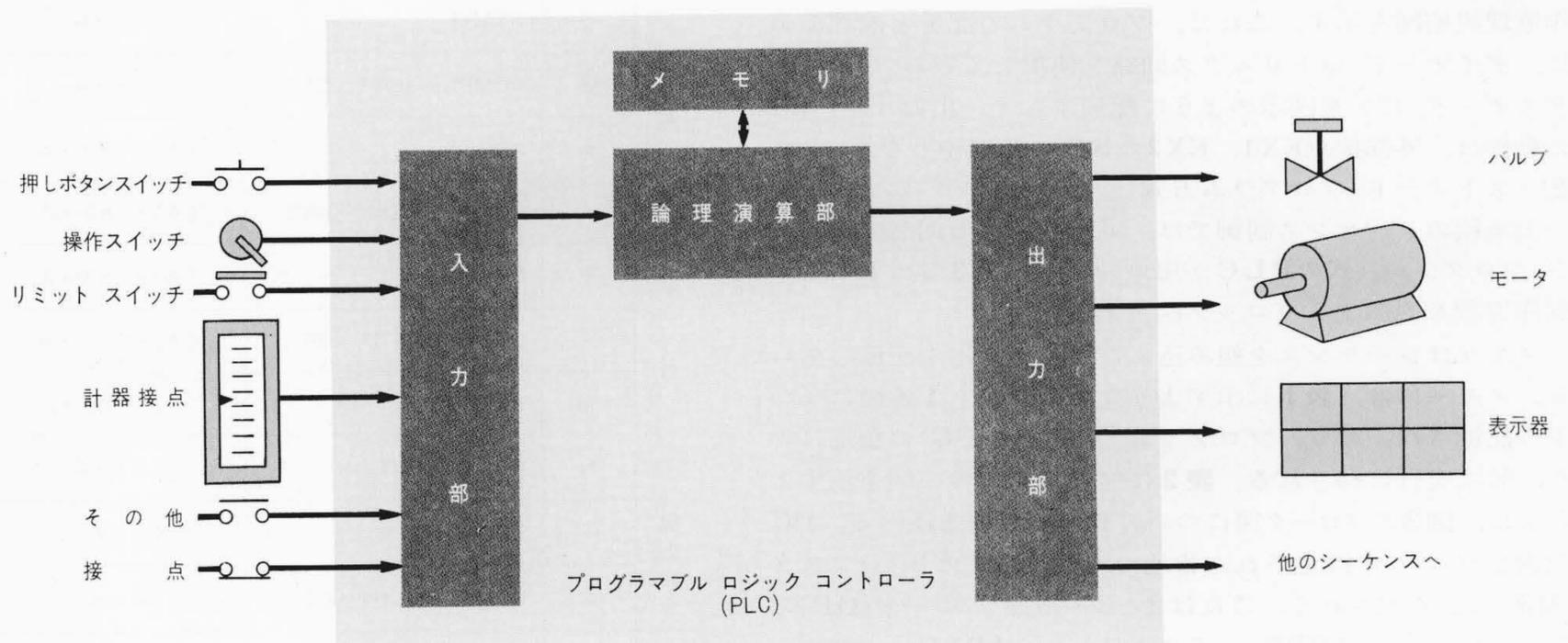


図1 PLCの構成 PLCの主要ブロックは図に示す四つに分けることができる。

\* 日立製作所那珂工場 \*\* 日立製作所大みか工場 \*\*\* 日立製作所習志野工場

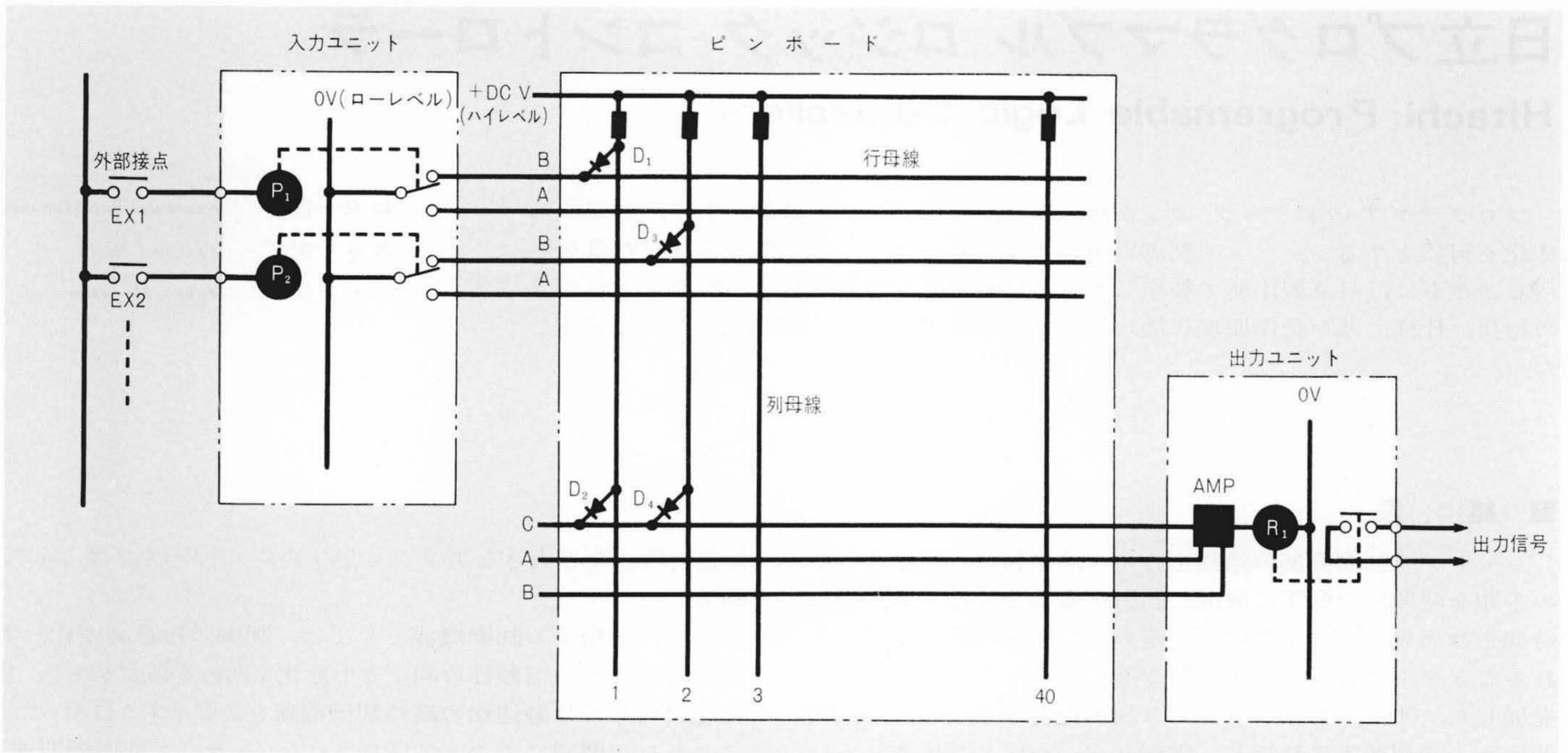


図2 ダイオードマトリックス方式PLC 外部接点EX1及びEX2がオフの状態では、ダイオードピンD1、D3、入力リレーP1、P2のB接点により列母線1、2はLOWレベルにある。EX1又は、EX2がオンになるとP1又はP2が動作し、列母線1、2がHIGHレベルとなりダイオードピンD2、又はD4、リレーアンプAMPを介し、出力リレーR1を動作させ出力信号を出す。

として取り入れ、メモリ部に収納されたプログラムに従って論理演算を行ない、その結果をバルブ、モータ、表示器などへ出力信号として出力する。

プログラムの記憶と論理演算を行なう方式には、シーケンスが極く小規模で、且つ単純な場合に適するダイオードマトリックス方式と、大規模で複雑な場合に適するストアードプログラム方式とがある。

(1) ダイオードマトリックス方式

図2は、日立PLCの中で最も小規模な“FREELOG”の動作原理説明図を示す。これは、プログラムの記憶と論理演算に、ダイオードマトリックス回路を使用している。例えば、ダイオードピンを図示のように配列すると、出力リレーR1の動作は、外部接点EX1、EX2の状態の論理和となる。

(2) スタードプログラム方式

大規模のシーケンス制御では、電子計算機と同じストアードプログラム方式のPLCが用いられる。図3は、PLCの動作原理を説明するブロック図である。

メモリはシーケンスを組み込んだプログラムを記憶している。メモリには、表1に示すような命令語が、1番地の一つずつ記憶されており、プログラムカウンタ(PC)の指定により、順次実行に移される。表2にプログラムの一例を示すとともに、図3のブロック図について動作の概要を述べる。PCの内容によって指定された番地の内容が、メモリレジスタ(MR)に読み出される。これはオペレーションコード(OP)とアドレス部分(ADDR)の二つに分かれ、ADDRは入力ユニットに出力され、入力アドレスを指定し、OPは論理演算部(ALU)に与えられてALUで行なわれる演算の種類を指定する。

ADDRによって指定された入力アドレスの内容は、DATA INラインに載せられ、ALUの一つの入力となる。この入力とアキュムレータ(ACC)との間で、OPによって指定された演

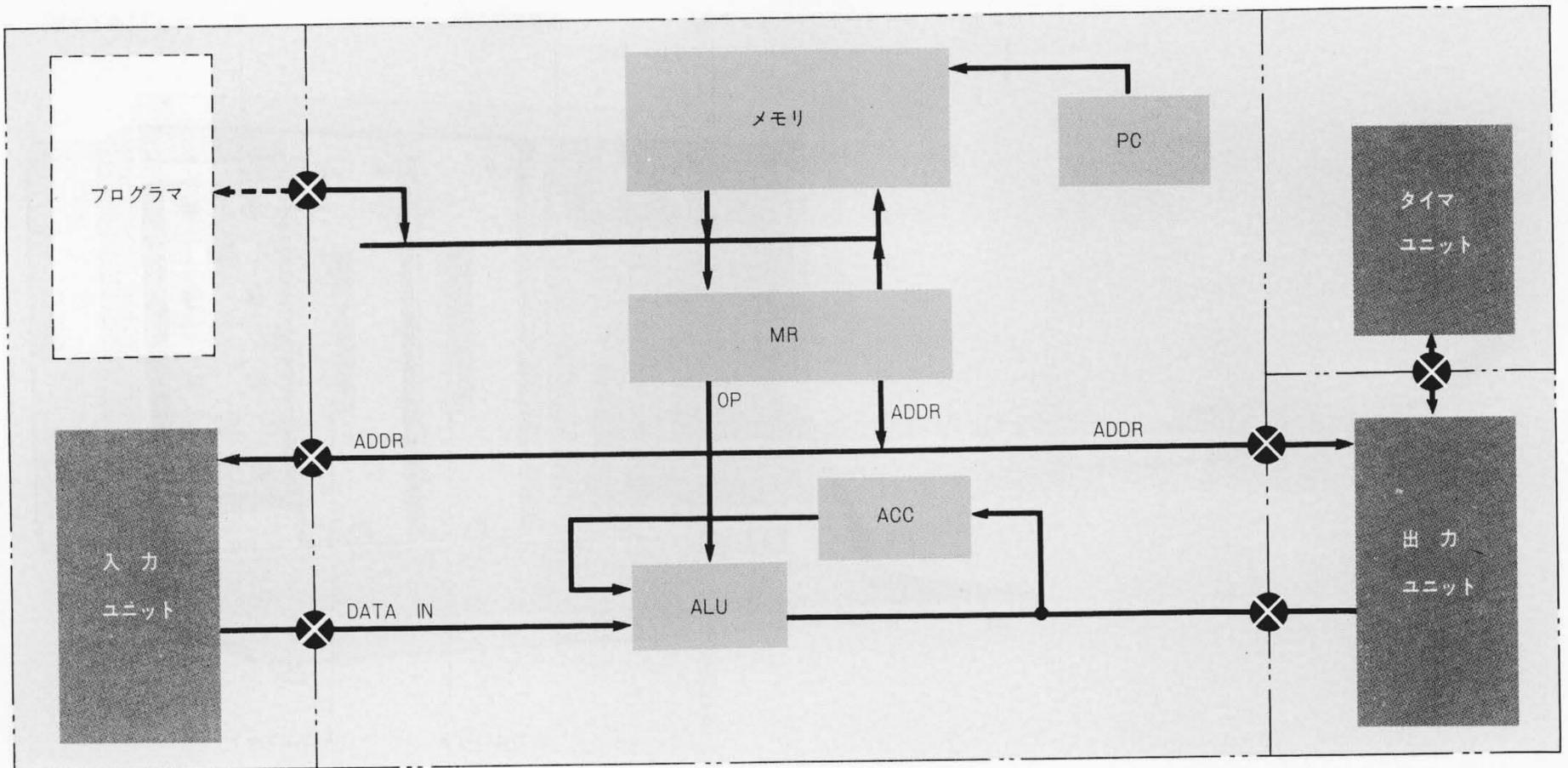
表1 PLCの命令語の例 PLCの命令語は、シーケンス制御専用の論理演算と入・出力命令より構成されている。

16	15	12	11	0
P	OP	ADDR		

注： P=パリティビット ADDR=アドレス部分  
OP=オペレーションコード

機能種別	OP	名称	演算内容	ADDR
演算命令	S	START	$(n) \rightarrow A$	n
	\$	COMPLEMENT START	$(\bar{n}) \rightarrow A$	
	*	AND	$(A) \cdot (n) \rightarrow A$	
	/	COMPLEMENT AND	$(A) \cdot (\bar{n}) \rightarrow A$	
	+	OR	$(A) + (n) \rightarrow A$	
	-	COMPLEMENT OR	$(A) + (\bar{n}) \rightarrow A$	
	%	EXCLUSIVE OR	$(A) \oplus (n) \rightarrow A$	
出力命令	N	NO OPERATION	$(A) \rightarrow A$	n
	=	EQUAL	$(A) \rightarrow n$	
分岐命令	#	COMPLEMENT EQUAL	$(\bar{A}) \rightarrow n$	N
	U	JUMP UNCONDITIONAL	$N \rightarrow PC$	
	Z	JUMP ZERO	$(A)=0 \quad N \rightarrow PC$ $(A) \neq 0 \quad (PC)+1 \rightarrow PC$	

注： n=入出力等のアドレス (n)=アドレスn番地の内容  
N=プログラムの番地 (A)=アキュムレータの内容  
A=アキュムレータ



注： ACC=アキュムレータ MR=メモリ レジスタ  
 ALU=論理演算ユニット PC=プログラム カウンタ  
 ADDR=アドレスポート OP=オペレーションコード

図3 ストアード プログラム方式PLC 規模の大きいPLCでは、電子計算機と同じストアード プログラム方式が用いられる。

表2 プログラムの一例 右のリレー シーケンスに対応するプログラムの一例を示す。

メモリ アドレス (PC)	OP	入・出力アドレス (ADDR)	対応リレー シーケンス
000	S	003	
001	*	015	
002	/	009	
003	=	421	

算が行なわれ、その演算結果は、再びACCに格納される。命令が出力命令の場合には、ACCの内容はADDRによって指定された出力アドレスに出力される。

このようにして、メモリの000番地より一つずつ処理し、プログラムが一巡すると、再び000番地より繰り返す。一巡する時間、すなわちスキャン周期は、メモリ容量4K語の場合で約10ms程度である。これは、入出力回路の遅れ時間20msと合わせて約30msの応答速度を意味し、リレー装置の平均的な応答速度(入力リレーと出力リレーの2段遅れ)30msと同等である。

### 3 日立PLCの仕様とねらい

表3に、日立PLC主要4機種仕様の一覧を示す。次に、日立PLCの各について、そのねらいを述べる。

### 3.1 “FREELOG”

“FREELOG”は、既述したように、プログラムの記憶にダイオードマトリックスを使用した、小規模なPLCであり、図4にその外観を示す。ダイオードピンは、ピンボードにねじ止めする構造で、ピンを配置する位置によりプログラムを行なう。ピンの位置を変えることでプログラムを容易に変更することができ、従来、リレー回路を組んできたのと全く同様の技術、設置条件、及び取扱いで使用することができる。

“FREELOG”は、入出力点数各20点であり、ストアードプログラム方式のPLCを使うには規模が小さい用途に使用される。

### 3.2 DSC-5形シーケンサ

論理演算部、メモリ部、入・出力部、出力用無接点ACパワーリレーなどをすべて一体のケースに収納した、コンパクトタイプの汎用PLCであり、小規模なシーケンス制御に用いることを目的としている。図5に示すように壁掛け形の構造で、これだけで独立した制御装置として使用できる。

小規模で、プログラム変更の少ないシーケンス制御を対象にし、メモリには、停電や雑音によりメモリ内容が破壊される心配のない、信頼性の高い大規模集積回路(LSI)の読み出し専用メモリ(ROM)を採用した。プログラムの追加や変更を行なう場合には、メモリの余白に書き込むか、又は1/4K語単位のメモリの内容を紫外線で消去して新たに書き込む。

ROMへのプログラムの書き込みは、専用の書込装置により、手動、又は紙テープリーダにより行なわれる。書込みの終わったROM素子は、書込装置から外し、メモリ用プリント板に装着し本体に挿入する。

DSC-5形シーケンサは、出力用無接点ACパワーリレーのほか、磁気保持形の小型キープリレーを使用したラッチ出力をもち、停電などに際し出力が消去しないので、シーケンスの再始動ができる。

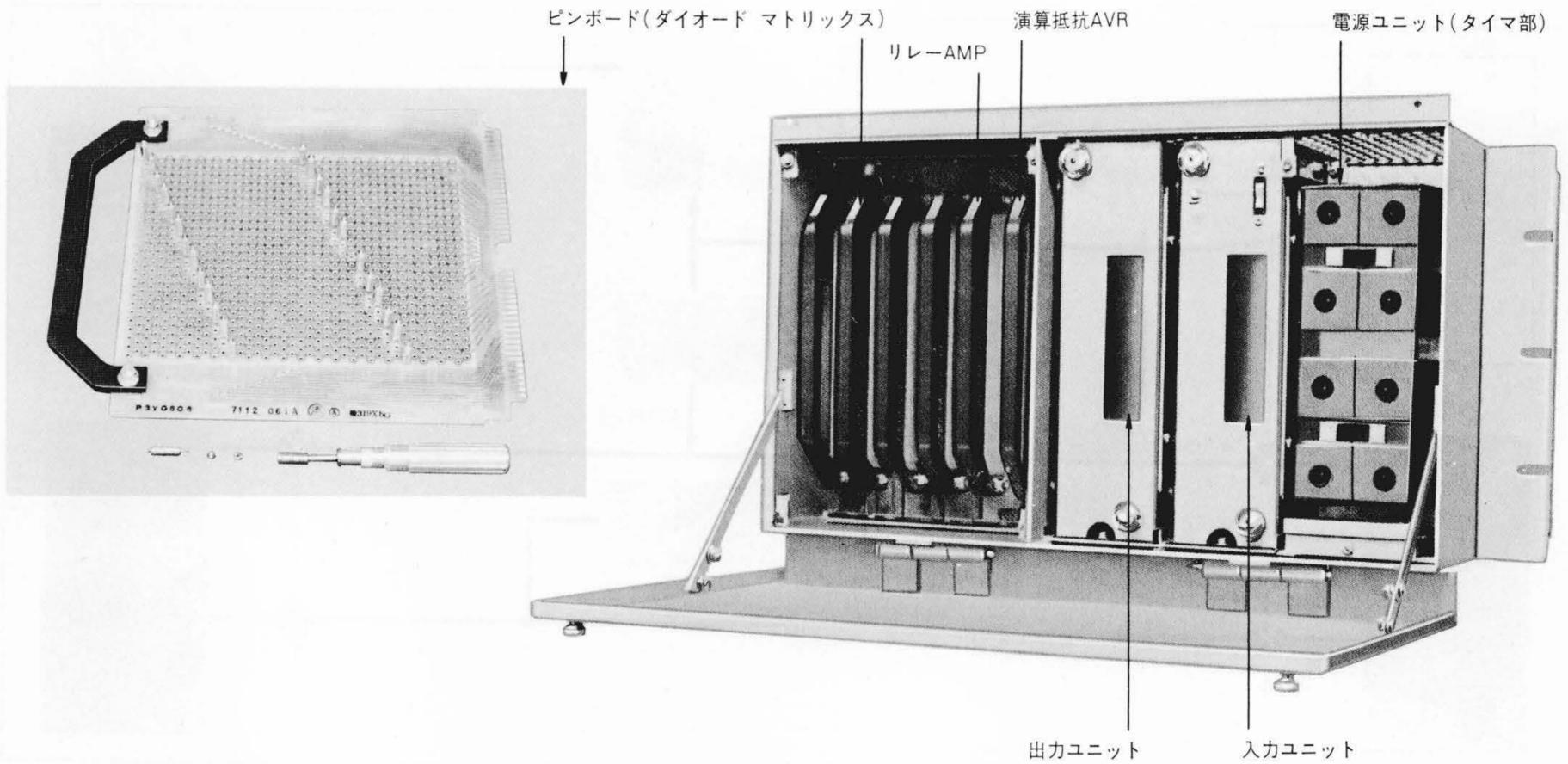


図4 “FREELOG”の構成 キュービクルへの取付けが容易なユニット構造である。

また、プログラム変更が多く、融通性が特に要求される用途には、磁気コアメモリを使用したDSC-6形シーケンサが用意されている。

### 3.3 “HSC-500”

モータ群コントロールを主体とした産業用シーケンス制御を目的としており、その入・出力各510点は、モータ100台程

度のプラントを制御する場合を考慮したものである(図6)。

特にプログラム変更の融通性を重視し、ユーザーによる自主的なプログラミングの便利さを追求し、メモリは変更の容易な磁気コアメモリを使用している。プログラムは、表面パネルより手動で読み込ませるか、あるいはプログラマより手動、又は紙テープリーダーで読み込ませることにより、簡単に

表3 日立PLCの仕様 入出力点数各20点の小規模機種(ダイオード・マトリックス方式)から入出力点数各1,024点の大規模機種(ストアード・プログラム方式)まで4機種の仕様を示す。

機種	演算ユニット			入出力ユニット					主な用途
	メモリ	命令	プログラム	入力点数	入力仕様	出力点数	出力仕様	タイマ	
“FREELOG” FL-2IR	40ステップ (マトリックス列母線数) ダイオードマトリックス	5種	ダイオード・ピンの 締付方式	最大20点	AC 200V	最大20点	AC 200V 1A	最大8点 (1~600s)	小規模シー ケンス制御
DSC-5	最大4K語 (1/4K語単位) (1語=8ビット) IC ROM	8種	メモリ書込装置 (ICチップ) プログラム (キーボードMTR)	最大239点 (8点/パッケージ)	AC 100V AC 200V DC 24V	最大239点 (8点/パッケージ)	AC 100V 1A AC 200V 1A DC 24V 0.2A	8点/パッケージ 出力パッケージ の収納部に挿入 (1~60s)	中小規模汎 用シーケン ス制御
“HSC-500”	最大8K語 (2K語単位) (1語=15+3ビット) 磁気コア	7種	プログラム・コンソール (キーボードプリンタ) PTR	最大510点 (16点/パッケージ)	DC 48V	最大510点 (16点/パッケージ) 最大255点 (8点/パッケージ)	DC 48V 30mA DC 24V 60mA AC 100V 1A	最大255点 (0.2~1,500s)	モータ群 シーケンス 制御
“HISEC-70”	最大4K語 (1K語単位) (1語=16+1ビット) IC ROM IC RAM	12種	プログラマ (キーボード) カセットM/T プリンタPTR ROM書込器 (ボードプログラム)	最大1,024点 (16点/パッケージ)	AC/DC 100V AC/DC 200V DC 24V	最大1,024点 (8点/パッケージ) 最大1,024点 (16点/パッケージ)	AC 100V 0.2A DC 100V 0.2A DC 100V 2A DC 24/48V 0.2A	最大256点 (0.1~990s)	大規模シー ケンス制御

注：ROM=読み出し専用メモリ  
RAM=リードライトメモリ

PTR=光電式紙テープリーダー  
MTR=メカニカルテープリーダー  
カセットM/T=カセット磁気テープ

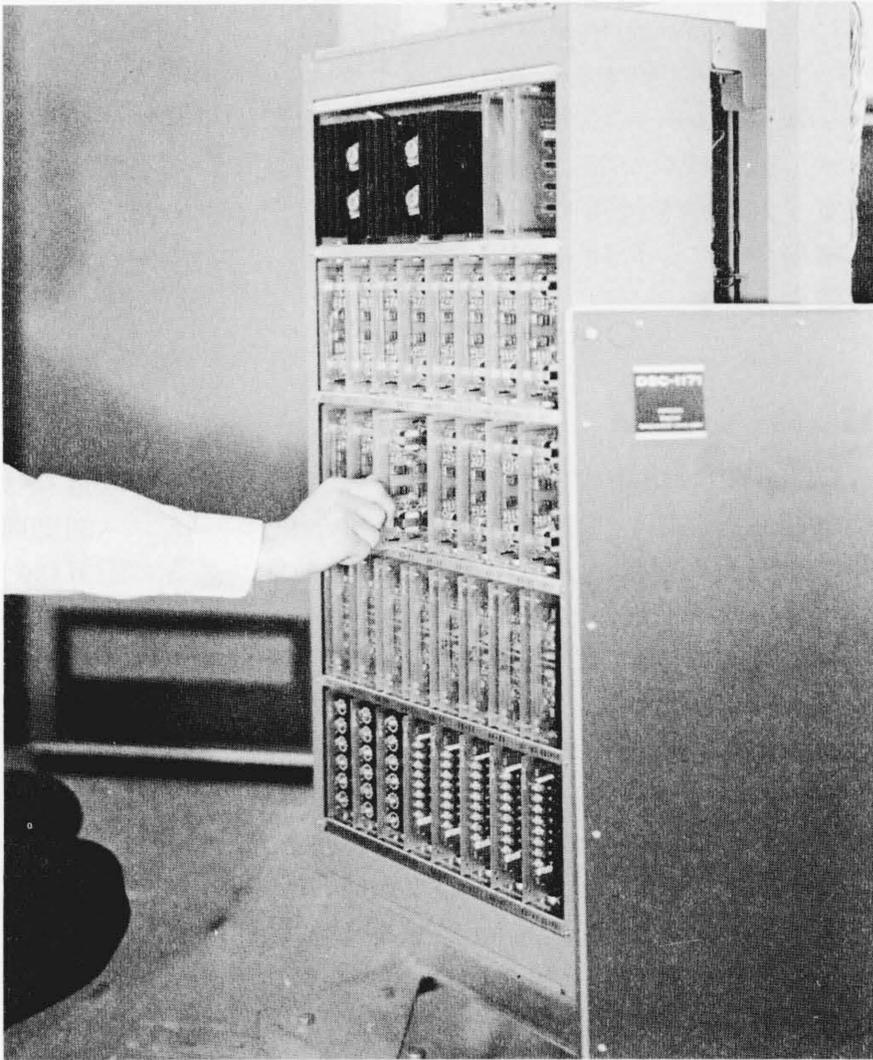


図5 DSC-5形シーケンサ 壁掛形の構造となっており、カバーを外した状態を示す。



図6 日立シーケンス コントローラ“HSC-500” プログラムを行っている状態を示し、論理式どおりにキーを押していけばよい。

入れ替えることができる。

“HSC-500”では、保守の容易性に特に注意を払っている。すなわち、入・出力のすべてに対して1点ごとに動作表示を付け、また入力点数のすべてに対して模擬入力を発生する小形トグル スイッチを付けて、シーケンス動作の確認を容易にしている。更に、メモリ、論理演算処理部、クロック信号、

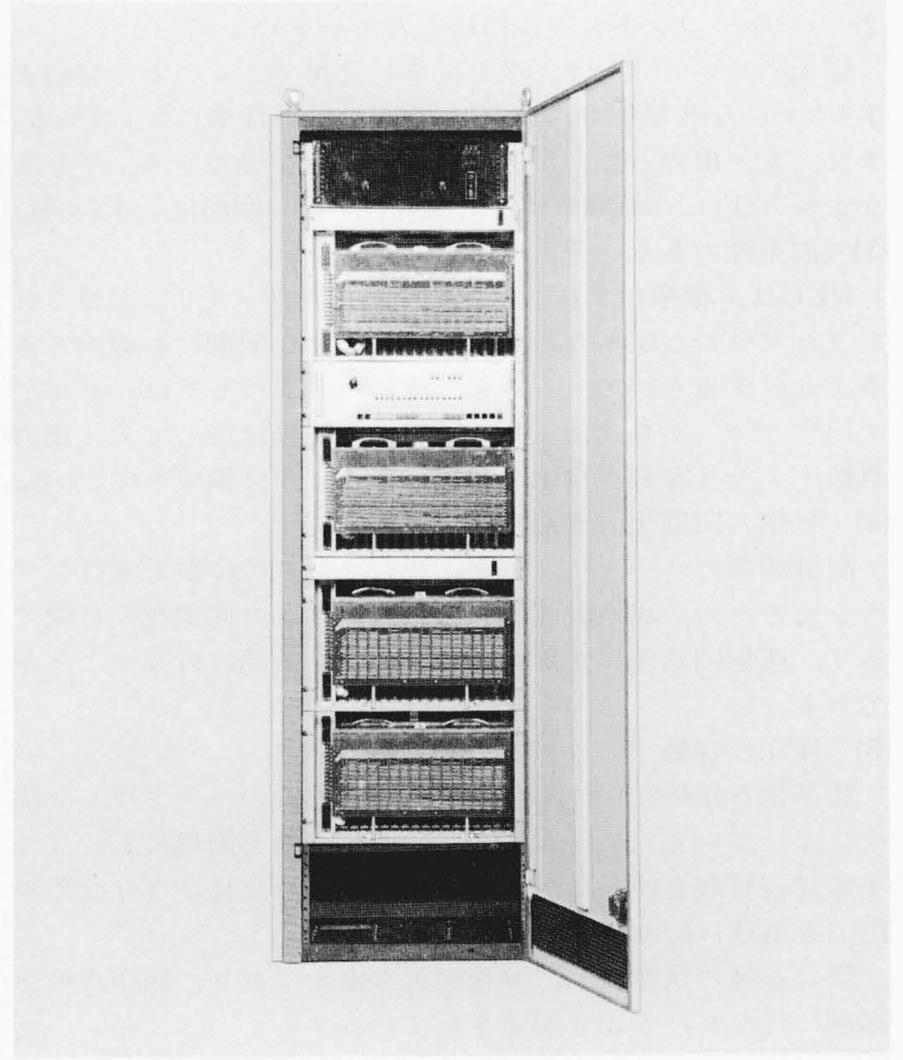


図7 日立シーケンス コントローラ“HISEC-70” 入・出力各ユニットを実装した自立形構造の“HISEC-70”を示す。

及び定電圧電源の各部に対して、自己故障検出を行ないこれを表面パネル上に表示している。

### 3.4 “HISEC-70”

電力、鉄鋼、上下水道などの大規模シーケンス制御への適用を目的としたもので、各1,024点までの入・出力点数をもっており、これらの制御装置の一部として組み込み、完全にプログラムした形で、ユーザーに納入することを意図している(図7)。“HISEC-70”は、論理演算ユニット、入力ユニット、出力ユニット、ファン ユニット、及び電源ユニットなど、キュービクルに取付け容易なユニット構成による、拡張性のあるビルディング ブロック構成になっている。

メモリは、DSC-5形シーケンサと同じくROMを使用しており、プログラム及びデバッグを容易とするため、デバッグ時はシーケンスの訂正が簡単にできるリード ライト メモリ(RAM)を使用し、デバッグ終了後ROMに置き換えが可能のように、ROMカードとRAMカードは完全に差し換えを可能にしている。デバッグ用機器として、プログラマ及びROM書込器が用意されている。

“HISEC-70”においては、プログラムの冒頭に、自己診断プログラムを挿入し、プログラムが一巡するごとに自己診断を行ない万一の故障を検出している。

## 4 日立PLCの特長

PLCに共通した特長としては、次の各項目が挙げられる。

### (1) プログラムが簡単

簡単な論理計算の知識だけで、リレー シーケンス回路図より、容易にプログラムできる。また、取扱いは電子計算機のように特別な知識の習得や、プログラミングの経験を必要とせずPLCを使用することができるようになっている。

## (2) パワー コントロールに適したハードウェア

従来のリレー シーケンスと同等に使用できることを目的とするため、入出力は100V、又は200Vの強電仕様になっている。また、入・出力とも、ホトカプラ、パルス トランス、リレーなどの方法により絶縁され、耐雑音性の高い回路になっている。

## (3) 拡張性のあるハードウェア

PLCは、標準化されたハードウェアを、メモリに記憶されたプログラムと組み合わせて、どのような制御にも適用できるようにするものであるから、そのハードウェアは、ビルディング ブロック方式により、使用する規模に応じて入・出力点数、メモリ容量を自由に選択できるように構成されている。

## (4) 製作の同期化、改造期間の短縮

制御装置のハードウェアと、シーケンスの作製を並行して行なえるため、現地試運転を含む製作期間の同期化が可能であり、運転開始後の変更も短時間でソフト的に行なうことができる。

## (5) 保守が容易

標準化されたビルディング ブロック方式のハードウェア構成になっているため、ユーザーの保守点検を簡単にし、且つ予備品の管理を便利にし、ユニットごとの交換により故障の復旧を迅速に行なう利点がある。

更に各種の状態表示、警報表示を備えており、保守点検が迅速に行なわれるよう配慮されている。

## (6) 設置スペースが小

PLCは、シーケンス制御専用として、ハードウェアを簡素化し、また最新の半導体技術の成果である集積回路(IC, MSI, LSI)、ホトカプラなどの電子部品の採用により小形化を図っているため、全体にコンパクト化され従来のリレー シーケ

ンスに比べ設置床面積が小さくて済む。

## (7) トータル システムとの組みやすさ

小規模のシーケンス制御回路には、PLCが単独で使用されるが、大規模になると、複数台のPLCを使用し、必要に応じて電子計算機を併用することによりシステムを分割、あるいは階層化して、危険分散、エンジニアリング パワーの減少を可能にする。

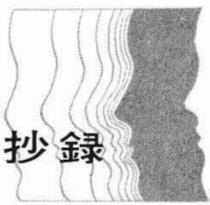
## 5 結 言

PLCは既に実用段階に入っており、各方面でその高信頼性や融通性を発揮して評価を高めているが、シーケンス制御回路の機能の高度化、大形化、あるいは製作コストの上昇に対処する手段として、今後ますますその導入が進むものと思われる。PLCの原点は、標準化されたハードウェアと、簡単なソフトウェアであり、これらの長を生かしながら次に述べる方向に進むことが考えられる。

その一つは機能や回路構成をシンプルにして、PLCそのものを一つの部品と見なせるまでに徹底し、コスト パフォーマンスの向上と危険分散を図る方向であり、もう一つは、規模を大きくし、なお且つ故障診断や演算機能をいっそう充実し、大形システムに使いやすく、またメンテナンスの容易化を達成するという方向である。それぞれの用途に見合ったPLCを使用することにより、効率的にシーケンス制御回路を構成することが可能となろう。

終わりに、PLCを用いたシステムは、ユーザーとメーカー相互の理解と協力とがあって初めて完成されるものであり、今後、関係各位のいっそうの御指導をお願いする次第である。

## 論文抄録



## 光メモリ

日立製作所 角田義人・武田康嗣

計測と制御 13-1, 124 (昭49-1)

光メモリとは「光で情報を記録し保存する素子で、且つ電子計算機やビデオ パッケージ システムなどエレクトロニクス技術との結合でその性能を発揮するもの」と定義できる。対象とする情報の種類によって、(1)デジタル情報メモリと(2)アナログ情報メモリとに大別できる。また情報記録方式からは、(1)直接記録方式と(2)ホログラフィ記録方式とに分類できる。各種光メモリに共通した特徴としては、(1)並列処理能力、(2)高密度記録性、(3)機能性などがある。これらの特徴を利用して現在まで各種の光メモリ システムが開発されてきた。

初期の光メモリはその高密度記録性に着目し、電子計算機の外部メモリとして利用しようとした。特に1962年以降のレーザ ホログラフィ技術の登場で大容量、高速読み出しメモリの実現化の見通しが得られた。代表的な提案としてはIBM, BTLのものがある。その後、RCA, Harris Intertype, Thomson CSF, 日本電信電話公社、

日立製作所、富士通(株)の研究所で活発な研究が行なわれたが、やがて技術上の問題点にぶつかり、悲観論が台頭することになる。その問題点とは(1)光メモリは読み出し専用メモリに限定され、しかもビットコストはディスク メモリの2~3けた高となる。(2)ホログラフィ システムの構成素子材料の信頼性が低い2点にある。

1973年のTopical Meeting on Optical Storage of Digital Data でこの問題点に関して次の二つの結論が出された。(1)高密度性を生かして $10^{11}$ ビット以上のマスメモリを狙う。且つコストも $10^{-5}$ セント/ビット以下に持ち込む。(2)光メモリの機能性を十分に生かし、特にマン マシン性をクローズアップする。この方向づけが現実の応用装置で生かされている例としては、Unicon 690 ( $10^{12}$ ビットメモリ)、Honeywell 社のMnBi ディスクメモリ、Sperry Rand社、日立製作所などのホログラフィック マイクロ フィルム、Harris-Intertype社のHRM

R (Human Read Machine Read)メモリ、電子技術総合研究所、東京芝浦電気(株)などのホログラフィック連想メモリ、日本電信電話公社の任意語検索メモリ、東京工業大学の指紋照合装置、日本電気(株)のホロタブレット (入力装置)、RCA社の植字装置、Philips社、RCA社などの画像音声ファイルなどがある。今後の光メモリの方向としては、まずは読み出し専用メモリの領域でホログラフィックなデジタル、あるいはアナログメモリを開発、そして将来は読書き消去可能メモリと考えられる。そのための技術開発としては、(1)光空間変調器、(2)ホログラフィ基礎技術、(3)可逆感光材料が重要となる。(1)では、MOG, PLZT、液晶などが有望といえる。(2)では日立製作所のランダム フェーズ サンプリング法によるスベックル雑音の除去が有力といえる。(3)では、アモルファス半導体、強誘電体材料、フォトクロミック材料、サーモプラスチックなどが現在開発されつつある。