

制御用マイクロコンピュータHIDIC 08-E

Hitachi Control Microcomputer HIDIC 08-E

HIDIC 08-Eは、ユーザー・ニーズを先取りし、HIDICシリーズで培った豊富な経験と実績をベースに、最新のエレクトロニクス技術を導入して開発された新時代の制御用16ビットマイクロコンピュータである。

高速処理を実現したワンボードCPUをはじめ、メモリの大容量化、信頼性と稼働率を高めるRAS機能、拡張性に富んだメモリバス機構、豊富な入出力装置との接続機能などにより、高いパフォーマンスを実現している。しかも、豊富なプログラム言語やデバッグ・サポートなど、ミニコンピュータに匹敵するソフトウェアの充実により使いやすさを追求し、更にソフトウェア入出力及びインタフェースは、HIDIC 80/08と互換性をもたせ、システム建設をいっそう容易にしている。

保田 勲*	Yasuda Isao
堀 雄太郎*	Hori Yûtarô
亀井淳太郎*	Kamei Atsutarô
浅田和佳*	Asada Kazuyoshi
今井眞澄**	Imai Masumi
福永 泰**	Fukunaga Yasushi

1 緒 言

現代のマイクロコンピュータは、その情報処理量、及び機能でますます高度化が要求されてきている。システム制御ベースでの情報量は増大の一途をたどり、要求される機能は複雑化、高度化する一方である。

制御用マイクロコンピュータHIDIC 08-Eは、このような市場ニーズに応ずるため、制御用計算機HIDIC 80¹⁾の下位機種として、またHIDIC 08²⁾のエンハンス機種として、次に述べるような開発目標を実現した。

- (1) コアオンリーの小規模システムから外部メモリ付中規模システムまで、1機種で経済的に実現できること。
- (2) ソフトウェア及び入出力インタフェースは、HIDIC 80/08コンパチブルとし、既開発製品の活用ができること。
- (3) 処理の高速化を行ない、処理能力及び応答性の向上を実現すること。
- (4) エラー検出割込機能、入出力装置制御カードの活線挿抜機能など、RAS (Reliability, Availability and Serviceability) 機能の強化を図り、高いシステム信頼性をもっていること。
- (5) ソフトウェアサポートを充実させ、ソフトウェアの生産性及び保守性の向上を実現すること。
- (6) 姉妹機種として、コンピュータシーケンサHIDIC 08-ESが構成可能であること。
- (7) 一般の入出力装置のほか、メモリインタフェース入出力装置を実装可能な拡張バス(SZ-BUS)を準備し、簡易デュプレックスシステム(二重系)の構成が可能なこと。

以上の観点からHIDIC 08-Eは、使いやすく、高性能な制御用マイクロコンピュータとして開発された。図1に処理装置、コンソール入出力装置及びプロセスディスプレイの外観を示す。

以下、HIDIC 08-Eの詳細について述べる。

2 ハードウェアシステム

2.1 システム構成

HIDIC 08-Eは、HIDIC 08のコンパクト実装設計の思想を更に推し進める一方、外部メモリ付システム、簡易デュプレックスシステムなど、マイクロコンピュータの範囲を越えた高度なシステム構成を可能とした。その留意点を次に述べる。

- (1) 基本バス構成は、標準入出力インタフェースバスとメモリインタフェースバスを共存させ、処理装置、主記憶装置及び各種入出力装置を同一バスユニットに実装可能とした。
- (2) 拡張バスユニットも標準入出力インタフェースバスとメモリインタフェースバスを共存させ、実装可能機器のレパートリーを拡大させた。
- (3) 処理装置はもちろん、多彩なアプリケーションに応ずる種々の付加機能(DMA: Direct Memory Accessを含む入出力制御機能、乗算、割算など)を1ボードに実装した。

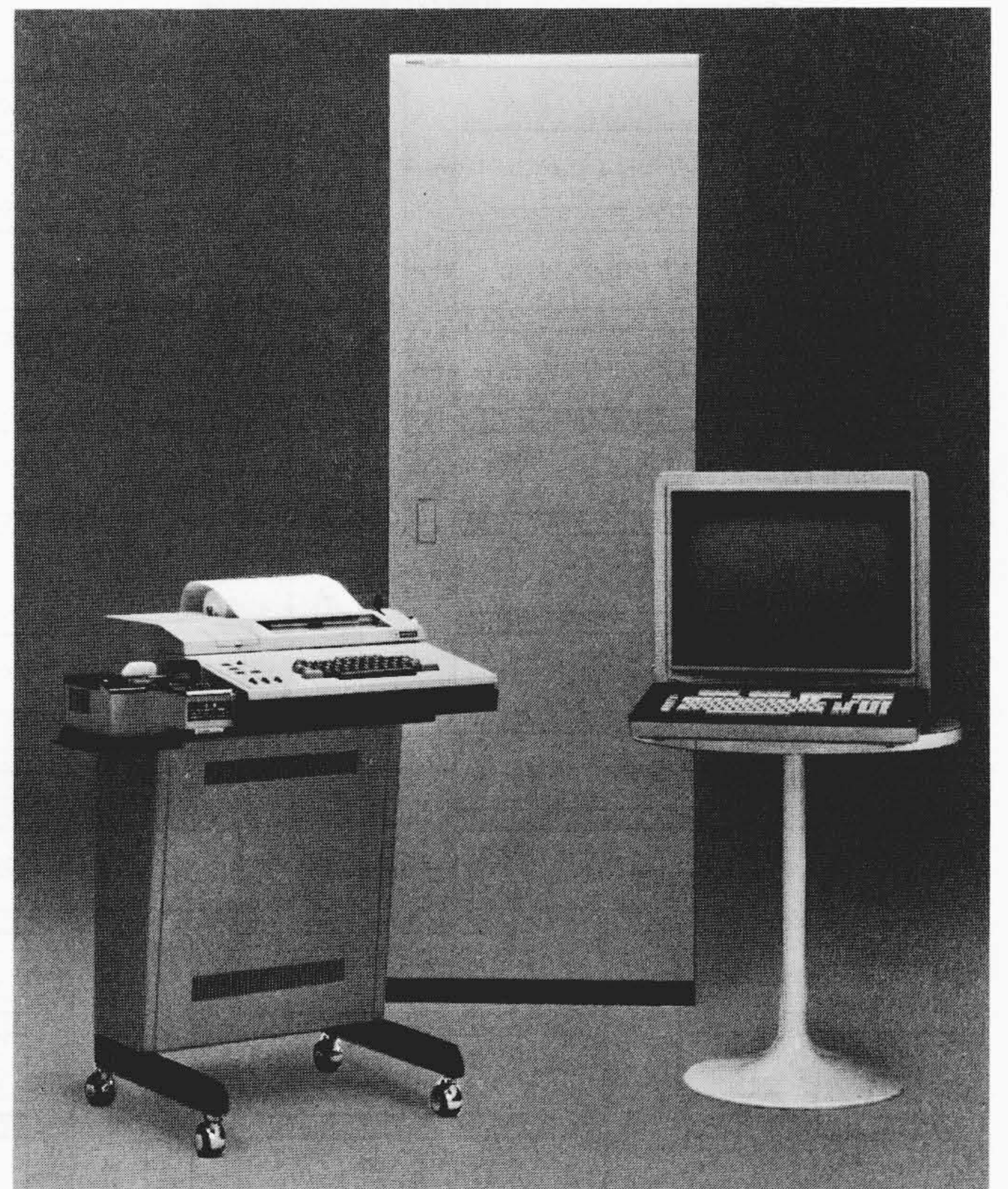


図1 HIDIC 08-E処理装置 処理装置は1ボードに搭載され、主記憶は64k語まで実装が可能である。

* 日立製作所大みか工場 ** 日立製作所日立研究所

(4) プログラマーズコンソール機能を処理装置内のマイクロプログラムに格納し、コンソール入出力装置と簡単なスイッチパネル(ブラインドコンソール)で実現させた。

(5) 拡張バスユニットは、外部からの切換信号により接続先上位バスを切り換え、簡易デュプレックスシステムの構成を可能とした。

図2に、HIDIC 08-Eのシステム構成例を示す。

2.2 処理装置

HIDIC 08-Eは、バイポーラLSI(大規模集積回路)を採用した1語16ビットの1ボードコンピュータであり、上位機種種のHIDIC 80と命令互換性をもつと同時に、HIDIC 80をホストとするコンピュータネットワークの構成をも可能とした。

図3に処理装置の構成を、表1にその概略仕様を示す。

(1) 命令機能及び演算速度

命令機能はHIDIC 08と全く同じであるが、演算速度はマイクロプログラムのジャンプアドレス決定制御の高速化により約30%向上した。主記憶にコアメモリを使用した場合、加減算速度 $2.8\mu s$ 、乗算 $8.8\mu s$ 、更に32ビット浮動小数点加算は約 $20\mu s$ と、マイクロコンピュータとしては最高の性能を実現した。

(2) 付加機構

HIDIC 08-Eは、幅広い応用分野をカバーし、かつ高性能な処理要求に応ずるため、HIDIC 08のもつフローティング演算機能、高速関数ルーチン用のファームウェア、プログラムループを検出するウォッチドグタイマなどの付加機構をす

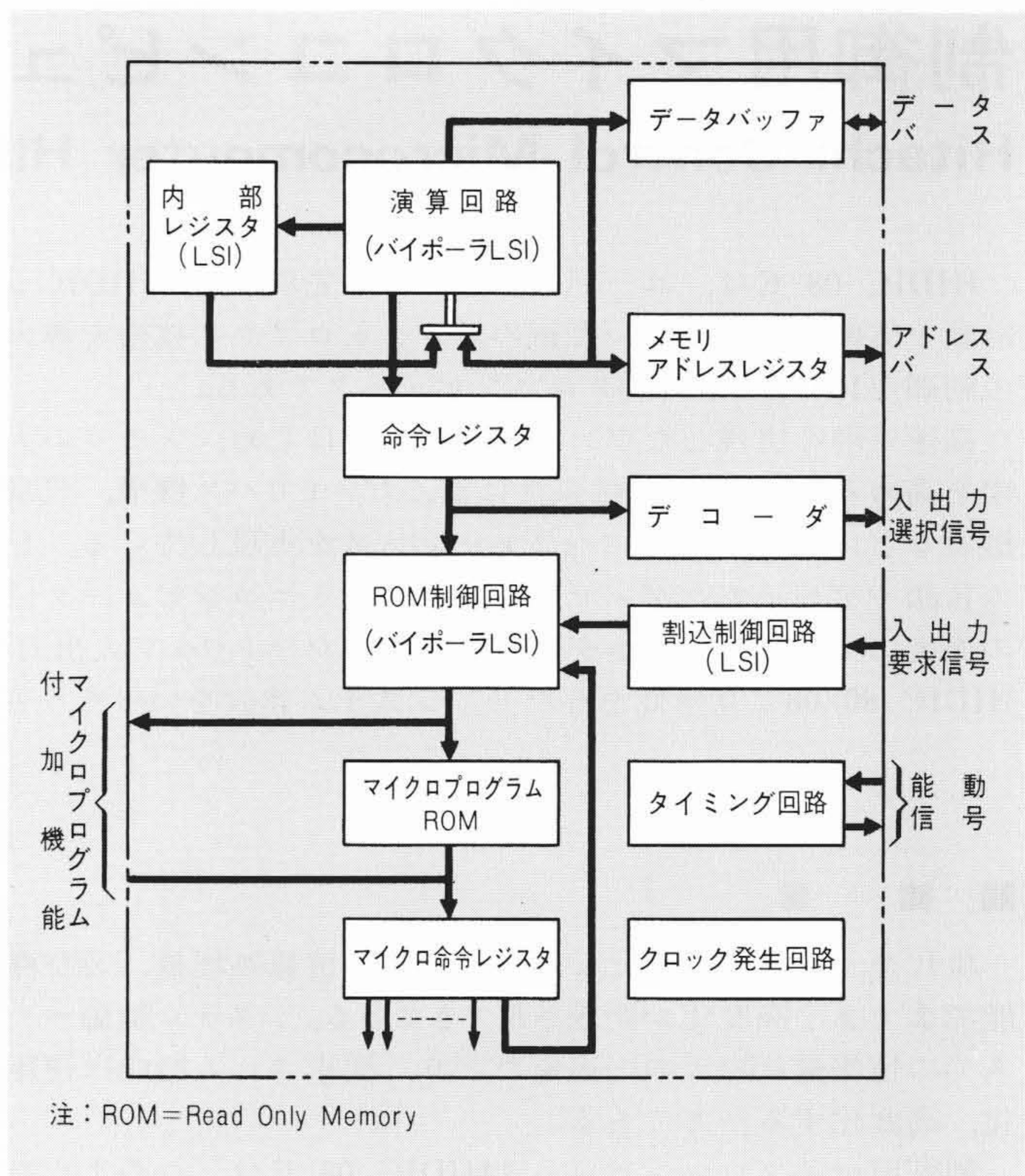


図3 処理装置の構成 LSIを中心に構成される1ボードプロセッサの構造を示す。1ボード内に、演算処理割込処理、入出力制御回路を実装している。

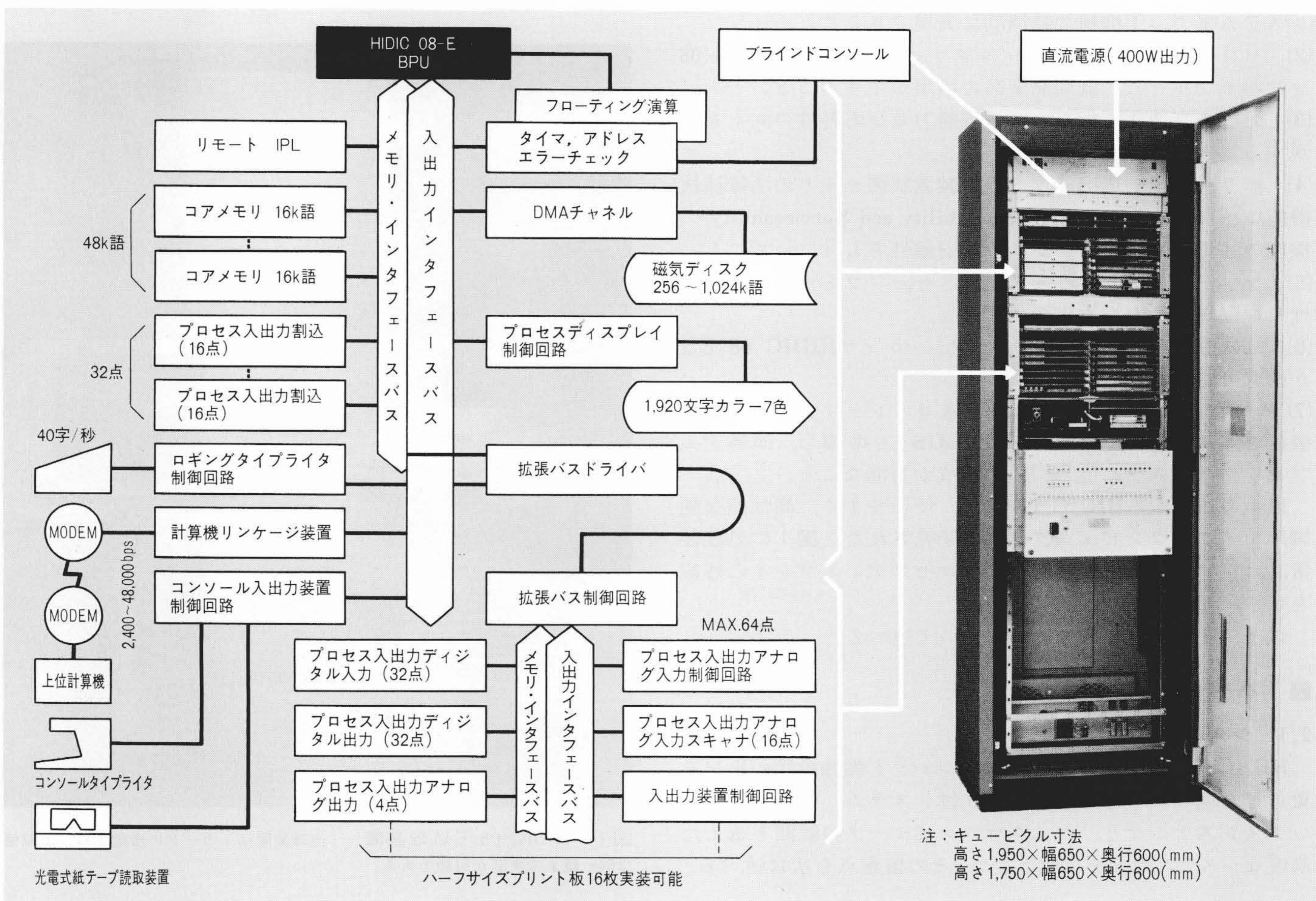


図2 HIDIC 08-Eシステム構成 一つの筐体に基本バスユニット、拡張バスユニット及び磁気ディスクユニットをコンパクトに実装している。

べてサポートする。更に、エラーの発生したタスクをオンラインよりの切り離しを可能とするエラー割込機能、停復電継続処理を可能とする停復電割込機能、オペレータズコンソールからのシステム立上げを可能とするリモートIPL (Initial Program Loader)などを備え、適用範囲の拡大を図った。

2.3 割込制御

HIDIC 08-Eの割込制御方式を図4に示す。割込制御は、割込発生入出力装置ごとに専用のベクトルを割り当てるベクタリング機能と、高速化を目的としたスタック機能から構成される。

- (1) プログラミングを容易にするため、割込対応プログラムの先頭番地を、従来各入出力装置に対してあらかじめ登録しMENUとしていたが、割込レベルごとに登録したPOINTERとMENUの和とし自由度を大幅に向上させた。
- (2) 割込レベルを一つ追加し、HIDIC 80と同様に入出力転送専用のレベル1割込を設けた。これにより、Operating System (以下、OSと略す)のオーバヘッドが軽減された。

2.4 入出力制御

HIDIC 08-Eは入出力制御モードとして、HIDIC 08のもつPCMA (Processor Controlled Memory Access), DMA (Direct Memory Access), MI (Memory Interface)の三つのモードのほか、FMCH (Firmware Channel)を用意してある。

PCMAは、処理装置の制御のもとに入出力装置と主記憶装置との間で、1語単位に入出力転送命令を使いデータ転送を

表1 HIDIC 08-E処理装置の概略仕様 処理の高速化、処理能力の向上及び速い応答性をもった処理装置とした。

項 目		仕 様	
命 令 機 能	一 般 命 令 数	47 + 4 (オプション)	
	ファームウェア	96 (オプション)	
	演 算 レジスタ	2	
	ベースレジスタ	3	
	インデックスレジスタ	3	
	アドレス修飾	二重修飾	
演 算 時 間	加算(レジスタメモリ) 乗算 浮動小数点加算(オプション)	ICメモリ	コアメモリ
		2.4μs	2.8μs
		8.4μs	8.8μs
		約20μs	約20μs
主記憶装置	語長(ビット)	16	
	最大容量(語)	64k 語	
	サイクルタイム(μs)	0.65(ICメモリ) 1.4(コアメモリ)	
入出力制御	転送速度	DMA	MAX. 500k 語/s
		PCMA	MAX. 2k 語/s
		FMCH	MAX. 12k 語/s(オプション)
		MI	MAX. 20k 語/s
	入出力装置数	MAX. 96(ただし、PCMA, DMA方式の装置)	
割 込	レ ベ ル 数	3	
	要 因 判 定	ベクタリング(ハードウェア)	
付 加 機 構	●タイマ ●DMAマルチプレクサ機構 ●ウォッチドグタイマ ●メモリプロテクト ●イリーガルアドレスチェック ●停復電 割込 ●フローティング演算 ●ファームウェアチャネル ●IPL ●ファームウェア ●エラー割込 ●リモートIPL		
環 境 条 件	温 度	0 ~ 50℃	
	湿 度	10 ~ 90%(湿球30℃以下結露なし)	
電 源		AC 100V, 一相, 50/60Hz(標準)	
寸 法	処理装置ユニット	20形: 高さ220×幅500×奥行350(mm)(縦形) 22形: 高さ250×幅500×奥行350(mm)(横形)	

注: DMA =Direct Memory Access
PCMA=Processor Controlled Memory Access
FMCH=Firmware Channel
MI =Memory Interface

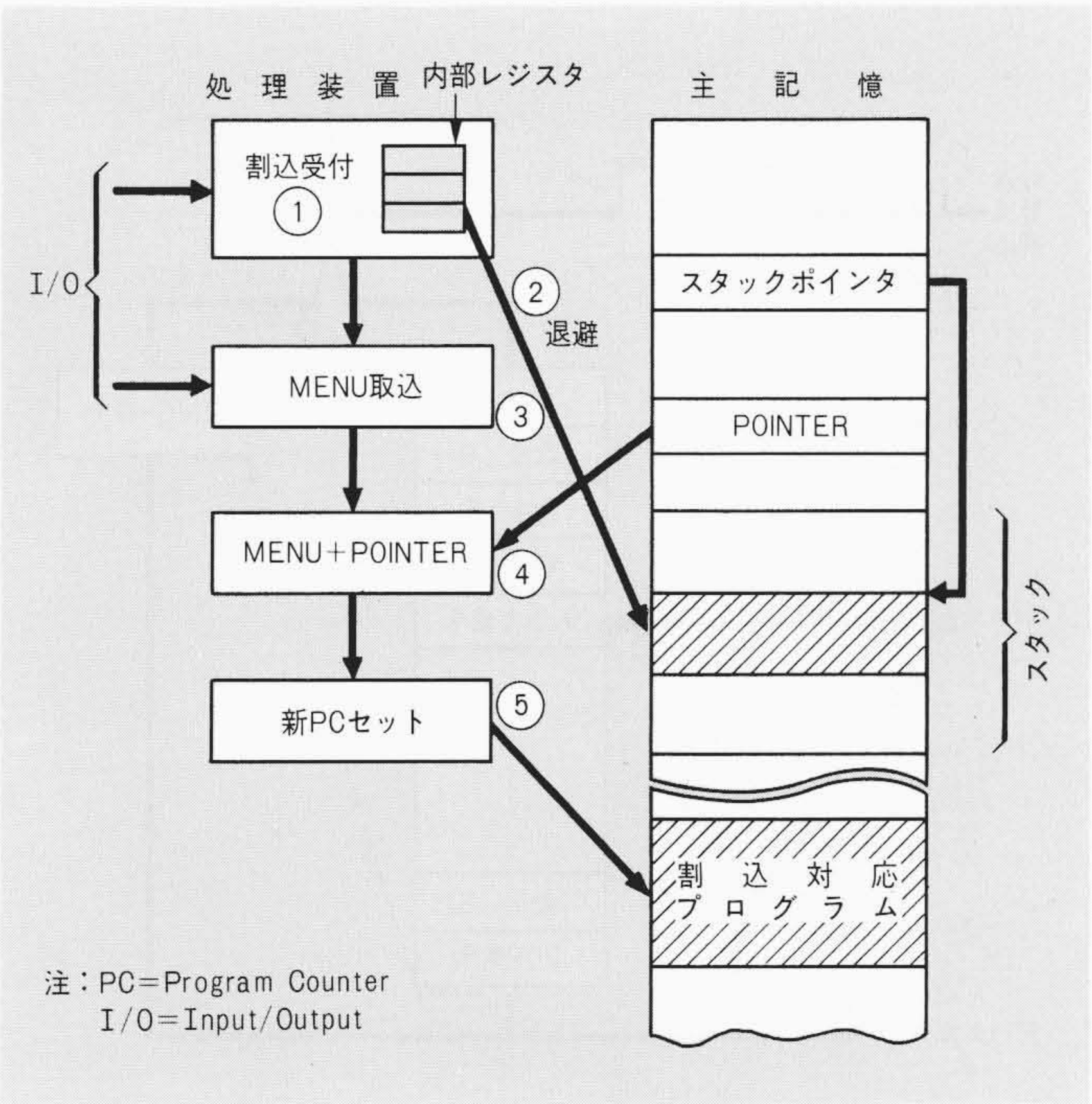


図4 割込制御方式 割込処理の高速化を図るために、ベクタリング割込機能とスタック機能とをもたせた。

行なう。DMAは、処理装置とは独立に主記憶装置と入出力装置間で直接データ転送を行なう。一般に、PCMAの入出力制御回路は、DMAに比べ簡単で、ハードウェア量も少なく経済的であるが、1語転送するたびにOSの助けを必要とし、計算機の負荷率を上げ処理能力の低下を招く。一方、MIは、メモリインタフェース回路を入出力装置にもたせ、経済的、かつ比較的高速な転送を可能とするが、専用の入出力制御回路が必要となるのでHIDIC 08シリーズ専用となる。HIDIC 08-Eでは高速化を図るため、PCMA制御のOSで行なっている処理を、処理装置内のマイクロプログラムで行なうFMCHを開発した。図5に示すように、処理装置は入出力装置からの転送要求割込を受け付けるといったんOSにリンクするが、OSは直ちにFMCH命令を発行する。FMCH命令がPCMAと同じ制御手順をマイクロプログラムで行なう。したがって、ハードウェア制御回路はPCMAと同一となり、しかも、PCMAに比べ6倍の転送能力をもつ。

2.5 リモートコンソール

運転に必要な最小限の操作機能、表示機能をもったブラインドコンソールを採用したことにより、内部レジスタの参照及びメモリ内容の読み書きを行なう手段が必要となる。そこで、HIDIC 08-Eでは図6に示すように、コンソールタイプライタを使用し、OSのMan-Machine Communication System (以下、MCSと略す)と同様の操作により可能な上記処理を、マイクロプログラム化した。これにより、プログラマは、コンソールタイプライタの前で座ったまま会話形式で操作が可能である。また、マイクロプログラムはROM (Read Only Memory)化されているので、電源を入れさえすれば、直ちに動作可能となる。このリモートコンソールの機能は、従来プログラマズコンソールのもっていた機能をすべて包含し、メモリの読み出し書込のほかシングルインストラクション、アドレスチェック、IPL、リセット及びスタートなどの機能がある。

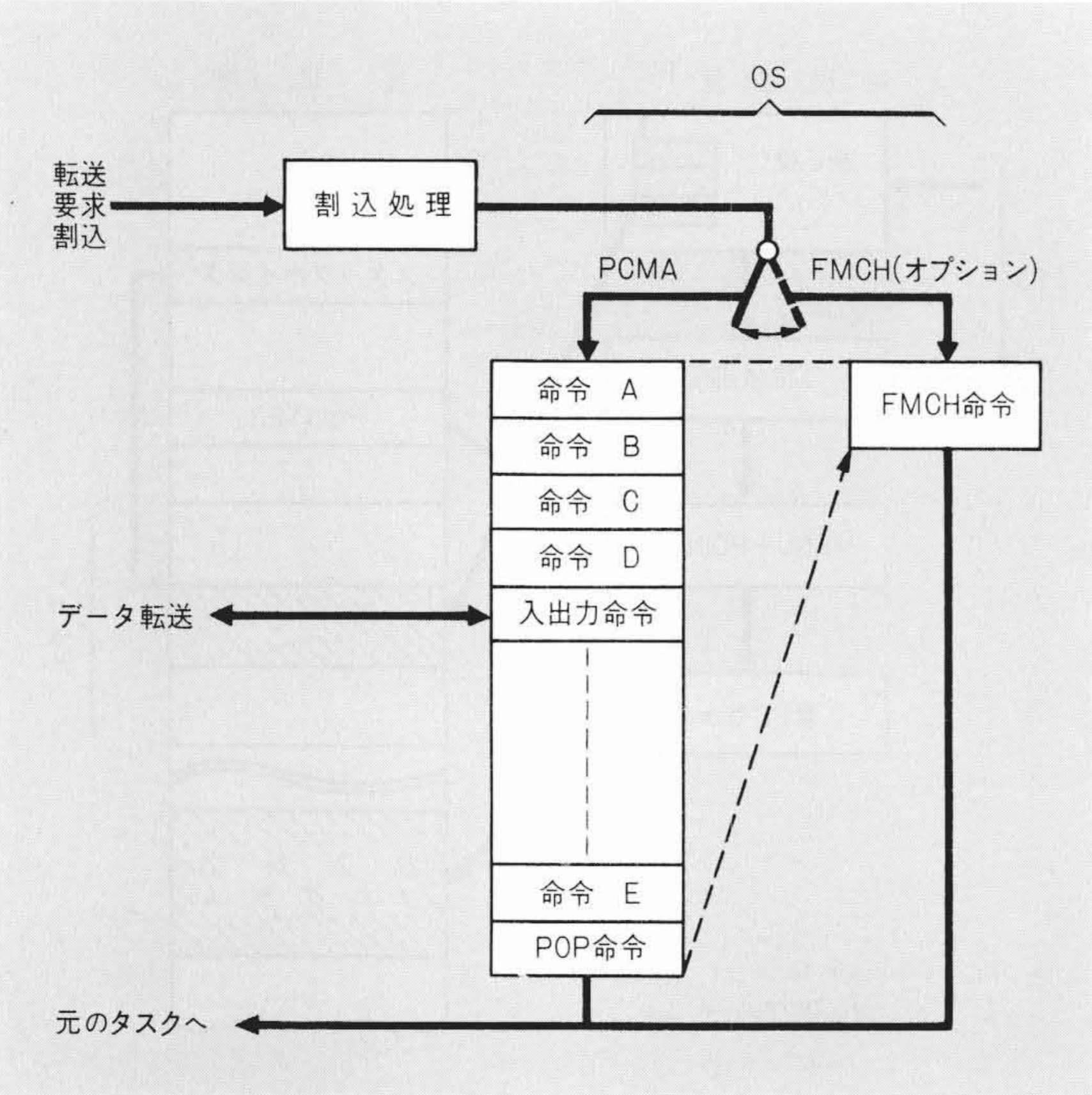


図5 PCMA転送とFMCH転送 PCMA転送は、OSレベルで種々の命令を実行しながらデータ転送を行なうが、FMCH転送は、FMCH命令を1回実行するだけでよい。

2.6 拡張バス機構(H-7377 SZ-BUS)

HIDIC 08-Eは、H-7377拡張バス機構を付加することにより簡易デブプレックスシステムを構成できる。外部接点信号により、この拡張バスに接続される入出力装置群を一括して、一方の処理装置から他方の処理装置へ接続する切換機能をもっている。また、この拡張バスは、シング

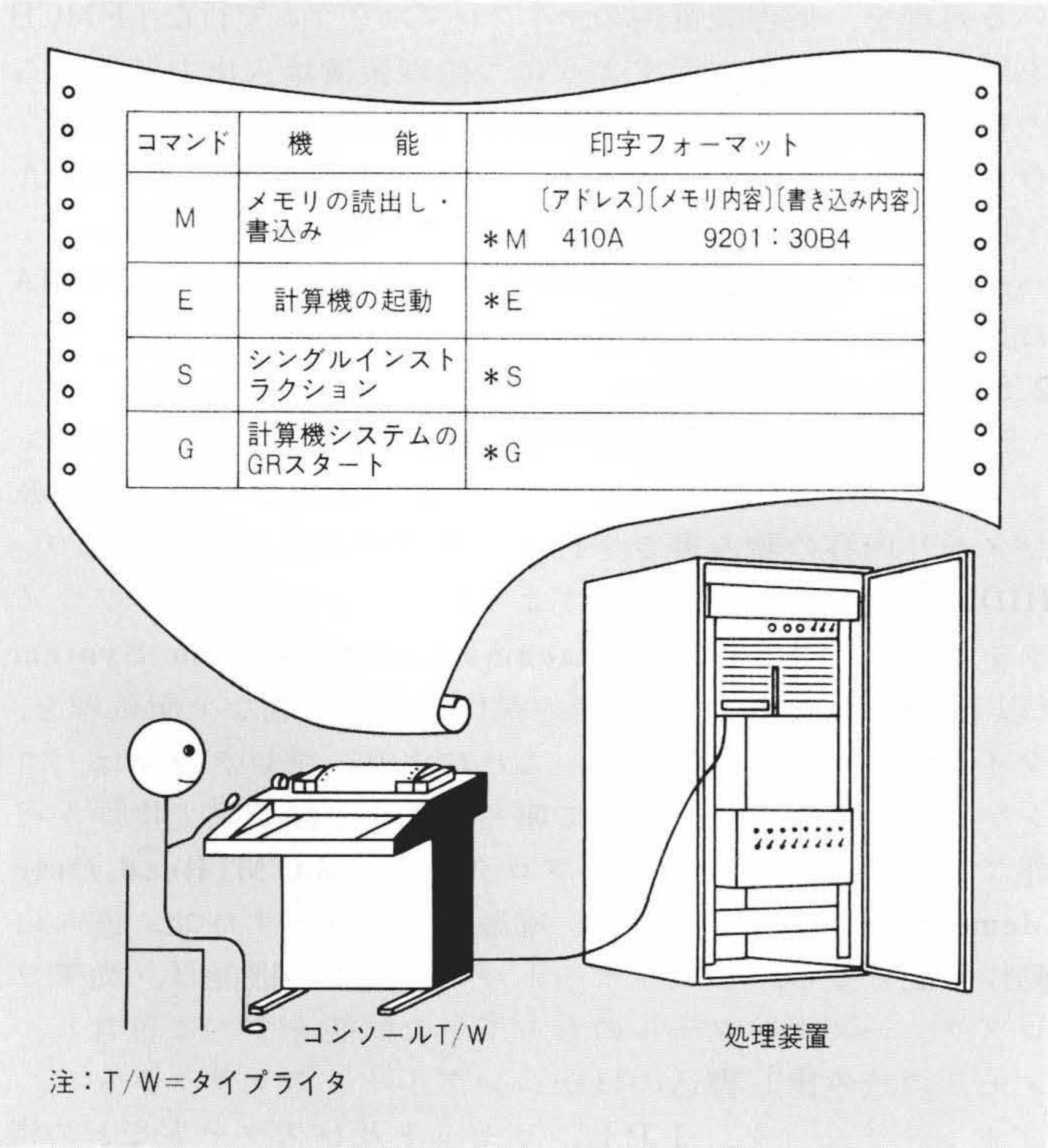
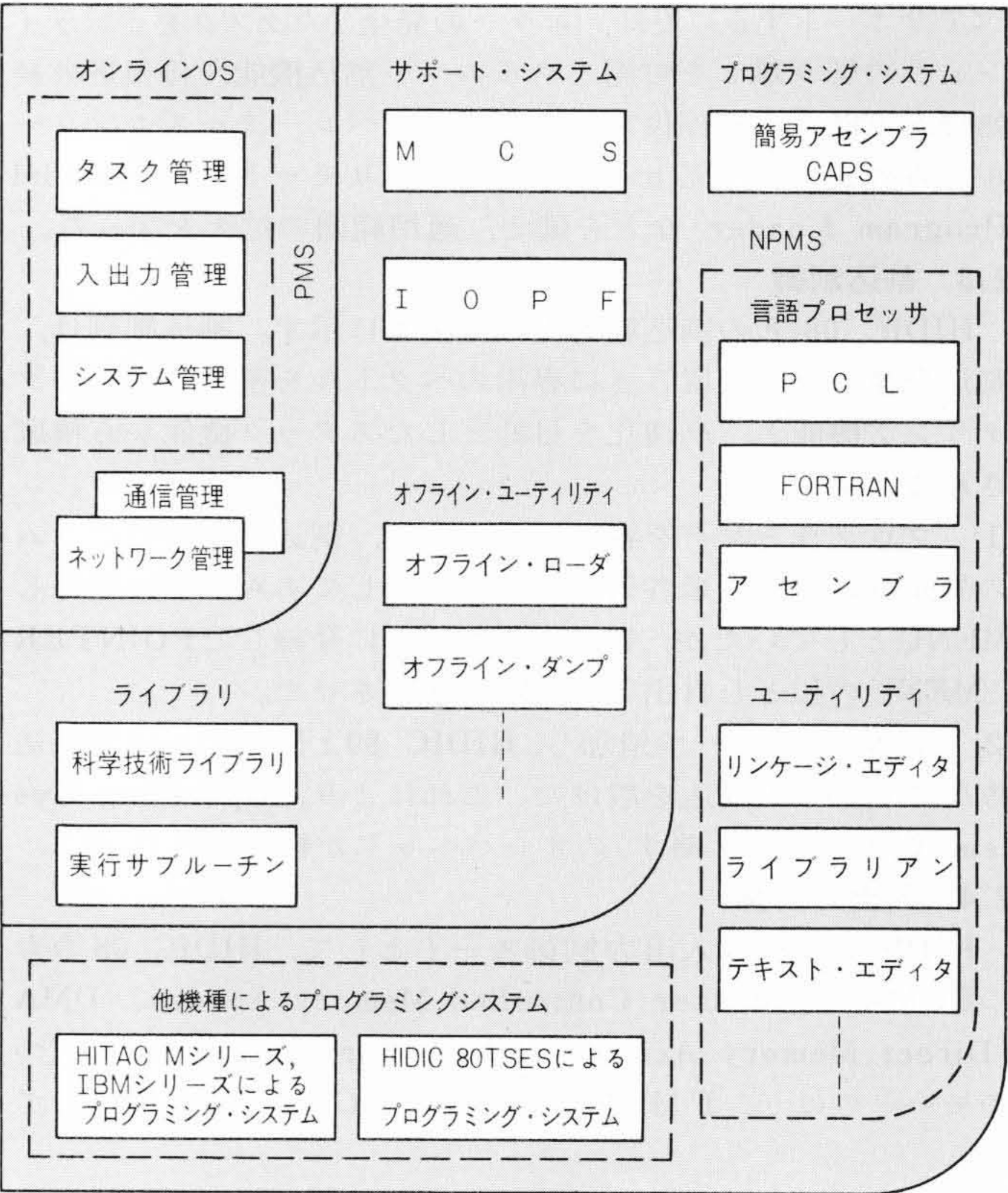


図6 リモートコンソール プログラマーズコンソール機能は、ROMに格納されており、こわされることがない。



注：PMS=Process Monitor System
MCS=Man-Machine Communication System
IOPF=Input Output Processor with Formatting Function
CAPS=Compact Assembler Programming System
NPMS=Non Process Monitor System
PCL=Process Control Language
TSES=Time Sharing Executive System

図7 HIDIC 08-E OSのソフトウェア構成 オンラインOSを中核として、サポートシステム、プログラミングシステムより構成される。

ルシステムにも使用が可能で、処理装置に接続される入出力装置台数を最大16台まで増加させる機能をもっている。更に、一般の入出力装置のほか、メモリインタフェース入出力装置の実装も可能とした。

2.7 RAS

故障発生時のエラーチェックを容易にするため、故障箇所のプリント板上へのランプ表示、OSによるエラー時再試行など、ハードウェアとソフトウェアの両面からきめ細かな信頼度向上策を実施している。

3 OS

3.1 OSの体系

HIDIC 08-EのOSは、図7に示すように計算機システムの各種資源を有効に活用させるオンラインOSを中心に、プログラムのデバッグ、低速入出力の一括同時処理、メモリのダンプなどを行なうサポートシステム、及びプログラムの作成テストを行なうプログラミングシステムより構成される。

3.2 オンラインOS

HIDIC 08-EのオンラインOSは、図7に示すようにユーザープログラム及びハードウェアとのインタフェースの中核となるProcess Monitor System(以下、PMSと略す)と、各種オプションモジュールより構成されている。PMSは、ユーザーの仕事をつタスク単位で管理し、タスクの実行順序やハードウェアの動作を制御、監視して、システム全体の効率

を最大限に発揮させるためのマルチプログラミングを可能とするオンラインモニタである。

3.3 PMS

PMSは、図7に示すようにタスク管理、入出力管理及びシステム管理より構成され、これらは各機能単位にモジュールされ、ユーザーのシステムに応じ選択が可能となっている。

3.3.1 タスク管理

タスクとは、PMSが起動、実行、終了などの流れを一括管理するための制御単位であり、HIDIC 08-Eでは、タスク番号(最大265)で管理する。

(1) タスクの種類

タスクは、スケジューリング、主記憶の使用形態により表2に示すように分類される。

(2) タスクの制御方式

(a) タスクの優先処理

複数個のタスクが同一資源(入出力装置、コアエリアなど)に要求を出して競合が発生した場合、資源使用权は各タスクに割り付けられた優先レベルにより決定される。HIDIC 08-Eでは、0(高)～7(低)までの8レベルを指定可能である。

(b) タスクの並行処理

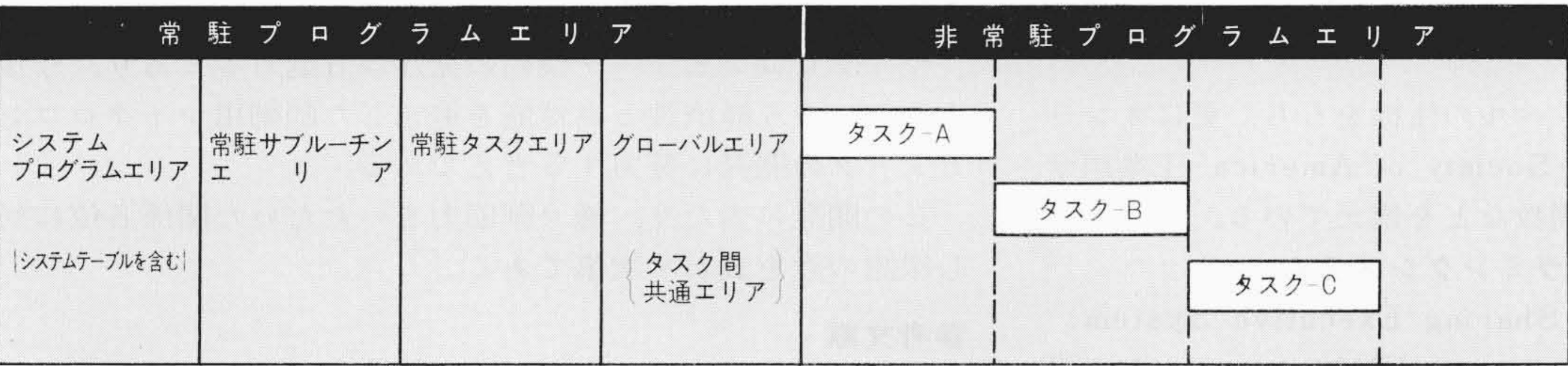
タスクが実行中、入出力装置の動作終了待ちや外部事象の発生待ちで処理続行ができなくなった場合、起動要求のあった他のタスクを実行させるマルチプログラミング機能により処理性を向上させている。

(3) 主記憶装置の制御

HIDIC 08-Eの主記憶アドレス空間は、最大64k語の実ア

表2 HIDIC 08-Eのタスクの種類 HIDIC 08-Eでは、外部割込みよりベクタリング機能により直接起動される高速用のダイレクトタスクと、タスク管理によってスケジューリングされる一般タスクより構成される。

タスクの種類		説 明	備 考
ダイ レ ク ト タ ス ク	レベル0 ダイレクトタスク	PI/Oのレベル0ハードウェア割込みで直接起動されるタスクで、超高速タスクである。	主記憶常駐 レベル0割込禁止
	レベル3 ダイレクトタスク	PI/Oのレベル3ハードウェア割込みで直接起動されるタスクで、高速タスクである。	主記憶常駐 レベル3割込禁止
一 般 タ ス ク	常駐タスク	タスク管理によってスケジュールされる主記憶常駐の高速タスクである。	主記憶常駐
	非常駐タスク	タスク管理によってスケジュールされ、必要に応じて補助記憶から主記憶に呼び出されて実行する主記憶非常駐タスクである。	主記憶非常駐



注：常驻プログラムエリア……システム実行中、主記憶に常驻するプログラムを格納するエリアである。
非常駐プログラムエリア……主記憶に常驻せず、補助記憶装置上にあるプログラムを、起動により呼び出して実行するためのエリアである(コアオンリーシステムでは不用)。

ドレス空間であり、図8に示す各領域に区分される。

3.3.2 入出力管理

ユーザーは、マクロ命令RFILW/WFILWにより、全入出力装置に簡単にアクセスが可能である。入出力装置競合時はタスクの優先レベル処理により高応答性を確保するとともに、複数入出力装置の同時処理を行なっている。入出力装置の異常は、一定回数の再試行を行ない、回復不能の場合は詳細なエラーメッセージを出力し保守効率の向上を図る。

3.3.3 システム管理

システム管理には、システムの初期設定を行なうイニシャルスタート処理と、ハードウェア、プログラム、オペレーションなどの異常を検出し、情報収集、タスクの実行打ち切り、ユーザーへの異常発生報告などを行なう異常処理とがある。

(1) オンライントレース機能

マクロ命令、割込み、タスクの切換えなど、重要通過ポイントの軌道をトレースし、トラブルシューティング時間の短縮を図る。

(2) 入出力装置の時間監視

各入出力装置に対し、一定時間以内の応答を監視し、1台の入出力装置の故障によりシステムダウンになるのを防ぐ。

3.4 ネットワーク

計算機制御システムの応域化、トータル化に対処するため、DPCS(Distributed Process Control System)を開発した。DPCSは、HIDIC 80, HIDIC 08-Eを分散配置し、伝送ラインで結合し、プログラミングから保守に至るまで、あたかもネットワークシステム全体が一つの計算機システムであるかのように御御する。表3にネットワークシステムの機能を示す。

3.5 サポートシステム

HIDIC 08-Eサポートシステムは、オンラインで実行中のプログラムの入出力一括管理、デバッグサポートなどシステムを効率よく運用するためのオンラインプログラムの集合である。

(1) MCS

MCSは、オンラインデバッグの効率向上とメンテナンス性向上とを目的とした総合的なデバッグサポートシステムである。MCSには、主記憶装置、補助記憶装置に対するプログラム、データ領域の確保、登録、管理などを行なうメモリ管理機能などがある。

(2) IOPF(Input/Output Processor with Formatting Function System)

IOPFは、多種多様な入出力機器に関して、入出力データの編集、変換及び複雑な入出力機器の一括管理を行ない、プログラムの生産性及びシステム効率の向上を図っている。

図8 主記憶装置の利用形態 HIDIC 08-Eでは、コアオンリーシステムから、補助記憶装置付システムをサポートしている。

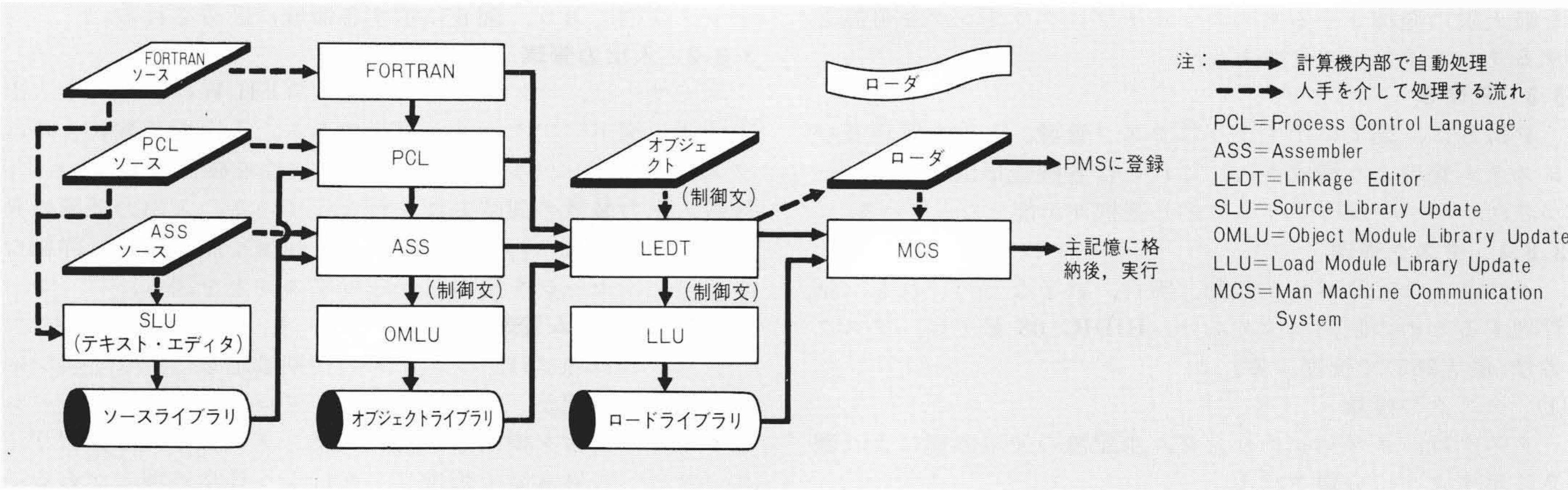


図9 HIDIC 08-E, NPMSのソフトウェア構成 FORTRAN, PCL, ASSは、ソースプログラムを翻訳してオブジェクトモジュールに変換する。これをLEDTが結合してローダ語になる。ローダ語は、PMSに登録されてオンラインタスクになる場合とデバッグ用として更に機械語に変換され実行される場合とがある。

(3) 各種のサービスプログラム

HIDIC 08-Eでは、システム運用に有効な各種オフラインユーティリティ、科学技術ライブラリ、演算変換ライブラリ、実行時サブルーチン、各種イニシャライズプログラムなど、豊富なプログラムを提供している。

3.6 プログラミングシステム

PCL(Process Control Language), FORTRAN, あるいはアセンブラ言語で作成されたプログラムは、各種プログラミングシステムにより翻訳・編集、デバッグが行なわれた後、PMSに登録される。HIDIC 08-Eでは、図7に示すプログラミングが可能である。

3.6.1 HIDIC 08-Eによるプログラミングシステム

CAPS(Compact Assembler Programming System)と呼ばれるアセンブラベースのシステムと、NPMS(Non Process Monitor System)と呼ぶPCL, FORTRAN コンパイラなどをもった本格的なプログラミングシステムの2種類を提供する。

(1) CAPS

コアオンリーシステム及び磁気ドラムなどの補助記憶装置付システムで、小さな容量で手軽にプログラミングが可能である。

(2) NPMS

図9に示すように、各種コンパイラ、リンケージエディタ、ライブラリ管理エディタを含む本格的なプログラミングシステムで、効率の良いデバッグ、実行、管理が可能である。

(a) PCL

日立製作所が独自に開発した高級制御用言語で、JIS 7000 FORTRANをベースに、ビット演算、入出力機能の強化、オブジェクトプログラムの最適化処理など、オンライン制御に必要な十分な機能及び性能を備えている。

(b) FORTRAN

汎用性の高いJIS 7000レベルの仕様をもち、更にオンライン用にISA(Instruction Society of America)工業用サブルーチン、ビット処理関数などを備えている。

3.6.2 他機種によるプログラミングシステム

HIDIC 80 TSES(Time Sharing Executive System)による方法と、HITAC Mシリーズ、IBMシリーズなどの汎用計算機でのシミュレーションによる方法がある。両者とも、図12と全く同等のコンパイラ、ユーティリティ類をもっており、効率よくプログラムを作成することが可能である。

表3 ネットワークOSのサポート ネットワークOSは、DPCS(Distributed Process Control System)と呼ばれ、HIDIC 80, HIDIC 08-Eに存在し、メッセージ交換ばかりでなく、保守、運用の集中化を図っている。

項 目	説 明
プログラミングサポート	HIDIC 08プログラムのアセンブル、コンパイル、リンクエディットをHIDIC 80で行なう。
メッセージ交換	HIDIC 08, HIDIC 08-E タスク相互間でのメッセージ交換
入出力装置へのアクセス	HIDIC 08-Eに接続された入出力装置をHIDIC 80からアクセスできる。
入出力装置の共有管理	HIDIC 08-Eに接続された入出力装置へHIDIC 80からアクセスする場合の排他制御
タスクの制御	HIDIC 08-E内のタスクに対してHIDIC 80から起動、起動禁止、起動禁止解除などを行なう。
ネットワークリソースの制御	ネットワーク内リソースの組込み、切離し制御
エラーメッセージの出力	ネットワーク内で発生したエラーをHIDIC 80で収集し、エラーメッセージを出力する。
プログラム保守	HIDIC 08-Eプログラムのデバッグ サポート
RASサポート	エラーの検出と再試行及び代替経路への自動切換

注：RAS=Reliability, Availability and Serviceability

4 結 言

以上、HIDIC 08-Eについて述べたが、HIDIC 08-Eはマイクロコンピュータのもつ経済性と、外部記憶装置の付けられるミニコンピュータ並みの高いパフォーマンスを兼備した制御用マイクロコンピュータであり、プロセス制御などの広範囲の分野に適用することができる。

マイクロコンピュータ技術の発達は日進月歩であり、今後よりいっそう経済性と高性能を追求した制御用マイクロコンピュータの開発に努力する考えである。

この開発に当たり、種々御協力をいただいた関係各位に対し深謝の意を表わす次第である。

参考文献

- 1) 桑原、ほか4名：HIDIC 80処理装置、日立評論、58、497～502(昭51-6)
- 2) 今井、ほか5名：制御用マイクロコンピュータHIDIC 08、日立評論、59、397～402(昭52-5)