

高速・高効率な発光及び受光素子

High Speed-High Efficiency Infrared Emitting Diodes and PIN Photodiodes

発光ダイオードとPINホトダイオードを発・受光素子とした光伝送システムは、信頼性が高く、種々のシステムへの展開が実現しつつあるが、更により大容量・長距離化への強い要請がある。こうしたシステム上の要求を満たすには、高速・高効率な発・受光素子の開発が不可欠である。

産業用光伝送システムへの適用を主目的として、高速・高出力の $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 発光ダイオード、及び低電圧動作で高速・高量子効率のSi-PINホトダイオードを開発した。 GaAs 結晶上に成長させた混晶厚膜を基体として、ダブルヘテロ接合構造を形成した発光ダイオードは、活性層の不純物濃度と厚さを最適化することにより、光出力5mW以上、立上り時間5ns以下を達成した。これと集束形ファイバを結合し、平均ファイバ出力200 μW を得た。一方、高純度のSiエピタキシャル成長技術の開発によって得た不純物濃度が $5 \times 10^{12} \text{cm}^{-3}$ のi層を用いたPINホトダイオードは、ガードリング付のメサ形構造の適正化によって、量子効率60%(0.83 μm)、5Vバイアス電圧で容量0.8pF、シャ断周波数340MHz、暗電流50pA(20 $^{\circ}\text{C}$)の特性を実現した。

倉田一宏*	Kazuhiro Kurata
小野佑一*	Yūichi Ono
坂本 真**	Makoto Sakamoto
大内博文***	Hirobumi Ōuchi
亀井達弥****	Tatsuya Kamei
八木秀幸*****	Hideyuki Yagi

1 緒 言

光ファイバを用いた通信システムは高輝度発光ダイオード¹⁾、半導体レーザ²⁾、PIN及びアバランシェホトダイオード^{3),4)}、低損失ファイバ⁵⁾などの開発により実用化段階に入っている。しかし近年、光応用システムの伝送容量の増加、伝送距離の長距離化により、0.8 μm 帯 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 発光ダイオードとSi-PINホトダイオードを用いた高速・高信頼度の光通信システムの開発が望まれている。このたび、TTL(Transistor-Transistor Logic)単一電流で動作する伝送容量30Mビット/s以上、伝送距離5~6km(無中継)という仕様の光伝送システムを開発する機運が生じた。発光ダイオードでは発光出力と速度の間に相反関係があり、従来素子の特性では上記システム仕様を満たすことはできず、また一方、PINホトダイオードにおいても、速度及び光電変換効率と動作電圧との間には相反関係があり、従来素子のTTL動作特性では上記システム仕様を達成できなかった。このため、発光素子については高速かつ高出力化する

こと、受光素子については低動作電圧で、かつ高速・高量子効率化することが新たな開発課題となった。

以下、本稿はこれらの光部品の構造設計、得られた特性につき記述する。

2 発光素子

2.1 発光ダイオードの構造と製作法

開発した $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 発光ダイオードの断面構造、及び断面内混晶比分布を図1に示す。基板材料は温度勾配形LPE(液相エピタキシャル成長)法によって(100) GaAs 基板上に形成された光透過用混晶厚膜 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ で、この上にLPE法によりp, p, n, n^+ - $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 4層を連続的に形成する。活性層はp, n- $\text{Ga}_{1-x}\text{Al}_x\text{As}$ で挟まれたp- $\text{Ga}_{1-x}\text{Al}_x\text{As}$ でDH(ダブルヘテロ)接合構造となっている。第1層のp- $\text{Ga}_{1-x}\text{Al}_x\text{As}$ の厚みは、厚膜界面から成長方向に対し最も結晶性の良くなる場所に設

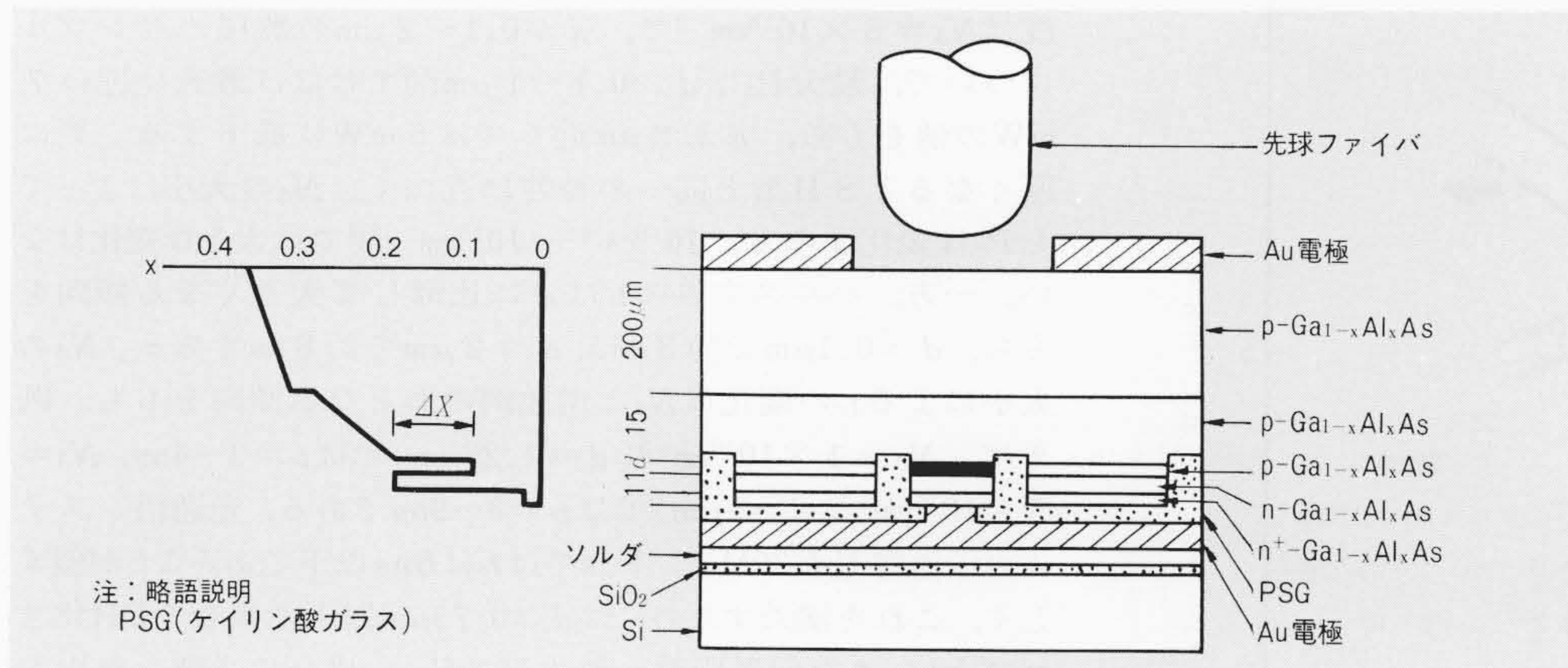


図1 光通信用発光ダイオードの断面構造と組成分布 p-n接合で発生した光は光透過用厚膜 $\text{Ga}_{1-x}\text{Al}_x\text{As}$ 層を通して先球光ファイバに入射する。

* 日立製作所中央研究所 ** 日立製作所高崎工場 *** 日立製作所中央研究所 工学博士 **** 日立製作所日立研究所 ***** 日立製作所日立工場

計し、この上に活性層を設けた。活性層とその両側の層間の混晶比差は $\Delta x \geq 0.1$ で、キャリア注入効率が最大となるようにした。p-n接合はメサエッチングにより接合直径を $60\mu\text{m}$ とし、かつ電流通過領域は酸化膜により直径 $40\mu\text{m}$ に設計した。光取出し窓は直径 $150\mu\text{m}$ で通常はこの窓部に反射防止膜を被着する。この工程により発光ダイオードの光出力は、約30%増加する。ダイオードチップは、図1に示したようにSn蒸着したSi製サブマウント上にダイボンディングされ、更にTO-46形パッケージにマウントされる。

2.2 発光素子の特性

ダブルヘテロ形発光ダイオードの光出力と周波数応答特性を左右する因子として、活性層の厚み(d)とアクセプタ濃度 N_A があり、今回は主に d に着目して発光出力 P_c 、しゃ断周波数 f_c 、パルス応答の立上り時間 t_r を測定した。

図2は f_c と P_c の関係を示す。比較のため、SH(シングルヘ

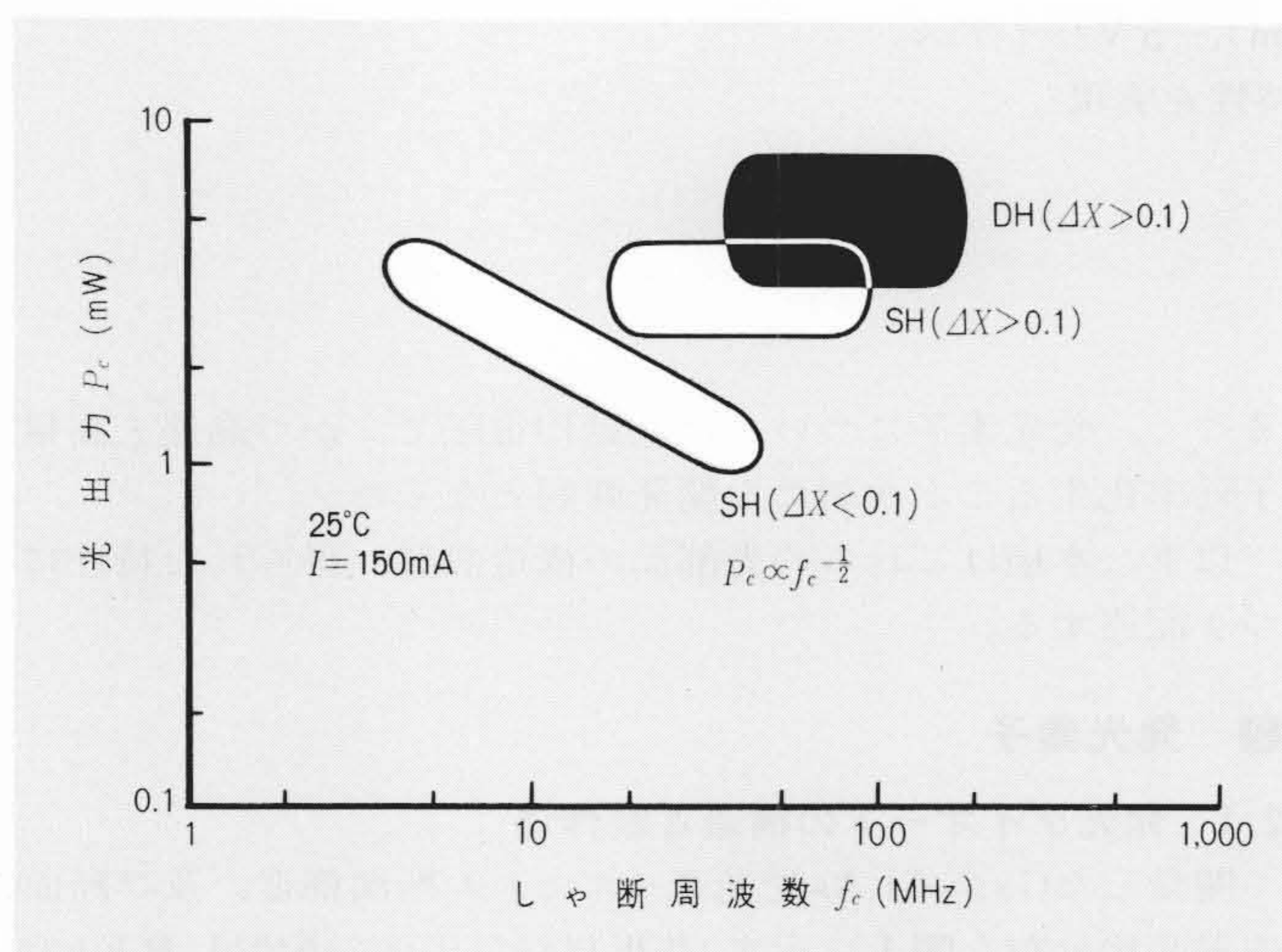


図2 接合構造の違いによる発光ダイオードのしゃ断周波数 f_c と光出力 P_c の関係 接合のDH化($\Delta x > 0.1$)により高速・高出力化が得られることが分かる。

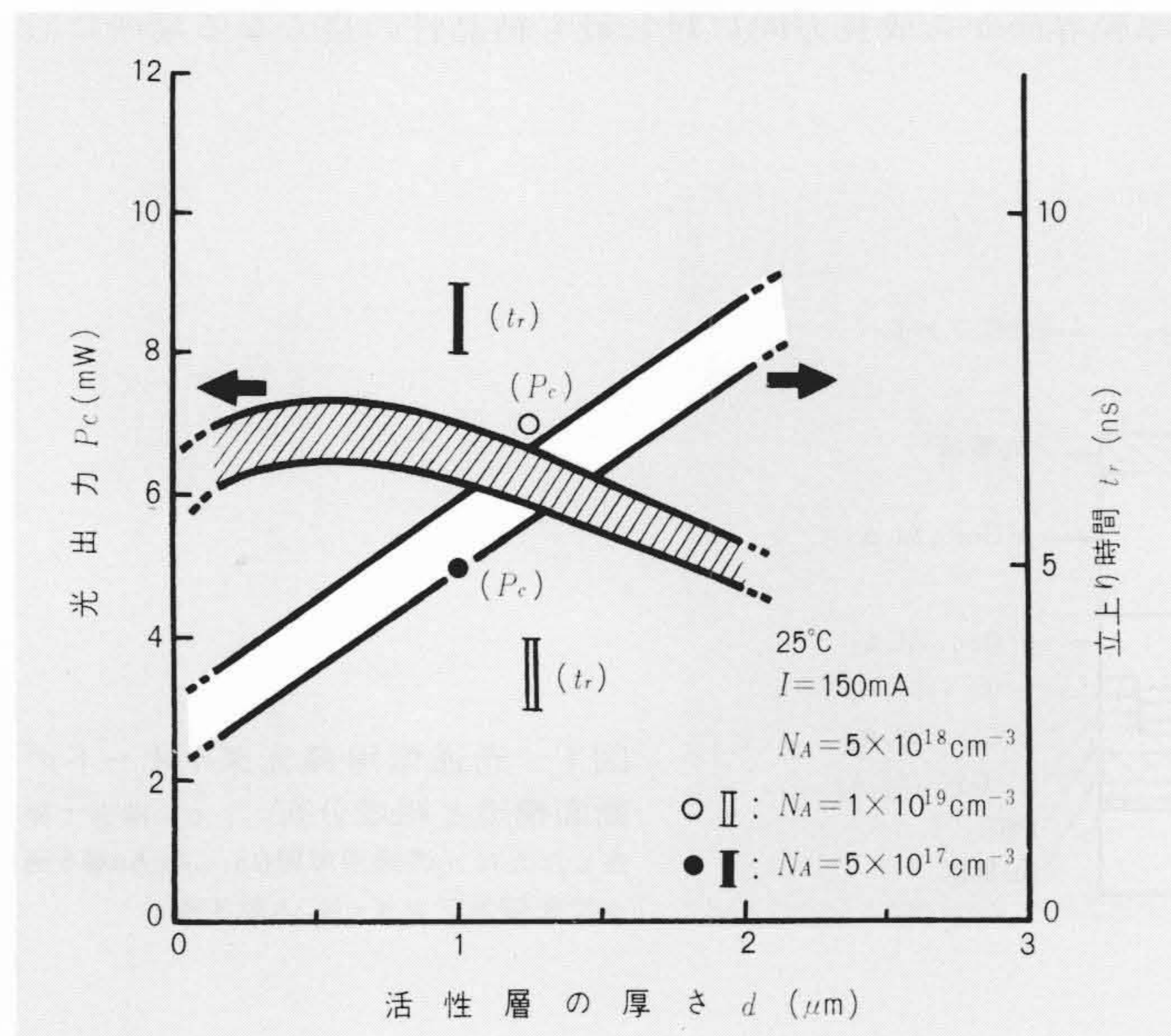


図3 DH形発光ダイオードの光出力 P_c と立上り時間 t_r の活性層厚さ d 依存性 活性層の厚みが $0.75\mu\text{m}$ 以下で高速・高出力特性が得られる。

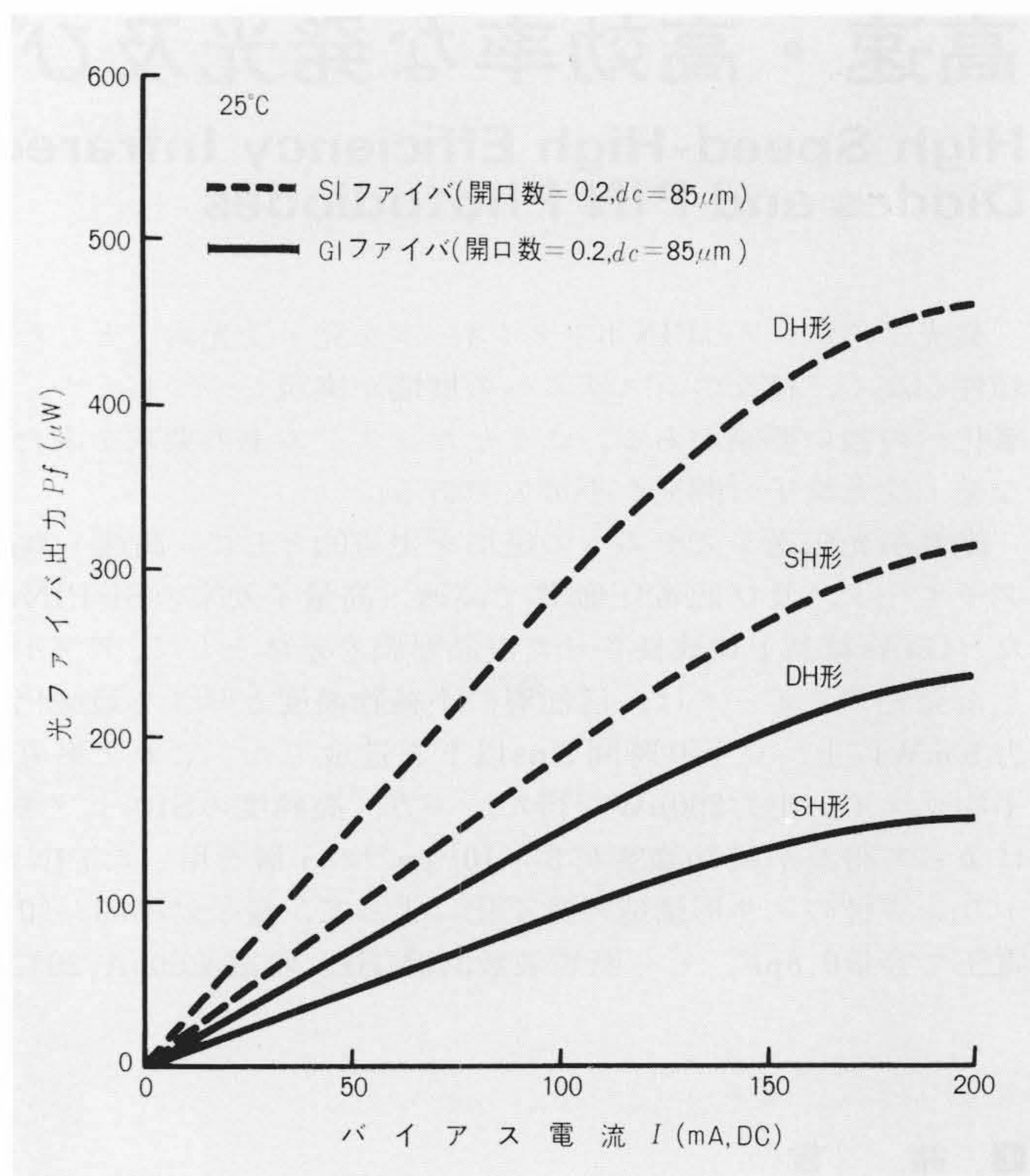


図4 光ファイバ出力 P_f とバイアス電流 I の関係 GIファイバに対し150mAで $200\mu\text{W}$ の光ファイバ出力が得られている。

テロ) 構造の発光ダイオード($\Delta x > 0.1$, $\Delta x < 0.1$ の2種)のデータも示してある。同図から明らかなように、 $\Delta x < 0.1$ のSH形では $f_c - P_c$ 間にトレードオフがある。一方、 $\Delta x > 0.1$ のSH形では20~85MHz間で $P_c = 2.5 \sim 4.5\text{mW}$ であるにすぎないが、DH形では40~175MHz間で $3.5 \sim 7\text{mW}$ と f_c , P_c 共に大きくなっていることが分かる。このことは発光出力が接合構造の違いに大きく依存していることを示している。DH形では活性層が狭いために f_c を決める少数キャリアの寿命が短く、広帯域まで周波数が伸びているものと考えられる。特に、DH形は広帯域でも P_c が低下せず高い光出力を維持しており、これは発光領域の結晶性が良く、発光の内部量子効率が高いことを示している。図3に、DH形発光ダイオードの P_c 及び t_r の d 依存性を調べた結果を示す。活性層の不純物濃度は $N_A = 5 \times 10^{18}\text{cm}^{-3}$ で、 d が $0.1 \sim 2\mu\text{m}$ の数種のサンプルについて、最大 P_c は d が $0.1 \sim 1\mu\text{m}$ 間ではほぼ最大に近い 7mW の値をもち、 d が $2\mu\text{m}$ 近くでは 5mW に低下する。更に厚くなるとSH形と同一の特性に近づく。 N_A の大小によっても P_c は変化するが、 $10^{18}\text{cm}^{-3} \sim 10^{19}\text{cm}^{-3}$ 間では大きな変化はない。一方、パルス応答の t_r は d に比例して大きくなる傾向をもち、 $d = 0.1\mu\text{m}$ で約 3ns 、 $d = 2\mu\text{m}$ で約 8ns である。 N_A の大小による t_r の変化は N_A と逆比例の形となる傾向をもち、例えば、 $N_A = 1 \times 10^{19}\text{cm}^{-3}$ ($d = 1.25\mu\text{m}$)では $t_r = 3 \sim 4\text{ns}$ 、 $N_A = 5 \times 10^{17}\text{cm}^{-3}$ ($d = 1\mu\text{m}$)では $t_r = 8 \sim 9\text{ns}$ である。光通信システムの伝送容量が30Mビット/sでは t_r は 5ns 以下であることが望ましく、これを満たすためには d は $0.75\mu\text{m}$ 以下で接合をDH化すればよい。また伝送距離が無中継で5kmの場合に必要な光出力は、集束形光ファイバ(開口数0.2, コア径 $85\mu\text{m}$, 伝送ロス4dB/km)の場合、受光素子の最小受信電力で -33dBm 以下として 20°C で -8.8dBm ($132\mu\text{W}$)、 70°C で -13dBm ($50\mu\text{W}$)の光ファイバ入力が必要となる。発光ダイオードと光ファイバの結合

効率と組立て時の光損失分を考慮して、チップの光出力は室温で4 mW以上が必要である。この値も接合のDH化により達成できた。

図4には典型的な光ファイバ出力とバイアス電流の関係を示す。発光ダイオードはSH形とDH形、光ファイバは集束形と階段形(開口数0.2, コア径85 μm)で比較した。集束形ファイバに対して、バイアス電流150mA印加時、DH形で200 μW 、SH形で120 μW が結合され、一方、階段形ファイバに対してはDH形で400 μW 、SH形で270 μW が結合されている。結合効率は各々3~4%、7~8%であった。

最後に本開発素子の信頼度は、加速動作試験により得られたダイオードの接合温度とMTTF(平均故障時間)の関係から、接合温度60 $^{\circ}\text{C}$ のとき、初期出力の80%の光出力になるMTTFは約10万時間、初期出力の50%の光出力になるMTTFは約30万時間である。

3 受光素子

3.1 PINホトダイオードの構造と製作法

光通信用PINホトダイオードに要請される基本的性能は、量子効率が高いこと、暗電流が小さいこと、高速で応答できること、動作電圧が小さいことなどである。高速、かつ高量子効率であるためには、広い空乏層幅(i層厚さ)を形成することによって、接合容量を小さくするとともに、入射光の大部分は空乏層内で吸収される構造が望まれる。しかし、空乏層幅が広過ぎると、動作電圧は空乏層幅の二乗に比例して増大すること、光励起キャリアが接合まで走行するのに要する時間が長くなることなどのため、動作電圧の増大と走行時間効果による応答速度の劣化が起こる。また、一定空乏層幅を得るのに必要なバイアス電圧は、i層の不純物濃度に比例して増大する。したがって、低動作電圧でかつ高速・高量子効率のPINホトダイオードを実現するには、i層は不純物濃度が低いことと同時に、最適厚さであることが必要になる。受光素子の暗電流は接合の不純物濃度分布に依存する接合電流と、接合構造や表面処理技術に著しく左右される表面漏れ電流とから成り、後者の電流を小さくすることが重要である。

このPINホトダイオードの設計には、次の2条件を考慮した。光ファイバとの結合効率及び合せやすさを考慮して、受光面直径は、やや大きめの300 μm とする。また、少なくとも60%の量子効率を達成すること、及びTTLでの5V動作時にi層

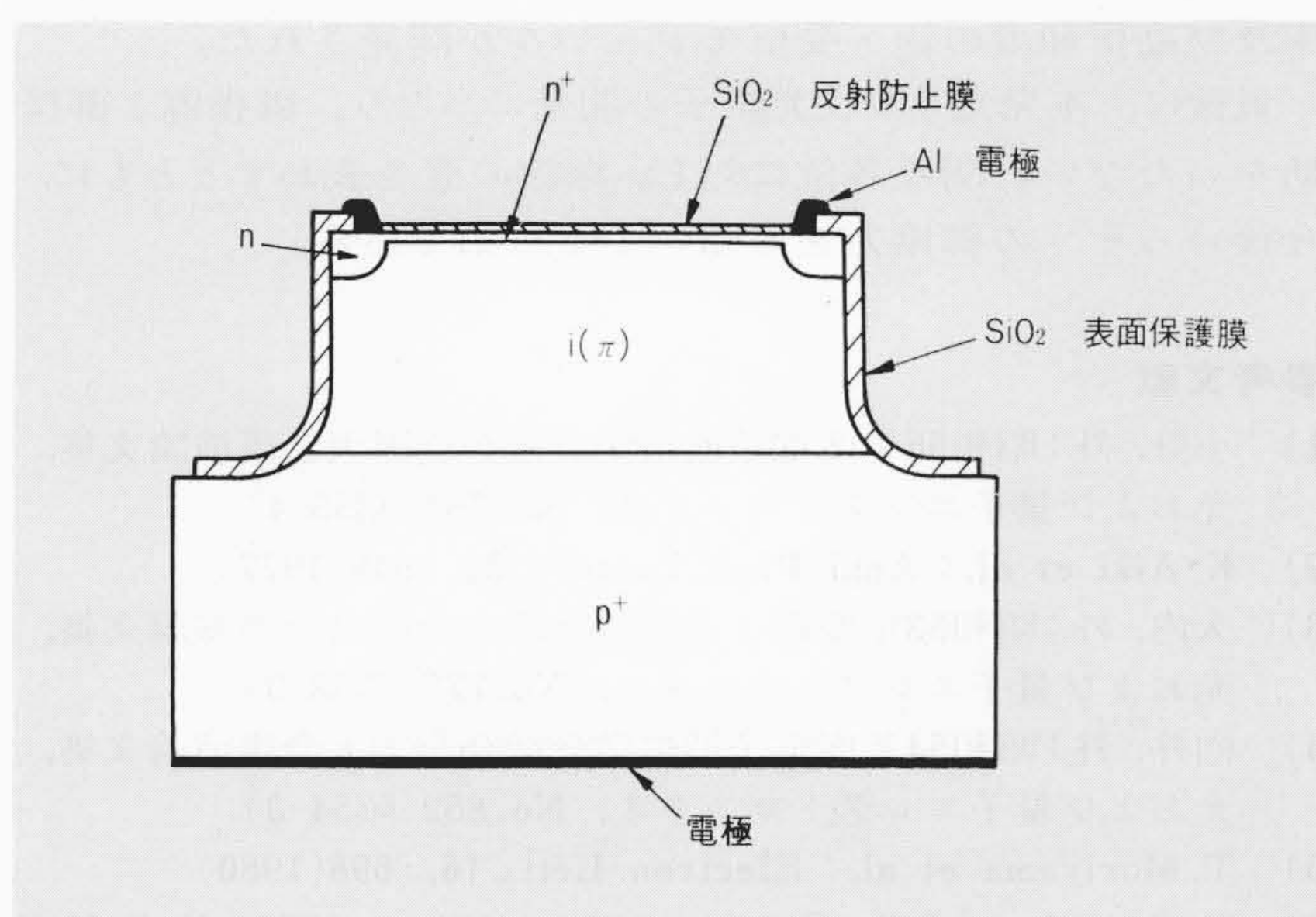


図5 PINホトダイオードの断面構造 n+層側から入射した光は、空乏層化したi層内で吸収されて電子、正孔を発生し、光電流に寄与する。

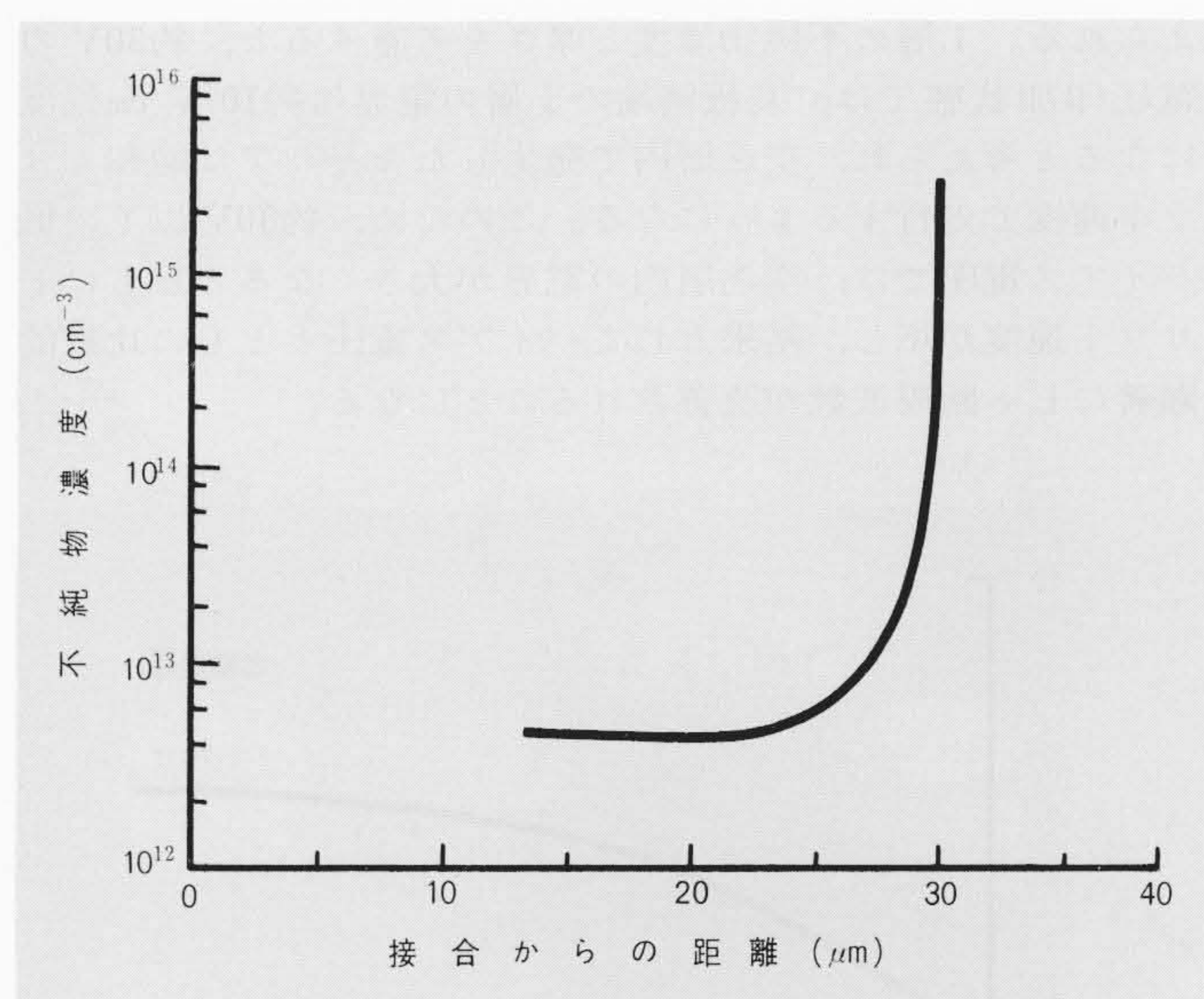


図6 i層の不純物濃度分布 接合容量の電圧依存性より算出したi層の不純物濃度分布から、i層は濃度約 $5 \times 10^{12} \text{cm}^{-3}$ 、厚さ約25 μm であることが分かる。

全領域が空乏層化することを条件として、i層は厚さ25 μm 、不純物濃度 $1 \times 10^{13} \text{cm}^{-3}$ 以下とする。

図5はPINホトダイオードの断面構造を示す。気相エピタキシャル成長法による高純度のi層形成技術を開発し⁶⁾、p+基板上にi(π)層を形成した。i層に拡散によりガードリング領域を形成した後、再び拡散によって浅いn+領域を形成し、pn接合を作成する。次に接合露出端面での接合電界を緩和するためメサ形にエッチングし、暗電流の低減を図った。表面保護膜としてSiO₂を形成した後、波長0.83 μm に合わせて反射防止膜としてSiO₂を形成した。表面の電極はAlの蒸着によって形成した。最後に、チップはTO-46形パッケージにマウントされる。

図6に、接合容量の電圧依存性から算出したi層の不純物濃度分布を示す。不純物濃度は約 $5 \times 10^{12} \text{cm}^{-3}$ 、厚さは約25 μm であり、予定したi層条件になっている。

3.2 PINホトダイオードの特性

試作したPINホトダイオードは0.45~1.0 μm の広い波長領域に感度をもっており、波長0.83 μm での量子効率は60%である。

典型的な試作素子の暗電流特性を図7に示す。素子の暗電流のバイアス依存性はハードであり、逆方向耐電圧は100V以上である。室温(20 $^{\circ}\text{C}$)、5Vバイアスでの暗電流は約50pAである。また周囲温度が50 $^{\circ}\text{C}$ 以内では、暗電流は1nA以下である。

代表的な試作素子の接合容量の電圧依存性を図8に示す。接合容量は無バイアスで約1.4pFであり、約3V以上のバイアス電圧では、約0.8pFの一定値になる。i層の不純物濃度及び接合の拡散電位を考慮すると、空乏層は無バイアス状態でも約10 μm 広がっていると考えられる。こうした考えに基づいて算出される容量値と実験値は、ほぼ一致している。

入射光波長0.83 μm 、負荷抵抗50 Ω の条件で、米国ヒューレットパッカード社製8505A ネットワークアナライザを用いて測定した試作素子の典型的な周波数応答特性を図9に示す。3dB低下のシャ断周波数は無バイアス状態で約30MHz、5Vバイアス状態で約340MHz、30V以上のバイアス電圧では1GHzに達する。抵抗Rと容量Cの積RC時定数は小さいため、周波数特性を左右する要因は光励起キャリアの走行時間と考

えられる。 i 層の不純物濃度と厚さを考慮すると、約30Vの電圧印加状態では p^+ 基板側端の i 層の電界は約 10^4V/cm 程度になると考えられ、空乏層内で発生したキャリアは飽和ドリフト速度で走行するようになる。このため、約30V以下の低バイアス電圧では、空乏層内の電界が大きくなるとともにドリフト速度が増し、結果としてバイアス電圧とともに比較的顕著にしゃ断周波数が改善されることになる。

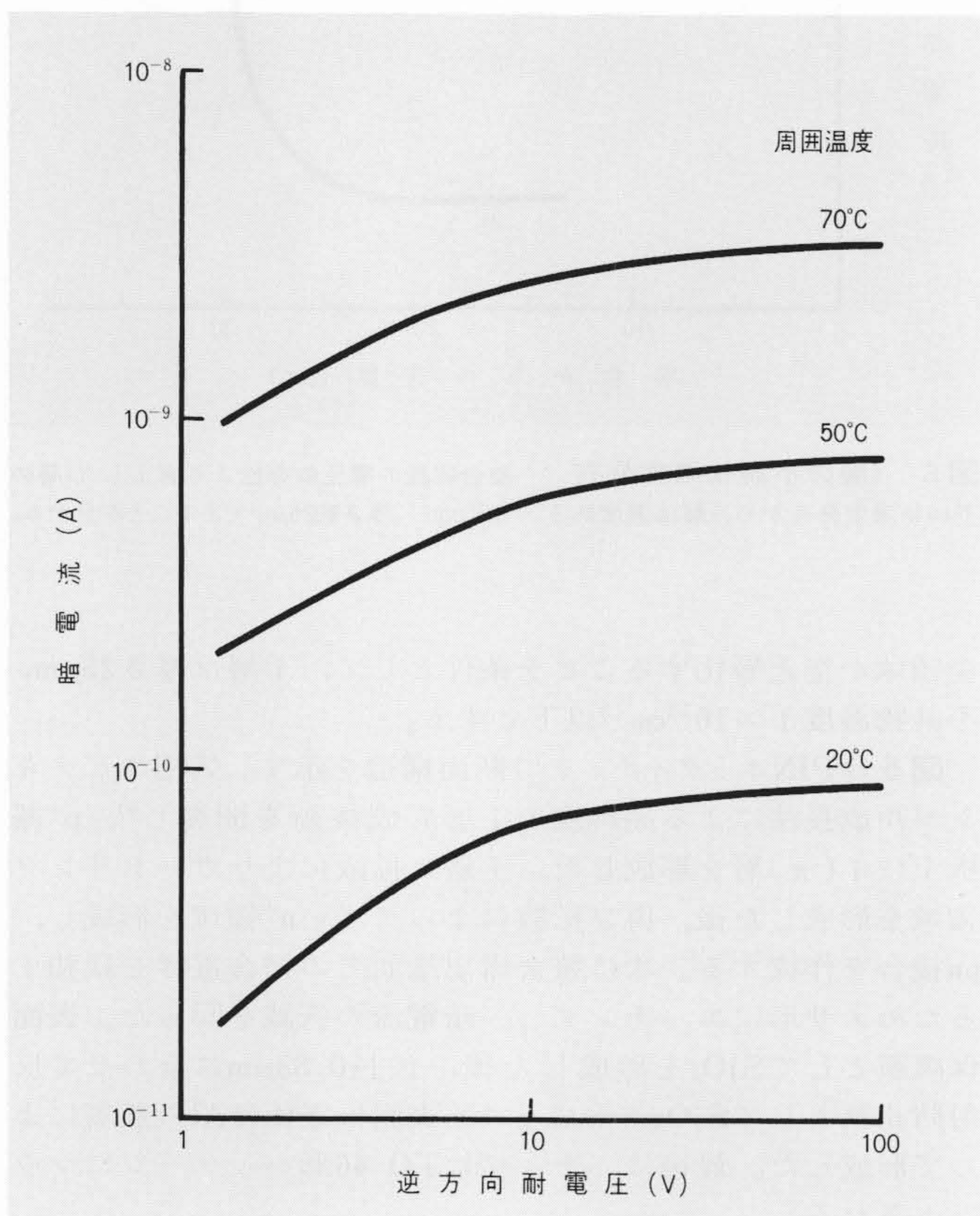


図7 PINホットダイオードの暗電流特性 素子の暗電流は20℃で約50 pA(5 V), 50℃でも1 nA以下である。逆方向耐電圧は100V以上である。

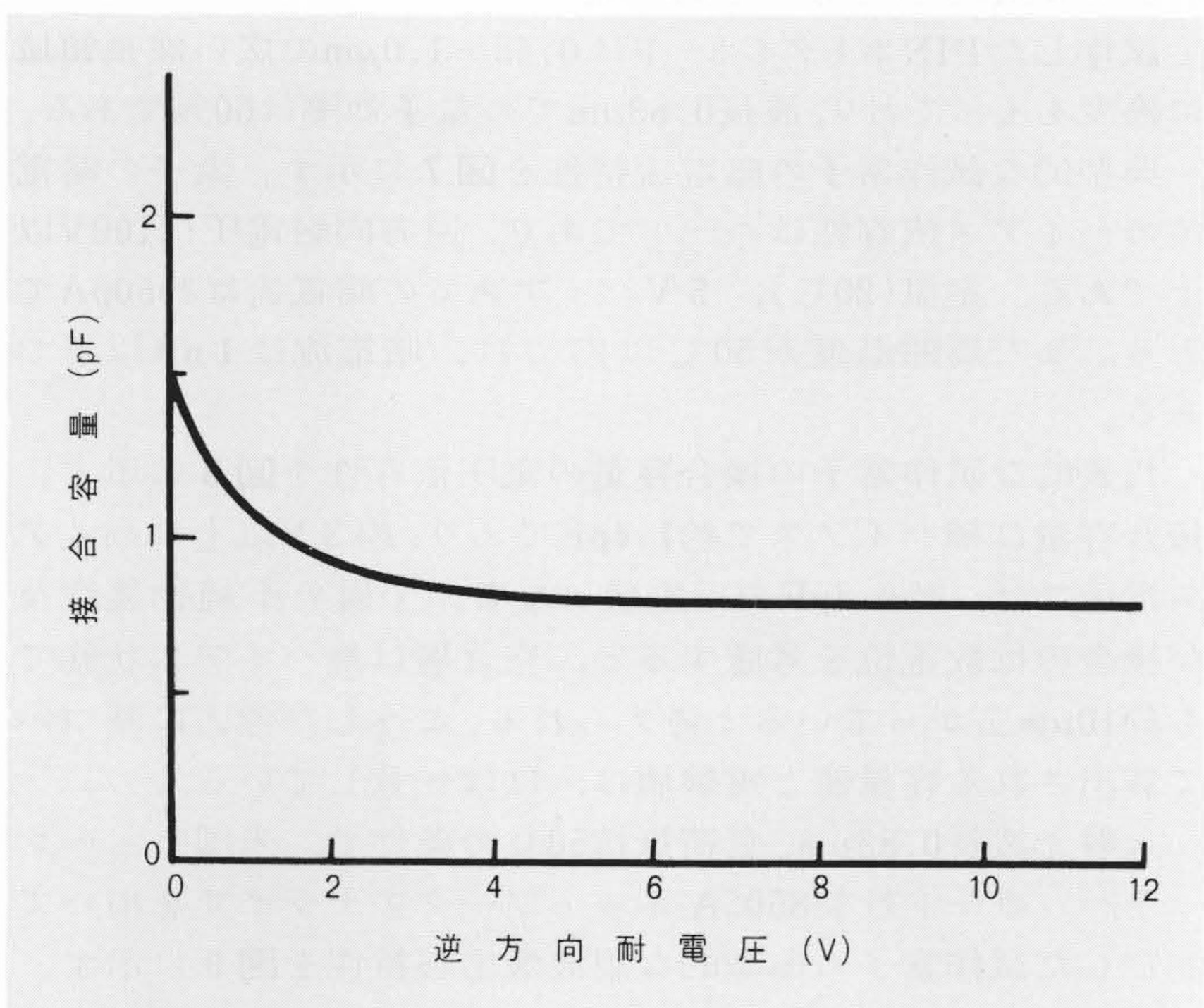


図8 PINホットダイオードの接合容量のバイアス電圧依存性 逆バイアス電圧が増加するにつれて空乏層幅が広がり、接合容量は減少する。高抵抗の i 層であるため、約3 Vのバイアス電圧で全領域が空乏層化し、接合容量は一定値(約0.8 pF)となる。

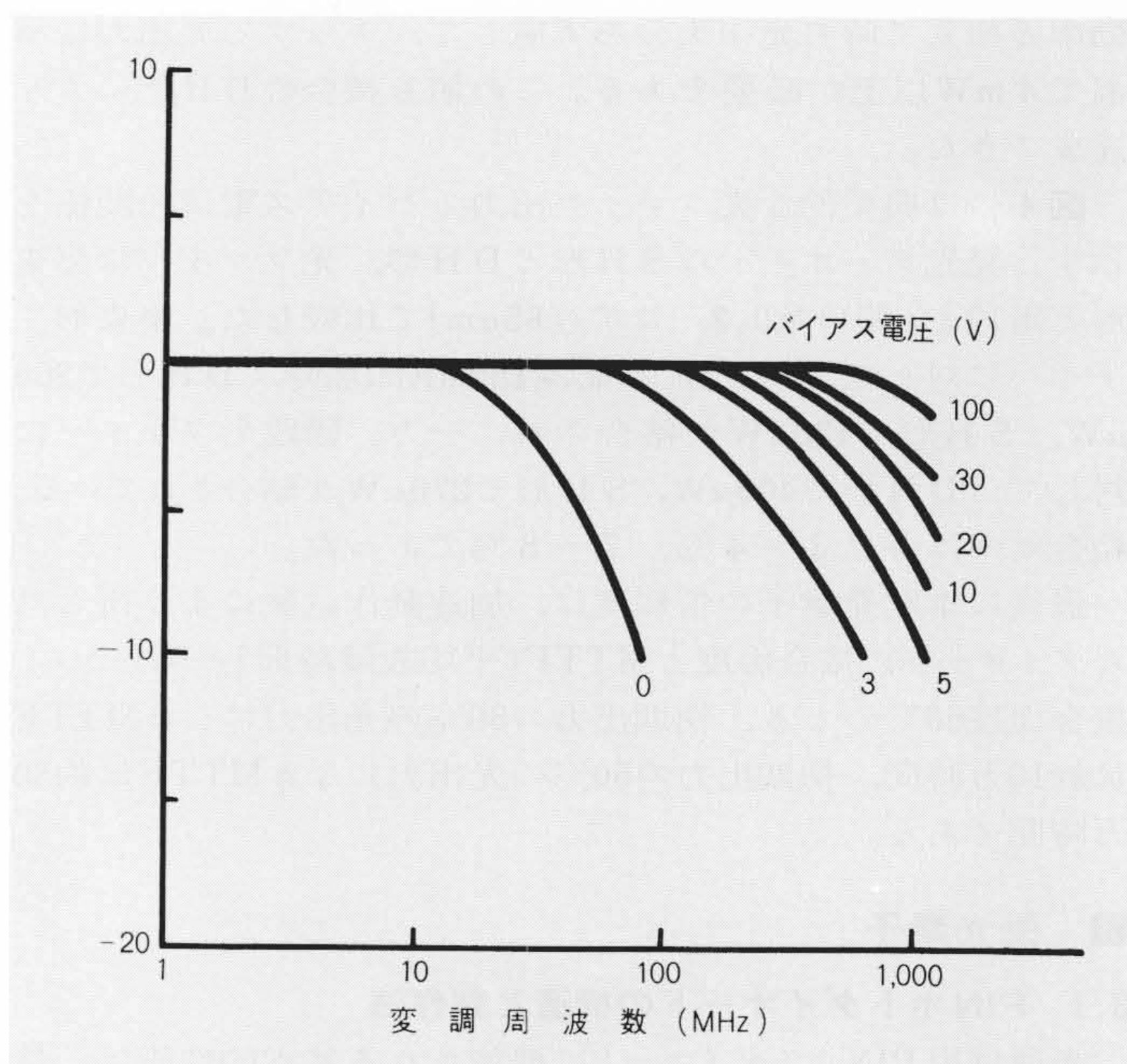


図9 PINホットダイオードの周波数応答特性 逆バイアス電圧が大きくなると、周波数応答特性は改善される。5 Vバイアスでしゃ断周波数は約340 MHzに達する。

4 結 言

発光ダイオードとPINホットダイオードを組み合わせた小形で信頼性の高い光通信システムの実現に対応するため、高速・高出力発光ダイオード及び低電圧動作で高速・高量子効率のPINホットダイオードを開発した。DH構造を採用した発光ダイオードの不純物濃度、活性層厚さを最適化して、光出力5 mW以上、立上り5 ns以下の素子を開発し、集束形ファイバとの結合で平均光ファイバ出力200 μW を得た。

PINホットダイオードは高純度のSiエピタキシャル成長技術によって不純物濃度 $5 \times 10^{12} \text{cm}^{-3}$ の i 層を実現するとともに、構造の最適化によって量子効率60%(0.83 μm)、5 Vバイアス電圧で容量0.8 pF、しゃ断周波数340 MHz、暗電流50 pA(20℃)の特性を得た。

上述した発光ダイオード及びPINホットダイオードは製品化されている。また、これらの発光ダイオード及びPINホットダイオードの開発により、TTL単一電源で動作できる小形・高効率及び高信頼度の送・受信モジュールが開発された。

最後に、本発光及び受光素子の開発に当たり、御指導と御援助をいただいた関係各位に対し、深謝の意を表わすとともに、今後いっそうの御協力をお願いする次第である。

参考文献

- 1) 小野, 外: 昭和55年度電子通信学会総合全国大会講演論文集, 光および量子エレクトロニクス, No. 761(昭55-4)
- 2) K. Aiki et al.: Appl. Phys. Letters. 30, 649(1977)
- 3) 大内, 外: 昭和53年度電子通信学会総合全国大会講演論文集, 光および量子エレクトロニクス, No. 777(昭53-3)
- 4) 向井, 外: 昭和54年度電子通信学会総合全国大会講演論文集, 光および量子エレクトロニクス, No. 852(昭54-3)
- 5) T. Moriyama et al.: Electron. Lett., 16, 698(1980)
- 6) T. Suzuki et al., in Semiconductor Silicon 1973, H. R. Huff and R. R. Burgess, Eds. Princeton, NJ: The Electrochemical Society, 191(1973)