

DXシリーズのハードウェア

Hardware of DX Series

内外の急激なデジタル化指向に対処するため、小容量から大容量(内線128回線から5,120回線)までカバーする時分割PBXを開発した。

本稿では、今回開発したDX30, DX40及びDX50デジタル電子交換機的设计方針, システム構成, 通話路系, マイクロコンピュータを使用したプロセッサなど, 制御系の主なハードウェア及びRAS機能について述べる。

大沼達正* *Tatsumasa Ônuma*
 吉崎嶺雄* *Mineo Yoshizaki*
 吉崎皇秋* *Masaaki Yoshizaki*

1 緒言

DX30, DX40及びDX50は, PCM(Pulse Code Modulation)方式のデジタル電子交換機で種々のLSI, マイクロコンピュータ, ICメモリ, ワンチップコーデックなど最新のデバイス, また省電力化のため低電力論理ICや相補形LSIを用い, 更にRAS (Reliability, Availability, Serviceability) 機能の配備を図った信頼性を重視した交換機である。

小規模から大規模回線までファミリーとして構築できるように, 標準インタフェースを設定してモジュール化を行なっているため, ビルディングブロック方式によりシステムの拡張が容易に行なえる。

2 システム設計方針

小規模から大規模回線まで, 単一アーキテクチャでシステムを構成するためには, システムの拡張とサービス機能の追加などが容易かつ効果的に実現できることが要求される。

ハードウェアとしてこれらを実現するため, 次の方針を採っている。

(1) PCMデジタル方式の採用

音声信号を数値化し, デジタル信号として接, 断を行なうPCMデジタル通話方式を採用することで, スイッチ網は, 論理素子で小規模から大規模に至るまで容易に構成できる。

(2) 分散制御方式の採用

交換機の制御すべき情報量は, システムの規模に比例する。効率良くシステムを拡張するために, 規模に応じ1~複数個のマイクロコンピュータを組み合わせ使用分散制御方式を採用した。

(3) LSIの採用

半導体技術の発達に伴い, 全電子方式がより経済的となったので, 汎用LSIの導入, 効果的な専用LSI化が鍵となる。本システムでは, 音声からデジタル信号への変換, 制御にシングルチップコーデックを, その他マイクロコンピュータ, ICメモリを採用して, 大幅な小形化と高信頼度化を図った。

以上の方針によるアーキテクチャを図1に示す。更に, システムを柔軟性, 融通性あるものとするために下記を配慮した。

(1) 基本構成は, 通話路部と制御部とを組み合わせ, これを1,000回線のユニットとして積み上げるビルディングブロック方式とした。

(2) 通話路は, ハイウェイの乗り換えを行なう空間分割のデジタルスイッチと内線回路など端末装置を収容するモジュールに分け, 制御部とのインタフェースを標準化した。すな

わち,

- (a) モジュールに, モジュールインタフェース回路を設ける。
- (b) モジュール内では, モジュールインタフェース回路と端末装置のパッケージインタフェースを組み合わせる。
- (c) これにより, 機能追加はパッケージ又はモジュールの設置で行なえる。

また, デジタルスイッチは, 小規模ではスイッチ1段, 大規模では1,000回線をユニットとし, 拡張を容易に行なえるスイッチ2段の構成とした。

(3) 内線回路, 各種トランクなど, 端末装置各々にコーデックを配備したフルデジタル方式とした。

(4) 制御部は, 小規模では一つの制御系で, 大規模では上位制御系と1,000回線ユニットごとに設置する下位制御系とで構

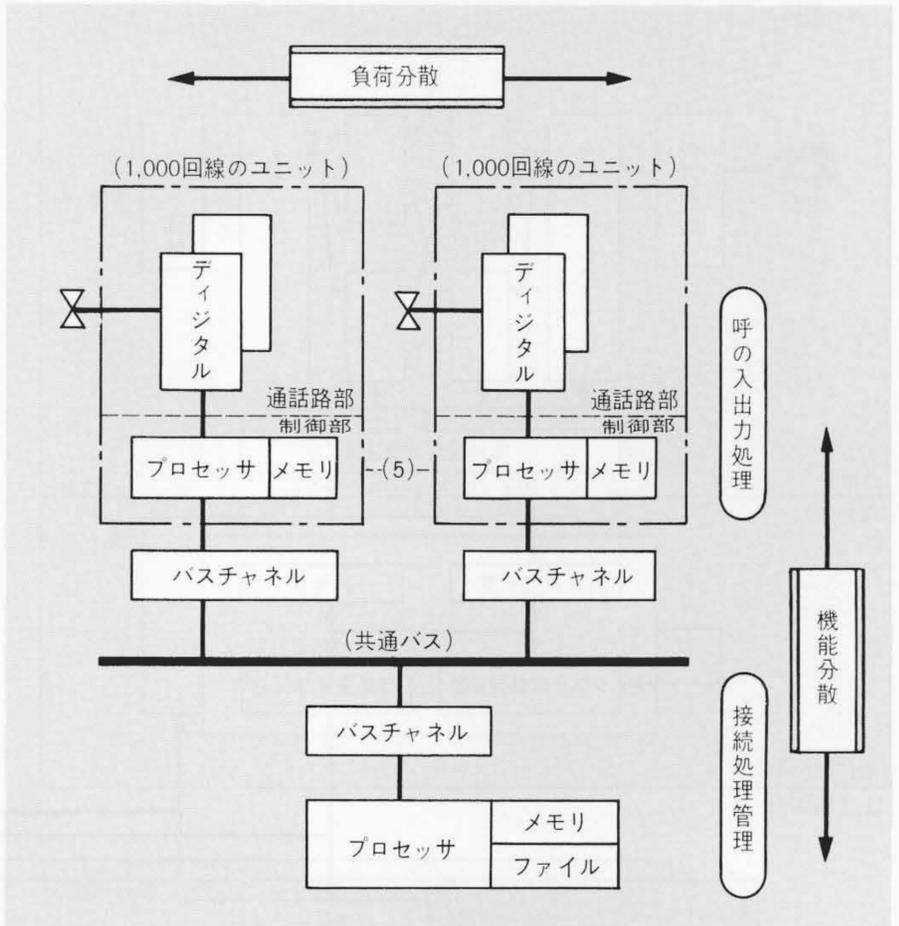


図1 システムの基本構成 1,000回線以下のシステムでは, 1個のプロセッサで制御を行なうが, 1,000回線以上のシステムでは, 1,000回線ごとに呼の入出力処理を行なうプロセッサを配置し, 接続処理, 管理を行なうプロセッサをシステムで1個共通に設置する負荷, 機能分散制御形マルチプロセッサ方式としている。

* 日立製作所戸塚工場

成し、二重化構成を可能とした。

3 システム構成

DX30, DX40のシステム構成を図2に示す。

通話路系はデジタルスイッチ、内線回路、各種トランクなどの端末及びモジュールインタフェースから構成され、制

御系とのインタフェース用に信号受信分配装置がある。

制御系はプロセッサ、メモリ、フロッピーディスク及びシステム制御装置から構成される。また、マンマシンインタフェースとしてI/O(入出力)の制御装置、二重化構成用のバスチャンネルがある。

DX50のシステム構成は、図3に示すように機能を上位プロ

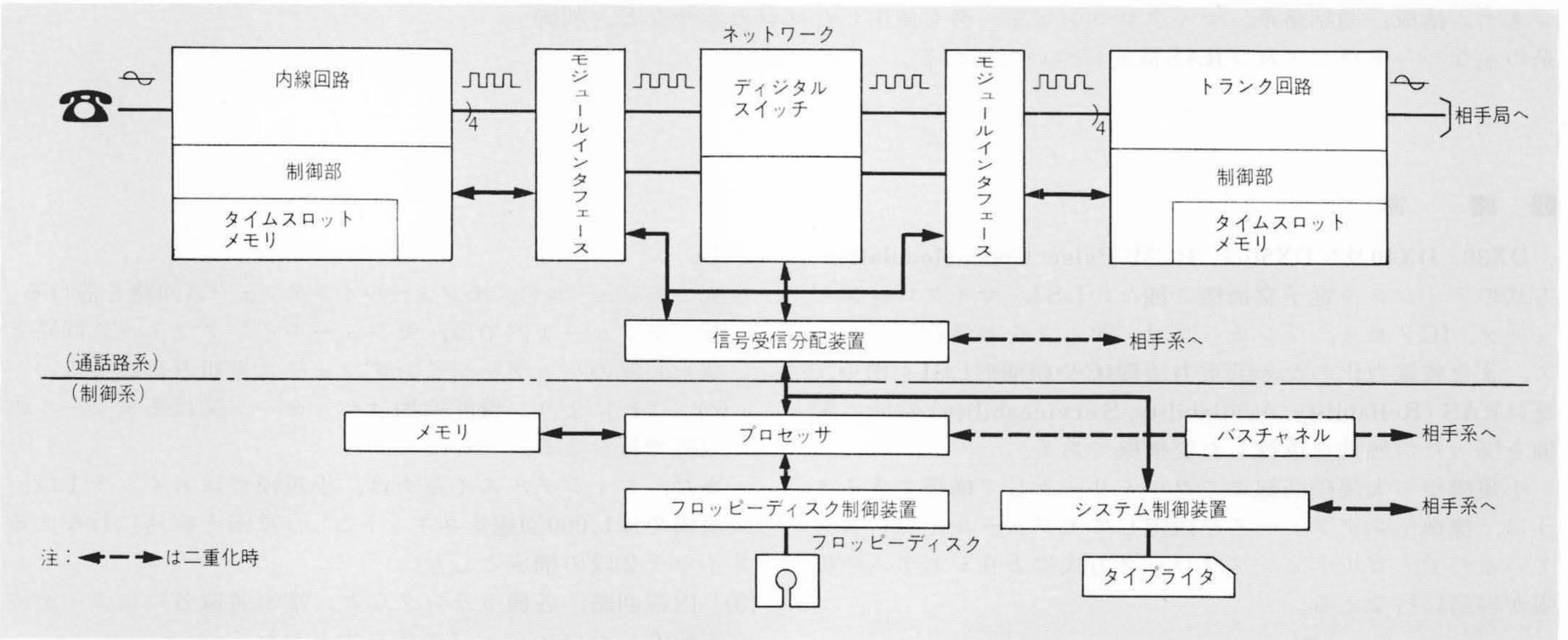


図2 DX30, DX40のシステム構成 DX30, DX40の制御は、すべてプロセッサが行なう。プロセッサからの制御信号は信号受信分配装置を通り、各装置へはモジュールインタフェース装置で展開される。これにより、各装置ではそれぞれネットワークの制御、タイムスロットメモリの書き込み、トランクの制御、あるいは内線電話機やトランクの状態監視などを行なう。プロセッサはこれらの制御をメモリ及びフロッピーディスクに記憶されたプログラムやデータに従って実行する。

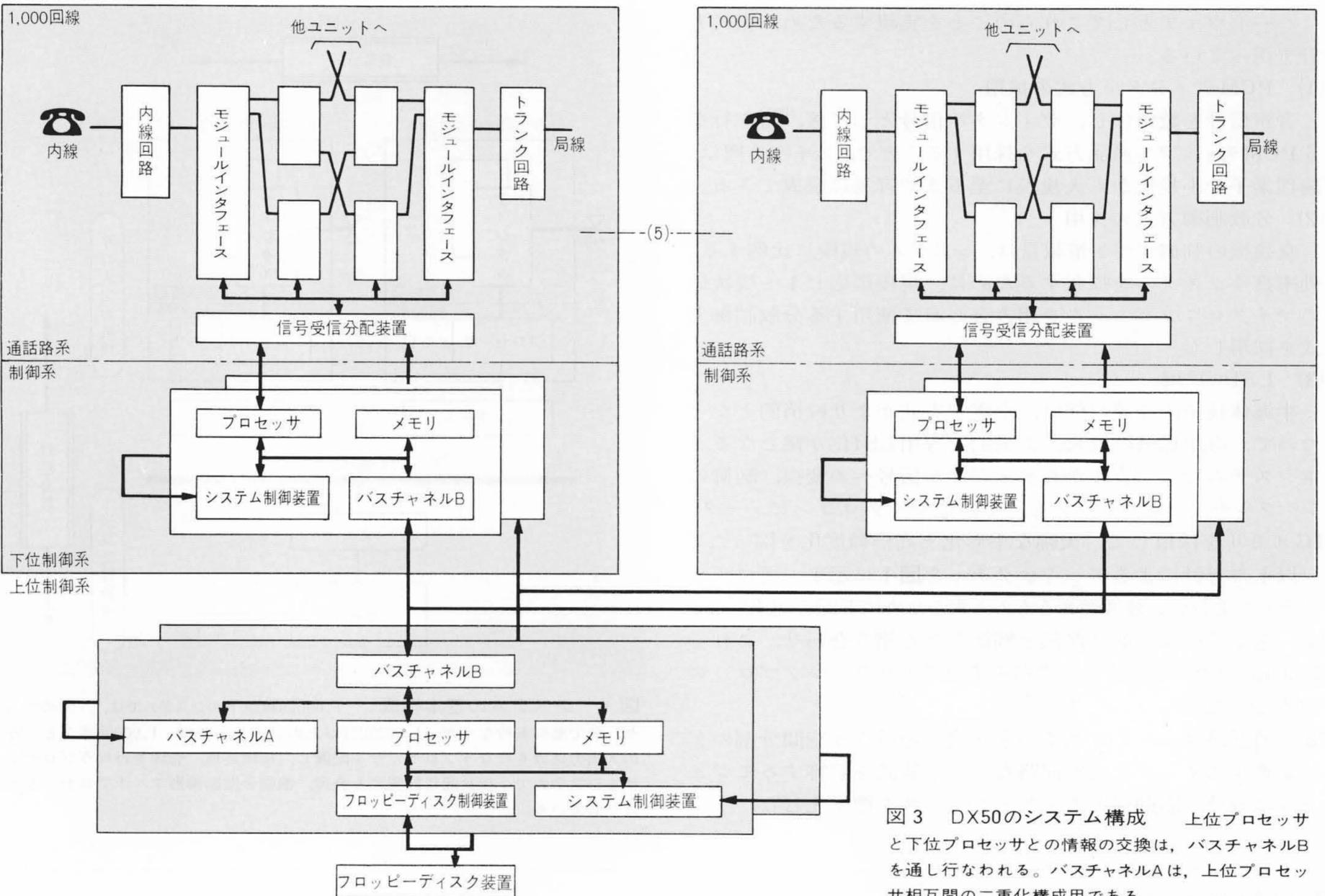


図3 DX50のシステム構成 上位プロセッサと下位プロセッサとの情報の交換は、バスチャンネルBを通し行なわれる。バスチャンネルAは、上位プロセッサ相互間の二重化構成用である。

セッサと下位プロセッサに分散した階層構成を採り、プロセッサ間はバスチャネルにより結合する。プロセッサ自体はいずれも同一ハードウェアである。

1個の下位プロセッサは、約1,000回線を制御しビルディングブロック式にこれを積み上げ、約5,000回線まで拡張可能である。ネットワークはユニット間接続を容易に行なえる2段スイッチ構成で2群に分け、スイッチの障害による全通話不能となることを防止している。

内線回路などからの入力信号は、4 HW(ハイウェイ)(32チャンネル/HW)にアクセスでき、2 HWごとに別々のスイッチに収容される。

4 通話路系の装置

通話路系への制御信号は、プロセッサからSRD(信号受信分配装置)を通し、デジタルスイッチ又はMIC(モジュールインタフェース)に送られる。MICでは、内線回路、多機能電話機制御回路、各種トランク、局線中継台制御回路など、端末装置へ制御信号を送出する。一方、各端末装置からの情報(発呼、切断など状態監視)は、MIC、SRDを経由してプロセッサへ送出される。

4.1 内線回路

図4にLIF(内線回路)のブロック構成を、図5に8内線を搭載した標準のパッケージを示す。LIFにはハイブリッドIC化した給電回路やハイブリッドトランス、コーデックが、更に論理制御部には小形・低電力化したCMOS(Complementary Metal Oxide Semiconductor)-LSIが搭載されている。

4.2 デジタルスイッチ

デジタルスイッチは、HW間の特定チャンネル間を1対1に接続する論理ゲートで構成された空間スイッチである。DX30、DX40では、1枚の基板に16(入HW)×4(出HW)の論理ゲートのマトリクスと保持メモリを搭載した1段構成のスイッチである。

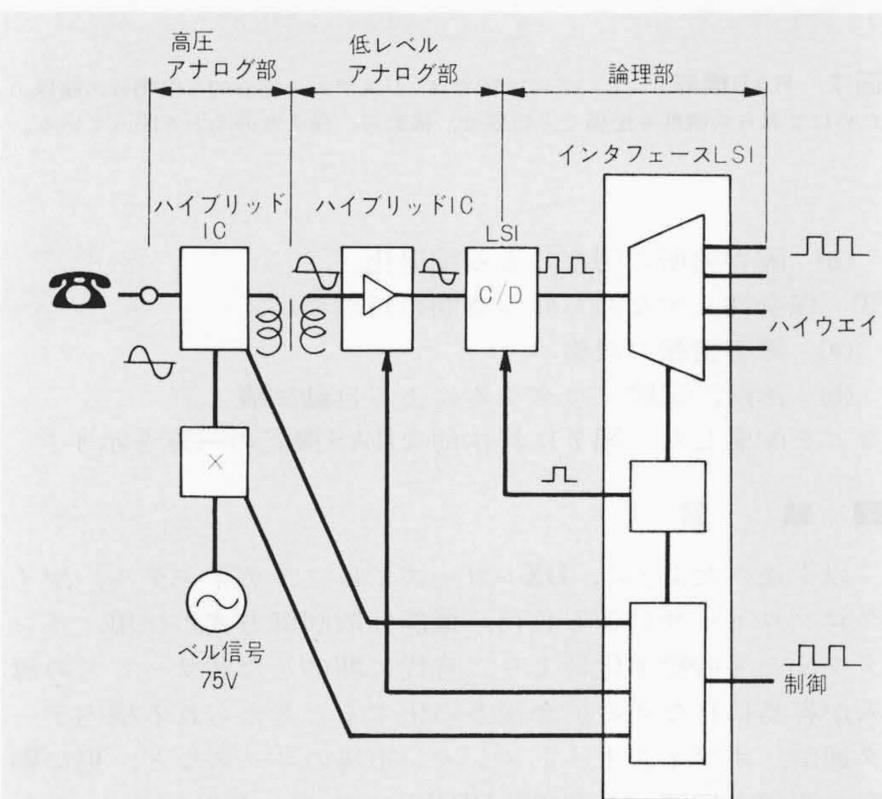


図4 内線回路のブロック構成 内線回路は呼出しベル信号、監視回路、ハイブリッドトランス、コーデック、論理制御用LSIなどから構成される。

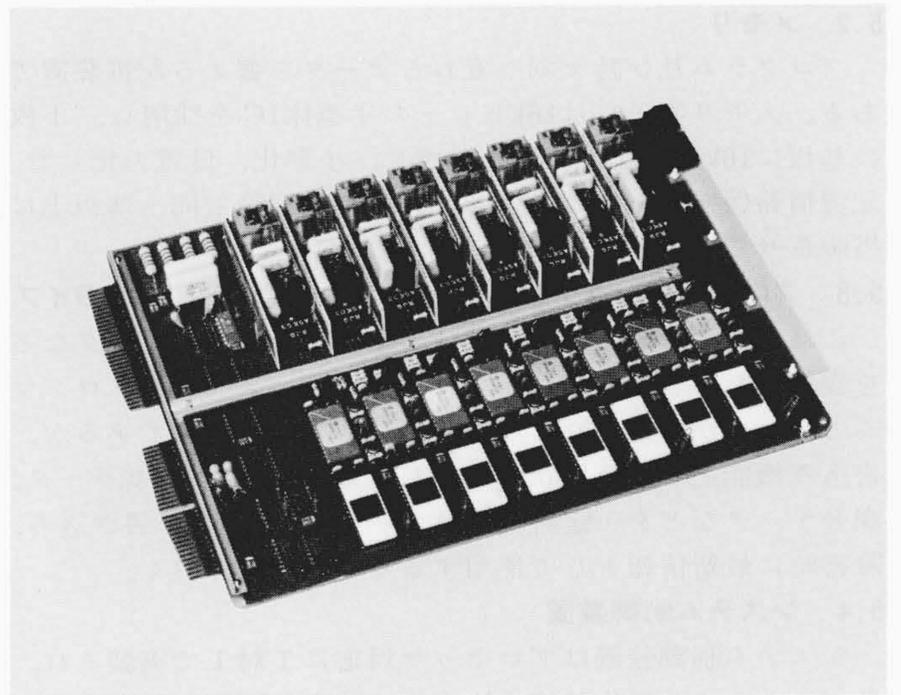


図5 8内線回路パッケージ 内線回路にはハイブリッドIC、コーデック、LSIなど最新技術が導入されている。

DX50では、2(入HW)×16(出HW)のマトリクスと16(入HW)×2(出HW)のマトリクス及び保持メモリを、1枚の基板に搭載した2段構成のスイッチである。

4.3 局線中継台及び中継台制御回路

ATT(局線中継台)は、操作の容易な無紐索線式であり、卓上形及び据置形の2種類を用意した。卓上形は400m(直径0.5mm, 6対ケーブル)、据置形は200m(12対ケーブル)まで標準として延長することができる。

ATTの電源は、ATTと対応して設けた中継台制御回路から給電されるので、局部給電は不要である。

盤面の電鍵、ランプ情報は、本体側の中継台制御回路との間をマイクロコンピュータ制御によりデータ伝送を行なっている。ATT自体は、診断モードとして切り離してチェックが可能である。

4.4 多機能電話機及び多機能電話機制御回路

MFT(多機能電話機)は、本体側のMFTIF(多機能電話機制御回路)の間を2対のケーブルで接続する。線路長は470m(直径0.5mm)まで標準として延長することができる。

MFTの盤面には、サービス機能を指定する12個のシートキー、動作状態を表示するLED(発光ダイオード)及びブッシュホンキーボードがある。

ATTと同様にMFTにも自己診断機能がある。

5 中央処理系の装置

HD68000を使用した中央処理系は、最繁時の1時間当たり約5,000通話を処理する能力がある。図6に、シングルプロセッサ時での処理能力を示す。

プロセッサ、メモリ、フロッピーディスク装置、システム制御装置などは二重化構成が可能である。二重化構成あるいはDX50で階層構成をとるときには、プロセッサ間通信をバスチャネルで行なう。また、入出力制御装置と入出力装置は、RS232Cあるいは20mAインタフェースで接続する。

5.1 プロセッサ

1枚の基板で構成され、16ビットマイクロコンピュータを搭載し、基本クロック周波数8MHzで動作させている。システムの立上げ時に使用するイニシャルプログラムローダを内蔵した読取り専用記憶も搭載している。

5.2 メモリ

プログラム及び時々刻々変わるデータを蓄える記憶装置である。メモリ素子には16kビットの半導体ICを採用し、1枚の基板に16k語の記憶装置を構成し、小形化、低電力化した。記憶情報保持のためのリフレッシュ制御回路も同一基板上に搭載させてある。

5.3 フロッピーディスク制御装置及びフロッピーディスクドライブ

これらはシステムの立上げ時と保守者が、内線データなどを変更したときに使われ、フロッピーディスクにはプログラムとデータが格納されている。主な機能は読出しであるが、書込み機能として運用状況に合わせて変わっていく内線データ、課金データなどを一定時刻にフロッピーディスクに書き込み、障害時に最新情報として使用するため退避しておく。

5.4 システム制御装置

システム制御装置はプロセッサ対応に1対1で実装され、各プロセッサの動作状態を決定する基本的制御を行なう。

前面パネルには、システムの運用状態(運転中、待機状態、停止)、障害発生の原因がLED表示されるほか、システム起動用の押しボタンスイッチがあるなど、保守の便利さを配慮した。更に、保守用にタイプライタを使用するときのため、RS232Cインタフェースをもつ。

6 RAS機能

デジタルPBXは、高度情報化社会に適合した高度化、多様化したサービスに加え、種々のデータをユーザーに提供するシステムの中核となる。このため、交換機での処理の中断の与える影響は大きく、交換動作の連続性は極めて重要となる。したがって、DXシリーズでは下記の配備を行なった。

- (1) 信頼性を向上させるために、
 - (a) 構成部品の高信頼化
 - (b) 障害検出機能を各装置にもたせ、切分けの容易化を図る。
- (2) 稼働率を向上させるために、
 - (a) 再試行や二重化による障害の回復

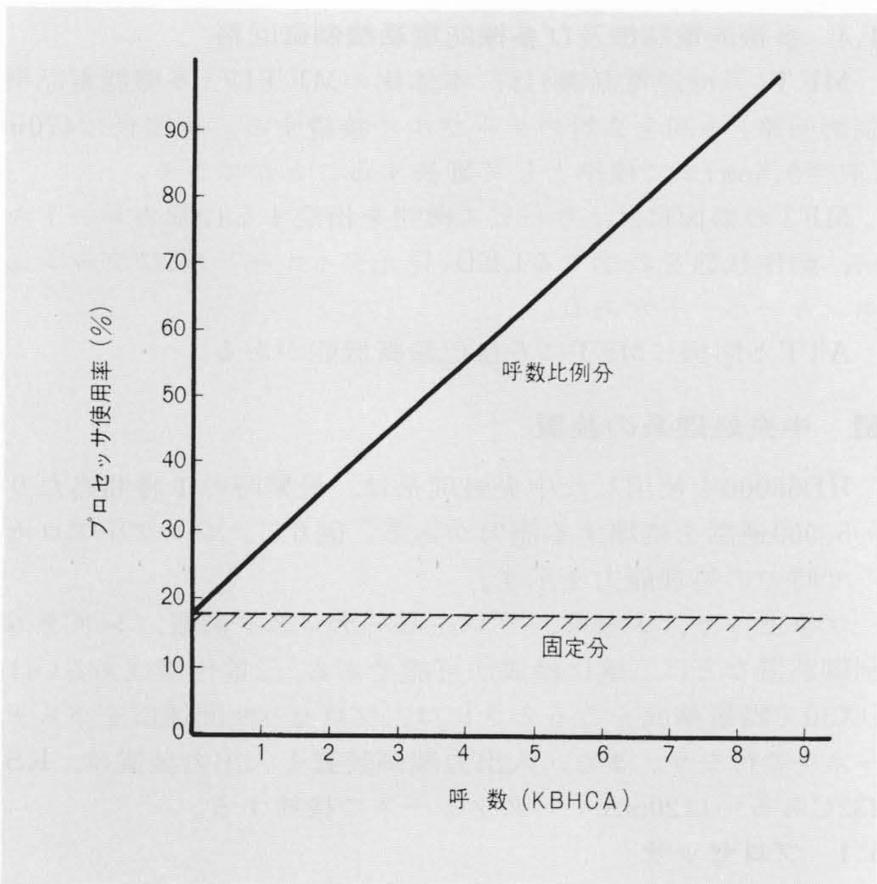


図6 処理能力(シングルプロセッサ構成) プロセッサ使用率は、固定部分としてオペレーティングシステム分と回線規模・呼数に比例する部分で決定される。プロセッサ使用率を70%としたときには約5.5KBHCAの呼数が運べる。

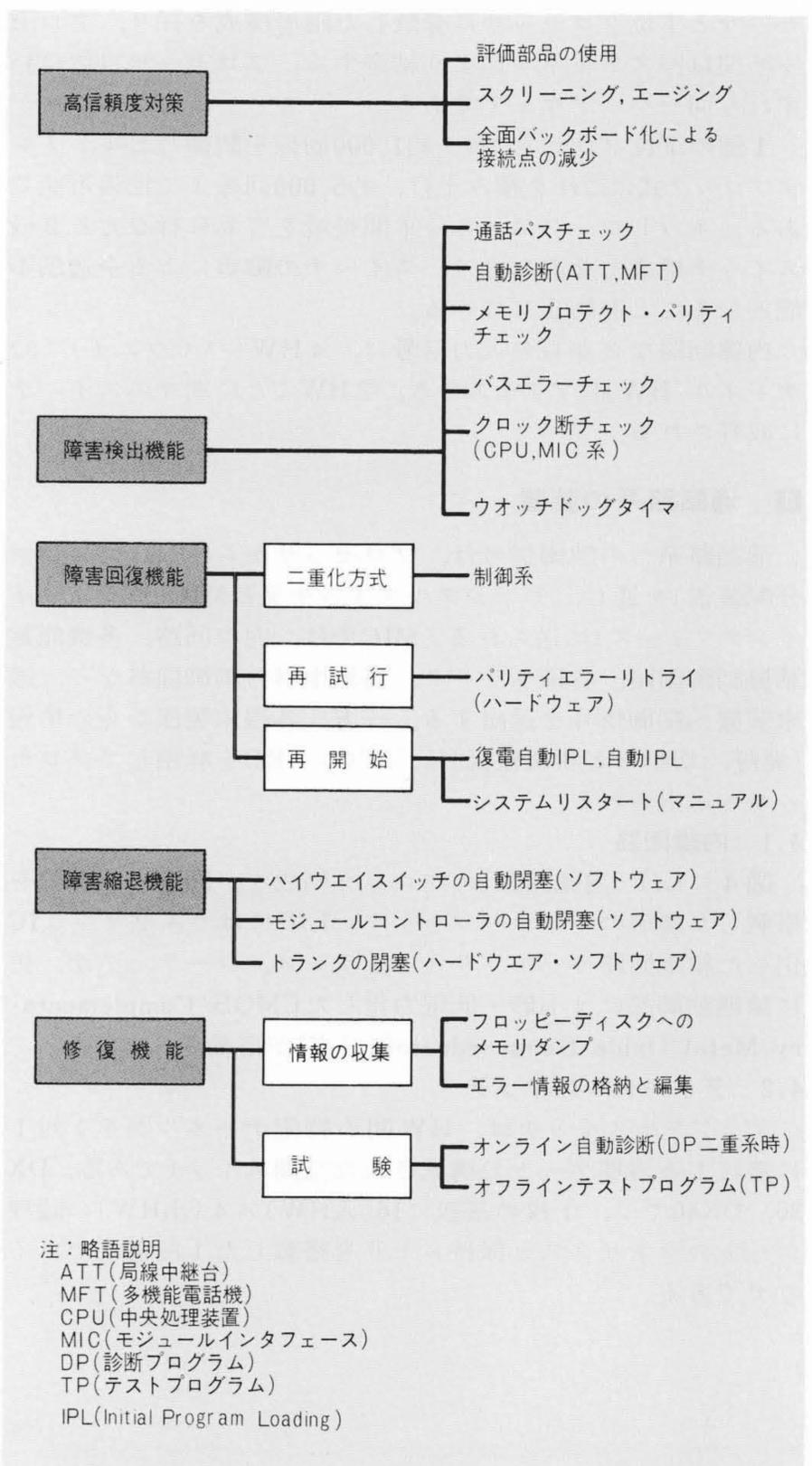


図7 RAS機能 DX30~DX50では、システムの総合的な信頼性の確保のためにこれらの機能を配備し、信頼性、稼働率、保全性の向上を図っている。

- (b) 障害箇所の閉塞による縮退化
- (3) 保全性、すなわち修理時間の短縮には、
 - (a) 障害情報の収集
 - (b) 診断、試験プログラムによる自動試験
 などを配慮した。図7に具体的なRAS機能の一覧を示す。

7 結 言

以上述べたように、DXシリーズではフルデジタル、マイクロプロセッサによる負荷、機能分散制御方式の採用、インタフェースの標準化により、時代に即応した新サービスの導入が容易に行なえる。今後多彩化すると考えられる構内データ通信、オフィスオートメーション市場のニーズなど、更に顧客の要望を反映した高性能PBXシステムとするよう、いっそうの努力を傾注したい。

終わりに、本DXシリーズの開発に当たり御指導、御尽力をいただいた関係各位に対し、厚く感謝の意を表わす次第である。