

電子部品 半 導 体

電子部品
半 導 体

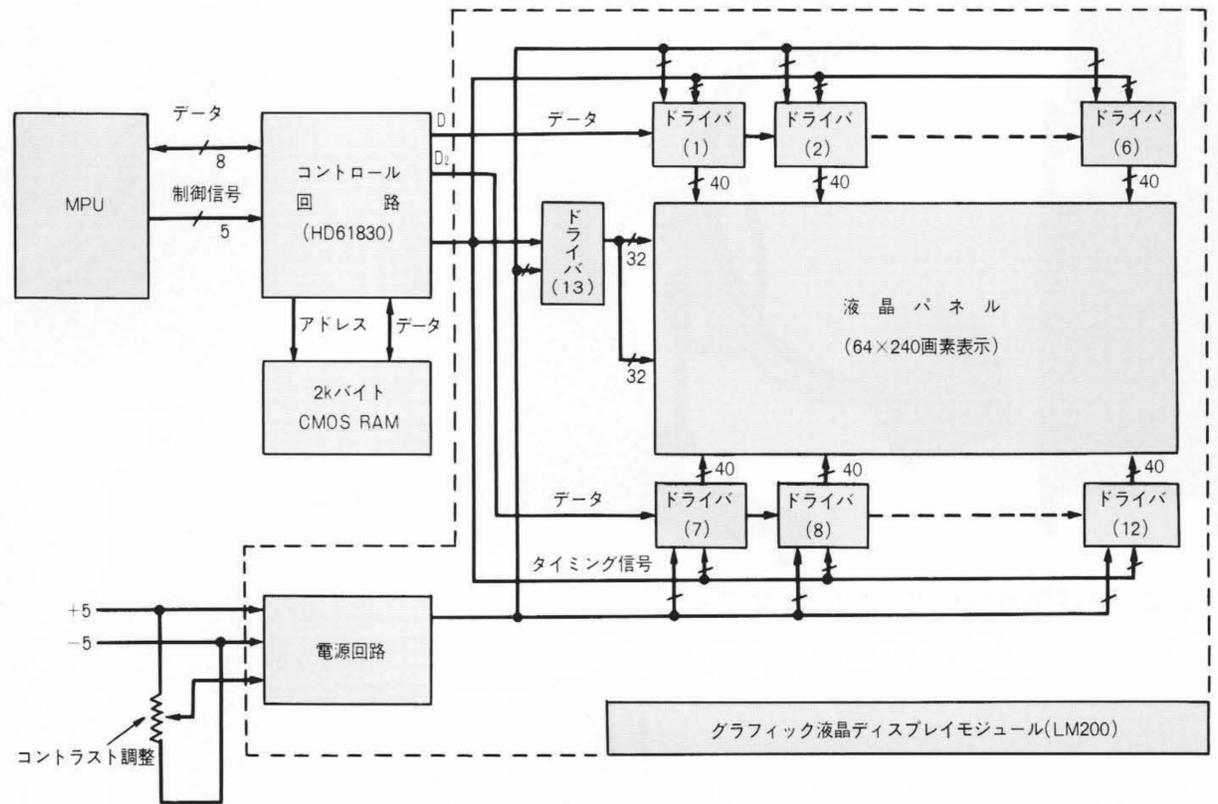


図1 グラフィック液晶ディスプレイのブロック図

ICの製造技術は、集積度の向上、低電力化、信頼性の向上、コストパフォーマンスの向上などの形をとり、現在も技術進歩の度合いを落とすことなく進行している。これにより64kビットダイナミックRAMや16ビットマイクロコンピュータの量産が進み、また、高級言語S-PL/Hも含むサポートソフトウェアも整備され、応用分野もOA(オフィスオートメーション)、FA(ファクトリオートメーション)などの用語を生み出しながら、更に広がりが増している。新しい応用分野が展開されるにつれ、電子部品の分野でも一段と進んだテクノロジーを駆使しながら、例えば、64kビットCMOSスタティックRAMや256kビットダイナミックメモリが開発され、16ビットDMACのような非常に高度の機能をもったデバイスも出現した。バイポーラの高速技術も1kビットで6ns、4kビットで8nsのような超高速のメモリデバイスを実現した。フロッピーディスクの周辺ICとしては、リニア、デジタル混在の回路をIC化したものが開発された。

一方、オフィスオートメーションやホームオートメーションの発展は優れたディスプレイのニーズを高め、超高精細カラーディスプレイ管やグラフィック液晶などを生み出した。これらの分野では、カセット形磁気バブルメモリなども開発され、小形化、性能向上、低電力化のニーズに対応しながら、機器の携帯を可能にし、個人用のビジネス、教育、娯楽への道を広げて、更に新しい展開へと進みつつある。

このほかにも電子部品の進歩は、その応用分野の枝葉を充実しながら、新しい用途の開拓、新しい部品の出現を続けている。例えば、通信分野では新しいLSIが技術革新をサポートしており、CMOSシングルチップCODECやシングルチップデジタル信号処理LSIプロセッサ“HSP”がその一例である。また、ビデオカメラの分野ではカラービューファインダ管や高解像度固体撮像素子が開発されている。電力用としては、SSR(Solid State Relay)や高耐圧、大電流GTOサイリスタなどのシリーズ開発が行なわれた。

電子部品の新製品の傾向として、最近の大きな流れとしてはセミカスタム化への対応があり、この目的に沿って種々のデバイスが開発されている。シングルチップマイクロコンピュータは4ビットに加え8ビット製品が開発され、特にCMOS製品が増えつつある。シングルチップマイクロコンピュータはROMコードを変えることにより、セミカスタムに対応している。また、ゲートアレイもCMOSあるいはBi-CMOSの製品が多数開発され、ゲート回路へのセミカスタム化に対応している。更にマスクROMなども最近では新製品も増え、需要量も急激に増加しつつある。これらのセミカスタム対応の製品については、開発体制の整備やTATの短縮などでも顧客ニーズへの対応に努力が続けられている。

こうして、電子部品はますます多様化する顧客層や新しい応用分野のサポートを受けて、更に新しいデバイスの開発とコストパフォーマンスの向上に進んでいる。電子部品は明日の社会を担う先端技術の中核として、ますます重要性が高まりつつあり、それだけに激しい技術革新の競争を日夜続けていくことになる。

電子部品

グラフィック液晶ディスプレイの開発

液晶は低電圧、低消費電力、薄形という特長をもっており、ポータブル情報端末のディスプレイとして注目されている。従来の製品は簡単な文字表示が主体であったが、文字だけでなく図形も表示可能な縦方向64画素、横方向240画素表示グラフィック液晶ディスプレイを製品化した。

図1にブロック図を示す。高精度な大形液晶パネルと高時分割駆動が可能な液晶材料の開発により、64×240画素表示を実現した。またCMOS-LSIによる駆動回路、コントロール回路の開発により、使いやすいサブシステムを完成させた。今後、さらに表示画素数を拡大していく予定である。

データ端末、ハンドヘルドコンピュータ、パーソナルコンピュータ、ワードプロセッサなどへの応用が期待される。

ディスプレイ用CRTの開発

ディスプレイ用CRTはOA分野への利用が急速に進み、漢字やグラフィック表示など高級端末やパーソナルコンピュータの表示などで読みやすく、疲労の少ない製品が要求されている。これに対してマスクピッチを0.2mmとして画素密度を従来の2倍以上にした超高精細蛍光面の技術を開発し、高画質表示端末への応用を可能にした。また、

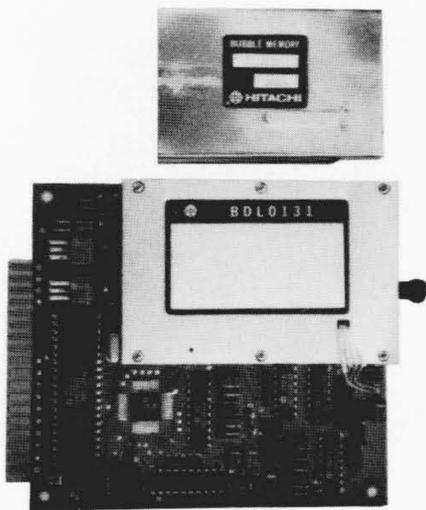


図2 128kバイトカセット形バブルメモリ

モノクロCRTではファクシミリとの共用のため8本/mmの超高解像度電子銃を開発し、その製品化を進めている。読みやすく疲労の少ない表示のために、カラー、モノクロCRTとも表面の鏡面反射低減のため従来のエッチング方式の他多層膜コーティング方式の製品化や、蛍光体の発光色や残光特性など、用途に応じて選択ができるよう幅広い製品を開発している(表1)。

カセット形磁気バブルメモリの開発

ポータブル機器やパーソナルコンピュータ用メモリとして媒体交換可能なカセット形バブルメモリを開発した。カセット形バブルメモリは、書換え可能な不揮発性メモリで、アクセスタイム13ms、低消費電力(動作時5W)、小形軽量で携帯に便利な薄形とした。カセット形バブルメモリは、1Mビットバブルデバイス、センスアンプを内蔵したカセット、周辺回路を実装したアダプタか

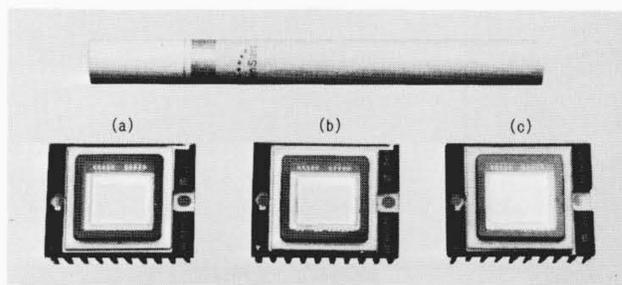


図3 高解像度固体撮像素子

ら構成している(図2)。周辺回路を専用LSI化、IC化し部品数を削減した(当社比 $\frac{1}{3}$)。電源は+5V、+12Vとし電源シーケンスは不要にした。今後、新アーキテクチャの高機能コントローラを使用し、256kビット~4Mビットまで互換性をもつカセット形バブルメモリを開発し、昭和58年度に製品化する。

高解像度固体撮像素子の製品化

残像焼付がなく、高忠実色再現性に富み、小形軽量で長寿命の特長を備えた固体撮像素子を、空間画素高密度配置法の採用により、さらに高解像度化した。従来のカラー素子では、水平解像度は280TV本、垂直解像度は350TV本、モノクロ素子ではそれぞれ240TV本、190TV本であったが、NTSC用カラー素子HE98225(図3(a))およびPALとSECAM用カラー素子HE98223[同図(b)]では水平解像度は350TV本、垂直解像度は400TV本、モノクロ素子HE98222[同図(c)]ではそれぞれ500TV本、350TV本を実現した。これにより、固体撮像素子の応用分野はVTR用だけでなく、工業計測用視覚センサ、ENG用3板式カラーカメラへと広がった。

小形高性能単管サチコン®の量産化

民生用カラーテレビカメラの小形化の決め手となる13mm単管カメラ用サチコン®が量産化された。本製品は表2に示すように、色搬送波は標準形の3.6MHz及び高解像度形の3.9MHzの2仕様がNTSC方式用、PAL方式用にそれぞれ用意されており、解像度は標準形18mm管と同等以上の240~260TV本がえられている。

撮像面の大きさが18mm管の約 $\frac{1}{2}$ であるため、カメラ用レンズを小形・軽量に設計することができるのでカメラの軽量化に寄与するところが大きい。また、色分解ストライプフィルタとして新しく開発されたマゼンタ補正ストライプフィルタを付加したため、色再現性が著しく向上し、特に赤領域では色信号S/N比を約3dB高くすることができた。

カメラメーカーにおける組込調整を容易にするため、コイルアセンブリに組込み調整済みのユニットも同時に製品化している。

半導体

CMOS8ビットシングルチップマイクロコンピュータ製品系列の強化

最新のCMOS3 μ mプロセス技術を採用した8ビットシングルチップマイクロコンピュータ系列には、マイクロプログラム方式、パイプライン制御などのアーキテクチャを採用し、高精度、高速処理が要求される分野への応用に適したHD6301ファミリと、比較的小規模のシステム制御用マイクロコンピュータとして開発したHD63L05がある。これらの製品は、同一チップ上にCPUクロック発振回路、ROM、RAM、I/Oポートおよびタイマなど、システム構成に必要な基本機能を備えている。また、HD6301ファミリは、外部拡張モードも可能で、CMOSのROM、RAM、周辺LSIを組み合わせて、オールCMOS

表1 CDT特性およびMDT蛍光体特性

(a) 超高精細カラーディスプレイ管370NMB22特性

項目	蛍光面ピッチ(mm)	電子銃	画面中央ビーム径(mm)	明るさ(全面白)(ft-L)	ビーム電流(mA)	パネル透過率(%)	ドット総組数	ドット分解能(表示ドット解像度)	表示文字数	グレード
370NMB22	0.21	インライン配列B-U形	ϕ 0.4	15	0.45	86	約160万組	1,120ドット(240mm幅で)	6,000文字以上	超高精細
370JYB22	0.31		ϕ 0.5	40	0.45	86	約70万組	720ドット(240mm幅で)	2,000文字以上	高精細

(b) モノクロームディスプレイ管蛍光体特性

名称	蛍光色	残光色	残光特性		用途
			分類(注)	残光時間	
P4	白	白	やや短い	60 μ s	テレビジョン受像機、ディスプレイ装置
P31	緑	緑	やや短い	38 μ s	ディスプレイ装置、オシロスコープ
P39	黄緑	黄緑	長い	150ms	低速レート、ディスプレイ装置
P42	黄緑	黄緑	長い	140ms	低速レート、ディスプレイ装置
P4A*	アンバー	アンバー	やや短い	60 μ s	ディスプレイ装置
P4L*	白	黄	長い	130ms	低速レート、ディスプレイ装置
P4Y*	黄緑	黄緑	やや短い	60 μ s	ディスプレイ装置
LA*	アンバー	濃橙	長い	100ms	低速レート、ディスプレイ装置
MA*	アンバー	濃橙	普通	50ms	ディスプレイ装置

注：残光特性は残光時間により次のように分類される。
非常に長い(1s以上)、長い(100ms~1s)、普通(1~100ms)、やや短い(10 μ s~1ms)、短い(1~10 μ s)、非常に短い(1 μ s以下)

*印は、日立特殊蛍光体を示す。

表2 13mm単管カラーカメラ用サチコン®およびサチコン®ユニット

品名	色分離方式	搬送波(MHz)	放送方式	備考
U9380	一周波相関分離	3.58	NTSC	コイル組込ユニット
U9381	"	"	PAL/SECAM	"
H4180	"	3.9	NTSC	-
H4181	"	"	PAL/SECAM	-

注：管球全長(96mm)、コイル外径(22.5mm)、管球外径(13.5mm)、コイル含重量(45g)



図4 H68SD5とエミュレータ

表3 CMOS 8ビットマイクロコンピュータラインアップ

形名	特徴	機能	電気的特性			パッケージ	
			電源電圧	最小命令実行時間	消費電力***		
HD6303	<ul style="list-style-type: none"> ○高速CPU ○低消費電力モード可能 ○HD6801の拡張命令セット ○64kバイトのメモリ空間 ○エラー検出機能 	<ul style="list-style-type: none"> ○128バイトRAM ○調歩同期式 ○16ビットタイマ ○8ビット乗算 	5V	<ul style="list-style-type: none"> ** 1μs 0.5μs 	通常動作	30mW	DP-40 FP-54
					スリープモード	5mW	
					スタンバイモード	10μW	
HD630IV	<ul style="list-style-type: none"> ○高速シングルチップマイクロコン ○低消費電力モード可能 ○HD6801の拡張命令セット ○64kバイトメモリ拡張可能 ○エラー検出機能 	<ul style="list-style-type: none"> ○4kバイトROM ○128バイトRAM ○調歩同期式S.C.I. ○16ビットタイマ ○8ビット乗算 	5V	<ul style="list-style-type: none"> ** 1μs 0.5μs 	通常動作	30mW	DP-40 FP-54
					スリープモード	5mW	
					スタンバイモード	10μW	
HD6303X*	<ul style="list-style-type: none"> ○高速CPU ○低消費電力モード可能 ○64kバイトのメモリ空間 ○6800/8080系バスインタフェース ○メモリレディホルト機能 	<ul style="list-style-type: none"> ○192バイトRAM ○24本の入出力端子 ○調歩同期/同期式S.C.I. ○8, 16ビットタイマ 	5V	<ul style="list-style-type: none"> ** 1μs 0.5μs 	通常動作	30mW	DP-64S FP-80
					スリープモード	5mW	
					スタンバイモード	10μW	
HD6301X*	<ul style="list-style-type: none"> ○高速シングルチップマイクロコン ○低消費電力モード可能 ○64kバイトメモリ拡張可能 ○6800/8080系バスインタフェース ○メモリレディホルト機能 	<ul style="list-style-type: none"> ○4kバイトROM ○192バイトRAM ○53本の入出力端子 ○調歩同期/同期式S.C.I. ○8, 16ビットタイマ 	5V	<ul style="list-style-type: none"> ** 1μs 0.5μs 	通常動作	30mW	DP-64S FD-80
					スリープモード	5mW	
					スタンバイモード	10μW	
HD63P01M*	<ul style="list-style-type: none"> ○EPROM搭載形 ○高速シングルチップマイクロコン ○HD6301Vをサポート ○4k, 8kバイトのEPROMが搭載可能 	<ul style="list-style-type: none"> ○128バイトRAM ○調歩同期式S.C.I. ○16ビットタイマ ○8ビット乗算 	5V	1μs	通常動作	30mW	DC-40P
					スリープモード	5mW	
					スタンバイモード	10μW	
HD63L05	<ul style="list-style-type: none"> ○低消費低電圧 ○シングルチップマイクロコン ○低消費電力モード可能 ○HD6805と同一命令セット 	<ul style="list-style-type: none"> ○4kバイトROM ○96バイトRAM ○8ビットA-D変換器 ○LCDドライバ 	3V	10μs	通常動作	100μW	FP-80
					ホールドモード	40μW	
					スタンバイモード	0.5μW	

注：* 開発中，** 上段は標準製品，下段は高速バージョン品，*** 標準周波数動作時の消費電力(typ.)を示す。

のマイクロコンピュータシステムが構成できる(表3)。

シングルチップマイクロコンピュータ用プログラム開発支援装置の開発

シングルチップマイクロコンピュータの用途は拡大の一途をたどり、これに内蔵するために開発を要するプログラムの量は大変な勢いで増大を続けている。そのため、安価でしかもプログラム作成からデバッグに至るプログラム開発の全作業を効率良く行なうためのプログラム開発支援装置が必要となる。

日立製作所では、この支援装置としてH68SD5およびエミュレータの開発を行なっている(図4)。H68SD5はキーボード、CRT、フロッピーディスクを備えており、プログラムの作成、編集、アセンブルを効率良く行なうことができる。更に、これに対象となるマイクロコンピュータに応じたエミュレータを接続することにより、リアルタイムでのシミュレーションやプログラムの実行状態をモニタすることができ、効率の良いプログラムデバッグを行なうこと

ができる。

16ビットDMACの開発

16ビットマイクロコンピュータシステムで、データ転送を高速に実行するDMAC(ダイレクトメモリアクセスコントローラ)を開発した(図5)。

このLSIは、16ビットDMACとして、世界で最初に開発されたものであり、次のような特徴をもっている。

- (1) 最高転送速度：毎秒4Mバイト
- (2) 独立チャンネル数：4本
- (3) アレイチェーン、リンクアレイチェーンなど、多様なデータブロック転送
- (4) メモリと周辺デバイス間、及びメモリとメモリ間のデータ転送
- (5) リトライなどのエラー処理を始めとする各種例外処理機能

このDMACは、ハードディスクやグラフィックディスプレイなどコントローラとメインメモリ間のデータ転送など、高速に大量のデータを転送する用途に適している。

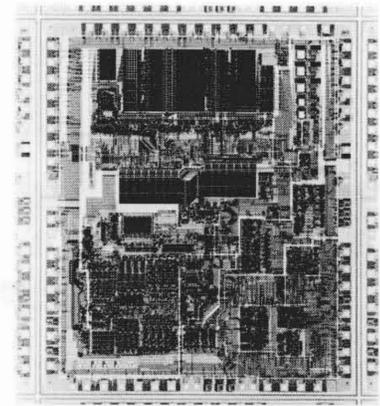


図5 16ビットDMAC

16ビットマイクロコンピュータ68000用汎用OS“CP/M-68K”の完成

CP/M(Control Program for Micro-computer)は、デジタルリサーチ社が開発したマイクロコンピュータ用のOS(オペレーティングシステム)で、現在8080系、8086系のパーソナルコンピュータ及び開発装置上で利用され、1,000種類以上の応用ソフトウェアが流通している。一方、16ビットマイクロコンピュータ68000は、メモリ空間の広さ、高速処理能力、32ビットへの拡張性など優れた特徴をもっているため、高性能・高機能が要求されるOA、計測、制御など各種の分野に広く適用されつつある。これらの背景の中で日立製作所は、デジタルリサーチ社と共同で68000用CP/M(CP/M-68Kと呼ぶ。)を開発した(表4)。その特長は次のとおりである。

(1) 応用ソフトウェアの活用

CP/M-68Kの開発と併行して、高級言語を開発した。高級言語で記述された応用ソフトウェアを少量の修正で活用できる。

(2) 各種ハードウェアへの移植が容易

入出力装置に依存する部分と依存しない部分とを分離し、簡単なインタフェースで接続している。利用者は入出力装置のドライバを組み込むことにより、他のハードウェアへCP/M-68Kを容易に移植できる。

(3) コンパクトなOSで操作性容易

本体部分は22kgでコンパクトにまとまっており、コマンドやファイルの指定方法は、8080系及び8086系CP/Mと同じで簡潔になっている。

なお、CP/Mは、デジタルリサーチ社の登録商標名である。

CMOSシングルチップ“CODEC”の製品化

3系列8品種のシングルチップフィルタ付コーデック“COMBO・CODEC”を日本電信電話公社の指導のもとで開発し製品化した。CODECは電子交換機などに将来大きな需要が見込まれて

表4 CP/M-68K仕様

項目	仕様
ハード構成 (最小)	・68000CPU ・128kバイトのメインメモリ ・フロッピーディスク又はハードディスク ・コンソール
ファイル名	ファイル名は〈名前〉・〈型名〉でコマンドファイルの型名が68Kとなる以外80系CP/Mと同じ
コマンド	・ビルトインコマンド……………7種類 ・トランジェントコマンド(標準)……………11種類
B D O S コール	・機能コード45種類(プログラムのロード機能などを含む) ・コーリングシーケンス D0数←機能コード, D1←パラメータ, TRAP# 2
B I O S コール	・機能コード21種類 ・コーリングシーケンス D0数←機能コード, D1, D2←パラメータ, TRAP# 3
コマンドファイル形式 (ロードモジュール)	・シンボルテーブル, リロケーション情報を持ったリロケータブル形式と絶対番地形式

表5 CODECラインアップ

シリーズ	型名	外形	変換則	消費電力 (typ.) mW	CR フィルタ	基準電圧			クロック		
						発生	内部調整	外部調整	内部クロック	非同期動作	PCMクロック周波数 (kHz)
44210	HD44210A	DILC-28	μ	150	なし	内蔵	なし	外付R 4個	128kHz	可	64~2,048
	HD44211A	DILC-24	A								
	HD44212A	DILC-24	μ								
44220	HD44222	DILC-16	μ	40	なし	外部供給		PLL回路	可	64~2,048	
44230	HD44231A	DILG-16	A	60	あり	内蔵	内蔵	-	分周器	不可	1,536/
	HD44232A	DILG-16	μ							可	1,544/
	HD44233A	DILG-16	A								2,048
	HD44234A	DILG-16	μ								

いるが、多機能かつ高精度なアナログ特性が要求されるため、従来そのシングルチップ化が困難とされていた。シングルチップ化のため、スイッチトキャパシタ回路技術を採用し、MOSアナログ技術の開発・改良を行ない、北米・日本仕様(μ則)/欧州仕様(A則)、外形、付帯機能の違う表5に示す8品種のフィルタ付コーデックのシリーズ化に成功した。いずれもCMOSプロセスを採用し、低消費電力化を図っている。また、基準電圧源、内部クロック発生回路、入力CRフィルタなどの内蔵を特徴とする品種は、周辺部品を含めてコスト、性能面での最適なシステム設計が可能である。

高速CMOSマスクROM製品系列の強化

マイクロコンピュータの応用範囲拡大、および情報処理の高度化、多様化にともなう、マスクROM(Mask Programmable Read Only Memory)の大容量化、高速化、低消費電力化の要求にこたえて、CMOSの低電力性に加え、高集積度、高速性能を備えたマスクROM製品系列の開発、強化を図ってきた(表6)。本製品系列は、アクセスタイム最大250nsと高速で、かつ動作時電力は平均50mW(スタンバイ時電力5μW)と低電力であり、バッテリー、バックアップなどのシステムにも最適で、アドレス端末、ポータブル機器に有用である。メモリ容量は、64kビットから256kビットまでのものを製品化しており、システムの規模に応じたニーズに対応できるようにしている。

表6 高速CMOSマスクROM製品系列

型名	メモリ構成 (語×ビット)	アクセスタイム (Max.)	消費電力(typ.)		パッケージ	ピン数
			動作時	スタンバイ時		
HN61364P/F	8k×8	250ns	50mW	5μW	DiLP FPP	28 54
HN61365P	8k×8	250ns	50mW	5μW	DiLP	24
HN61366P	8k×8	250ns	50mW	—	DiLP	24
HN613128P/F	16k×8	250ns	50mW	5μW	DiLP FPP	28 54
HN613256P/F	32k×8	250ns	50mW	5μW	DiLP FPP	28 54

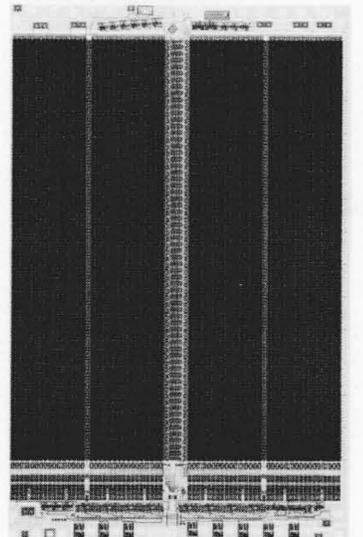


図6 64kビット CMOSスタティックRAM, HM6264

64kビットCMOSスタティックRAMの開発

OA機器、パーソナルコンピュータなど、マイクロコンピュータ応用機器の高性能化、小形化に伴い、スタティックRAMの大容量化のニーズが強くなっている。この要求にこたえ、8k語×8ビット構成の64kビットスタティックRAM, HM6264を開発した(図6)。本製品では、2μm加工技術と2層ポリシリコン構造による新プロセス技術により、微細化を達成し、周辺回路構成上の工夫と合わせて、高速・低消費電力64kビットスタティックRAMを実現した。また微細化に伴う歩留まり低下を防ぐため、レーザによるポリシリコン配線の拡散接続技術を応用した、信頼性の高い欠陥ビット救済技術を新たに開発し、適用した。本製品の主な仕様を表7に示す。本製品の長は、

- (1) 8k語×8ビット構成となっており、入出力共通端子となっているため、バイトワイドのマイクロコンピュータ応用システムでの実装設計が容易になっている。
- (2) アクセスタイムは100ns, 120ns及び150nsと高速になっている。
- (3) 消費電力は、動作時200mW typ., スタンバイ10μW typ. (LPシリーズ)と低消費電力であり、電池動作、電池バックアップも可能となっている。
- (4) 28ピン標準パッケージに封入され、ピン配置は64kビットEPROM形であり、世界標準タイプとなっている。このためEPROMと共通ボードの使用が可能であり、16kビットスタティックRAMからの拡張も容易になっている。

表7 HM6264の主な仕様

項目	仕様
メモリ構成	8,192語×8ビット
電源電圧	5V±10%
アクセスタイム	HM6264P-10/HM6264LP-10 100ns(Max.) HM6264P-12/HM6264LP-12 120ns(Max.) HM6264P-15/HM6264LP-15 150ns(Max.)
消費電力	動作時 200mW(typ.) スタンバイ時 10μW(typ.)(LPシリーズ)
入力電圧	V _{IL} 0.8V(Max.)
出力電圧	V _{OH} 2.2V(Max.)
出力電圧	V _{OL} 0.4V(Max.) I _{OL} =2.1mA
ピン数	28ピンEPROMタイプ

高速バイポーラメモリの開発

バイポーラメモリは大形コンピュータなどのシステムの高性能化を図る上できわめて重要なデバイスであり、その最大の長である高速化および大容量化の要求が強い。この要求にこたえるため開発を進め、現在1kビットでT_{AA}(最大アドレスアクセス時間)6ns, 4kビットで8ns, 16kビットで25nsの性能を達成している。またユーザーの多様な要求にこたえるため、ビット構成の多様化、ECL10KおよびECL100Kコンパチブル製品ならびに実装密度を上げるためのパッケージの多様化(DiLG, フラットパッケージ, リードレスチップキャリア)も合わせ開発を進めてきた。今後は最新の半導体プロセス技術および高速回路技術をもとに、図7に示すようにさらに高速化を進める予定である。

光半導体素子製品系列の強化

光応用システムのキーデバイスであるLD(レーザダイオード)として、波長780nm, 光出力5mWのHL7801, 波長

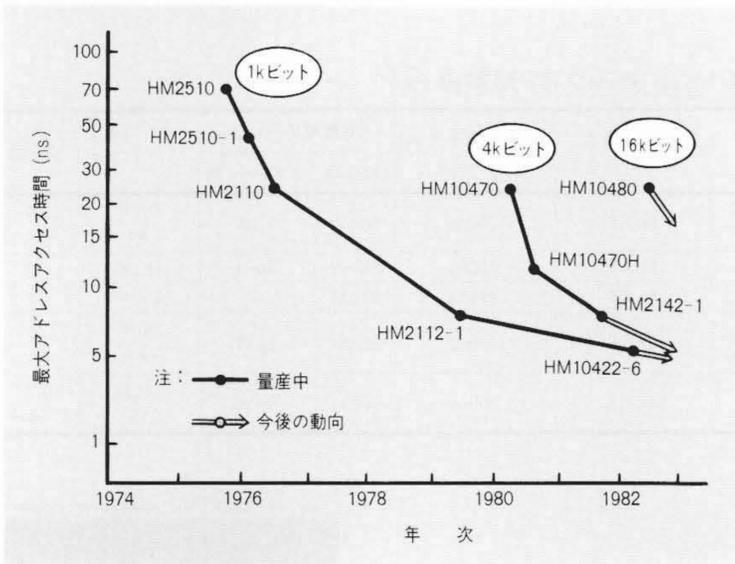


図7 日立バイポーラメモリの性能推移

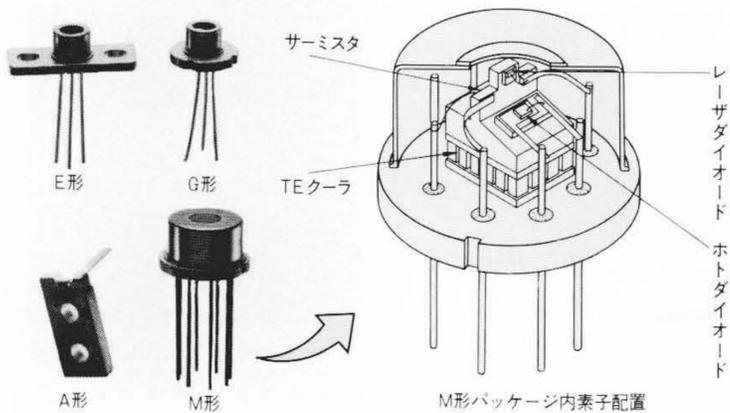


図8 日立高出力レーザダイオードのパッケージ

830nm, 光出力15mWのHLP1000シリーズ, しきい電流35mAと小さいHLP3000シリーズ, 波長1,300nm, 光出力5mWのHLP5000シリーズと製品系列を強化してきたが, 新たに高出力LD2品種を系列に加えた。

可視高出力 LDHL7802は, 波長780nm, 光出力10mWでレーザビームプリンタの高速化を可能にし, 赤外高出力 LDHL8312は波長830nm, 光出力20mWで光メモリディスクの書込機能を可能にした。これら高出力LDには, PD(ホットダイオード)内蔵のE形・G形気密パッケージ, システム検討用のA形開放パッケージがある。また, 特性安定が強く望まれる用途には, PDの他に温度制御用のTEクーラ, サーミスタ内蔵のM形気密パッケージが最適である(図8)。

モノリシック16ビットD-Aコンバータの開発

CPUの普及と, 信号のデジタル処理化にともない, 高精度で安価なモノリシックコンバータへの要求が高まってきた。新たに開発した16ビットD-Aコンバータは, I²L-RAM内蔵の誤差自己補正方式を採用したもので(図9), 通常の拡散抵抗比で精度達成困難な上位5ビットの誤差を検出, A-D変換してRAMに記憶し, 実変換時はRAMから読み出し補正をかけることによって, トリミングなどの特殊プロセスを使用せ

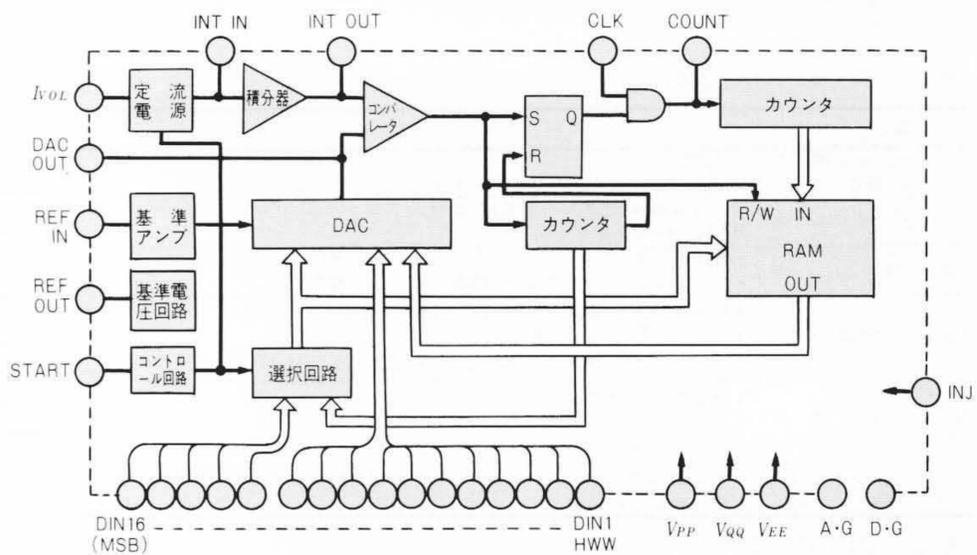


図9 誤差自己補正方式ブロック図

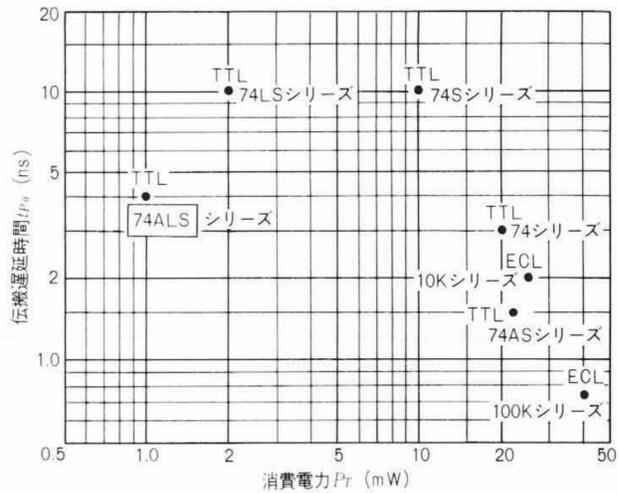


図10 各種バイポーラデジタルIC特性比較表

分類	スーパーショットキー形TTL	ショットキー形TTL	低電力ショットキー形TTL
適応	HD74ALS系列	HD74S系列	HD74LS系列
チップ構造 NPNトランジスタの例			
基本回路構成			

図11 HD74ALS, HD74LS基本回路及び構造比較

ずに高い精度を得ている。

スーパーショットキーTTL HD74ALSシリーズの開発

標準論理ICとしてTTLは広く一般に用いられてきた。このTTLファミリーに対しても, 高速化, 低電力化の市場要求は強く, この要求を満たすためスーパーショットキーTTL HD74ALSシリーズが開発された。この製品は, 酸化膜分離, 微細加工などの先進技術を用い, 従来の同種製品に比べその特性を一段と向上させることに成功している。図10に各論理ICの代表的特性比較を, また図11には, 断面構造と従来のTTL基本回路との比較を示した。HD74ALSシリーズは, 現在まで20品種の開発が完了し, 将来はLS-TTLと同様, 100品種を超える系列製品にまで

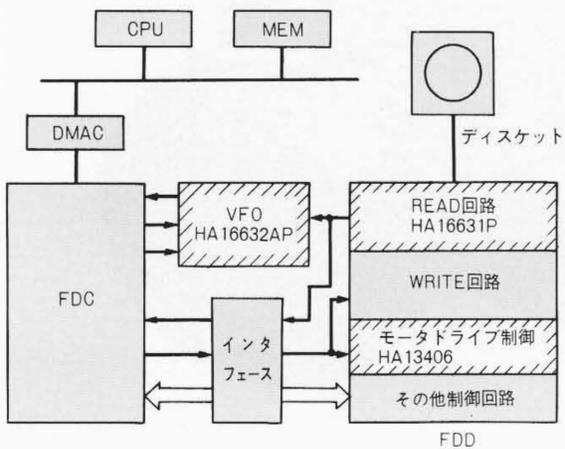
拡大される。本シリーズが加わることにより, TTL選定の幅がますます広がり各種システムのグレードアップが実現されやすくなる。

フロッピーディスク周辺ICの開発

フロッピーディスクはOA機器の外部記憶装置として急激に需要が増大しており, それと同時にコンパクト化の要求が高まってきた(図12)。新たに開発したリード回路用ICはリニア, デジタル混在の回路を1チップ化したものであり, ヘッドからの微小信号を増幅し, デジタル信号に変換して出力する機能をもつ。また, VFOICはデジタルPLL機能をもったデータセパレート用ICであり, 従来LS-TTLゲート15~20個で構成されていた回路

表8 高速ダイオードの主な仕様

シリーズ名	形式	主な仕様			パッケージ
		V _{RRM} (V)	I _{F(AV)} (A)	Q _{rr} (μs) T _{rr} (μs)	
DFG	DFG1A	200~800	1	T _{rr} 0.2	ガラスボンド
	DFG2A	200~800	2	T _{rr} 0.2	
DFF	DFF20B	1,000, 1,200	20	T _{rr} 1.5	フラットベース
	DFF50B	800~1,500	50	T _{rr} 1.5	
DFS	DFS80A/AR	800~1,500	80	Q _r 50	スタット形
	DFS250A/AR	800~1,500	250	Q _r 50	



FDD : FLOPPY DISK DRIVE
 FDC : FLOPPY DISK CONTROLLER
 VFO : VARIABLE FREQUENCY OSCILLATOR

図12 フロッピーディスク周辺システムブロック図

の1チップ化ICである。さらにモータドライブ用ICとして、ドライブ電流容量、耐圧など用途に応じて5品種開発されており、これら専用ICにより部品点数の大幅な低減ならびにシステムの小型化が可能である。

高速ダイオードシリーズの製品化

近年、産業機器、民生機器の各分野では装置の高効率化を図るため、装置の高周波化、スイッチング化が急速に広まっている。この動向をとらえ、装置の用途にマッチした高速ダイオードのシリーズ化を行ない製品化した。高速ダイオードの主な仕様を表8に示す。主な特長、用途は、

(1) DFGシリーズ

ガラスボンド形高速ダイオードで素子の高速性と同時に高温特性を新ドーパ材の開発により改善した。主な用途は、スイッチング電源など。

(2) DFFシリーズ

フラットベースタイプで高耐圧が特長である。GTOとの組合せで汎用インバータなどに使用する。

(3) DFSシリーズ

スタット形で高電流、高耐圧。産業用インバータなどのフライホイールダイオードに使用する。

新形SSRシリーズの製品化

SSRとは、Solid State Relayの略

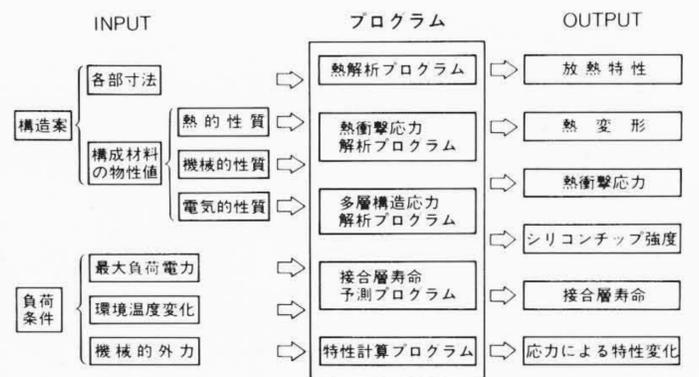


図13 HISETSによる計算

表9 ソリッドステートリレー(SSR)の機能

Line Voltage(V)		AC100/110	AC200/220	Circuit diagram
V _{DRM} (V)		400	600	
I _r (rmp)(A)	TYPE			
2	NFZ2A□A1			
5	NFM5A□A1			
10	NFM10A□A1			
16	NFM16A□A1			
2	NFZ2B□A1			
5	NFM5B□A1			
10	NFM10B□A1			
16	NFM16B□A1			

称で、従来の電磁メカリレーに対して、半導体スイッチング素子を接点の代わりに用いた静止形リレーである。スイッチング制御部に、電源位相を検出し動作させる機能(ゼロクロス回路)を付加することもでき、電磁メカリレーに対して多くの優れた面を持っている。

表9にSSRの機能図と製品系列を示す。その特長は、

- (1) 2Aから16Aまでをシリーズ化し、特に2ASSRはSingle-in-line形のパッケージで高密度設計が可能である。
- (2) 入力側にホトカプラを用い出力側との電氣的絶縁を施しているため、入力側回路が出力側に影響されない。
- (3) ゼロクロスを内蔵したSSRの場合は、電圧が零近くでしか導通しないため、ラジオノイズの低減ができる。

半導体パッケージ熱強度設計用ソフトウェアの開発

半導体ICの高集積化と実装の高密度化に対応して、超LSIなどのパッケージの設計段階で、計算機を使ったシミュレーションによって信頼性の高い構造を見いだせるソフトウェアHISETS(Hitachi Semiconductor Thermal Strength Design Programs)を開発した。

HISETSでは、製品化しようとする半導体製品のパッケージの構造案の各部寸法や最大負荷電力などをインプットすると、熱抵抗や接合層寿命などパッケージ構造を決定する上で重要な各種計算結果がアウトプットされる(図13)。これらをもとにした構造改良を繰り返すことにより、試作品による信頼性確認試験の回数を減らすことが可能となり、新製品開発の期間短縮が期待

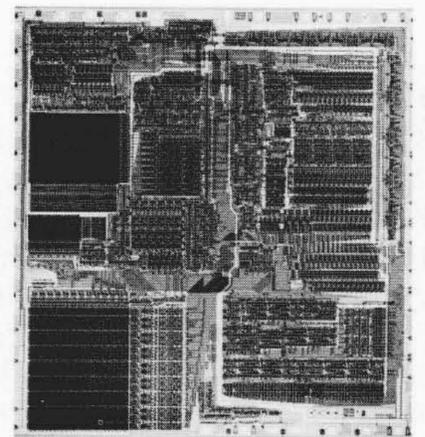


図14 HSPチップ

できる。

高性能デジタル信号処理LSIプロセッサ“HSP”の開発と応用

ボイスメール、FAX用モデム、狭帯域電話システム、音声分析・認識システムなどOA、通信分野を中心にデジタル信号処理応用システムの開発競争が激化している。今回、これらシステムのキーデバイスとなる高性能シングルチップデジタル信号処理LSIプロセッサ“HSP”を開発し、他社に先駆けて上記応用システムへの適用開発を行なった。

HSP(図14)の開発では(1)信号処理に適した独自の浮動小数点演算方式を開発し、(2)3μmCMOS低電力高速回路技術を開発し、(3)集積度55k素子、クロック16MHz、積和演算速度250ns、消費電力200mWを実現した。

一方、“HSP”応用システムとして、1ボード実時間音声分析システムを世界で初めて実用化した。