

8ビットシングルチップマイクロコンピュータ

8bit Single Chip Microcomputers

シングルチップマイクロコンピュータLSIは、4ビット品、8ビット品を中心に、民生分野からOA分野、通信分野まで幅広く応用されているが、最近、マイクロコンピュータ応用機器の高級化動向から、性能の向上と機能の多様化ニーズが高まっている。

大容量マスクROM内蔵マイクロコンピュータHD6301YとCMOS EPROM内蔵マイクロコンピュータHD63701Xは、このような市場ニーズに添って開発された高性能8ビットCMOSマイクロコンピュータである。いずれも6301アーキテクチャをベースに、最新の微細CMOSプロセス技術と階層化設計技術により設計された画期的なLSIであり、プリンタなどのパーソナルコンピュータ周辺機器の制御用途や、PBXシステムなどの通信分野への応用に最適である。

木原利昌* *Toshimasa Kihara*

中村英夫** *Hideo Nakamura*

前島英雄*** *Hideo Maejima*

中島伊尉**** *Jôe Nakajima*

1 緒 言

マイクロコンピュータLSIは、1971年に最初に開発されて以来幅広い応用分野で技術革新の中心となってきた。その後、CPU(Central Processing Unit)、ROM(Read Only Memory)やRAM(Random Access Memory)などのメモリ及び基本周辺機能というコンピュータの基本要素すべてを同一のLSIに搭載したシングルチップマイクロコンピュータLSIが開発され、低価格マイクロコンピュータ応用システムの実現を可能としたことで、その適用範囲は飛躍的に広がった。VTRなどの民生分野電子機器への4ビットシングルチップマイクロコンピュータ応用を契機に、マイクロコンピュータLSIの需要は本格化した。更に、'80年代に入ってプリンタなどコンピュータ周辺機器や自動車の分野で8ビットシングルチップマイクロコンピュータの需要が急増し、現在はこのタイプのマイクロコンピュータLSIが従来の4ビット品とともに市場の主流となっている。

このような幅広い応用の展開とともに、マイクロコンピュータLSIに対するニーズは急速に高性能化、高機能化、多様化してきた。また、微細加工プロセス技術による集積度の著しい向上やVLSIを意識したアーキテクチャ、論理、回路の設計手法の開発などVLSI設計技術は大きく進歩しており、これらの技術に支えられて、シングルチップマイクロコンピュータLSIの分野では、内蔵メモリの大容量化、周辺機能の増強、EPROM(Erasable and Programmable Read Only Memory)やEEPROM(Electrically Erasable and Programmable Read Only Memory)などの不揮発性メモリの内蔵など、市場のニーズに対応したLSI機能、性能の向上が進んでいる。

ここでは、8ビットシングルチップマイクロコンピュータLSIの技術動向と製品系列の特長について概説するとともに、最新の2 μ mプロセス採用製品である大容量メモリ(16kバイトROM)内蔵マイクロコンピュータHD6301Yと、4kバイトのEPROMを内蔵した高性能CMOSマイクロコンピュータHD63701Xについて詳説し、併せてこれらの応用についても紹介する。

2 8ビットシングルチップマイクロコンピュータの製品系列

8ビットシングルチップマイクロコンピュータは、4ビット品に比べて処理性能が高く、汎用性の高いアーキテクチャをもっており、1回に8ビットの情報を扱えるため、数字だけでなく文字も同時に扱うシステムでソフトウェアの生産性が高いなどの特長がある。

NMOS(Nチャンネル Metal Oxide Semiconductor)品のHD6801ファミリーとHD6805ファミリーは、世界の標準品であるモトローラ社の6801、6805とソフトウェア互換性をもつ製品である。どちらもソフトウェア互換性を保ちながら顧客ニーズに対応したROM容量、I/O(入出力)機能などを付加したファミリーを構成しており(表1参照)、民生分野からOA(オフィスオートメーション)分野、自動車エンジン制御などの情報・産業分野まで幅広く応用されている。

CMOS(Complementary Metal Oxide Semiconductor)品の分野では、最近の微細加工技術をはじめとするプロセス技術の目覚ましい発展によって、低消費電力でしかも高速動作が実現できるようになった。日立製作所の8ビットCMOSシングルチップマイクロコンピュータは、最新のCMOSプロセス技術と独自のVLSI指向のアーキテクチャに基づいて設計された高機能、高性能なシングルチップマイクロコンピュータである。高速・高機能のHD6301と使いやすいHD6305の二つのファミリーがある。

HD6301ファミリーは、NMOSのHD6801に相当する又はそれ以上の水準に位置する製品であるが、表2に示すように処理速度、消費電力の点で優れており、また、タイマなど周辺機能が強化されている。更に、命令セットもHD6801と互換性をもたせながらビット操作命令を追加し、より使いやすくなっている。HD6301ファミリーは、シングルチップHD6301系、ROMなし版HD6303系、EPROM搭載形HD63P01系及びEPROM内蔵形HD63701系で構成される(表1)。

HD6305ファミリーは、NMOSのHD6805と互換性のある命令セットをもつが、内部は独自のアーキテクチャ技術により設計されたファミリーである(表1)。制御、計測を中心にあらゆる分野で応用されている。

* 日立製作所武蔵工場 ** 日立製作所中央研究所 *** 日立製作所日立研究所 **** 日立製作所半導体事業部

表1 日立製作所の8ビットシングルチップマイクロコンピュータファミリー NMOS, CMOSそれぞれに豊富な品種をそろえており、幅広い応用分野に対応できる。

プロセス	系列	HD6805系	HD6801系
NMOS		HD6805SI (1kバイトROM)	HD6803 (ROMなし)
		HD6805S6 (2kバイトROM)	HD6801S (2kバイトROM)
		HD6805U (2kバイトROM)	HD6801V (4kバイトROM)
		HD6805V (4kバイトROM)	
		HD6805W (4kバイトROM, A-D)	
CMOS		HD68P05 (EPROM搭載)	HD68P01 (EPROM搭載)
		HD68P05W (EPROM搭載, A-D)	
プロセス	系列	HD6305系	HD6301系
CMOS		HD63L05F (4kバイトROM, A-D, LCD)	HD6303 (ROMなし)
		HD6305X0 (4kバイトROM, 64ピン)	HD6303X (ROMなし, 64ピン)
		HD6305X1 (外部拡張, 64ピン)	HD6303Y (ROMなし, 64ピン)
		HD6305X2 (ROMなし, 64ピン)	HD6301V (4kバイトROM)
		HD6305Y0 (8kバイトROM, 64ピン)	HD6301X (4kバイトROM, 64ピン)
		HD6305Y1 (外部拡張, 64ピン)	HD6301Y (16kバイトROM, 64ピン)
		HD6305Y2 (ROMなし, 64ピン)	HD63P01M (EPROM搭載)
		HD63P05Y0 (EPROM搭載)	HD63701X (4kバイトEPROM内蔵)

注：略語説明 NMOS(Nチャンネル Metal Oxide Semiconductor)
CMOS(Complementary Metal Oxide Semiconductor)
ROM(Read Only Memory)
EPROM(Erasable and Programmable Read Only Memory)
A-D(Analog-Digital)

今後はこれらのCMOS品HD6301及びHD6305を中心に、不揮発性メモリ内蔵品のファミリー強化を図ってゆく計画である。

3 最新の8ビットシングルチップマイクロコンピュータHD6301YとHD63701X

ここでは、最新の開発製品であるCMOS8ビットシングルチップマイクロコンピュータHD6301YとHD63701Xの、製品の特徴及び実現手段について述べる。

3.1 製品の特徴

この2品種は、共に現行のHD6301Xの機能の拡張強化を図った製品である。HD6301Yは内蔵ROM容量を従来の4kバイトから16kバイトと飛躍的に増強し、従来の応用プログラムに加

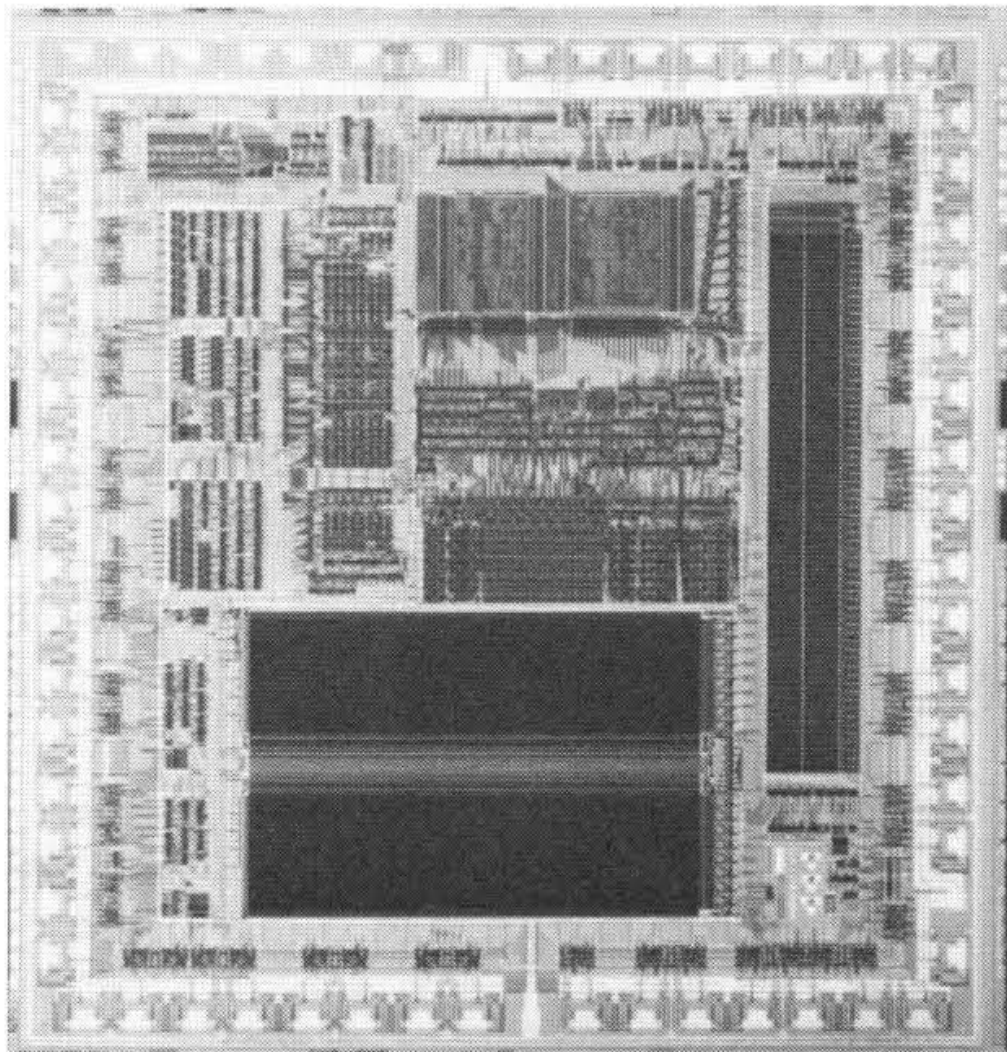
え小規模なキャラクタゼネレータやシステムプログラムをマイクロコンピュータLSIに取り込むことを可能とした。更に、シリアルインタフェースは8種のデータフォーマットを選択でき、Odd/Evenのハードウェアパリティゼネレータを内蔵している。また、転送レートはLSI動作周波数とソフトウェアの設定値によって決定され、 $f=1.2288\text{MHz}$ の場合110ボーから7万6,800ボーまでの標準的な値の設定が可能である。

一方、HD63701Xは内蔵メモリをROMからEPROMに置き換え、ユーザーが自由にプログラムの開発・変更をできる新しい機能を付加している。これは、従来のマスクROM内蔵形シングルチップマイクロコンピュータでは、応用プログラムごとに個別のマスクを作りそれを使用してLSIを生産するため、LSI完成までの期間が長いという問題があったが、これを一挙に解決するものであり、その点で意味の大きい新製品である。内蔵EPROMの容量は4kバイトで、このEPROMのプログラム仕様(書込み電圧やタイミング仕様)は単体の汎用メモリ2732AタイプEPROMに合わせてあり、64ピンから24ピンの簡単なピン変換アダプタを用いれば、汎用のEPROM

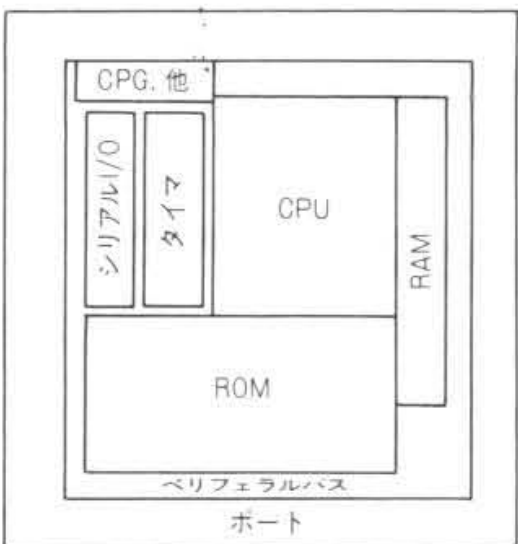
表2 HD6301ファミリーとHD6801の比較 HD6301はHD6801に比べて高速・低消費電力の特徴を持ち、より高機能化の方向へファミリー展開を行っている。

項 目	HD6301ファミリー			HD6801S	備 考
	HD6301V	HD6301X	HD6301Y		
プロセス	Hi-CMOS	Hi-CMOS	Hi-CMOS	NMOS	—
処理速度(μs)	1.0	1.0	1.0	2.0	最少命令実行時間 * 2MHz動作時
	0.5*	0.5*	0.5*		
最大電源電流(mA)	通常動作時	10	10	10	—
	低消費電力モード時	2/0.015	3/0.015	3/0.015	—/4 スリープモード/スタンバイモード
内蔵メモリ	ROM(kバイト)	4	4	16	2
	RAM(バイト)	128	192	256	128
シリアルI/O	あり	あり**	あり***	あり	** ボーレート発生回路内蔵 *** ボーレート発生回路、パリティチェック内蔵
タイマ/カウンタ	1	2	2	1	—
I/Oポート数	29	53	53****	29	**** セントロニクスインタフェース可

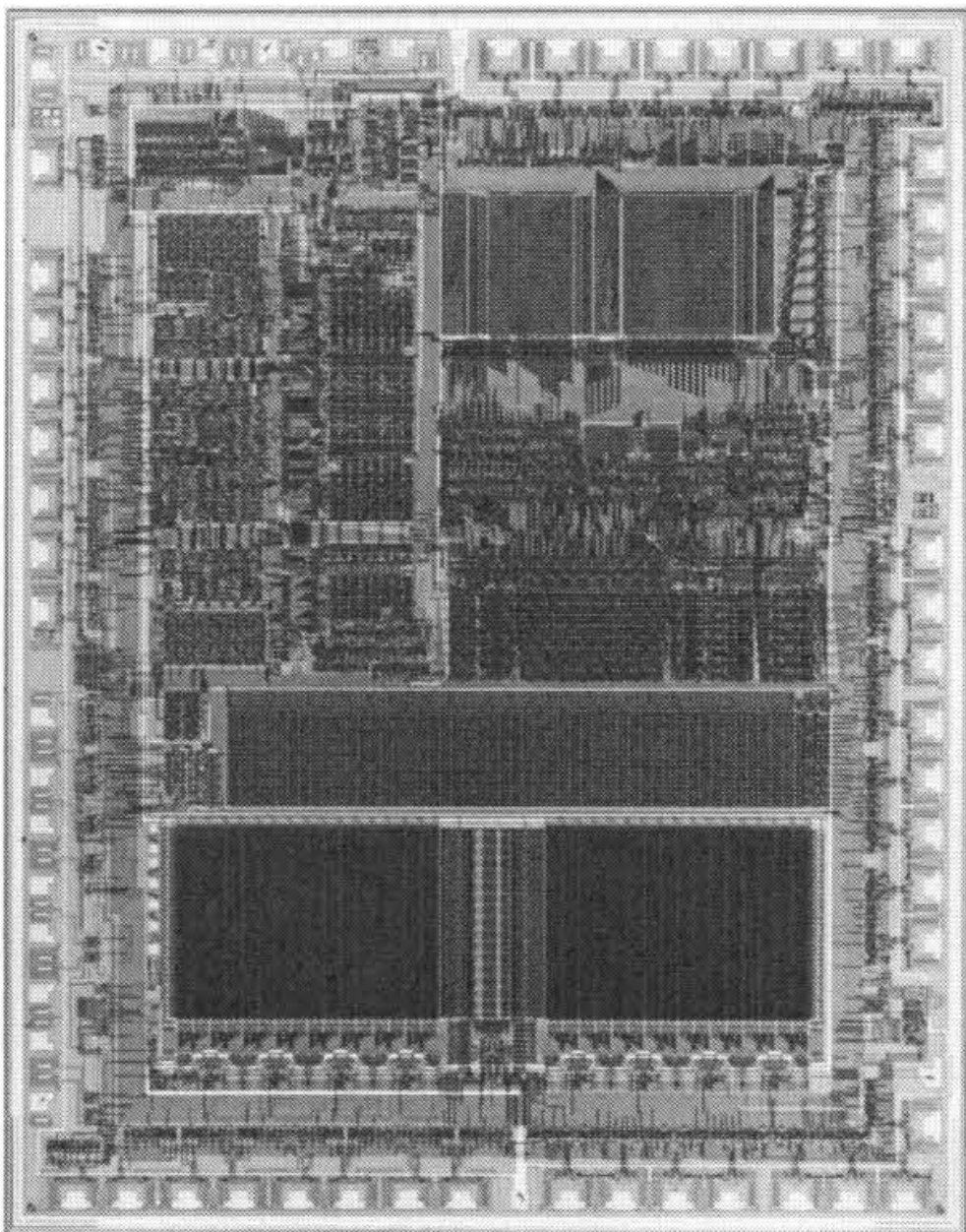
注：略語説明 RAM(Random Access Memory)



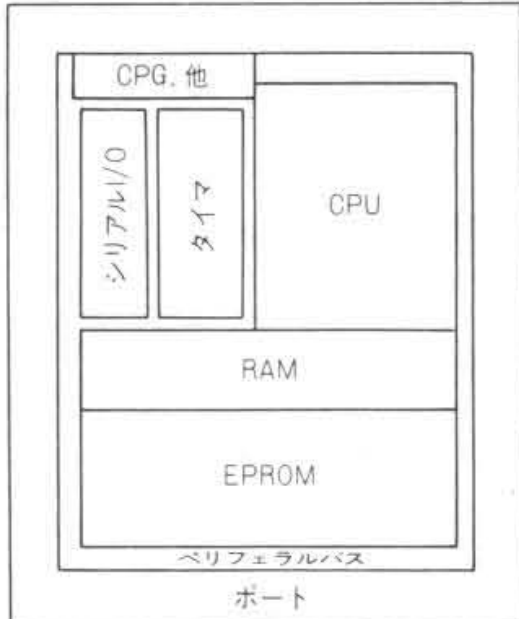
HD6301Y



HD6301Y



HD63701X



HD63701X

図1 最新のCMOS 8ビットマイクロコンピュータ HD6301Yは、16kバイトROMと強力な周辺機能を搭載している。HD63701Xは、4kバイトのEPROMを搭載しており、マスクROM品HD6301Xと互換性のある仕様になっている。

ライターで内蔵EPROMへ書き込むことができる。HD6301YとHD63701Xのチップ写真を図1に示す。

3.2 階層形モジュール設計法¹⁾

HD6301ファミリでは、内蔵メモリの増強、インタフェース機能の追加など、市場の要求に応じた製品展開を短期間に行なう方法として、階層形モジュール設計手法とモジュールベースでのデバイススケーリング技術を採用している。

まず、階層形モジュール設計手法について述べる。本方式

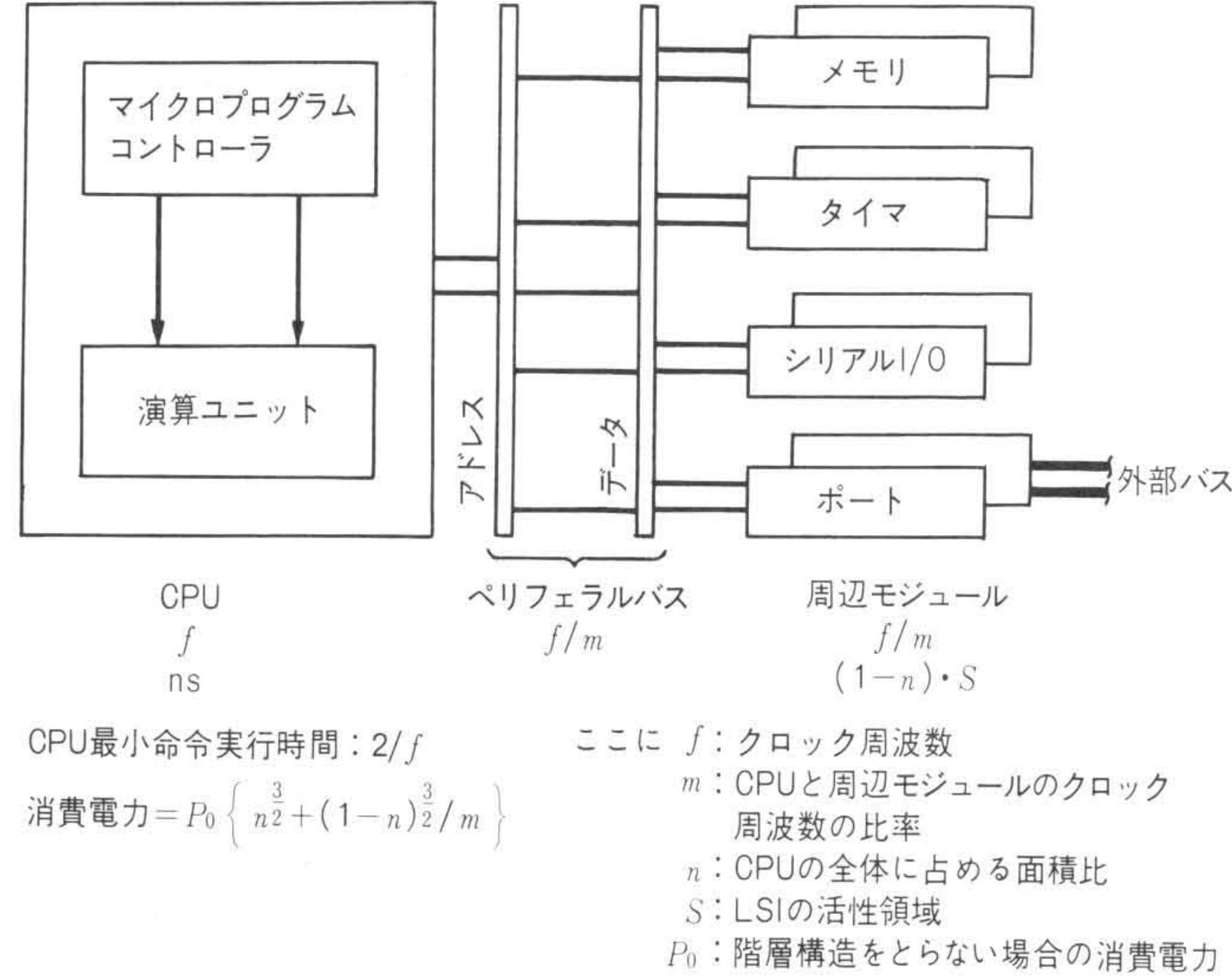


図2 HD6301シリーズの論理ブロック 階層形モジュール構成にして、CPUの高速動作、低消費電力を実現した。モジュール単位で機能の変更が容易である。

は論理設計段階での変更・拡張を容易にし、しかも、高速動作・低消費電力というHD6301ファミリの特長を実現するもので、図2に示すようなマイクロプログラム制御構造をもつCPUとモジュール化したメモリ、タイマ、シリアルI/O機能を共通のペリフェラルバスに接続する構成がとられている。各モジュールは他のモジュールとペリフェラルバスインタフェースによって分離されており、互いに干渉することなくモジュール内の仕様を変更できる。本構成ではCPUの命令実行は高速クロック f で動作させることで高性能を実現し、周辺モジュールは低速クロック f/m で動作させることにより消費電力を低減している。この結果、低消費電力でありながら最小命令実行時間は $0.5\mu s$ という8ビットシングルチップマイクロコンピュータでは最高の動作速度を実現している。また、本構成を用いた場合の消費電力は、階層構造をとらないときの消費電力 P_0 に比べて、

$$P = P_0 \{ n^{\frac{3}{2}} + (1 - n)^{\frac{3}{2}} / m \}$$

になる。ここで、 n はCPUの全体に占める面積比、 m はCPUクロックと周辺部クロックの周波数比である。HD6301ファミリでは n が $\frac{1}{3} \sim \frac{1}{4}$ 、 m が2であり、この方式によって消費電力は約 $\frac{1}{2}$ に低減され、その効果は大きい²⁾。

3.3 モジュールベースでのスケーリング技術

プロセス技術の発展に応じてLSIをシュリンクし、縮小によって生じた余剰面積をメモリの増強や周辺機能の拡張に使用することで、市場の要求に応じた製品展開が可能になる。これを実現するのが、モジュールベースシュリンク技術である。この技術は3.2節で示した機能モジュールを単位にして、レイアウトパターンの変更・縮小を可能にするもので、図3にHD6301ファミリでの本技術の適用結果を示す。CPUモ

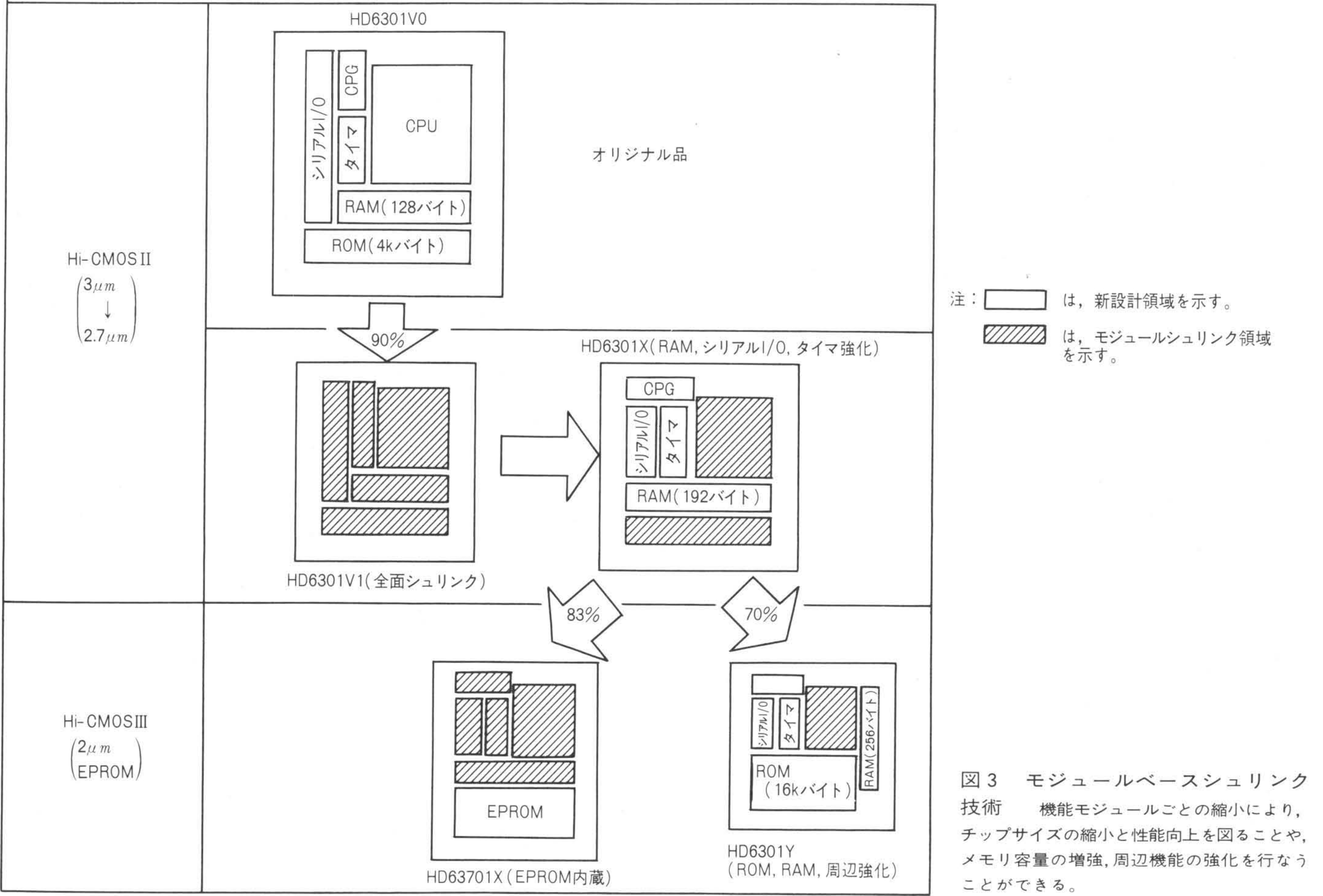


図3 モジュールベースシュリンク技術 機能モジュールごとの縮小により、チップサイズの縮小と性能向上を図ることや、メモリ容量の増強、周辺機能の強化を行なうことができる。

ジュールは $3\mu\text{m}$ で設計したオリジナルパターンがすべてのLSIに共通に使用されており、 $2\mu\text{m}$ ルールを適用した最新のHD6301Yでは63%のシュリンクが行なわれている。内蔵メモリは、HD6301VOに比べると、RAMが128バイトから256バイト、ROMが4kバイトから16kバイトに増強されHD63701XではRAM192バイト、EPROM4kバイトでは内蔵され、シリアルI/O、タイマ機能も格段に強化されている。HD6301Y及びHD63701Xは、HD6301Xに比べると、機能の大幅増強にもかかわらずチップ面積が大きく縮小されている。

3.4 マイクロコンピュータに内蔵される大容量ROMの設計技術

HD6301Yでは、従来の容量を大きく超えて、16kバイトのROMを内蔵したシングルチップマイクロコンピュータLSIを実現している。マイクロコンピュータに内蔵される大容量ROMは、CPUと同一のチップ上に設計されるため、単体の汎用ROMを外付けする場合と比較してLSI間の信号遅延分だけ読出しアクセス時間に余裕がある反面、ROMが占有できる面積が少なく、また読み出し回路もより低電力動作が要求されるという特徴がある。このようなHD6301Y内蔵の大容量ROMの設計上の特徴について以下その内容を述べる。

(1) ROMの高集積化

ROMの面積を決定する設計要因は、メモリのマツ構成とメモリセル面積がある。メモリのマツ構成には、2分割、4分割、8分割などの方法があるが、一般に分割数が増えるほどワード線やデータ線の抵抗、負荷容量が減少し高速動作が可能になる反面、デコーダ回路などが増加して面積的に不利となる。HD6301Yでは、面積の点で最も有利な2分割方式を採用している。

また、メモリセル面積も $2\mu\text{m}$ プロセス技術を採用することで、 $3\mu\text{m}$ プロセス技術による従来設計に比べ約 $\frac{1}{3}$ と大幅な低減を実現している。

(2) 低電力読み出し回路

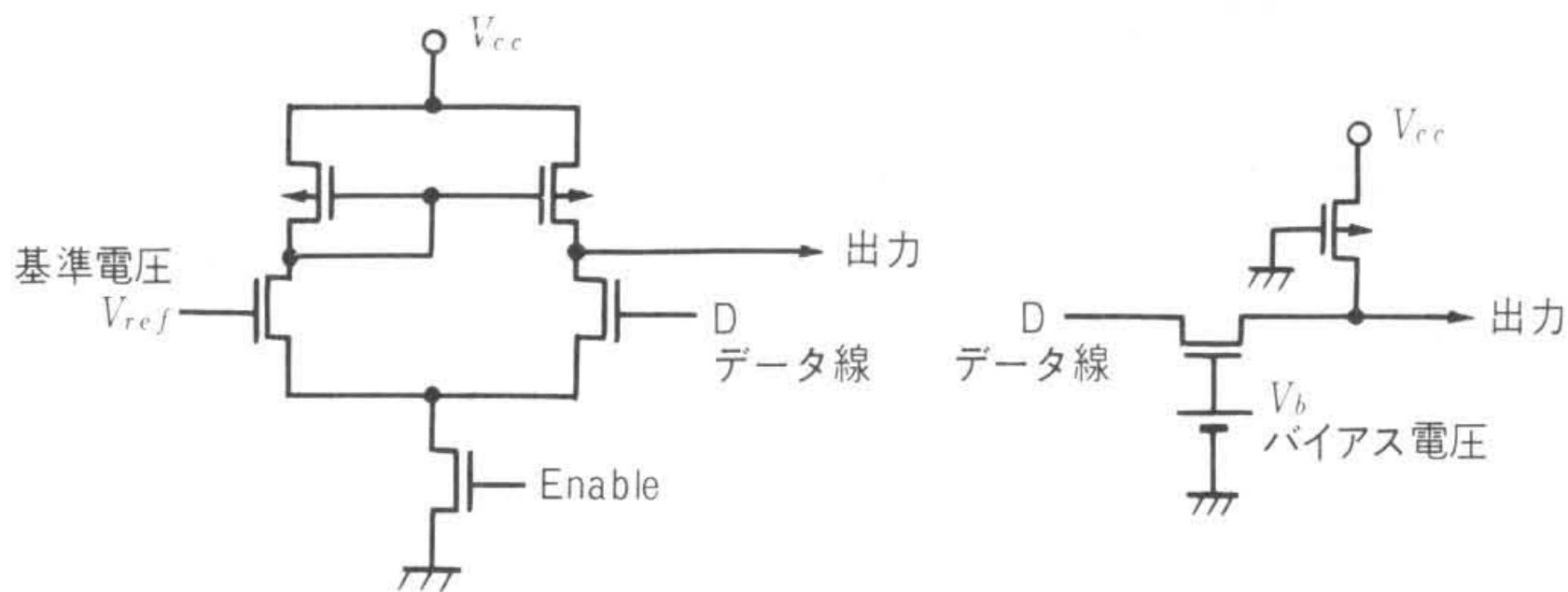
単体の汎用ROMのデータ読み出し回路は、高速動作に有利な差動形センスアンプ回路方式を採用するのが普通である。図4にこの回路の原理図を示す。この回路の動作原理はあらかじめ準備されている基準電位と読み出しデータ線とを比較して判定するもので、微妙なデータ線の変化をセンスできるため高速読み出しが可能である一方、読み出し動作時、DC電流がセンスアンプ、データ線の双方に流れ消費電力が大きくなる短所がある。

差動形センスアンプに対して電流センスアンプは、メモリセルに流れる電流をゲート接地のMOSトランジスタで電圧変換して出力するもので、センスアンプの電流とデータ線の電流が共通化されているため消費電力の点で有利である。HD6301Yでは、この電流センスアンプ方式の採用で低消費電力動作を実現している。アクセスタイムについては、単体の汎用ROM内部のアクセスタイムには劣るが、外部バスドライバなどを含めたLSIとしてのアクセスタイムと比較すると十分高速であり、単体の汎用ROM外付けのシステム構成に比べてHD6301Yのシステム性能が優位となる設計となっている。

表3に、HD6301Y内蔵ROMと代表的な単体の汎用メモリの特徴を比較して示す。マイクロコンピュータ内蔵ROMは集積度、消費電流の点で優位にある一方、汎用メモリは動作速度を重視した設計であると言える。

3.5 EPROM内蔵化技術

HD63701XではEPROM4kバイトをLSIに内蔵し、ユーザーが自由にプログラムの開発・変更を行なえる機能を備えた。



(a) 差動センスアンプ方式 (b) 電流センスアンプ方式

図4 ROMのセンスアンプ方式 差動センスアンプ方式は、高速化に有利であるが消費電流も大きい。これに対して電流センスアンプ方式は、スピードでは若干劣るが低消費電流で、かつ回路が簡単という利点をもつ。

表3 HD6301Y内蔵ROMと単体ROMの比較 HD6301Yは、微細CMOSプロセスの採用によりROM面積の大幅低減を、センスアンプの工夫により低電力化を実現している。

項 目	単位	HD6301Y 内蔵ROM	標準的なマスク ROM ($t_{ACC}=250\text{ns Max.}$)	備 考
プロセス技術	—	$2.0\mu\text{m}$ CMOS	$3.0\mu\text{m}$ CMOS	—
メモリ容量	バイト	16k	16k	—
メモリセルサイズ	—	0.3	1	相対セル面積
センスアンプ回路方式	—	電流センス方式	差動アンプ方式	—
読み出し回路 消費電流 (Typ.)	mA	0.6	4.0	1. $t_{CYC}=1\mu\text{s}$ 2. 内部回路のみ
ア ク セ ス タ イ ム	内部アクセス タイム(Typ.)	ns	110	—
	全体アクセス タイム(Typ.)	ns	160	内部アクセス タイムと入出力バ ッファ遅延の和

HD63701Xに用いられている技術的特徴を次に述べる。

(1) 単体の汎用EPROM2732Aと互換性のあるプログラミング仕様を実現した内蔵EPROM制御方式

通常のマイクロコンピュータ動作から独立して、EPROMモードを準備した。このモードでは、制御あるいはタイミング上CPUから何らかの影響も受けず、あたかも4kバイトの単体メモリとして動作する。EPROMモードを実現するLSIの内部構成を図5に示す。EPROMモードが外部端子で指定されると、モード制御部はCPUをスタンバイ状態(クロック動作も含めて停止状態)にし、CPUからの信号はバスインタフェース部で高インピーダンス(遮断状態)となる。一方、DB(データバス)と外部端子P0とを結ぶポート制御部は導通状態、AB(アドレスバス)と外部端子P2、P4とを結ぶポート制御部はアドレス入力経路だけを導通状態にする。この結果、端子P0、P2、P4とEPROMはペリフェラルバスを経由して直結しCPUは切断され、単体メモリと同一のインタフェース条件が実現できる。このような構成は、階層形モジュールベースのマイクロコンピュータ構成によって実現可能になった。結果として内蔵EPROMのプログラム、ペリファイ仕様を単体メモリと同一にでき、汎用のEPROMライタの使用を可能にした。

(2) 内蔵EPROMの低消費電力化

LSIの低電力性を保つ上で、内蔵EPROMの低電力化が重要な課題である。HD63701Xでは、EPROM読み出し回路に小振幅電流検出形センスアンプを用いることで、EPROMモジュールの消費電力・遅延時間積を単体メモリの40%に低減した。これによりHD63701Xの消費電力は、HD6301Xの20~25%減を達成している。

4 応 用

種々のマイクロコンピュータ応用機器の多機能化、小形・

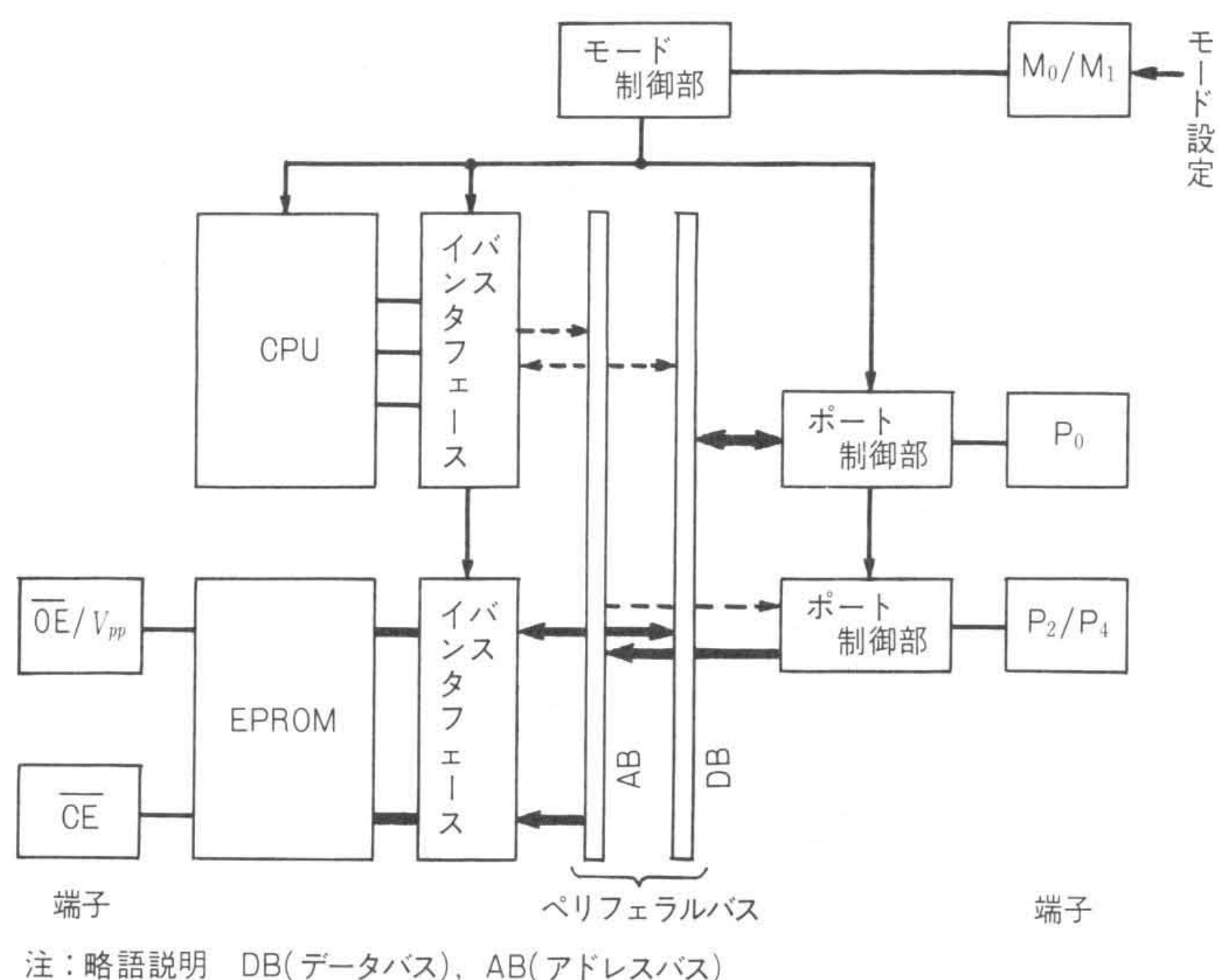


図5 EPROMモードの制御 EPROMモードでは、EPROMと外部端子をペリフェラルバスを介して直接接続することで、単体メモリと互換性のあるインタフェース仕様を実現している。

軽量化が進んでいるなかで、システム周辺機能内蔵形シングルチップマイクロコンピュータのそれら機器への応用はますます拡大される方向にある。CMOSシングルチップマイクロコンピュータの出現は、更にこの傾向を促進している。機器のポータブル化は、CMOSの特長である低消費電力を積極的に利用してでてきた流れの一つである。電源設計、放熱設計が容易なことにより間接的に小形・軽量化が可能なことから、据置タイプや可搬タイプの応用製品にもCMOSマイクロコンピュータが多用されている。

4.1 HD6301Yのプリンタへの応用

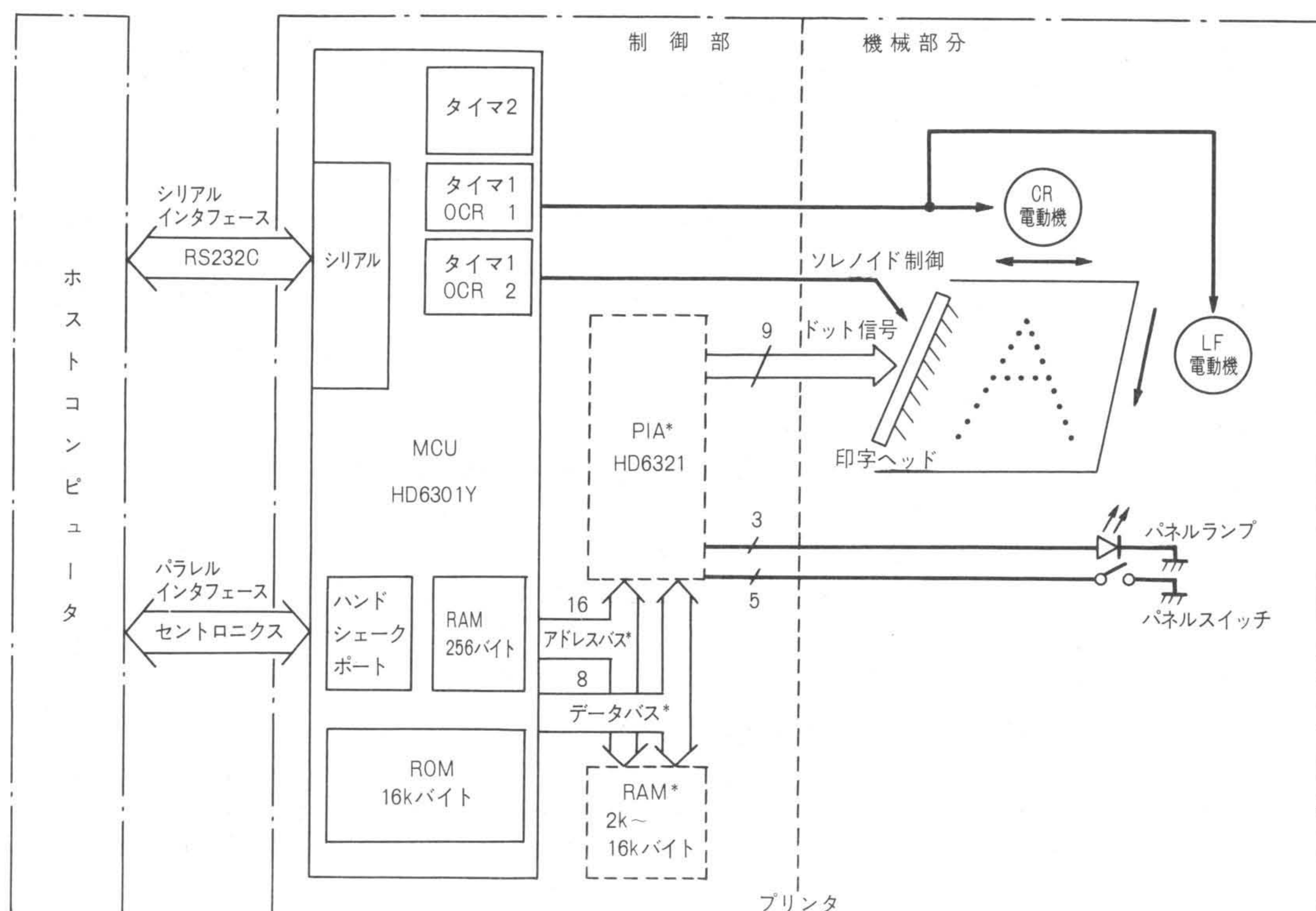
ホームパーソナルコンピュータ、ビジネスパーソナルコンピュータ、ワードプロセッサの普及とともに、マイクロコンピュータを利用したプリンタは大きな市場に成長している。HD6301Yは、このプリンタへの応用に適したマイクロコンピ

ュータLSIである。プリンタの主な機能は、パーソナルコンピュータ本体からのデータを受け取り、電動機を制御して印字することである。図6にHD6301Yを用いたプリンタのシステム構成図を示す。プリンタに必要なソレノイド通電時間、電動機制御はHD6301Yの16ビットタイマを用いると最小0.5 μ sの分解能で精度よくコントロールが可能であり、高印字品質の確保ができる。

パーソナルコンピュータ本体とプリンタのインタフェースは、パラレルとシリアルの手法が採用されるが、パラレルインタフェースには、プリンタの標準仕様であるセントロニクスインタフェースに準拠した8ビットデータラッチ機能が必要であり、HD6301Yに内蔵されているハンドシェイクポートはこの機能を実現することができる。シリアルインタフェースは、RS-232Cが標準であり、調歩同期式でボーレートも150～1万9,200ボーまでプログラマブルでなければならない。HD6301Yは、タイマ2でボーレートをプログラマブルに設定可能であり、ハードパリティビット及びデータフォーマットも選択でき、汎用性の高いホストマシンとのインタフェースを実現することができる。

普及形プリンタで要求される機能を達成するための制御プログラム用ROM、及びキャラクタゼネレータ用ROMを合わせると8～14kバイトである。HD6301Yの16kバイトROMはこれをカバーしており、更にソフトウェアによるオプション拡張が可能である。更に、普及形プリンタではRAMは256バイトで十分なため外付けRAMは不要であり、I/Oポートも53本で十分なためHD6301Yをシングルチップで使用できる。これに対して中級以上のプリンタでは、RAM容量は2～16kバイト必要となるが、その場合はHD6301Yの拡張モードを用いてRAMを外付けできる。拡張モードを使用したことによりI/Oポートが不足した場合は、CMOSパラレルI/O LSIのHD6321(PIA)でI/Oポートを補充できる。また、漢字ROMなど他のオプションも外付けできる。

これ以外的高速印字のための高速動作、ポータブル化のための低消費電力のバッテリー駆動要求にも、HD6301Yは十分対応できる。



* 普及形プリンタでは、RAM拡張不要である。I/Oポートも53本で満足するのでPIAも不要である。

注：略語説明など
OCR(Output Compare Register)
CR(Carriage Return)
PIA(Peripheral Interface Adaptor)
MCU(Micro Computer Unit)
LF(Line Feed)

図6 プリンタのシステム構成図 プリンタは電動機制御部、印字ヘッド制御部、キャラクタゼネレータROM、データバッファ及びホストコンピュータインタフェースから構成されるが、HD6301Yを使用することによって部品点数の大幅低減ができる。

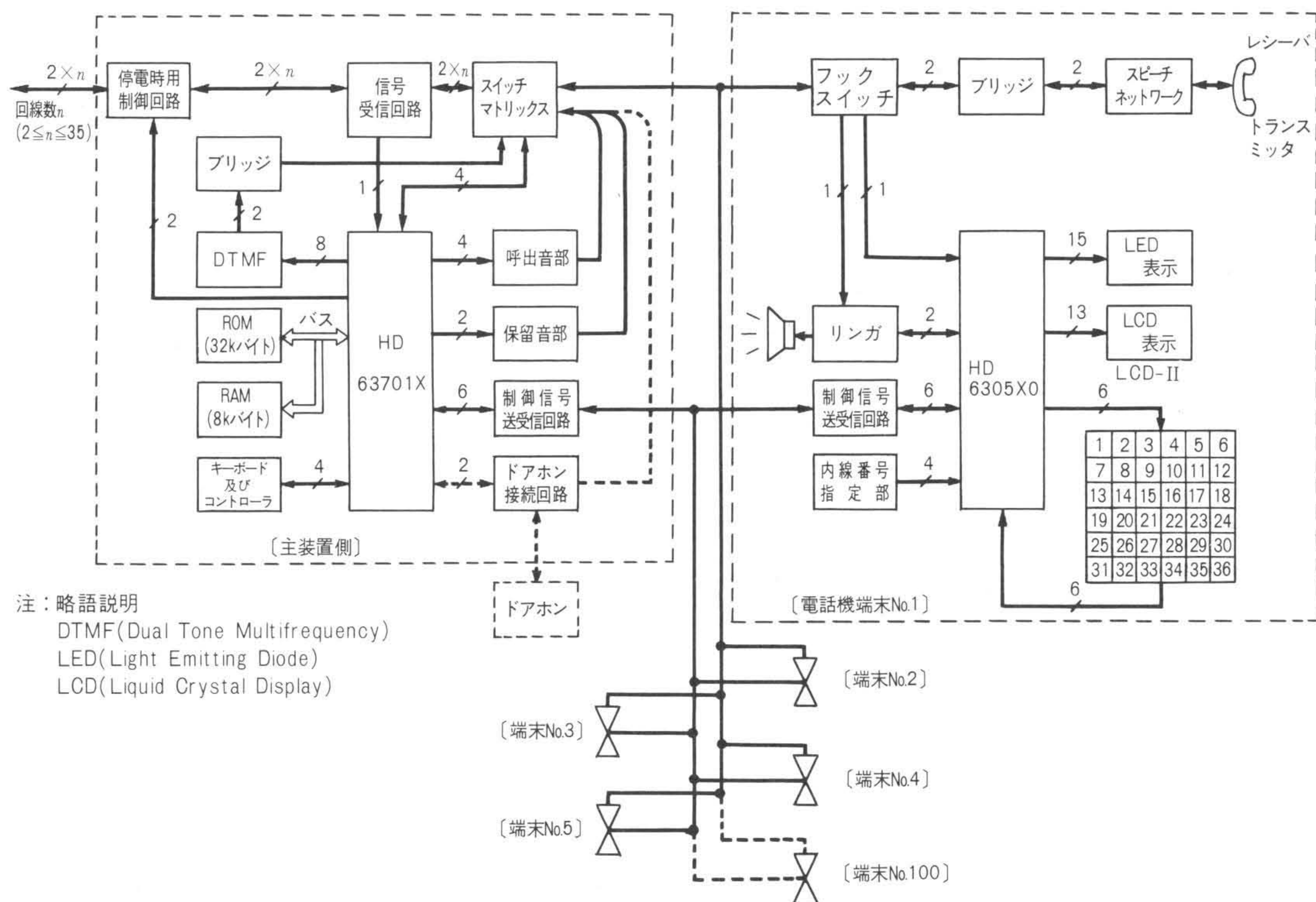


図7 ビジネスホンシステムブロック図 ビジネスホンシステムは、1台の主装置に100～200台の電話器端末が接続される構成となるが、それぞれにHD63701X, HD6305Xを用いることで効率よくシステムを構成できる。

4.2 HD63701X, HD6305Xの電話機への応用

情報の高度化、情報量の増加に伴い電話はインテリジェント化の方向にあり、その制御を行なうためマイクロコンピュータは電話応用に不可欠のものとなりつつある。

電話機の中からビジネスホンを取り上げ、図7にHD63701X, HD6305Xを用いたビジネスホンのシステム構成図を示す。ビジネスホンは、主装置と電話機端末から成り主装置1台に対し100～200台の電話機端末が接続できる。

主装置には、EPROM内蔵のHD63701Xが適し、電話機端末にはI/Oポートが多いHD6305Xが適している。

(1) 主装置

主装置と電話機端末間のデータ転送は、多数の電話機端末を制御するため高速シリアルインタフェース機能が必要である。HD63701Xのクロック同期式シリアルI/Oでこのデータ転送を実現できる。

データ変換などの制御プログラムに要求されるROM32kバイト、データ用RAM8kバイトは、HD63701Xの外部拡張モードを用いると簡単に外付けできる。更に、システムのデータコミュニケーションのためのフォーマット設定、保留機能の設定、ユーザー要求に応じた使用回線数の設定、ユーザー要求のサービスルーチンなど、オプション性の強い制御プログラムは、HD63701Xの内蔵EPROM4kバイトを用いると、外部のEPROMは不要となる。これによって、小形化、ユーザーのカスタム仕様にフレキシブルに対応できる。

また、CMOSであることから電源瞬断対策、放熱対策も容易であり、システムの小型化が可能である。

(2) 電話機端末

HD6305Xに内蔵している4kバイトROM, 128バイトRAMは端末電話応用に必要なメモリ容量を十分にカバーする。HD6305XのシリアルI/Oのデータは、主装置のHD63701XのシリアルI/Oで受け取られる。

また、電話機端末の多機能化の動きからダイヤルキー入力、オプションキー入力、LED(発光ダイオード)表示などの入出

力制御も増加しているが、HD6305Xに内蔵されている55本のI/Oポートで対応できる。

主装置、端末共に高速かつ低消費電力が要求されるが、最小命令実行時間 $0.5\mu s(f=2MHz)$ のCMOSマイクロコンピュータHD63701X, HD6305Xは十分これにこたえられるマイクロコンピュータである。

5 結 言

CMOS8ビットマイクロコンピュータHD6301ファミリーの新製品HD6301YとHD63701Xは、最近の低電力化の市場ニーズを背景としながら、高性能の6301アーキテクチャ技術と最新のCMOSプロセス技術に立脚して開発されたLSIである。HD6301ファミリーのLSI設計では、一貫して階層形モジュール設計技術と機能モジュール単位でのデバイススケール技術を採用しており、これらによって低電力のままでの高速動作の実現や微細化プロセス技術の活用を可能としている。

これらのHD6301ファミリーに共通の特長に加えて、HD6301Yに内蔵している大容量マスクROMは、トータルのシステム性能を維持しながらチップ面積効率の向上と低電力動作を実現した点が特長である。また、HD63701Xでは、高性能のCMOS EPROMを内蔵したシングルチップマイクロコンピュータLSIを実現した点が大きな特長となっている。

今回製品化したHD6301YとHD63701Xは、応用機器の高級化に伴う内蔵メモリの大容量化ニーズや機器の多様化に伴うEPROMの内蔵化ニーズに対応するものであり、これらのLSIの実現によりCMOSマイクロコンピュータLSIの応用範囲は、コンピュータ周辺機器をはじめ、OA分野、制御分野、通信分野へいっそう拡大されるものと考えられる。

参考文献

- 1) 前島, 外: The VLSI Control Structure of a CMOS Microcomputer, IEEE MICRO, p.9, December 1983
- 2) 中村, 外: A Circuit Design Methodology for CMOS Microcomputer LSI, ISSCC 83, p.134, 1983