

アナログ・デジタル変換機能LSI

LSIs for Analog to Digital and Digital to Analog Conversion

A-Dコンバータ及びD-Aコンバータは、アナログシステムをデジタル化するうえでのキーパーツであり、マイクロコンピュータ、大容量メモリなど、デジタルLSIの進展と歩調を合わせて、近年、急速に発展しつつある。

日立製作所では、従来、マイクロコンピュータ入出力用、計測制御システム用、音声情報処理システム用など広いニーズに対応できる種々のコンバータを開発してきた。これに加えて、最近ではOCRなどのOA機器のほか、デジタルテレビジョンやファクシミリなどの画像情報処理システムからのニーズにこたえるため、新しい回路技術及び最新の高速バイポーラLSI技術により、映像帯域をカバーする高速A-Dコンバータを開発するに至っている。

本論文では、これら日立製作所のA-D及びD-A変換LSIについて紹介する。

上田 誠一* *Seiichi Ueda*

小倉 節生* *Setsuo Ogura*

麻殖生健二** *Kenji Maio*

嵯峨 良平* *Ryôhei Saga*

1 緒 言

OA(Office Automation)機器へのマイクロコンピュータの応用範囲の拡大、及びアナログ信号処理システムのデジタル化が進むにつれ、A-Dコンバータ^{*1)}及びD-Aコンバータ^{*2)}のニーズが増大しつつある。特に最近の特徴として、高速化、高精度化、更には低電力化の指向が強く、その対象分野は、音声帯域から映像帯域まで非常に広範囲にわたっている。

本論文では日立製作所のA-Dコンバータ及びD-Aコンバータの製品系列を紹介するとともに、最近各方面で話題を呼んでいる映像帯域用高速A-Dコンバータについて、その特徴、特性、更にそれらの製品で応用されたプロセスについて述べる。

2 D-Aコンバータ

2.1 製品系列

表1に主な製品及びその主要特性を示す。いずれもバイポーラモノリシック構造であり、低消費電力化及び広い出力電圧範囲が可能となっている。なお、最近の技術動向として自己校正方式が顕著になってきたが、日立製作所では既に3年前から本方式を採用している。特に、HA16633は自己校正を行なうことにより高精度を達成した製品であり、次節にその概要を述べる。

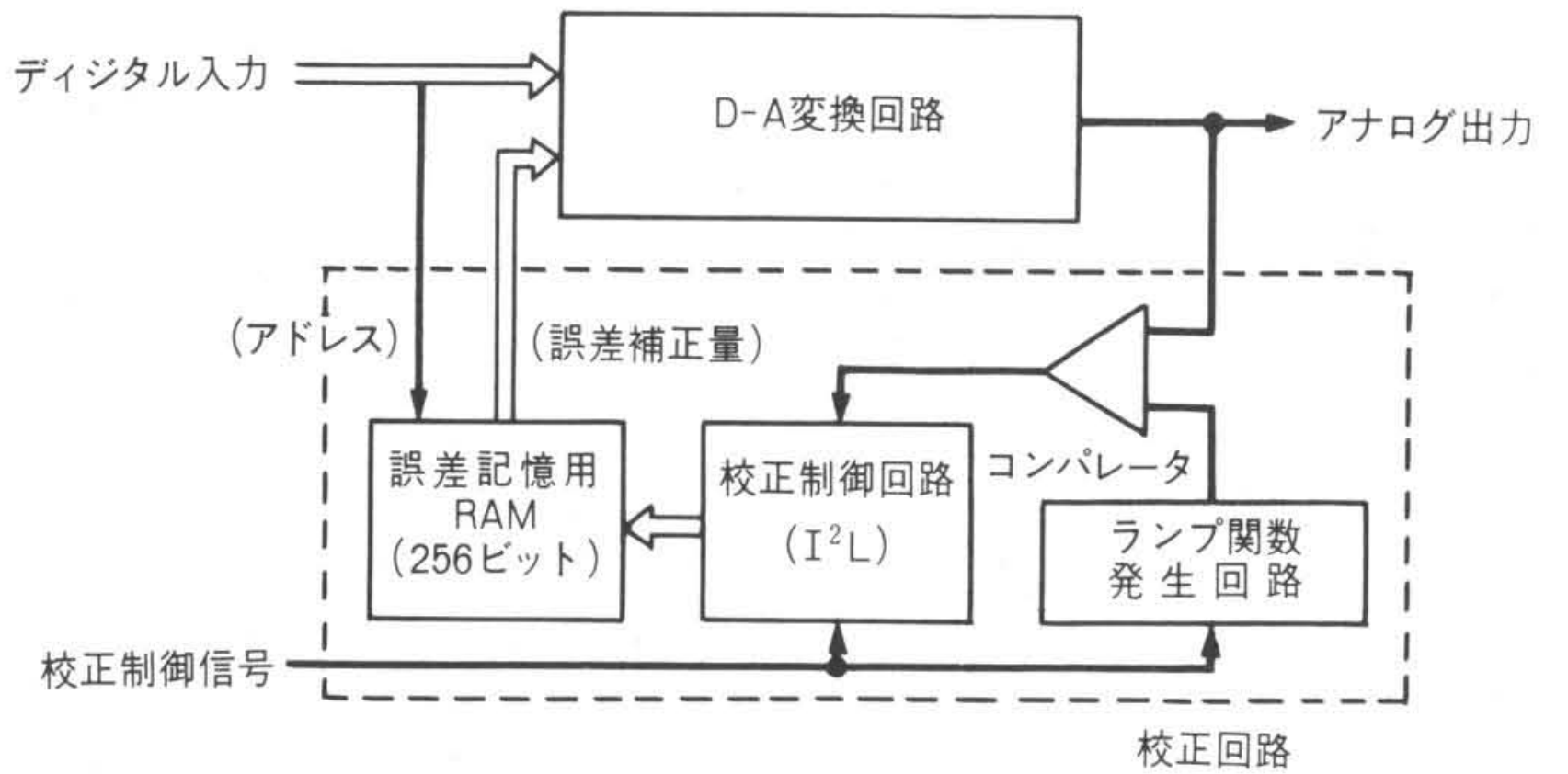
2.2 自己校正形D-Aコンバータ(HA16633)¹⁾

HA16633は、精密計測システムやデジタル音声システムで要求される高精度D-Aコンバータを、トリミングなどの校正手段を用いずに比較的経済的に達成できる14ビットD-Aコンバータである。通常D-Aコンバータの精度(直線性)は、ICチップ内に構成した抵抗やトランジスタの素子の相対ばらつきで決まる。現在のバイポーラモノリシックICの技術によれば、せいぜい10ビット精度(直線性誤差に換算して、 $\pm 0.1\%$)

である。HA16633は、この直線性誤差の低減方法として日立製作所独自の自己校正方式を使ったもので、 $\pm 0.006\%$ の精度を実現している。図1に構成ブロック図を示す。これは、まず17~18ビット相当の直線性をもつランプ関数を比較基準として、D-A変換回路の直線性誤差をあらかじめ求めてRAM(Random Access Memory)へ補正データとして記憶しておき、次に、通常のD-Aコンバータとして動作させるときに、本来の入力信号に対しRAMから読み出した上記誤差量を逆補正として加算し、誤差を自動的に校正する方式である。このため、機械的なトリミングを必要とせず、またD-Aコンバータとしての直線性がランプ関数のそれで決まるため、経時変化ある

表1 D-Aコンバータ製品一覧 日立製作所のD-Aコンバータの製品系列を示す。R-2R方式を採用している。

製 品	HA17408	HA17012	HA16633
項 目			
変 換 方 式	R-2R	セグメント R-2R	R-2R
分 解 能	8ビット	12ビット	14ビット
セトリングタイム	250ns	250ns	1.5 μ s
消 費 電 力 (mW)	45	280	350
パ ャ ケ ー ジ	DP-16	DP-16	DP-42



注：略語説明 RAM(Random Access Memory)

図1 自己校正形14ビットD-Aコンバータブロック図 ランプ関数を精度基準として、D-A変換回路の誤差を自動的に校正する。

※1) A-Dコンバータ (Analog to Digital コンバータ、アナログ信号をデジタル化するLSI)

※2) D-Aコンバータ (Digital to Analog コンバータ、デジタル信号をアナログ化するLSI)

* 日立製作所高崎工場 ** 日立製作所中央研究所

いは温度変化に対して常に校正でき、非常に安定な特性を得ることができる。

3 A-Dコンバータ

3.1 製品系列及びその動向

表2に製品名及びその特性を示す。メモリICの大容量、低コスト化及びデジタルデバイスの高速化により、近年、特にA-Dコンバータの進展が著しい。図2に、その技術動向をサンプリングレートと消費電力の関数にして表わす。1979年～1984年の5年間ほどで消費電力が約 $\frac{1}{10}$ に削減されていることが分かる。しかも、この進展はますます加速される傾向にある。この要因として、市場ニーズからは低電力化による大集積化、高信頼性、更にはシステム全体の低コスト化が挙げられる。また、デジタルテレビジョンなど、従来デジタル化が難しいとされていた分野のデジタル化が進みつつあり、今後、A-Dコンバータが他機能ブロックを含めて1チップ化される見込みであり、ますます低電力化が必要となる。またデバイス面からは、過去3～5年の間に開発されたバイポーラニアIC用の新プロセス(いずれも高速度、高集積を目標としている。)が相次いで使用されたため、近年、一気に加速されたといえる。

日立製作所では現在、高速A-DコンバータとしてHA19208G(8ビット、30Msps、800mW)をもっており、更に低電力化

を図ったHA19209G(8ビット、30Msps、180mW)を昭和59年11月から発売の予定である。特にHA19209Gは、後述する最新プロセス(HIT: High Density Integration Technology)を用いた製品である。

3.2 ビデオ用A-DコンバータHA19208G

HA19208Gは、ME(Medical Electronics)機器やFAXなどの画像処理の分野での利用を目的として開発したモノリシック高速8ビットA-Dコンバータである。

本LSIは30Mサンプル/秒の高速変換が可能であり、外部サンプルホールド回路なしで、信号変換ができるフラッシュタイプのA-Dコンバータである。

HA19208Gの内部回路は、256個のコンパレータとその出力を2進バイナリコードに変換するエンコーダ回路、及び外部クロックのレベル変換回路などで構成している(図3)。

256個のコンパレータは、直接8ビット2進バイナリコードに変換せずに、図3の内部ブロック図に示すように、4個の6ビットA-Dコンバータを配し、各々6ビットA-Dコンバータのバイナリ出力を「6→8ビット変換部」のエンコーダ回路で8ビット信号に変換する方式を採用した。この理由は、エンコーダ回路の配線が、IC内部の6ビットA-Dコンバータ単位にまとめられるため、浮遊容量によるスイッチングスピードの低下が避けられるためである。

内部素子数・チップサイズについては、従来8ビットフラッシュタイプのA-Dコンバータの場合、8千～1万個、25～36mm²が必要と考えられていたが、本ICの内部素子は5,650個、チップサイズは4.74×5.00mm²(4μmルール)と小さい(図4チップ写真参照)。

これは、A-D変換速度をコンピュータシミュレーションで解析し、入力コンパレータ回路を簡略化した効果によるものである。主要特性を表3に示す。

3.3 低電力化高速A-DコンバータHA19209G

本製品は特に低電力化をねらって開発したビデオ用A-Dコンバータである。低電力化を達成するためにデバイス技術、回路技術とも新しく開発されたものを採用した。プロセス技術としては次の4章で述べる“HIT”を用い、微細化された素子を用いた。回路技術としては、

- (1) ラッチ機能付コンパレータ回路
- (2) プリアンプ付多段増幅器
- (3) ワイヤードORを主体とするエンコーダ回路の開発を行ない、最高サンプリング周波数として30Mspsを維持しながら、消費電力を180mW(typ)に抑えることが可能となった。

しかも、本製品が使用されるシステム全体についての省電力化を考慮し、次のような改良を行なっている。

- (1) 出力信号をCMOS(Complementary Metal Oxide Semiconductor)コンパチブルとし、CMOSロジックシステムに対応可能とした。

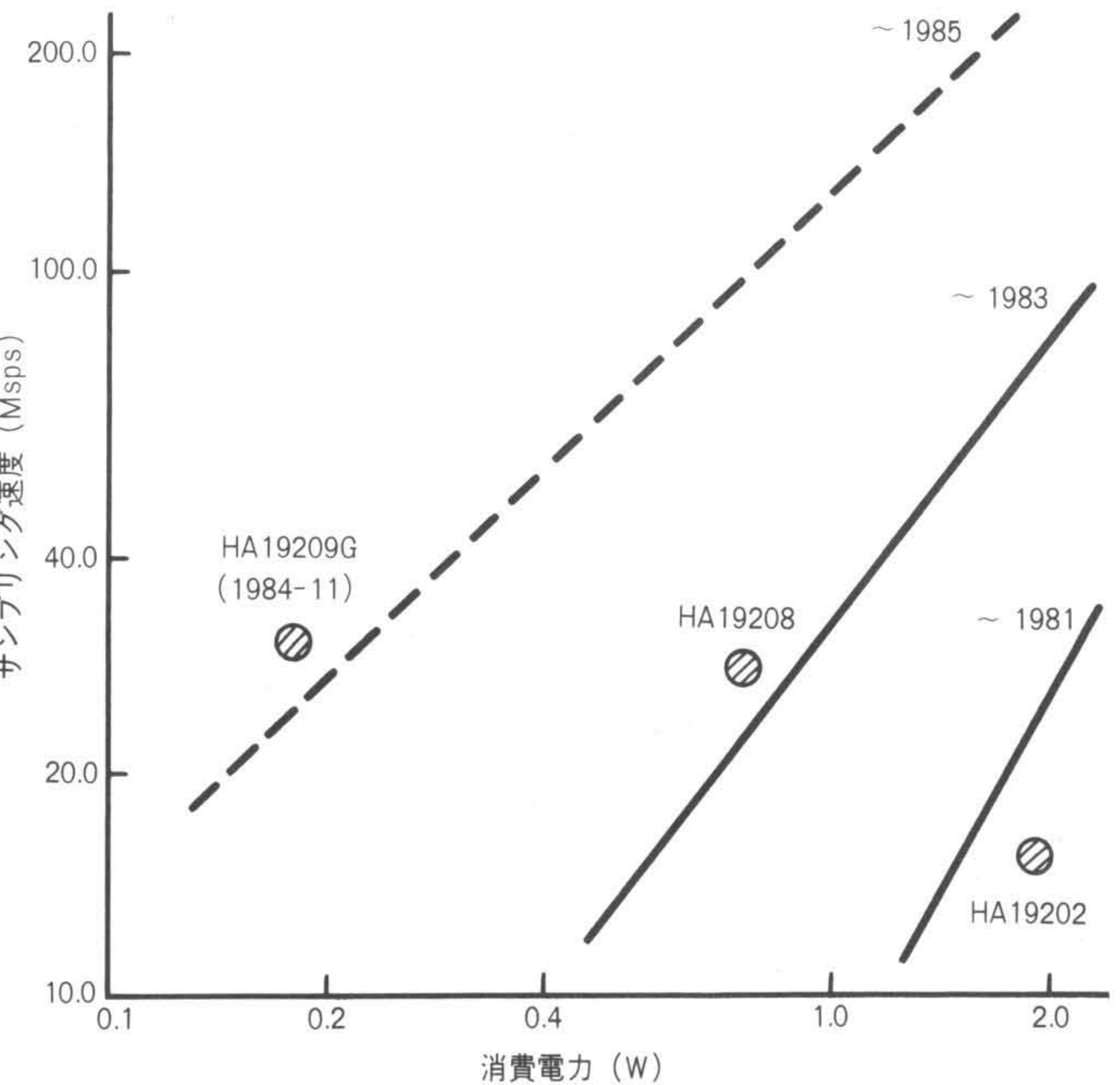


図2 高速A-Dコンバータの技術動向 動向としては省電力化の動きがある。約5年で電力消費は約 $\frac{1}{10}$ となっている(なおHA19202は8ビット換算してある)。

表2 A-Dコンバータ製品一覧 A-Dコンバータ製品系列を示す。特に高速形はフラッシュ形式を採用しており、使用法が非常に容易である。

製 品	HA16613A	HD46508	HA19202	HA19208G	HA19209G
項 目					
変 換 方 式	積分形	逐次比較形	並列比較形	並列比較形	並列比較形
分 解 能	6ビット又は8ビット	8ビット又は10ビット	4ビット	8ビット	8ビット
変 換 時 間	5.2ms	100μs	0.1μs	0.033μs	0.03μs
消 費 電 力 (mW)	60	250	240	800	180
プ ロ セ ス	I ² L	NMOS	バイポーラ	バイポーラ	バイポーラ
パ ッ ケ ー ジ	DP-28	DP-40	DP-22	DG-28	DG-28

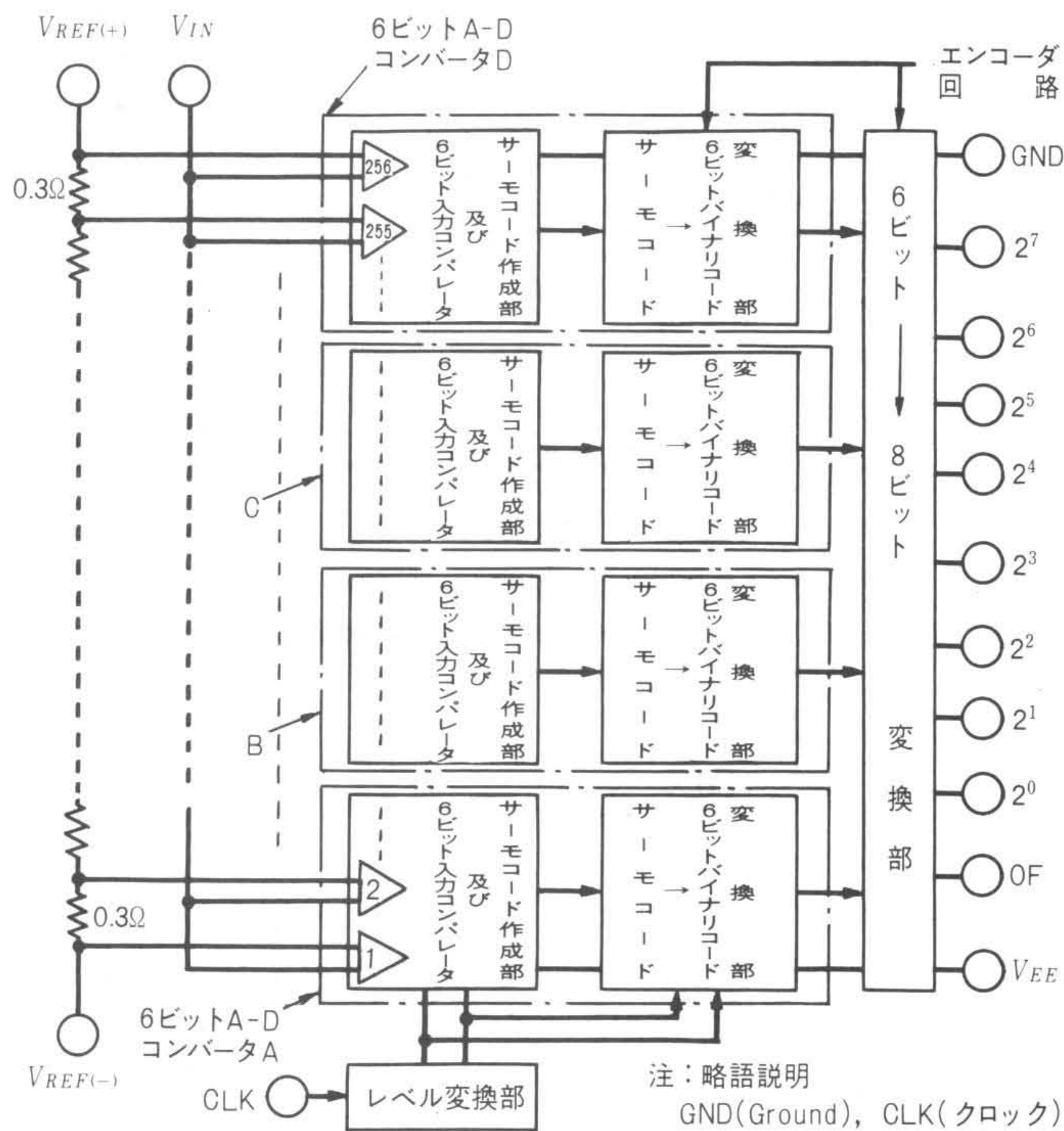


図3 HQ19208G内部ブロック図 6ビット単位のコンパレータセルの出力を、サーモコード-バイナリコードと変換していき、8ビット出力とした。

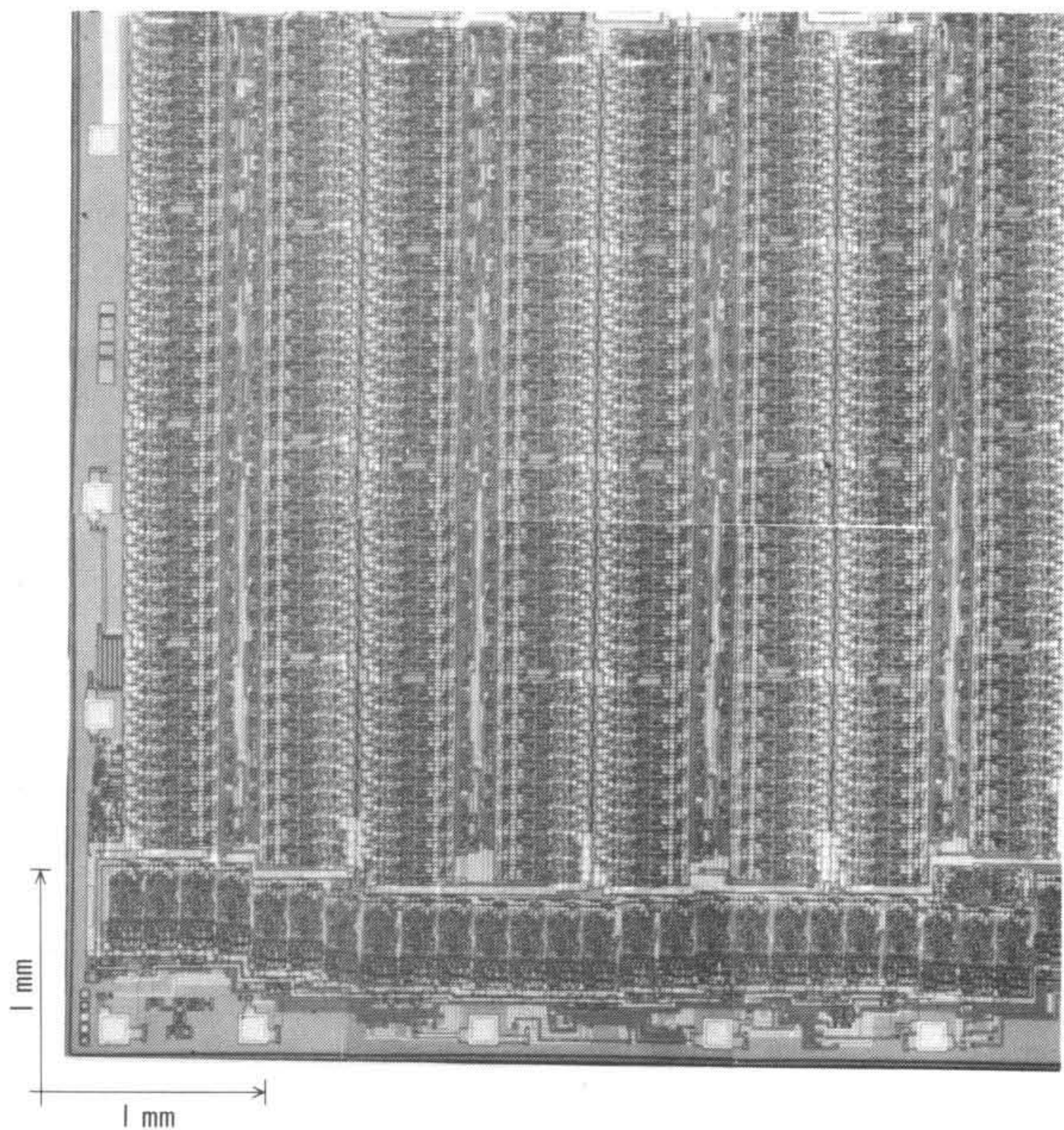


図4 HQ19208Gチップ写真 チップサイズ4.74×5.00mm²の中に5,650素子の部品が集積されている。

表3 HAI9208G主要特性 28ピンガラス封止パッケージに入っており、小形化が図られている。

項 目	特 性
分 解 能	8ビット
最 高 変 換 速 度	30Msps
直 線 性	± 1/2 LSB
消 費 電 力	800mV(typ)
中心リファレンス電圧 VREF(M)	-2.0V(typ)
アナログ入力電圧 VINP-P	2.0V
デ ィ ジ タ ル 出 力 レ ベ ル	ECL
電 源	-5.2V(typ)

注：略語説明 ECL(Emitter Coupled Logic)

- (2) 基準電圧用ラダー抵抗回路のインピーダンスを、従来の2～4倍(約200Ω)とし、基準回路の省電力化を図った。
- (3) アナログ信号入力端子の入力容量を、従来の約20～30%(約30pF)とし、本ICの駆動回路の簡易化を可能とした。
- なお、本製品は昭和59年11月に発売の予定である。

4 最新プロセス技術²⁾

日立製作所では、従来から用いられている絶縁物分離技術を基本としたプロセスに加えて、今回新たに溝を利用した素子分離技術を基本としたプロセスHITを開発した。

図5にHITプロセスによるNPNトランジスタを従来プロセスと比較して示す。セル面積で約1/10となり大幅な高集積が実現されている。縦方向についても約1/5～1/4に縮小した。このように新しい分離技術を採用し、更に平面縦方向の縮小により、トランジスタの容量低減やキャリア走行時間の短縮を可能にし、高周波特性の向上、大幅な低消費電力化を可能とした。

(1) NPNトランジスタ特性

NPNトランジスタの主要項目特性を表3に示す。 $h_{FE}^{*3)}$ = 100で耐圧10V以上を得ており、A-Dコンバータ及びD-Aコンバータを含む一般電子機器の動作仕様を満たすものとなっている。図6に $f_T^{*4)}$ - I_C 特性を示す。 $V_{CE} = 3V$ 、 $I_C = 800\mu A$ で $f_T = 4.5GHz$ であり、従来に比べて約7倍の高速性が得られており、低電流領域での f_T も大幅に改善された。接合容量も従来

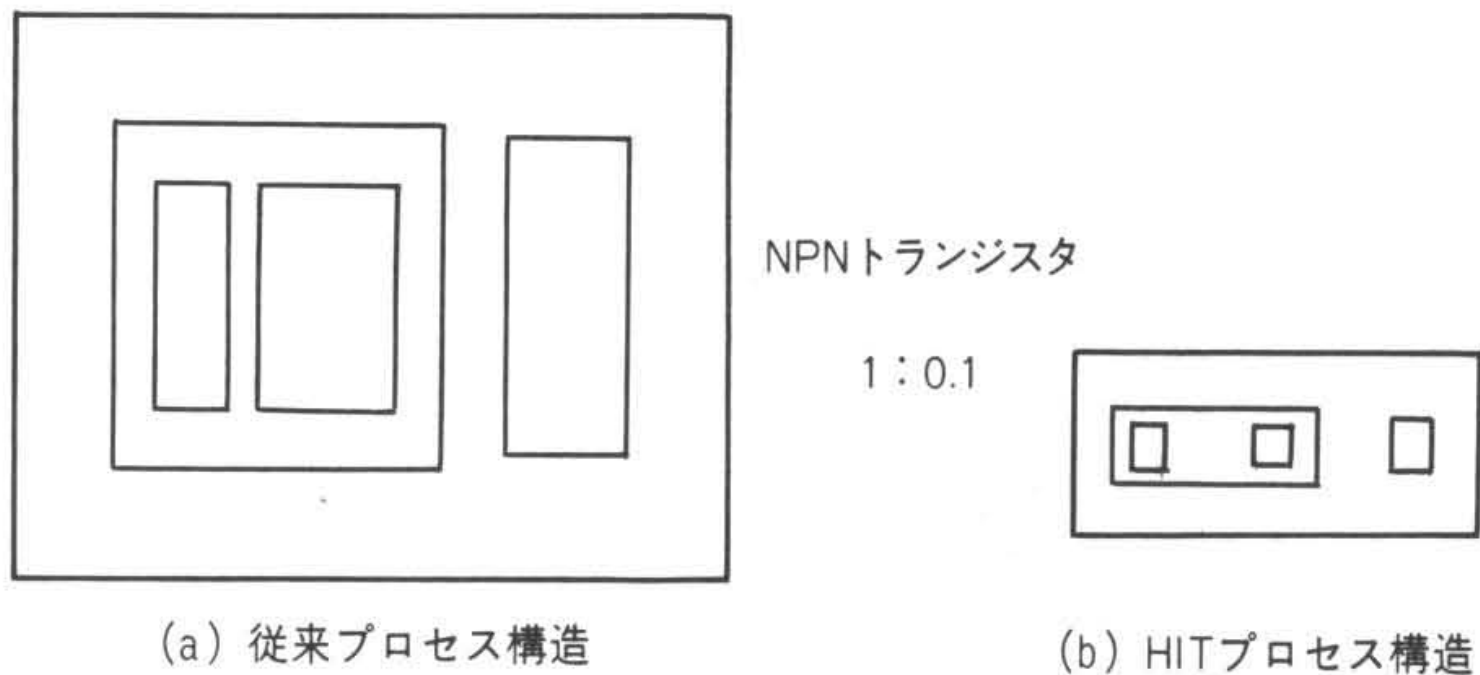


図5 HITによるNPNトランジスタの高密度化 面積にして約1/10である。これに比例して容量も小さくなるため、良好な高周波特性が得られる。

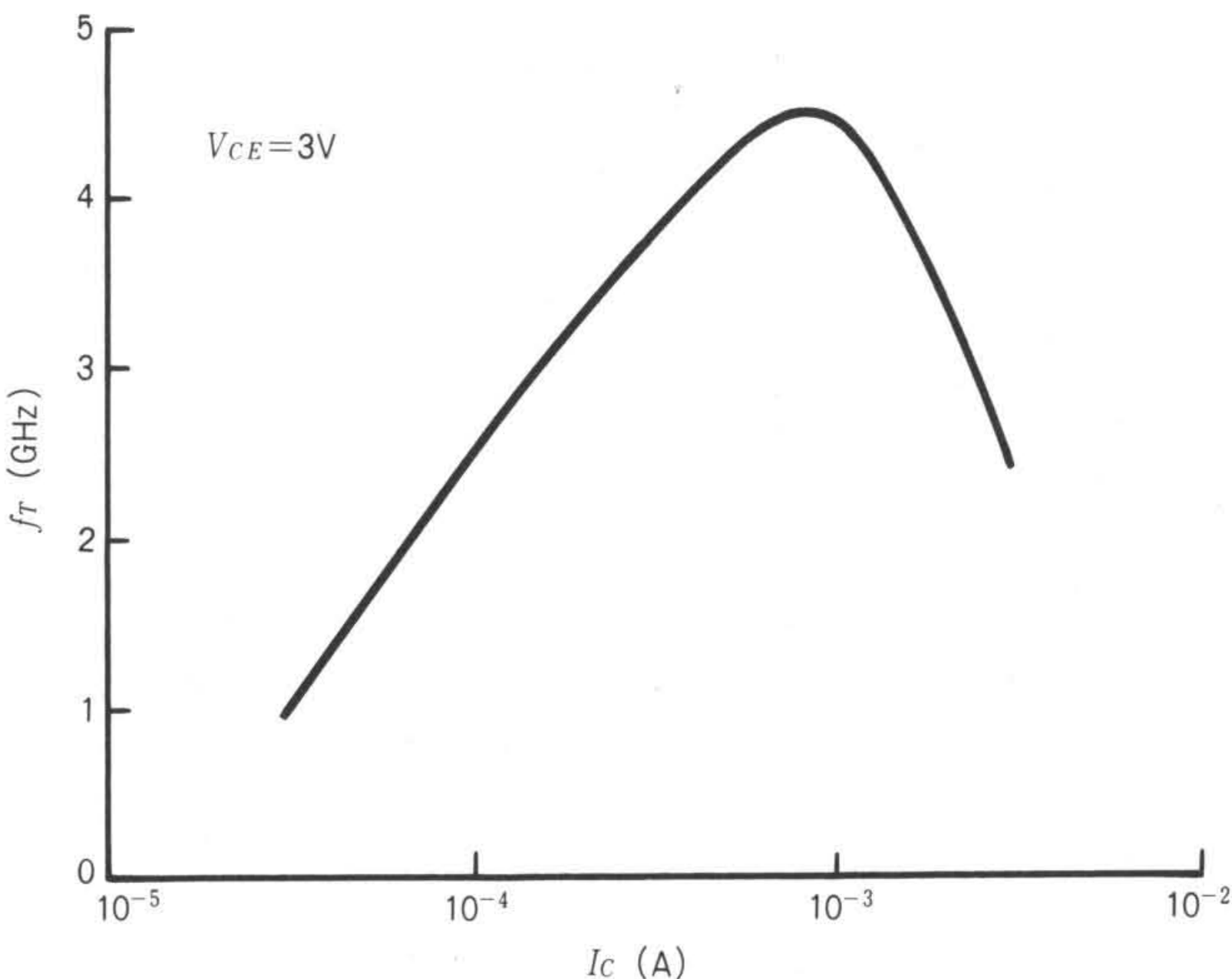


図6 NPNトランジスタの f_T - I_C 特性 $I_C = 100\mu A$ で2GHzの f_T をもつ。省電力、高速化が達成された。

※3) h_{FE} (トランジスタの直流電流増幅率。耐圧とは相反する特性である。)

※4) f_T (トランジスタの高周波特性を示すもので、高いほうが良い。)

表4 HIT構造素子のパラメータ 従来のデバイスに比べ約8倍の速度をもつ。これらの特性は高集積だけでなく、省電力化に対しても大きな効果をもつ。

デバイス	項目	HIT	標準アナログデバイス
NPNトランジスタ	h_{FE}	100	100
	BV_{CEO}	10V	20V
	f_T	4.5GHz	0.6GHz
L-PNPトランジスタ	h_{FE}	100	100
	BV_{CEO}	17V	30V
	f_T	40MHz	4MHz

の約 $\frac{1}{5} \sim \frac{1}{10}$ となっており、大幅な低消費電力化が可能となった。

(2) LPNP^{※5)}トランジスタ特性

LPNPトランジスタの主要項目特性を表4に示す。耐圧も BV_{CEO} で15V以上である。また、高周波特性については図7に f_T-I_C 特性を示す。 $V_{CE}=3V$ 、 $I_C=0.1mA$ で $f_T=40MHz$ を得ている。

5 結 言

以上述べたように、日立製作所ではマイクロコンピュータシステムや計測制御システムなどの幅広い分野に対応できる一連のA-Dコンバータ及びD-Aコンバータを開発した。特に最近では、

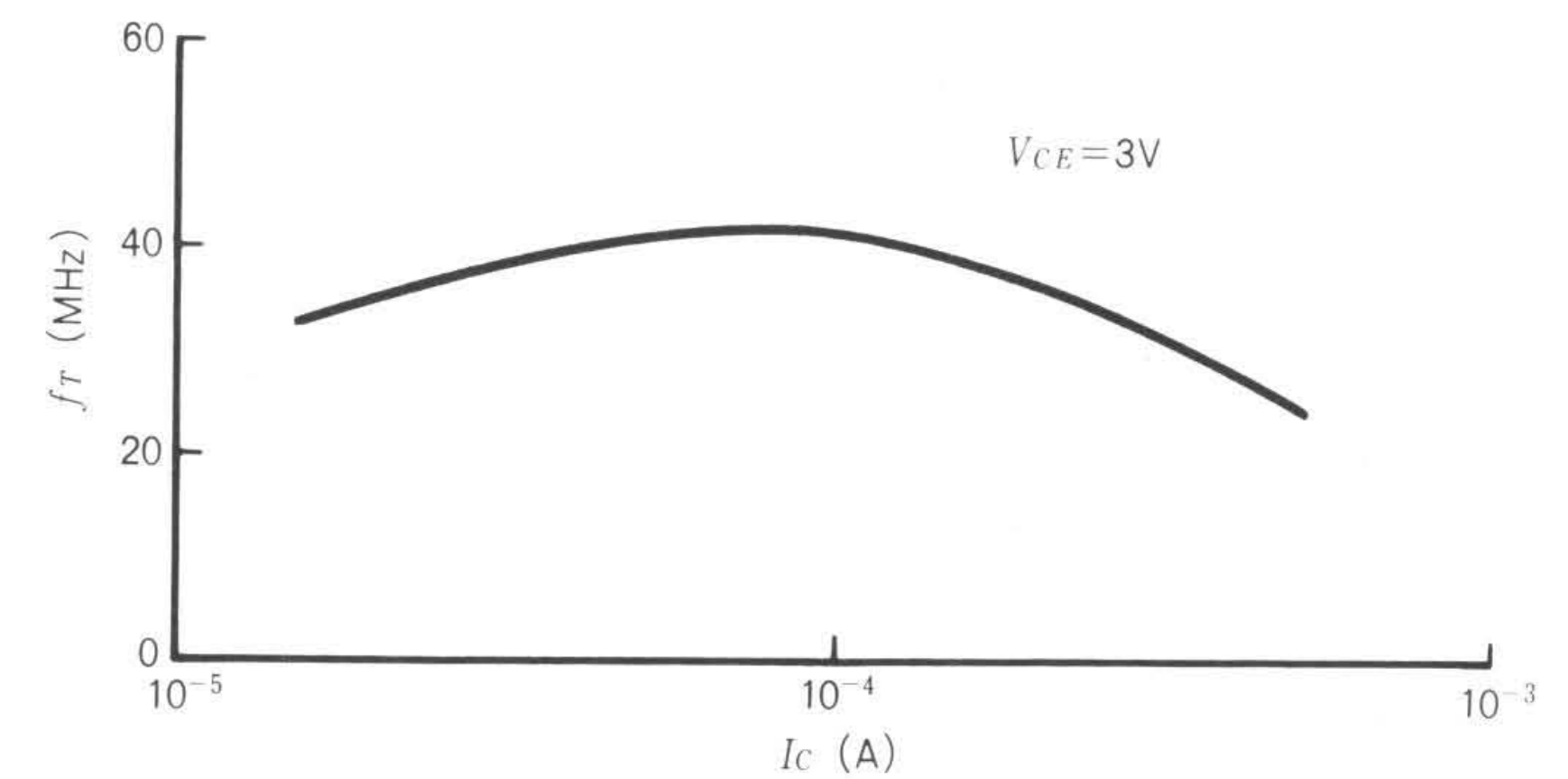


図7 ラテラルPNPトランジスタの f_T-I_C 特性 従来 $f_T=4MHz$ と低かったラテラルPNPトランジスタの f_T が、大幅に改善された。

- (1) 自己校正形高精度D-Aコンバータを開発し、音声情報処理システムなどへ適用できるようにした。
- (2) 高速、低消費電力を両立させた映像信号用8ビットA-Dコンバータ(HA19209G)を開発し、CMOSロジックシステムと組み合わせた低消費電力ビデオシステムへの適用を可能にした。

参考文献

- 1) K. Maio, et al. : An Untrimmed D/A Converter with 14 bit Resolution IEEE Trans. SC-16(1981)
- 2) T. Watanabe, et al. : An Analog/Digital Bipolar VLSI Technology 1982 Symp. on VLSI Tech, 7-8(1982)

論文抄録

電子機器への接着技術の適用

日立製作所 柳原栄一

日本機械学会誌 87-784, 259-261 (昭59-3)

近年、電子機器の小形化、軽量化は時代の要求であり、従来からの溶接やねじ止めには代わって、接着剤を用いた接着による組立も、しだいに主要な箇所採用されつつある。これは、溶接できない異種の材料の組合せや、薄葉材の使用が増加していることにもよる。

接着による組立の利点はいくつか挙げられるが、欠点もあり、この欠点を小さくするためには、接着作業で十分な作業管理が必要とされる。

一方、機器の小形化、軽量化は部品のLSI化によるところも大きく、LSIの品質や歩留まりには、各種のレジストやモールドレジンの接着性が問題とされている。

組立に使用している接着剤の種類をラジオとテレビジョンについてまとめたが、使用箇所の多いのは、汎用のゴム系接着剤と作業性の優れたホットメルト系である。しかし、エポキシやアクリル(紫外線硬化、第2世代)、シリコンなどの使用箇所も増加

している。シリコン系は耐熱性と柔軟性に優れており、放熱板や熱膨張率の異なる材料の接着に適しており、新しい材料も開発されている。

接着剤の具体的な使用例については、汎用部品と精密部品に区分し、個々に適用している接着剤について紹介した。

汎用電子部品では、スピーカー、プリント回路板、高圧部品などを例とした。スピーカーは接着剤を使用して組み立てる部品の代表的なもので、金属、紙、プラスチックなど種々の材料が用いられているので、接着剤の種類もゴム系、エポキシ、ホットメルト、第2世代アクリルなど多種にわたっており、一部では耐熱性の高いことも要求されている。

プリント回路板の絶縁板には、種々の材料が使用されているが、回路形成には銅はくのはく接着、エッチングに代わって、化学めっき法が採用されつつあり、パターンの微細化と合わせ、接着剤にも特殊な要求が増

加している。また、チップ部品の仮固定にエポキシや紫外線硬化レジンを用いている。

精密部品には、液晶表示素子や磁気ヘッド、光応用部品などを例とした。

液晶表示素子は2枚のガラス板を 10μ のギャップで接着したもので、接着剤にはエポキシ系が主として用いられており、偏光板にはアクリル系粘着剤が使用されている。

磁気ヘッドでは、磁性材料や非磁性材料を接着している。一部には、ガラスが用いられているが、エポキシ系接着剤が多い。

光応用部品にはCD(コンパクトディスク)用ヘッドや光通信に用いる部品などが挙げられ、レンズやプリズムを接着している。光の透過性を低下させることなく、信頼性の高い接着剤が必要とされている。

今後、更に組立に接着技術の適用を拡大していくには、速硬化で、作業性の優れた接着剤の開発と、微量の塗布作業に適した吐出器の開発が、接着作業の自動化に当たって必要とされる。