

# 高性能補助記憶装置と導入効果向上手法の開発

## High Performance Auxiliary Storages and Their Total System Evaluation Method

CPUの高速化に伴い入出力処理速度との速度差が計算機システム全体の性能を向上させるうえで問題になりつつある。このため、高速入出力処理を可能とした高性能補助記憶装置として、半導体記憶装置、キャッシュ付きディスク制御装置(ディスクキャッシュ)を開発した。更に、これらの装置の導入効果を向上させるためのツールを開発した。半導体記憶装置は、データ不揮発性機能、ディスクキャッシュはMPPT機能という新しい技術的特長をもつ。

実システムの実測データから作成したパラメータに基づいて、開発ツールを用い導入効果を予測した。本ケースの場合、導入前に比べてシステムレベルで1.5倍の性能が得られる。また、従来のディスクキャッシュに対するMPPT方式の性能向上比は17%であった。

### 1 緒言

近年、CPU(中央処理装置)の高速化に伴い、ディスクI/O(入出力)速度とのギャップが拡大されつつある。この傾向が更に強まると、ディスク入出力処理が計算機システムのボトルネックとなり、システム全体の性能を十分発揮できない場合がある。このため、両者の速度のギャップを解消するためのデバイス<sup>1)~3)</sup>(ギャップ フィラー デバイス)に対するニーズが急速に高まりつつある。このようなニーズにこたえるため、大容量、かつ低価格化された半導体メモリを利用して、高速I/Oアクセスを可能にした高性能補助記憶装置H-6915-1形半導体記憶装置、H-8538-C1形キャッシュ付ディスク制御装置を開発した。これらの装置は、従来開発されている半導体記憶装置、キャッシュ付きディスク制御装置にはない技術的特徴<sup>4),5)</sup>、すなわち、前者はデータの非揮発性機能、後者は多重プロセッサ形並列転送機能をもつ。

しかし、半導体メモリは低価格化されたとはいえ、単位容量当たりの価格は、ディスクに比較すると100~1,000倍程度と依然高価であるため、これら装置の導入に当たっては、導入効果の予測、及び有効利用法の検討が必要となる。そこで、これらの装置の導入効果向上を目的としたツール体系を開発した。本論文では、まず、それぞれの高性能補助記憶装置の技術的特徴について述べ、次に、開発ツールを用いてその導入効果を予測する。

### 2 高性能補助記憶装置

図1に各ストレージ製品の容量とアクセスタイム、及び価格の関係を示す。ディスク装置と主記憶装置の間には、アクセスタイムで約 $10^5$ 倍、価格で約 $\frac{1}{10^3}$ 倍という大きなギャップがあるため、従来は価格と性能面でバランスのとれた記憶装置の構成の実現は必ずしも容易ではなかった。

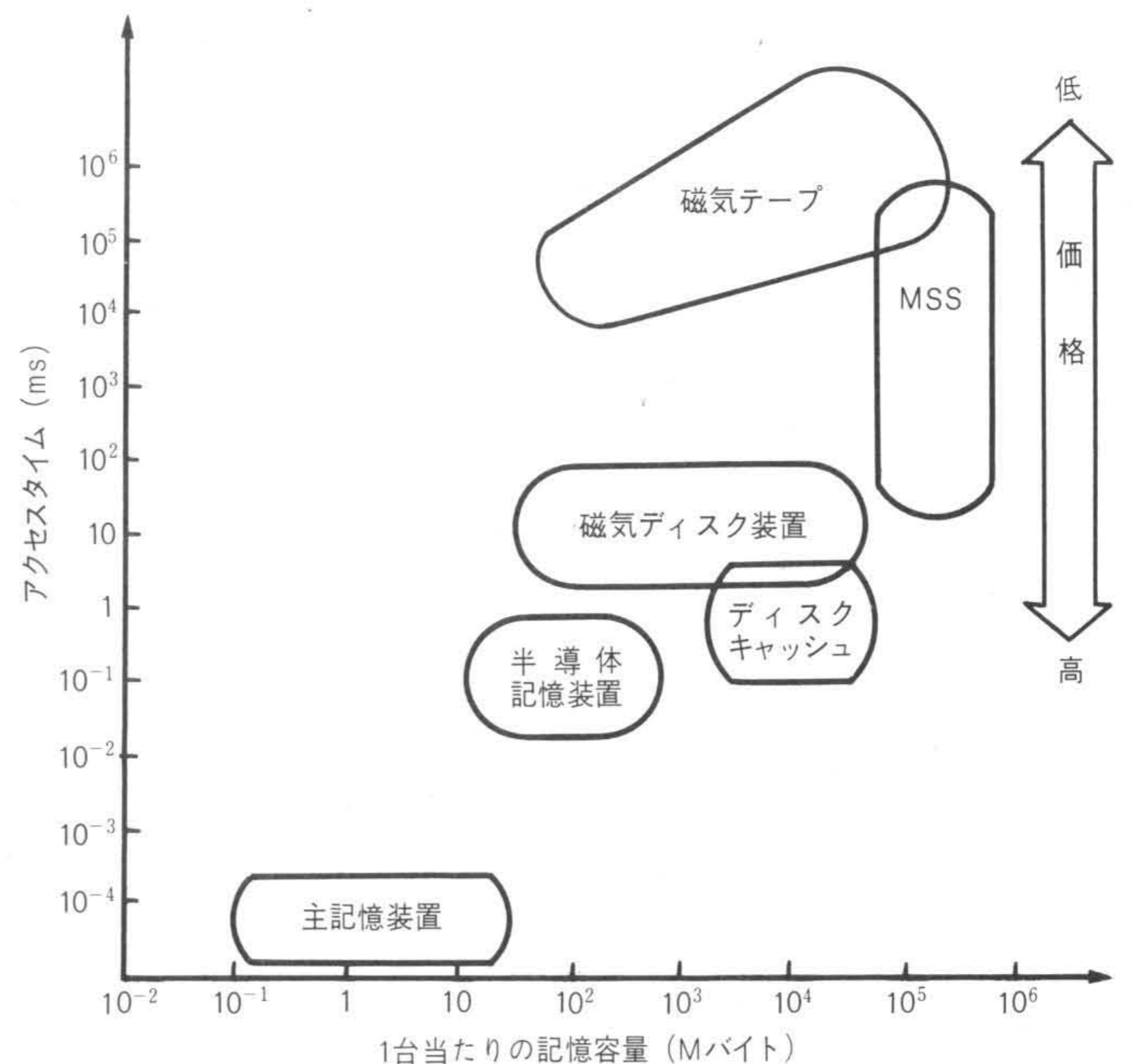
高性能補助記憶装置は、価格、アクセスタイムで両者の中間にあり、これを利用することでバランスのとれた記憶システムの構築が可能となる。以下、それぞれの装置の技術的特徴について述べる。

#### 2.1 半導体記憶装置

図2に半導体記憶装置の構成、及びその概略機能をまとめ

山本 彰\* Akira Yamamoto  
 西垣 通\*\* Tôru Nishigaki  
 北嶋弘行\* Hiroyuki Kitajima  
 倉野 昭\*\*\* Akira Kurano  
 田宮俊彦\*\*\* Toshihiko Tamiya

て示す。半導体記憶装置は、従来のディスク装置での駆動装置部を半導体メモリで置き換えたもので、非常に高速なアクセス、データ転送を可能にするものである。本装置の場合、アクセスタイムは約300 $\mu$ s、データ転送速度は3Mバイト/秒であるため、従来のディスクに対するI/O時間を約 $\frac{1}{10}$ ~ $\frac{1}{100}$ に短縮することができる。記憶容量は装置当たり32~128Mバイトで容量当たりの価格は主記憶の $\frac{1}{2}$ ~ $\frac{1}{4}$ 程度である。また、各装置は4台のディレクタ(制御装置内の入出力プロセッサ)と接続可能である。



注：略語説明

MSS(Mass Storage System)

図1 1台当たりの記憶容量(Mバイト) 計算機システムで開発されている各種の記憶装置の容量、アクセス時間及びコストの関係を示す。本図から主記憶装置とディスク装置の間に大きなギャップが存在することが分かる。

\* 日立製作所システム開発研究所 \*\* 日立製作所システム開発研究所 工学博士 \*\*\* 日立製作所小田原工場



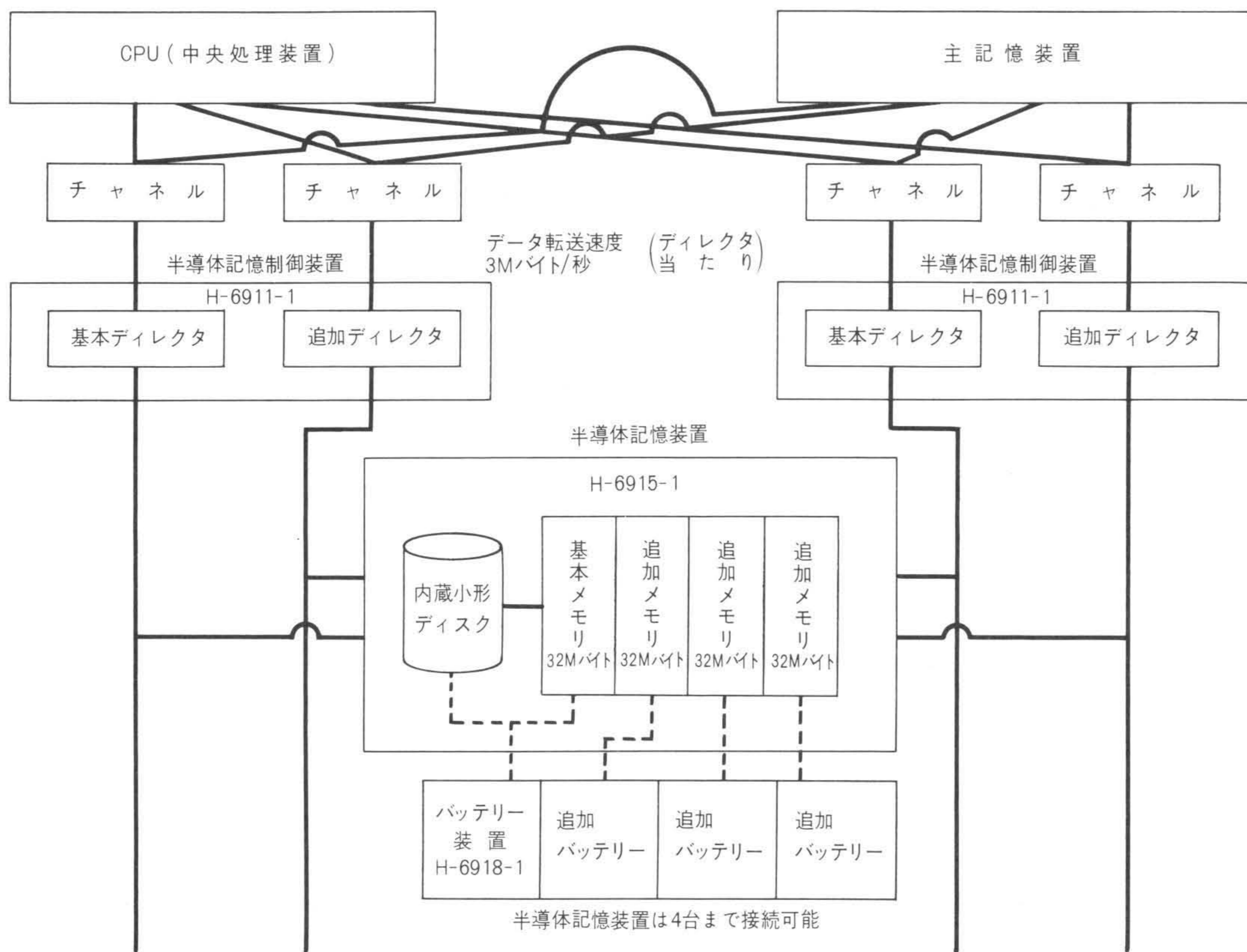


図2 半導体記憶装置の構成 H-6915-1形半導体記憶装置の構成を示す。記憶装置内に組み込まれたディスクとバッテリー(オプション)により、データの不揮発性機能を実現している。

しかし、従来開発されている半導体記憶装置<sup>3)</sup>は、高速アクセスが可能である反面、揮発性(電源ダウン時に記憶装置の内容が保証できない。)という問題があった。このため、実質的に割付け可能なファイルは、更新処理がないもの、あるいはデータの保全性がそれほど問題とならないようなファイル、例えば一時ファイル(一時的に作成されるファイル)、ページング用ファイル(仮想記憶用のファイル)に限定されて

いた。

本半導体記憶装置の特徴は、内蔵形ディスク装置、及びバッテリー(オプション機能)により、データの不揮発性を実現している点にある。具体的には、電源切断、投入時及び停電時に自動的に内蔵形ディスクへのデータ退避・回復が可能である点である。これにより、一般的なファイルを半導体ディスクに割り付けることが可能になった。

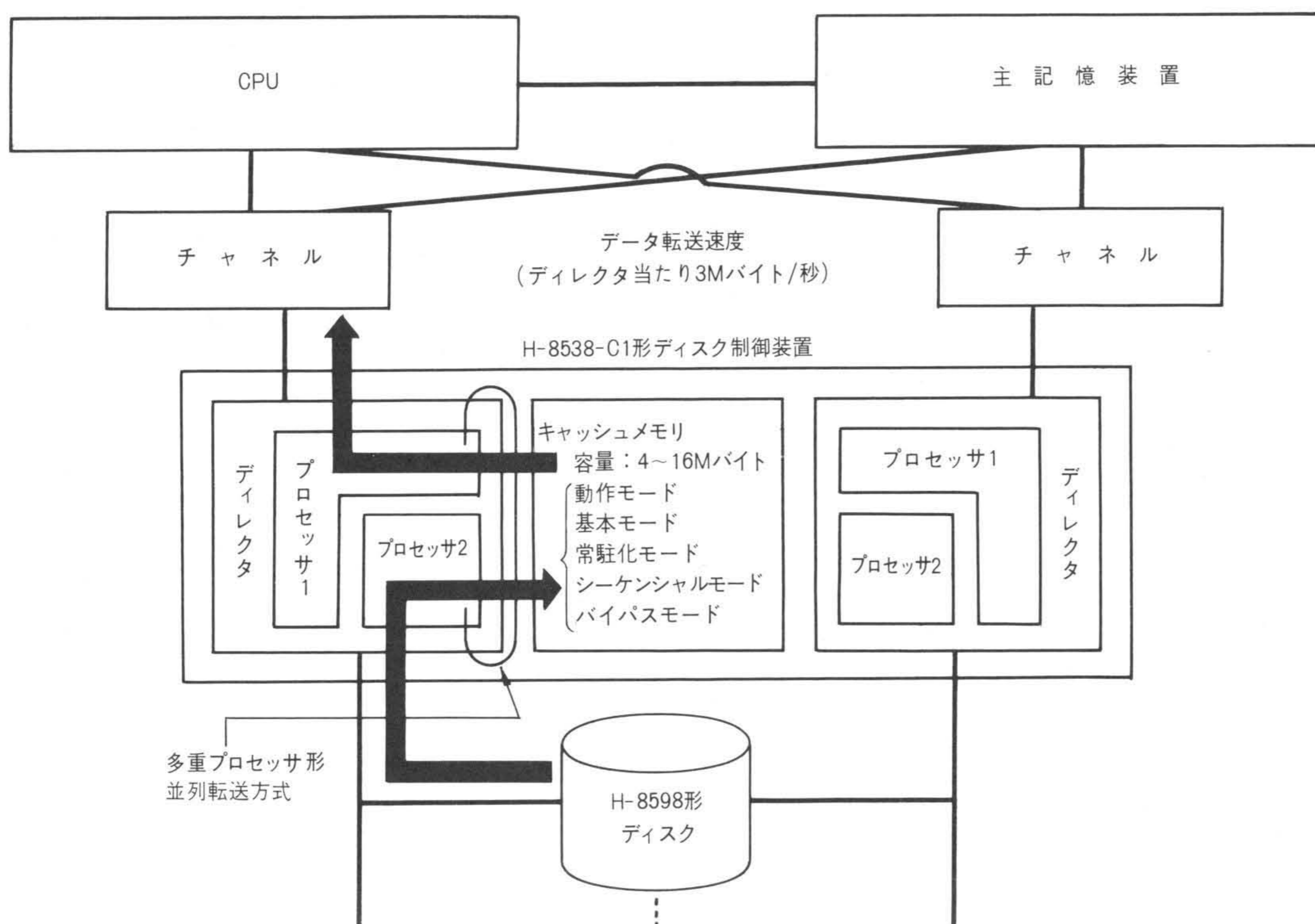


図3 キャッシュ付ディスク制御装置の構成 H-8538-C1形キャッシュ付ディスク制御装置及びこれに接続されるディスク装置の構成を示す。制御装置内のディレクタは、ディスクからのデータをキャッシュ内に転送しているとき、チャンネルから要求を受け付けキャッシュ内のデータをチャンネルに送ることができる〔MPPT(Multi Processor Type Parallel Transfer)方式〕。



2.2 キャッシュ付ディスク制御装置

図3にキャッシュ付ディスク制御装置をもつI/Oサブシステムの構成、及びその概略機能を示す。同図に示したI/Oサブシステムでは、読み出し対象となるデータがディスク キャッシュ内に存在すれば(これをヒットと呼ぶ。逆に存在しないことをミスと呼ぶ。)、キャッシュから直接読み出し処理が可能であるため、高速なI/O処理が実現できる。一方、ミス時には従来どおりディスクへのアクセスが必要となる。したがって、ディスク キャッシュ導入効果を高めるためには、十分なヒット率を得る必要がある。一方、ライト処理は、信頼性の観点から直接ディスクに書き込む方式を採っている。

ヒット率を向上させるための方式として、参照頻度が高いデータに対してはキャッシュ内常駐化、シーケンシャル アクセス(順次アクセス)に対しては先読み処理、参照頻度が非常に低くキャッシュに置いて意味のないデータに対してはバイパスモード(キャッシュ上にデータを置かない方式)などが指定できるようにしてある。それ以外のデータに関しては、LRU(Least Recently Used)方式(最近にアクセスされたデータほど次にアクセスされる確率が高いと仮定する方式)に基づきキャッシュ内に置くべきデータを決定している。LRU方式で置き換えが行なわれるデータに対しては、リード ミス時には、CPUから要求のあったデータと、そのデータを含む1トラック分のデータをキャッシュ内に読み込むという方式が日立をはじめ一般に採用<sup>2),3)</sup>されている。この方式は一般にディスク上のファイルの中で実際に使用されているファイルはごくわずかであり、同一トラック上のデータ、すなわち、同一ファイルに属するデータは、他のデータに比べ次に参照される可能性が高いという仮定に基づいて採用している。

以上のような制御は制御装置内のディレクタに実現するのが一般的であるが、この場合シーケンシャル アクセスに対する先読み処理、及びリード ミス時の1トラック分のデータのキャッシュ内への読み込み処理の影響で、ディレクタがボトルネック化し、ディスク キャッシュの導入効果を十分発揮できない場合がある。そこで、このディレクタのボトルネック化を防止するために、MPPT (Multi Processor type Parallel Transfer: 多重プロセッサ形並列転送)機能を開発し、H-8538-C1形キャッシュ付ディスク制御装置に適用した。MPPT機能とは、先読み処理、及びリードミス時の1トラック分のデータ転送処理を、他の処理とは別のプロセッサに実行させることにより、(1)ディレクタに対する負荷の分散と、(2)先読み処理及び1トラック分のデータ転送処理中と、リードヒット処理の並行処理とを図る機能である。以上の特長により、ディレクタのボトルネック化を防止でき、従来のディスク キャッシュシステムに比べ更に高速な入出力処理が実現できる。

3 高性能補助記憶装置の導入効果向上手法

前章で述べたように、ディスク キャッシュと半導体記憶装置は従来のI/O時間を大幅に削減する能力をもつ。ただし、前者の場合は、キャッシュに対しデータを動的に割り当てるのに対し、後者の割り当ては静的である点が異なる。したがって、導入効果を十分なものにするためには、前者の場合、事前にキャッシュ内のデータの動きをシミュレートし、ヒット率を予測することが必要となる。一方、後者の場合には各ファイルのアクセス頻度を把握し、この値が高いものを割り付ける必要がある。更に、いずれの場合もCPUなども含めた計算機システム全体として望ましい性能を得るための検討が必

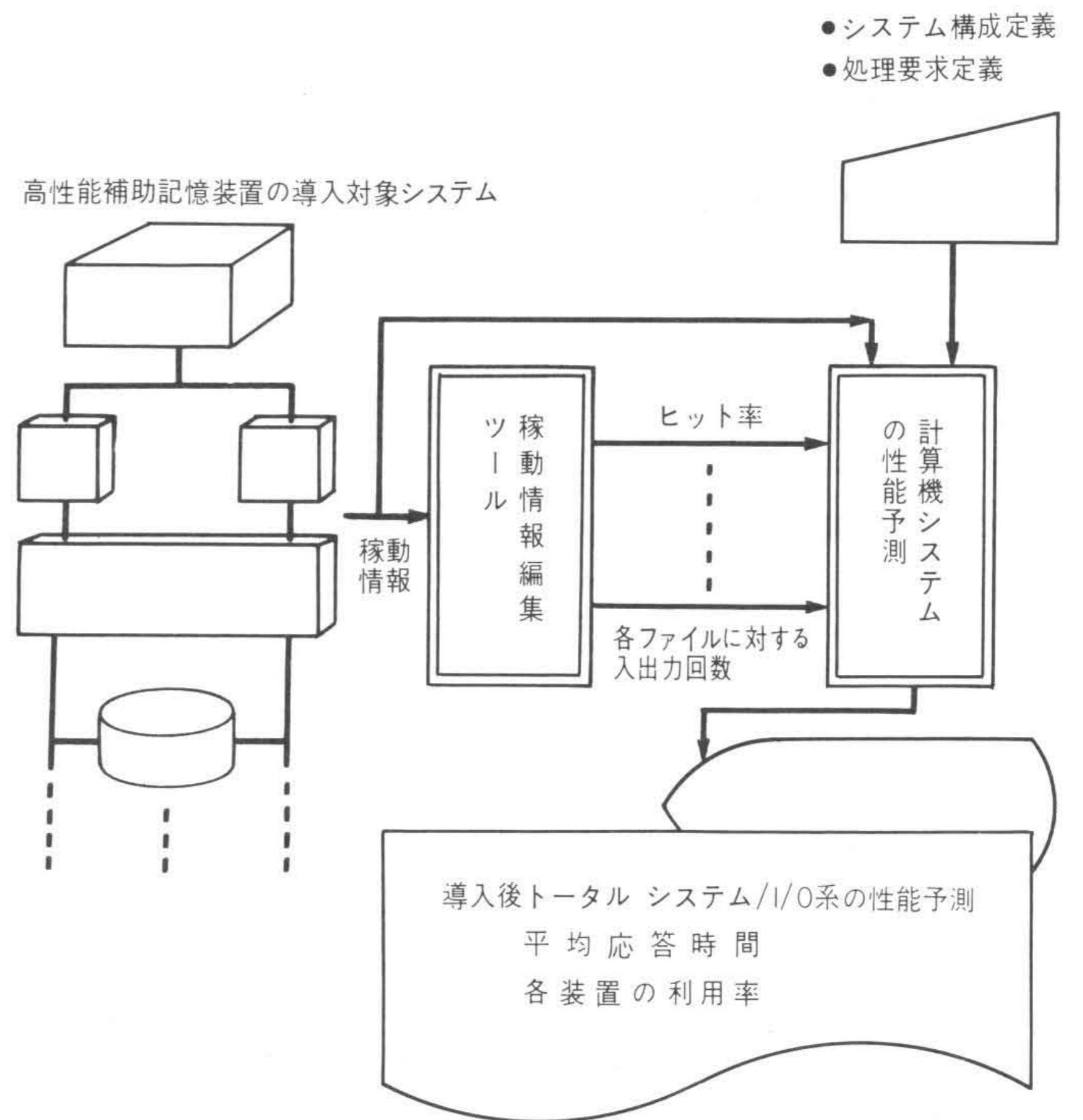


図4 導入効果向上支援ツールの体系 高性能補助記憶装置の導入効果を、計算機システムのトータルレベルで予測するためのツール体系を示す。

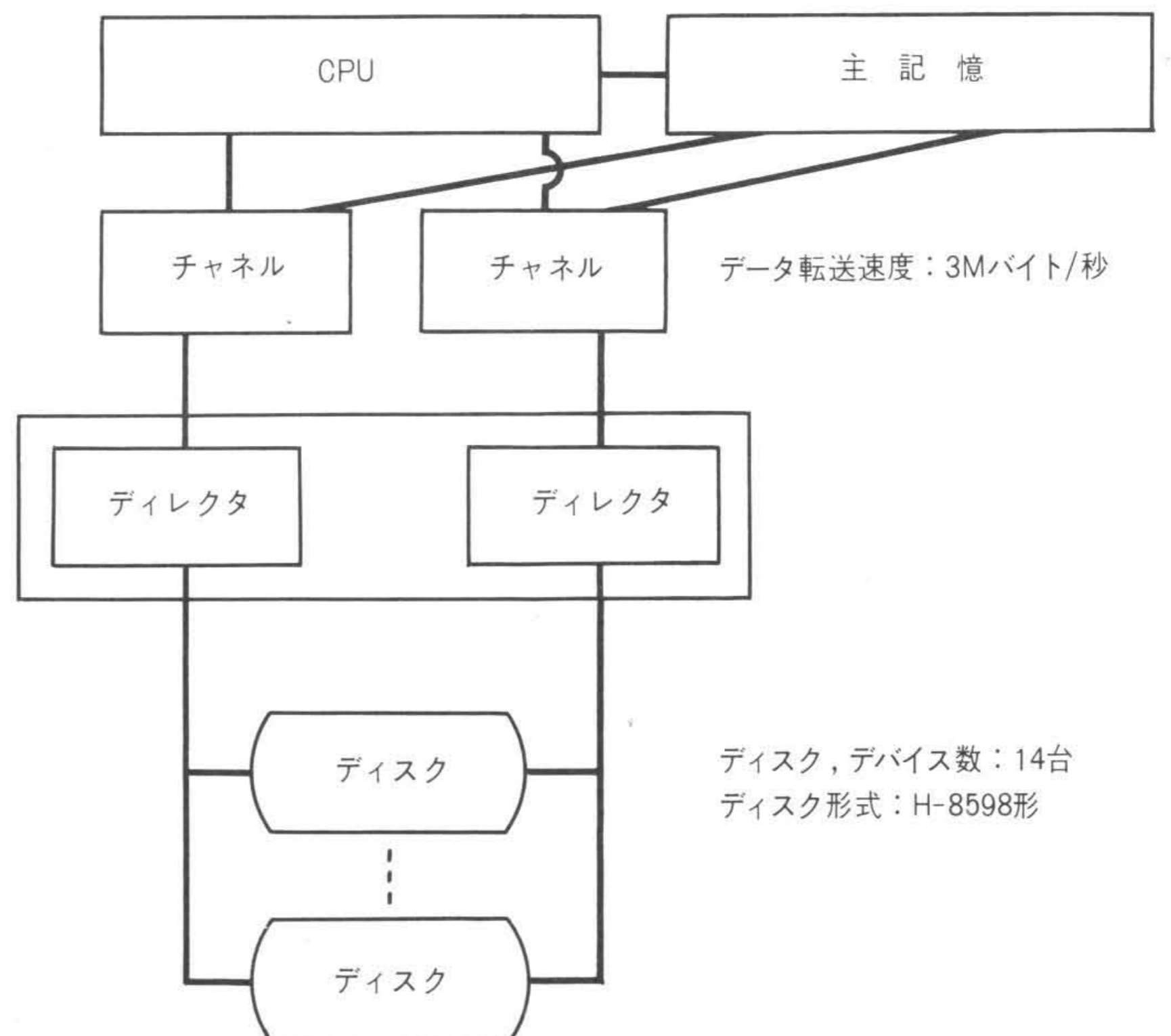


図5 評価対象システムの構成 高性能補助記憶装置の導入効果予測例を示すために、稼動情報を収集した計算機システムの構成を示す。

要である。ヒット率、各ファイルのアクセス頻度はシステムごとに異なるため、これらの検討は導入対象となる各システムごとに行なう必要がある。

図4は、これらの装置の導入効果向上支援を目的として開発したツールの体系である。本ツールは、導入対象となる計算機システムの入出力情報を編集するプログラムにより、ヒット率、及び各ファイルに対するI/O回数などを解析し、更にCPUなどに関する情報も加えて、計算機システムのI/O系、及びシステム全体としての性能を解析的手法を用いて予測するものである。



本章では、実際の計算機システムの実測データに基づき、導入すべきディスク キャッシュ、及び半導体記憶装置の容量、及び導入効果を、開発ツールを用いて予測する。図5に対象とした計算機システムの構成を示す。このシステム構成で、システム稼動時に所得した統計情報からパラメータを作成し、上記手法を用いてこのシステムでのディスク キャッシュ、及び半導体記憶装置の導入効果を予測する。まず、3.1節でI/O系に関する効果予測を行ない、次に3.2節でシステムトータルの効果予測を行なう。

3.1 高性能補助記憶装置のI/Oにおける導入効果

本節では、ディスク キャッシュ、半導体記憶装置をそれぞれ単独に導入したとき、及び両者を併用したときの3ケースについての予測を行なう。

(1) ディスク キャッシュの導入効果

図5に示したシステムにディスク キャッシュを導入したときのヒット率を編集プログラムを用いて解析した。この結果を図6中の(a)のグラフに示す。ここでは、キャッシュ内の置き換えアルゴリズムとしてLRU方式を用いた。

図6(a)から、このシステムの場合キャッシュ容量が12Mバイトでヒット率は飽和しているため、それ以上の容量のキャッシュを導入することはほとんど無意味であることが分かる。図7の①~③のグラフに、12Mバイトのディスク キャッシュを導入したときのI/O系全体(14台のデバイス)の平均応答時間を示す。横軸はI/O系全体に対するI/O処理の到着率である。リード・ライトの比(リード処理とライト処理の比率)は5:1である。

図7から、ディスクに対する平均I/O時間としては妥当な値であると考えられる30msで処理可能なI/O到着率を、従来方式のディスク キャッシュを導入することにより1.5倍に、MPPT方式により1.75倍にできることが分かる。このケースでは、MPPT方式は、従来方式に比べ導入効果を更に17(1.75/1.5)%高めていることになる。

(2) 半導体記憶装置の効果

半導体記憶装置の導入効果を向上させるためには、I/O処理全体の中で、半導体記憶装置に対して発行されるI/O処理

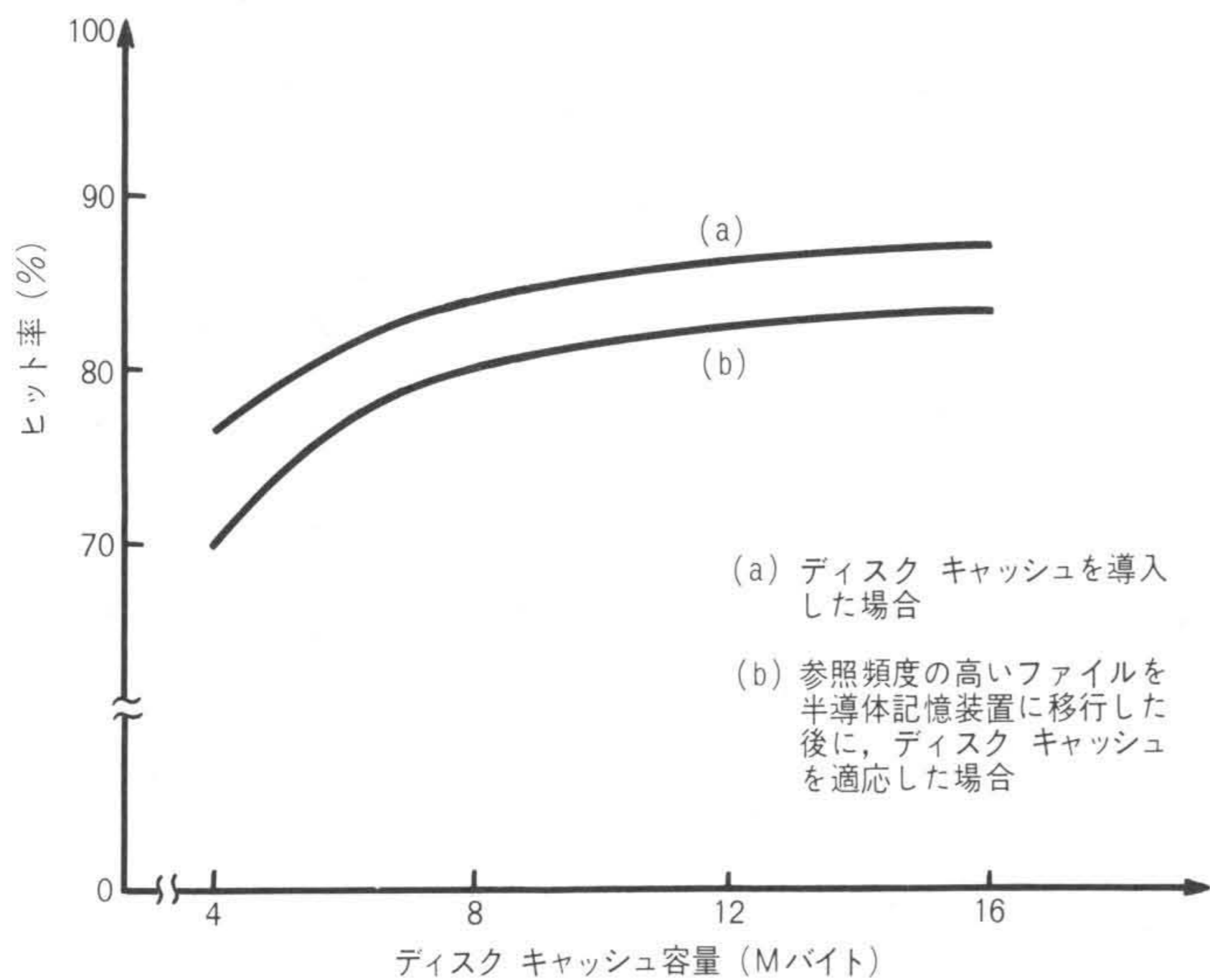


図6 ディスク キャッシュ容量とヒット率の関係 対象システムにディスク キャッシュを導入したときに得られる。(a)は全ファイルに対するヒット率を表わし、(b)は半導体記憶装置に移行したファイルを除いたファイルに対するヒット率を表わす。両ケースとも80%以上の高ヒット率が得られるが、ヒット率は12Mバイトで飽和している。

の比率を最大にする必要がある。したがって、半導体記憶装置に配置するファイルは、単位容量当たりのアクセス頻度の高い順にファイルを選択すればよいことになる。

図8は、対象としたシステムのファイルを単位容量当たりのアクセス頻度の高い順に半導体記憶装置に割り当てていったときの記憶容量と、I/O処理全体の中で半導体記憶装置に発行されるI/O処理の比率の関係を表わしたものである。こ

- ① 導入以前
- ② ディスク キャッシュ 12MバイトMPPT方式
- ③ ディスク キャッシュ12Mバイト 従来方式
- ④ 半導体記憶装置 32Mバイト (④ 半導体記憶装置に関するI/O応答時間)
- ⑤ ディスク キャッシュ12Mバイト + 半導体記憶装置 MPPT転送方式 32バイト

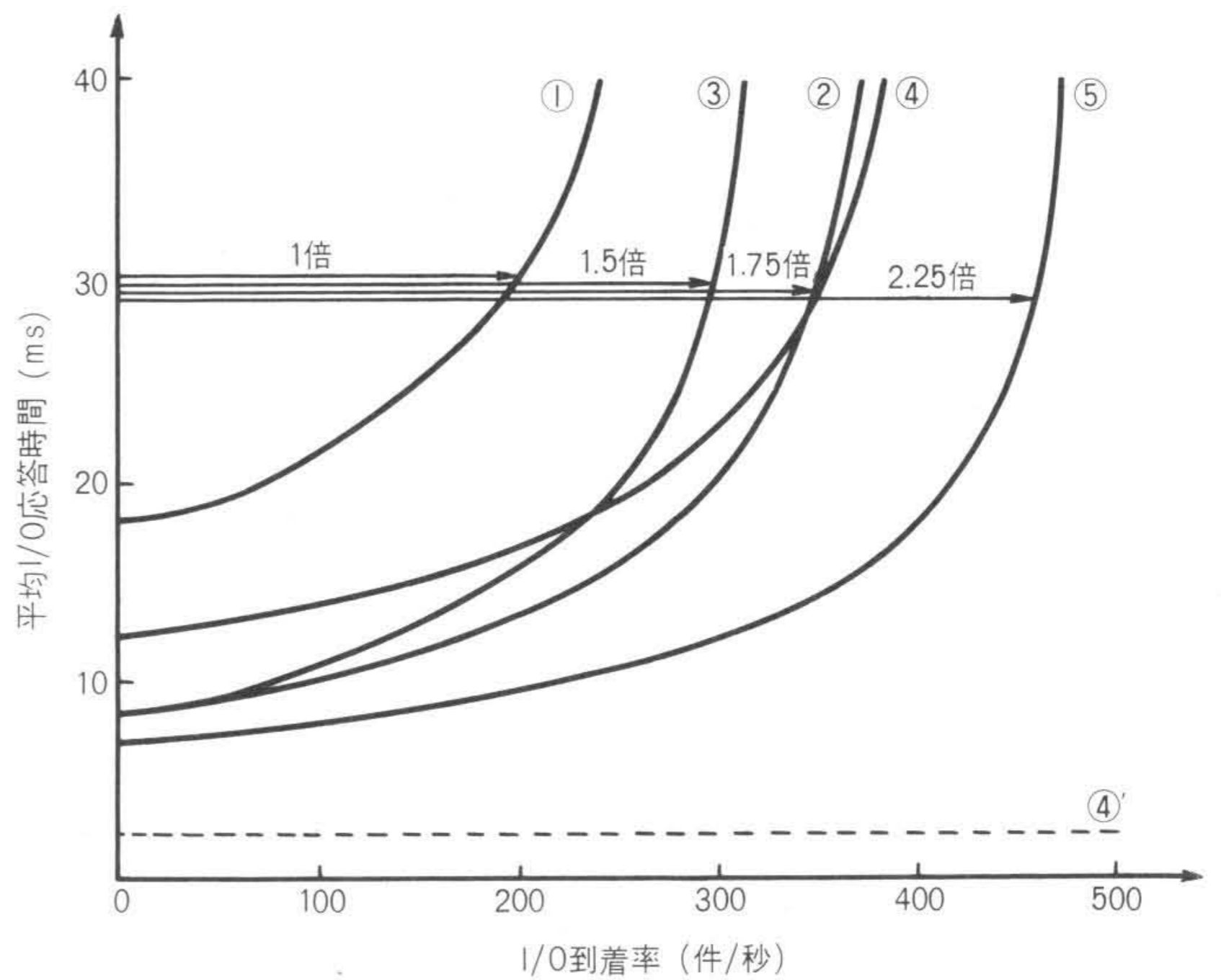


図7 I/O系での導入効果の予測結果 対象システムに半導体記憶装置、ディスク キャッシュを導入したときに得られるI/O系での導入効果を示す。この場合、それぞれの装置の導入効果は1.75倍となり、大きな効果が期待できる。また、両者を併用することにより更に大きな効果が期待できる。

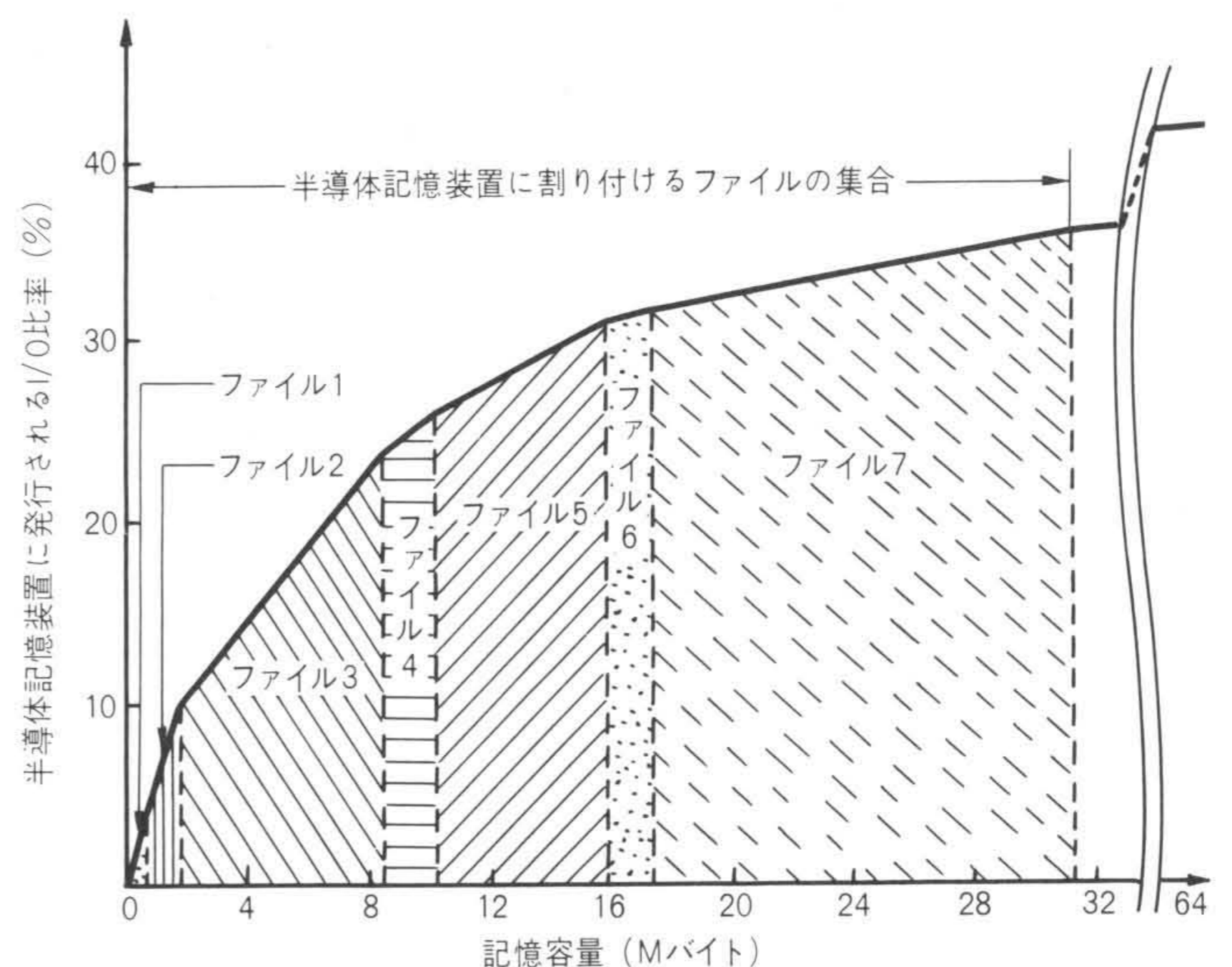


図8 半導体記憶容量とそのI/O比率の関係 対象システム中の単位容量当たりのアクセス頻度の平均値の高いファイルを、順番に半導体記憶装置に割り当てていったときの記憶容量と、半導体記憶装置に対するI/O比率の関係を示す。半導体記憶装置に対するI/O比率は、記憶容量32Mバイトで飽和している。



の場合、半導体記憶装置の最小導入単位である32Mバイトを導入すると、これに対するI/O比率を約36%にすることができ、更に、32Mバイトの記憶装置を増設しても、この値は6～7%しか増加しない。したがって、本システムの場合には、コストパフォーマンスの観点から導入すべき半導体記憶装置の容量は32Mバイトで十分と考えられる。

図7の④に、半導体記憶装置の導入効果を示す。この場合の効果は、MPPT方式のディスク キャッシュの導入効果とほぼ等しく、平均I/O応答時間を30msとするだけのI/O到着率を導入前の1.75倍としている。ただし、ここで評価したのは、全I/O処理の平均応答時間である。このときの半導体記憶装置に対するI/O処理の平均応答時間は④'のように極めて小さな値になる。

(3) ディスク キャッシュと半導体記憶装置の併用効果

前述したように、半導体記憶装置は参照頻度の平均値が高いファイルに適し、ディスク キャッシュの場合には、参照頻度が動的に高くなるようなファイルに適する。したがって、半導体記憶装置とディスク キャッシュをそれぞれに向けたファイルに適用することにより、すなわち両者を併用することにより、更に大きい導入効果が期待できる。

図6(b)は、ファイル1～7を半導体記憶装置に格納し、残りのファイルをディスク キャッシュ付きのディスク装置に格納したときのキャッシュのヒット率である。この図から対象システムの場合、参照頻度の平均値の高いファイルを半導体記憶装置に移行した後でも、8～12Mバイトのディスク キャッシュの導入より80%以上のヒット率が得られることが分かる。

図7⑤は、半導体記憶装置とディスク キャッシュ(キャッシュ容量12Mバイト)を併用したときの平均I/O応答時間の評価結果である。この場合、平均I/O応答時間を30msとするI/O到着率を導入以前に比べ2.25倍に向上させる効果をもつ。し

たがって、本システムの場合、ディスク キャッシュと半導体記憶装置の併用により、それぞれを単独に用いたときに比べて更に30%の効果が期待できる。

3.2 高性能補助記憶装置導入によるトータル システムの性能予測

前節では、I/O系に限っての導入効果について述べたが、本節では、計算機システム全体としての導入効果を予測する。対象システムに対する処理要求1件当たりの平均CPU時間は200ms、平均I/O発行回数は80回である。

図9は、この性能予測結果である。ディスク キャッシュあるいは半導体記憶装置のいずれか一方を導入した場合には、処理要求の平均応答時間がその性能目標値である3秒となるような到着率は導入以前に比べ1.5倍となる。一方、ディスク キャッシュと半導体記憶装置を併用した場合には、この値が1.67倍となる。したがって、この場合には、I/O系に関する導入効果の場合とは異なり、両装置の併用効果は約10%しか得られないことになる。これは、両装置を導入したときにはI/O系がボトルネックとなる前にCPUがボトルネックとなるためである。この場合、併用効果を生かすためには、より高速なCPUが必要となる。例えば、1.5～2倍性能のCPUを導入すると、I/O系で得られた併用効果と同程度の併用効果が期待できる。以上により、システム全体としての観点からも高性能補助記憶装置の導入効果は大きいということが分かる。

4 結 言

I/O処理の高速化を目標として開発した高性能補助記憶装置、すなわち、半導体記憶装置とディスク キャッシュの技術的特徴、及びその導入効果向上支援ツールの使用例について述べた。これらの装置は、従来製品にない技術的特徴として、半導体記憶装置の場合には、データの揮発性機能、ディスク キャッシュの場合には、多重プロセッサ形並列転送機能をもつ。

実測データを収集し、導入効果向上支援ツールに基づいた導入効果の予測結果により、次のことが判明した。すなわち、対象システムの場合、高性能補助記憶装置の導入効果が十分期待できること、及びCPUの機種を1.5～2倍の性能のものに置き換えるとディスク キャッシュと半導体記憶装置の併用効果も十分あることが分かった。また、この場合MPPT方式の効果はこれを用いない従来方式に比べて17%程度であった。

参考文献

- 1) 亀山, 外: データベースシステム用ファイル装置の現状と動向, 日立評論, 65, 8, 345～350(昭57-5)
- 2) T.Tokunaga, et al.: Integrated Disk Cache System with File Adaptive Control, Proc.Comcon Fall 80, pp.412～416(Sept.1980)
- 3) トリケップス社: ディスク キャッシュ電子ディスクの最新動向(1980-1)
- 4) 山本, 外: ディスク キャッシュを有する入出力サブシステムの高速度化方式の評価, 情報処理学会第26回全国大会予稿集, pp.183～184(1983-3)
- 5) 木下, 外: ディスク キャッシュを有する入出力サブシステムのシミュレーションによる評価, 情報処理学会第26回全国大会予稿集, pp.185～186(1983-3)

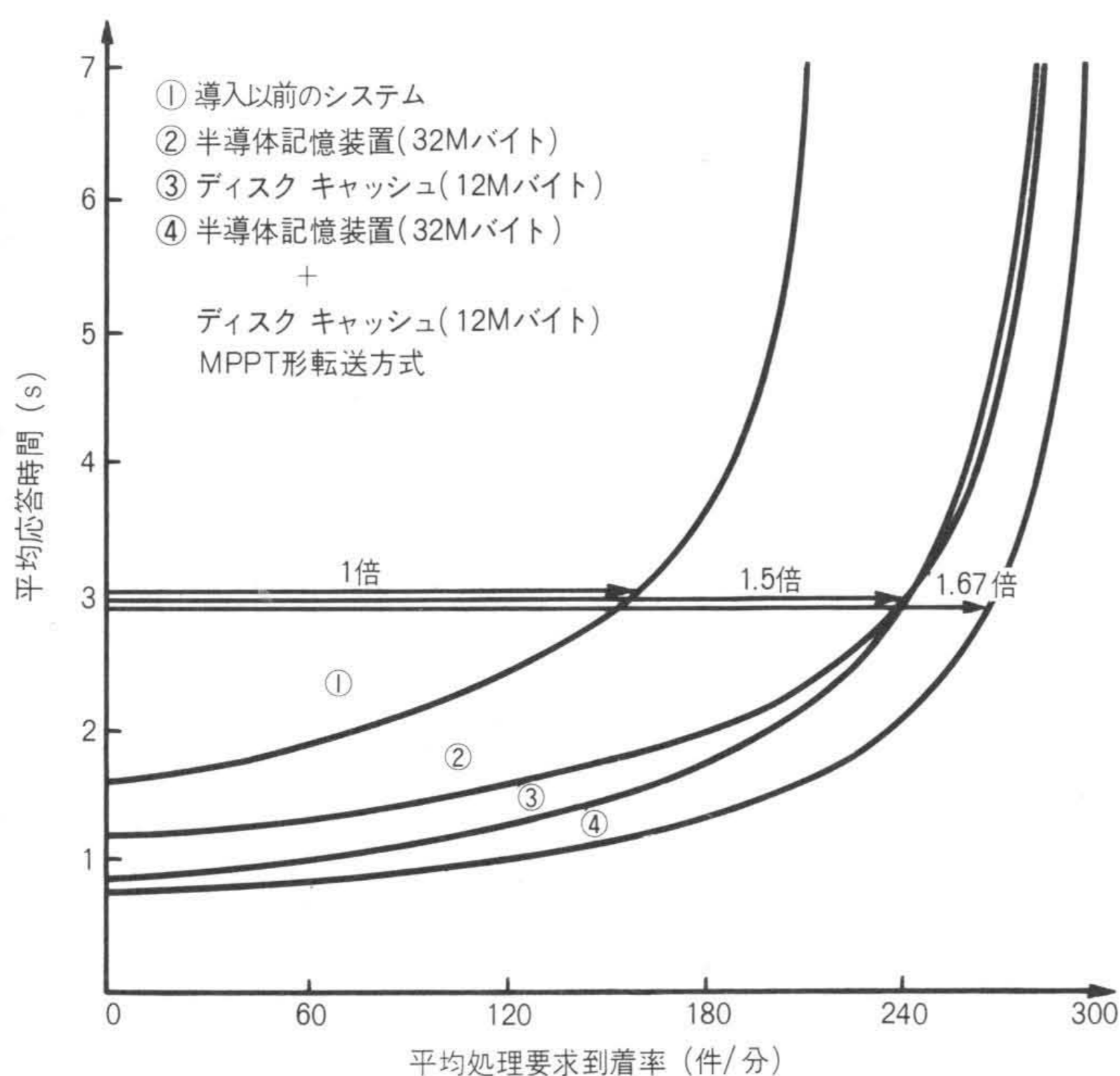
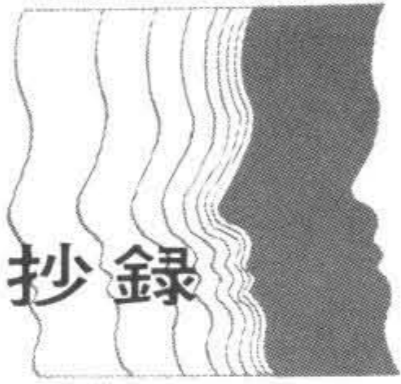


図9 計算機システム全体としての導入効果の予測結果 対象システムに高性能補助記憶装置を導入したときのシステム全体としての効果予測を示す。半導体記憶装置あるいはディスク キャッシュを導入したときの効果は、1.5倍と十分導入効果が期待できるが、両者を併用して得られるいっそうの性能向上はそれほど大きくない。これは、両者を併用した場合には、CPUが極端なボトルネックとなるためであるが、より高速のCPUを導入すると両者の併用効果を引き出すことができる。





## デジタル技術(特集号:通信網の変革と情報処理)

日立製作所 高崎喜孝

情報処理 24-10, 1179~1185 (昭58-10)

まず通信網デジタル化推進でパイプの役割を果たすデジタル伝送技術について述べ、次に網の各ノードに配置されるデジタル交換技術に触れる。最後に情報源の変換のためのデジタル信号処理技術に言及する。

デジタル伝送技術では、(1)多重化ハイアラキと網同期、(2)基底帯域伝送、(3)通過帯域伝送、(4)データ伝送、(5)デジタル加入者伝送の順で述べる。

まず多重化ハイアラキと網同期では、基本的多重化方式であるスロット多重化方式とビット多重化方式について述べ、日本、北米及び欧州の多重化ハイアラキに触れる。またスタフ同期についても説明している。最後に網同期の3方式として、従属同期、相互同期及び独立同期について説明する。

次に基底帯域伝送の項では、まず再生中継でのいわゆる3Rの機能、すなわちReshaping, Retiming, Regenerationについて述べる。次に、Reshapingでの伝送上の基本定理であるナイキストの規準に触れる。更に、波形劣化量の尺度である符号間干渉とアイダイアグラムについて述べる。次いで、伝送路との整合をとるために用いられる伝送路符号の代表例について述べる。また、ケーブルの周波数特性とその補償法(等化)について述べる。最後に、実用化例としてペアケーブルを用いた1.544Mビット/秒伝送方式、及び同軸ケーブルを用いた100~400Mビット/秒伝送方式に触れる。

第3番目の通過帯域伝送では、(1)無線PCM方式、(2)PCM-FDM方式について述べる。

第4項目のデータ伝送では、(1)符号方式、

(2)通信方式、(3)伝送方式、(4)同期方式、(5)変調方式、(6)データ通信回線の順で述べる。

最後の第5項では、デジタル加入者線伝送について最近の動向を紹介する。

次にデジタル交換技術に移り、回線交換、メッセージ交換、パケット交換について解説する。

第4章のデジタル信号処理技術では、まず符号化について(1)標本化定理、(2)符号化、(3)復号化及び補間波、(4)量子化雑音と非直線量子化、(5)画像符号化の順で述べ、次いでデジタル信号処理技術とLSI技術の応用例として、データモデム、トランスマルチプレクサ、エコーキャンセラ、MF/PB受信器について簡単に触れる。

## 電磁氣的雑音環境下における制御用計算機システムの信号伝送

日立製作所 村山典男

電子通信学会誌 66-10, 1023~1028 (昭58-10)

最近の制御用計算機システムでの制御対象の増大と複雑化、システムの広域化は、システムに要求される高信頼性とあいまって信号伝送の重要性を増しつつある。一方、このようなシステムでの信号伝送環境は、大電力設備や高電圧開閉の増加、屋内外長距離配線など電磁氣的に悪条件化しつつある。本稿では信号伝送を伝送上の特質から機器間信号伝送(通信回線、データウェイ、入出力機器接続など)とプロセス信号伝送(デジタル、アナログ、パルス、割込信号など多様なプロセス点との接続)に大別し、各々での雑音対策の現状と問題事例、その将来動向について述べた。

雑音源は大別して、(1)電力周波雑音:電力線との平行配線による低周波(50/60Hz)雑音で常時連続的に発生。(2)高周波雑音:リレー、サイリスタなどの開閉サージで断続的に繰返し発生。(3)インパルス雑音:雷放電、電力線地絡などによって瞬時的(単発的)に発生。に分類される。これらの雑音

から信号伝送の信頼性を確保する手段には、ハードウェア的手段とソフトウェア的手段がある。機器間信号伝送でのハードウェア的手段は、信号区分(信号レベルや雑音耐量による区分)によるケーブルの選択や雑音源との隔離など、ケーブル配線規則の遵守が主であり、またソフトウェア的手段には信号伝送手順での水平・垂直パリティ、再送、CRC(Cyclic Redundancy Check)、反転2連送などがある。プロセス信号伝送では、ハードウェア的手段としてケーブル配線規則のほか、プロセス入出力回路での雑音除去フィルタ、サージプロテクション、入出力間絶縁などがあり、ソフトウェア的手段にはプログラムによる単発的異常入力除去や入力の積分を計算しながら取り込むデジタルフィルタリング手法などがある。一般にハードウェア処理は回路の複雑化やケーブルの太線化による物量の増大を招き、コスト上昇や実装スペースの拡大をもたらす。一方、ソフトウェア処理は信号

伝送の遅延を招く。高圧雑音印加による回路の破損防止や高速応答性の確保には本質的にハードウェア的対策が必要であるが、最近のマイクロコンピュータ内蔵インテリジェント端末の増加によって、ハードウェアの簡素化、低コスト化のねらいからソフトウェア処理が増加、充実の傾向にある。

雑音対策の将来動向としては、光伝送化が進みつつある。光ファイバは、(1)絶縁体のため静電、電磁誘導を受けない。(2)伝送帯域が広く低損失のため、高速、長距離伝送が可能である。(3)細径、軽量かつ電磁誘導対策不要のため、配線上のスペース効率が良い。など電線ケーブルのもつ問題を根本的に解決する魅力的な特質を持っている。現状では光⇄電気変換部や光ケーブルのコスト高、ケーブル中継や分岐点での信号減衰、熟練を要する接続作業など課題もあるが、これらは急速に改善されつつあり、今後、光伝送を中心に信号伝送技術と伝送信頼性の革新的な改善が図られると考える。