

# 周辺機能を強化した8ビットシングルチップマイクロコンピュータ“HD63705Z”

## 8bit Single Chip Microcomputer “HD63705Z” with High Performance Peripheral Functions

現在、民生情報産業分野の比較的小規模なシステム制御用として、8ビットシングルチップマイクロコンピュータHD6305系が用いられているが、応用分野の拡大に伴い、高機能化、高性能化の要求も強まっている。このような背景のもとに、周辺機能強化版のZTAT(EPROM内蔵形)マイクロコンピュータとしてHD63705Zの開発を行なった。

CMOS 2 $\mu$ m技術を用い、8ビット高速・高精度A-D変換器、デュアルポートRAM、高機能タイマなどを内蔵した。本開発により、幅広い分野に応用可能なCMOS 8ビットシングルチップマイクロコンピュータが実現できた。

榊原泰裕\* Yasuhiro Sakakibara

岩渕 勝\* Masaru Iwabuchi

屋鋪直樹\* Naoki Yashiki

### 1 緒 言

シングルチップマイクロコンピュータは、応用分野の拡大に伴い、それぞれの分野別用途に適した機能を持ち、よりシステム効率の高いLSIが強く要求されている。また、システムの開発期間短縮、量産立上げ時間の短縮も強く望まれている。システム効率向上のためには、周辺機能の高性能化・多機能化がポイントである。応用システムの開発期間短縮、早期量産化のためには、ROM(Read Only Memory)部をEPROM(Erasable and Programmable ROM)で置き換え、同一チップ上に集積するZTAT(Zero Turn Around Time)技術<sup>1)</sup>が有効である。

今回このようなニーズに対し、HD6305ファミリーのラインアップ強化として、周辺機能を大幅に強化したZTATマイクロコンピュータHD63705Zの開発を行なった。図1に、HD6305系のファミリー展開とHD63705Zの位置付けを示す。同一機能をもったマスクROM版HD6305Zも開発中である。本稿では、HD63705Z、HD6305Zの機能を中心に紹介する。

### 2 特 長

表1にHD6305ファミリー及びHD63705Zの機能比較を示す。CPU(Central Processing Unit)は低消費電力、小規模システムの制御用として開発されたHD6305CPUコアを用い、今回CPU機能及び周辺機能の強化を図った。

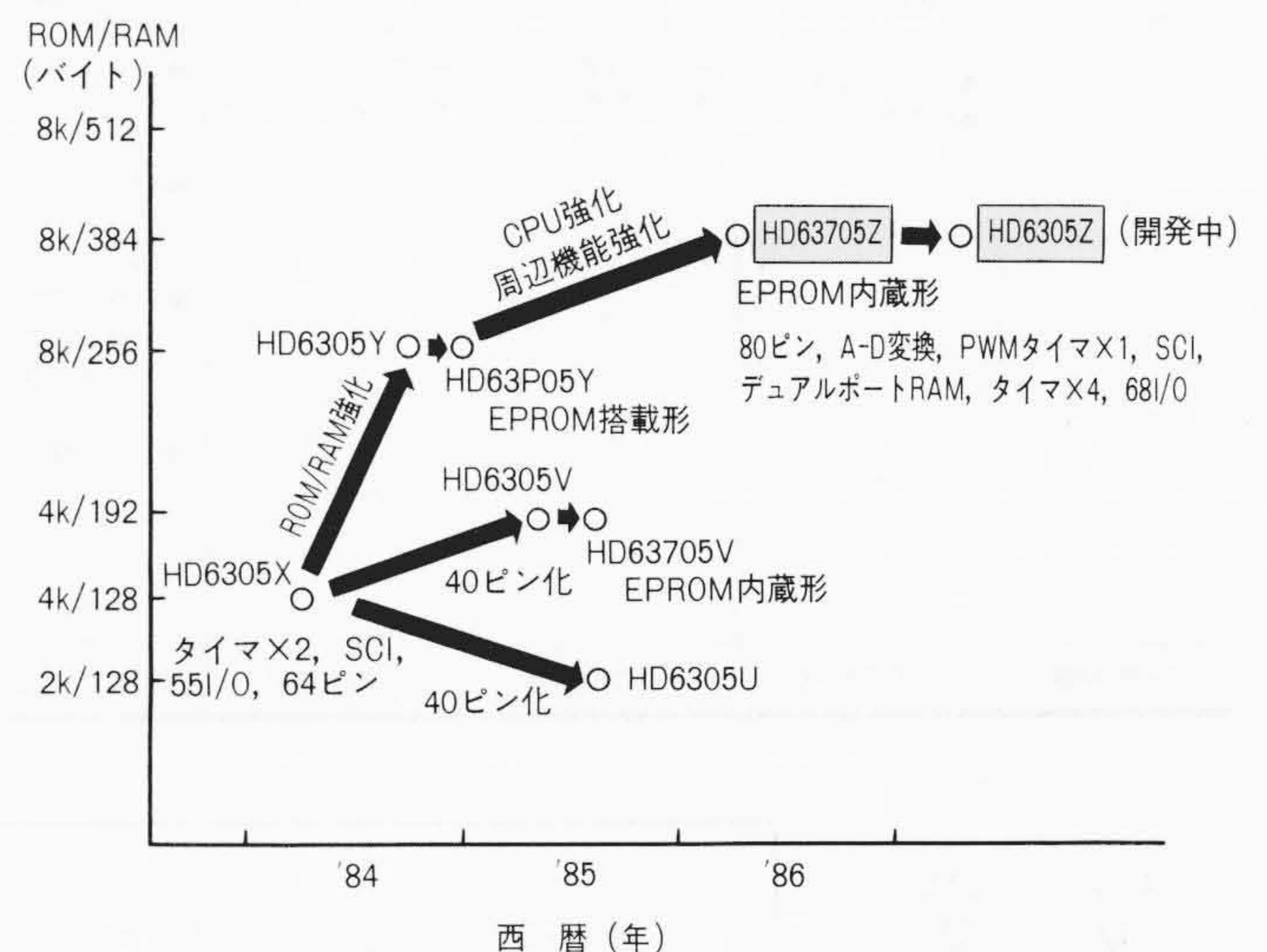
以下に周辺機能の特長を述べる。

#### (1) タイマ機能

タイマはすべて16ビットとし、インプットキャプチャ、アウトプットコンペア、リロードカウンタ機能をもたせパルス発生、時間測定、イベントカウント機能などを強化し、更に、時間精度を向上した。

#### (2) 通信機能

CPUと周辺IC間、CPU間などの通信のための機能を強化した。従来のクロック同期式SCI(Serial Communication Interface)に非同同期式を追加し、ソフトウェアによる切換えを可能にした。また、高速パラレルインタフェースとして8ビットの入力ストローブ付きラッチポートを内蔵した。更に、



注: 略語説明

ROM(Read Only Memory), RAM(Random Access Memory)

SCI(Serial Communication Interface), CPU(Central Processing Unit)

EPROM(Erasable and Programmable ROM), PWM(Pulse Width Modulation)

図1 HD6305系のファミリー展開 HD63705Z, HD6305Zは、HD6305系ファミリーの最上位に位置付けられる8ビットシングルチップマイクロコンピュータである。

CPUとの間でバスを介して、高速データ転送を可能とするデュアルポートRAM(Random Access Memory)を内蔵した。

#### (3) アナログ制御機能

アナログセンサによる制御などを目的とした高速・高精度8ビットA-D変換器を内蔵した。また、PWM(Pulse Width Modulation)タイマを利用し簡易D-A変換器を構成することも可能である。

表2にタイマ及びシリアルインタフェースの機能一覧を示す。

\* 日立製作所武蔵工場



表1 HD6305ファミリーの機能比較 従来のHD6305系と比較し、HD63705Z(EPROM内蔵版)及びHD6305Z(マスクROM版)は、周辺機能を大幅に強化したことを特長としている。

| 製品名          |     | HD6305X0<br>(シングルチップ版)                                    | HD6305Y0<br>(シングルチップ版)                                    | HD6305V0                                                  | HD6305Z                                                                                                                                                                                |
|--------------|-----|-----------------------------------------------------------|-----------------------------------------------------------|-----------------------------------------------------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|
| 機 能          |     | CMOS                                                      | CMOS                                                      | CMOS                                                      | CMOS                                                                                                                                                                                   |
| メモリ<br>(バイト) | ROM | 4 k                                                       | 8 k                                                       | 4 k                                                       | 8 k                                                                                                                                                                                    |
|              | RAM | 128                                                       | 256                                                       | 192                                                       | 384                                                                                                                                                                                    |
| I / O 数      |     | 55                                                        | 55                                                        | 31                                                        | 68                                                                                                                                                                                     |
| ピ ン 数        |     | 64                                                        | 64                                                        | 40                                                        | 80                                                                                                                                                                                     |
| 特 長          |     | ●タイマ<br>(8ビット×1)<br>(15ビット×1)<br>●SCI(同期式×1)<br>●低消費電力モード | ●タイマ<br>(8ビット×1)<br>(15ビット×1)<br>●SCI(同期式×1)<br>●低消費電力モード | ●タイマ<br>(8ビット×1)<br>(15ビット×1)<br>●SCI(同期式×1)<br>●低消費電力モード | ●豊富な動作モード<br>●ダイレクトページレジスタ<br>●ストロープ付きラッチポート<br>●タイマ(16ビット×4)<br>●PWMタイマ(16ビット×1)<br>●SCI(同期式・非同期式×1)<br>●A-D(8ビット×8チャンネル)<br>●PCI(デュアルポートRAM×15バイト)<br>●インタラプトコントロールレジスタ<br>●低消費電力モード |
| EPROM版       |     | HD63P05Y0                                                 | HD63P05Y0                                                 | HD63705V0                                                 | HD63705Z                                                                                                                                                                               |

3 機 能

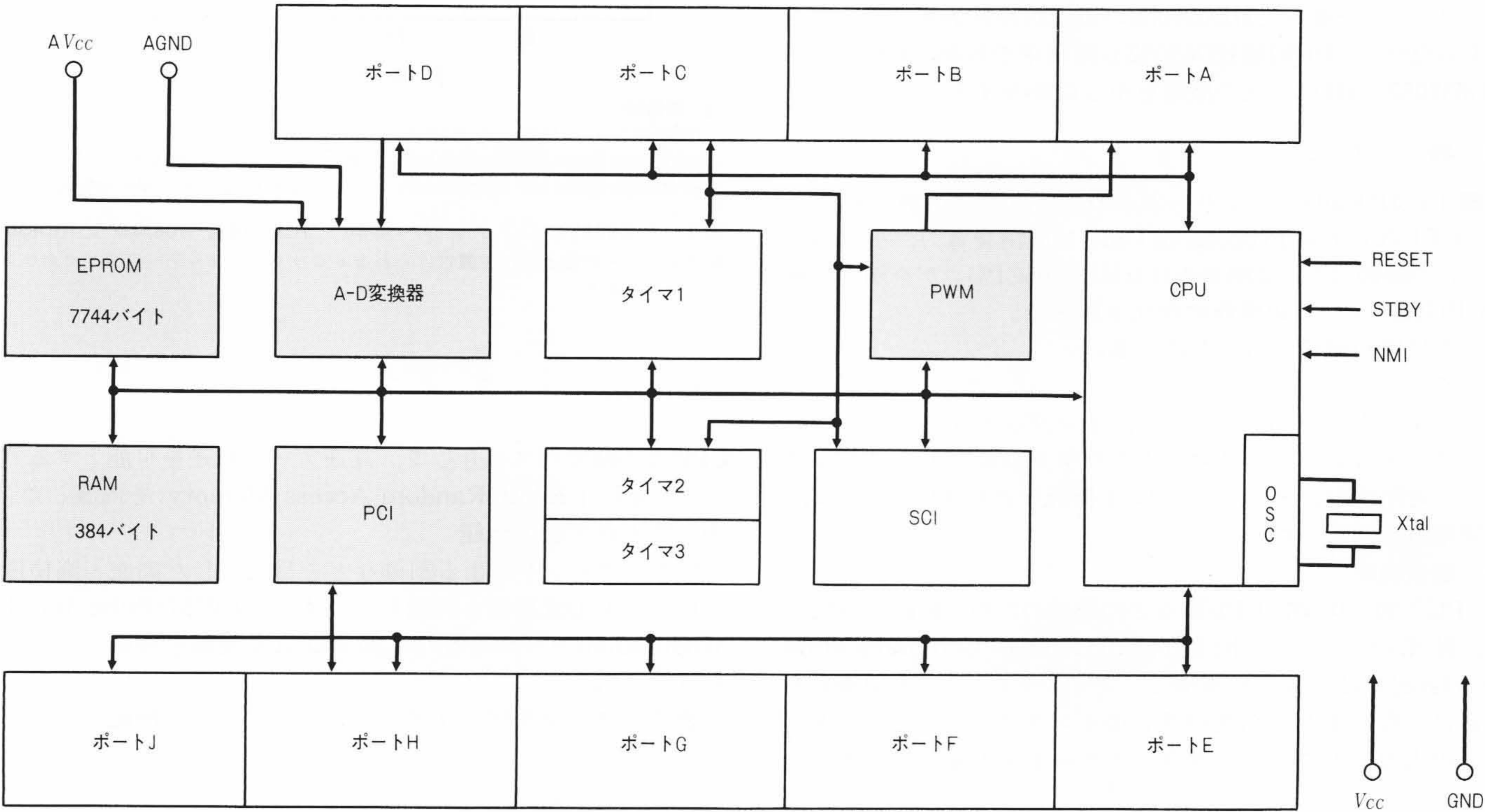
3.1 システム構成

図2にシステムブロックダイヤグラムを示す。HD6305CPUと8kバイトのROM(PROM又はマスクROM)384バイトのRAM及びA-D変換器、タイマ、デュアルポートRAMなどの周辺回路から構成されている。

動作モードは、端子切換えにより4種類の選択が可能である。通常のシングルチップマイクロコンピュータ動作のほか、外部にアドレス空間を拡張するための拡張モード(内蔵ROMは、内部アドレス、外部アドレスが切換可能)、デュアルポートRAMを利用し、メインCPUとの間でバスを介した高速な通信を可能とするスレーブプロセッサモードである。EPROM版のHD63705Zでは、更に内蔵ROMのプログラミングモードをもっている。専用ソケットアダプタと汎用PROMライタを用い標準のEPROMと同一の方法でプログラミングを可能とした。

3.2 CPU機能

HD6305CPUに対し、ダイレクトページレジスタ及び乗算命令を追加することにより機能の強化を図った。HD6305系の特長は、62種類の命令に対し特にビット処理関係の命令が充実していることである。これにダイレクトページレジスタを追加したことにより、同一ページ内でのデータ処理の効率を向上することができた。ダイレクトページレジスタは、従来0ページ(0～255番地を指す。)内に限定されていたビットセットクリア命令、ビットテストブランチ命令及びその他のダイレクトアドレッシング命令を全アドレス空間に適用可能とするものである。このレジスタはソフトウェアで書込み可能であり、上記命令実行時には、上位アドレスはこのレジスタの内容と切り換えられる。プログラムでダイレクトページレジスタを書き換えることにより、ダイレクトアドレッシングで全アドレス空間がアクセス可能となった。



注：略語説明 PCI(Pararell Communication Interface), OSC(Oscillation Circuit)

図2 システムブロックダイヤグラム RAMを384バイト、ROMを8kバイト内蔵している。

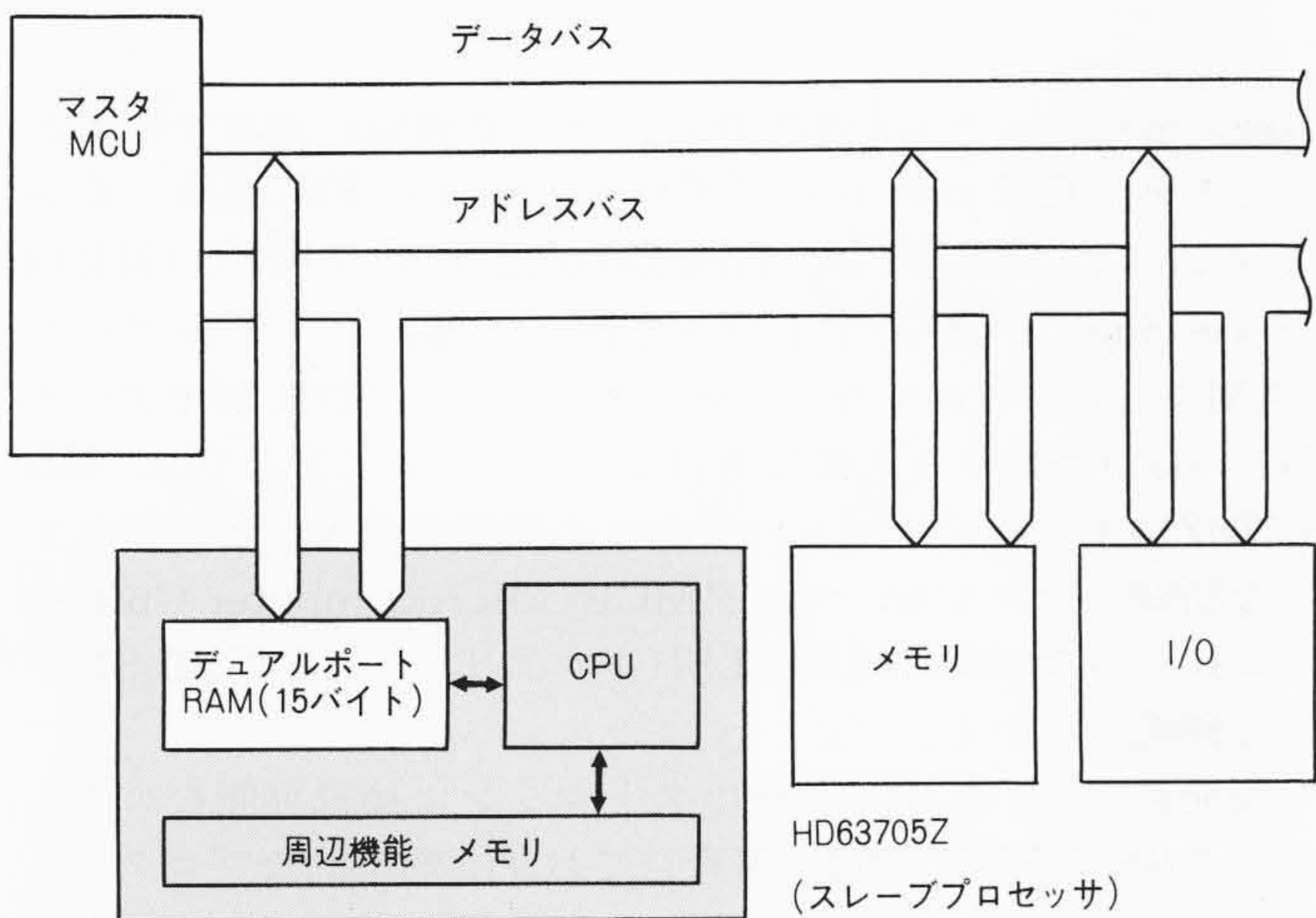


表2 タイマ及びシリアルインタフェースの機能一覧      タイマは、すべて16ビット構成とした。またシリアルインタフェースは、同期式・非同期式がプログラムにより選択可能である。

| タ イ マ |                                                                       | PWM |             | シリアルインタフェース |                                                                |
|-------|-----------------------------------------------------------------------|-----|-------------|-------------|----------------------------------------------------------------|
| タイマ 1 | 16ビット フリーランカウンタ×1<br>16ビット アウトプットコンペアレジスタ×1<br>16ビット インプットキャプチャレジスタ×1 | 分解能 | 13～16ビット切換式 | 同 期 式       | 8 ビットデータ<br>内部、外部クロック切換                                        |
| タイマ 2 | 16ビット リロードカウンタ×1 (外部クロック可)<br>16ビット タイムコンスタントレジスタ×1                   | 周 期 | 4.1～65.5ms  | 非同期式        | データフォーマット：8 種類<br>ハードウェアパリティ機能<br>内部、外部クロック切換可<br>ボーレートプログラム可能 |
| タイマ 3 | 16ビット リロードカウンタ×1<br>16ビット タイムコンスタントレジスタ×1                             |     |             |             |                                                                |

### 3.3 スレーブプロセッサモード

図3にスレーブプロセッサモードの機能を示す。15バイトのRAMは、HD63705Zの内部メモリであると同時に、マスタ側CPUのアドレス空間内の外部メモリの一部ともなっている。すなわち、両方のCPUのアドレスバス、データバスからアクセス可能である。このようなRAMをデュアルポートRAMと呼んでいる。図4にデュアルポートRAMのブロック図を示す。



注：略語説明 MCU(Microcomputer Unit), I/O(入出力装置)

図3 スレーブプロセッサモードの機能      スレーブプロセッサ内のデュアルポートRAMは、マスタMCUのアドレス空間内のメモリでもあり、双方からアクセス可能である。

15バイトのデュアルポートRAMは、内部・外部のバスに接続され、どちらからも書込み、読出しが可能である。1バイトのコントロールレジスタが書込みの優先関係の管理と各種フラグの保持を行なう。RAMへの書込みは、まず先頭バイトとしてPCDR0に対して行なう。書込みが競合した場合のデータ保護のため、この先頭バイトだけ二重構成としている。以降はコントロールレジスタが決定した優先権(先に書込みを行なった側のCPUを優先とする。)を確認したCPUがデュアルポートRAMへの書込みを続行する。データの転送は、スレーブ側ではコントロールレジスタ内のフラグにより、マスタ側ではスレーブ側から出力される許可信号を用い、ハンドシェイク動作により行なう。

このデュアルポートRAMを用いたデータ送受信をPCI (Parallel Communication Interface)とも呼んでいる。

### 3.4 A-D変換器

CMOS構成の8ビット高速・高精度A-D変換器を内蔵した。8ビット逐次比較方式により変換スピード34μsを実現することができた。8チャンネルのアナログ入力端子をもち、プログラムにより1入力を選択し、変換を実行する。変換の開始、変換スピードの選択、変換終了割込みの禁止、許可などは、コントロールレジスタにより制御される。図5にA-D変換器の変換精度測定結果の一例を示す。

## 4 設計技術

図6にHD63705Zのチップ写真とブロック配置図を示す。2μm CMOSプロセスにより、6.88×7.04mm<sup>2</sup>のチップ上に約

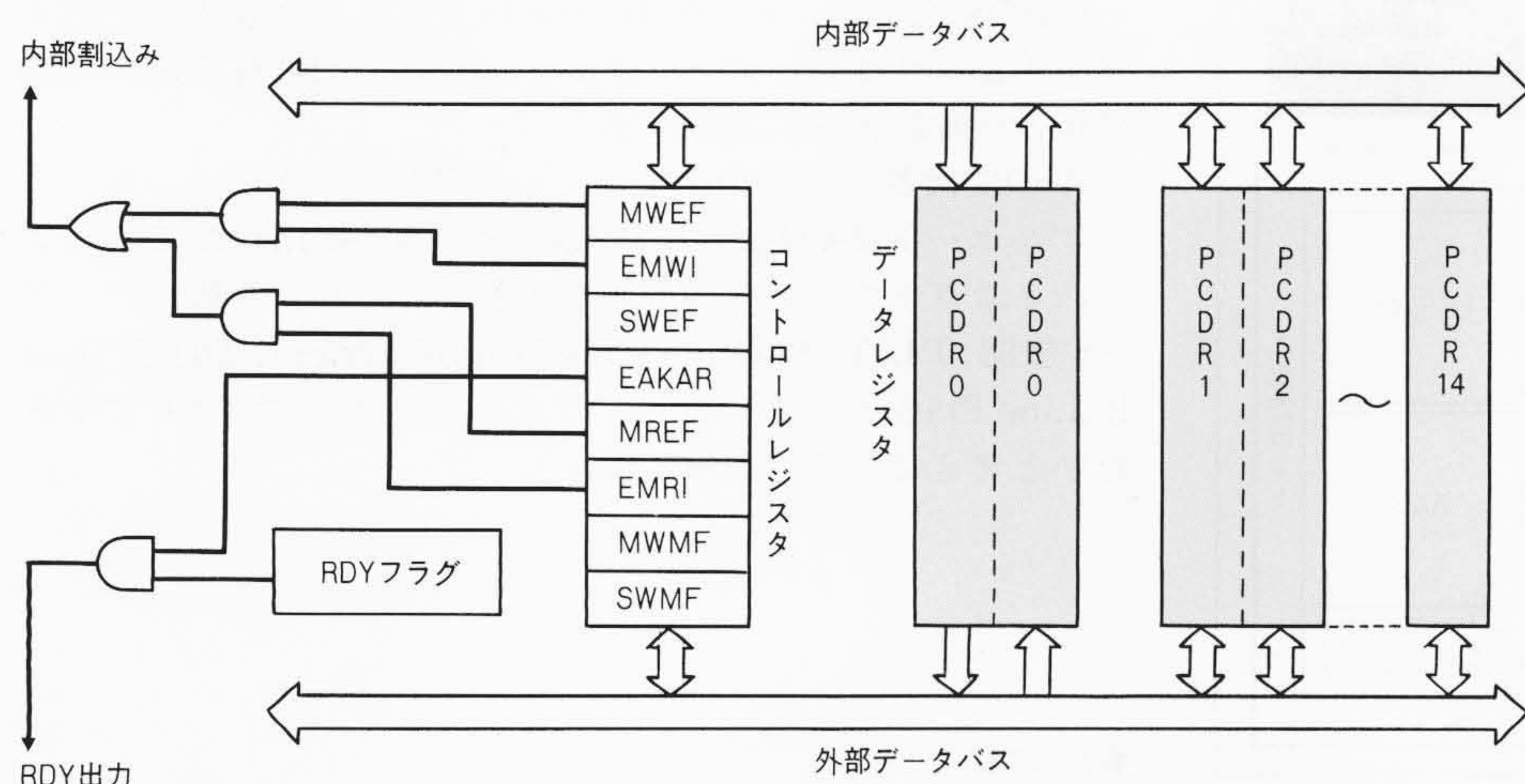


図4 デュアルポートRAMのブロックダイヤグラム      15バイトのデュアルポートRAMは、内部・外部双方のバスに接続され、コントロールレジスタの管理のもとでデータ送受信が行なわれる。

| コントロールレジスタの機能 |       |                       |
|---------------|-------|-----------------------|
| ビット           | ビット名  | 機 能                   |
| 0             | SWMF  | スレーブ側が送信可であることを示すフラグ  |
| 1             | MWMF  | マスタ側が送信可であることを示すフラグ   |
| 2             | EMRI  | マスタ側のリード終了による割込み許可ビット |
| 3             | MREF  | マスタ側のリード終了を示すフラグ      |
| 4             | EAKAR | 外部にRDY信号の出力を許可する。     |
| 5             | SWEF  | スレーブ側の送信終了を示すフラグ      |
| 6             | EMWI  | マスタ側送信終了による割込み許可ビット   |
| 7             | MWEF  | マスタ側の送信終了を示すフラグ       |

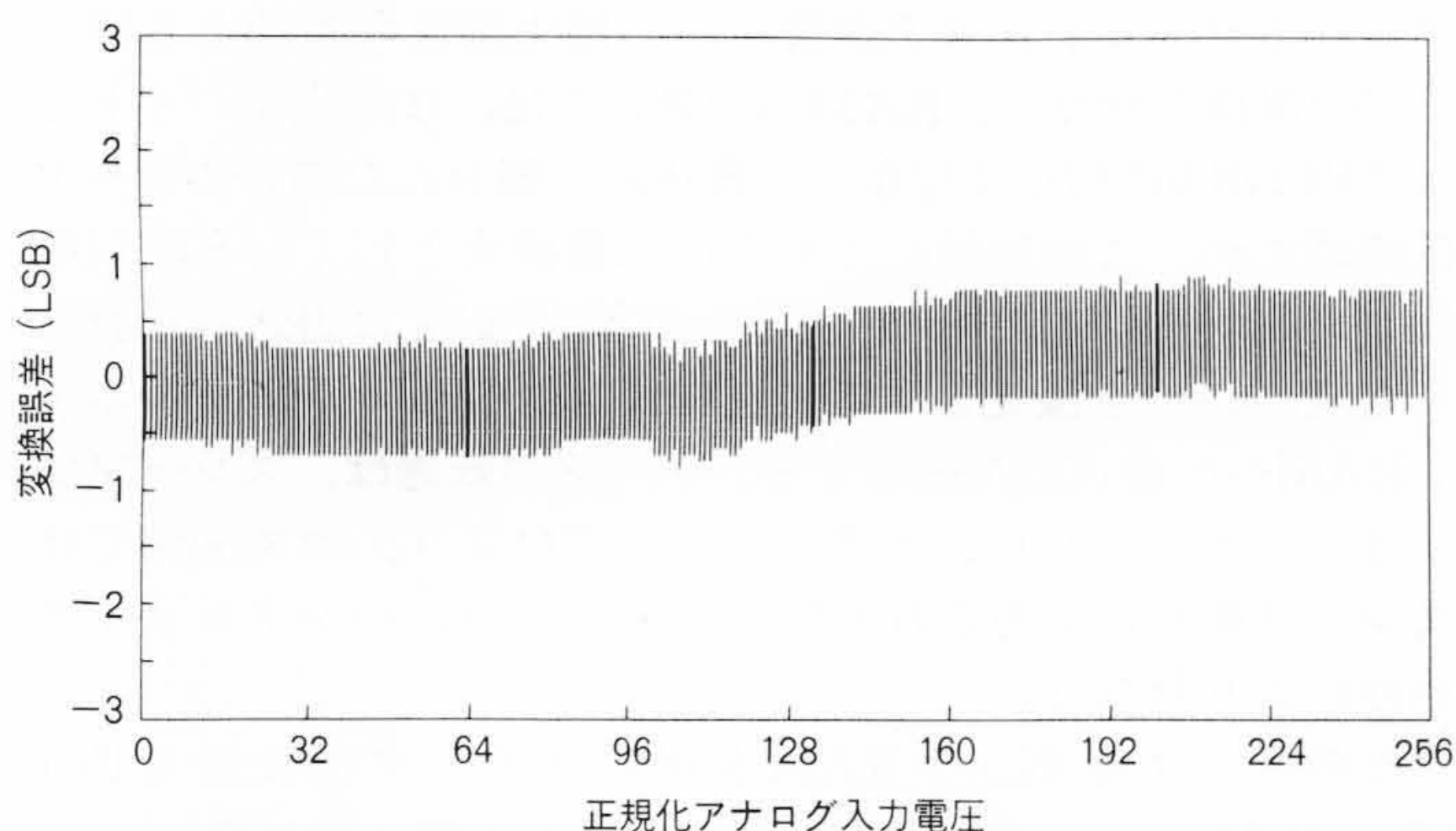


12万7,000個のトランジスタを集積している。

CPUはHD6305系CPUをベースとし、一部機能の強化を行った。また、各機能ブロックはモジュール設計となっており、メモリ部とCPU、周辺回路部がデータバスを中心に2分化され、メモリ容量の増減に容易に対応できるように考慮した。A-D変換器は、パッケージからの応力を考慮して、チップ辺中央部に配置し、アナログ部専用の電源端子を設けたことにより変換精度の向上を実現した。

## 5 応 用

HD63705Zは、高機能周辺回路、A-D変換器、PWMなどのアナログ制御回路を内蔵したこと、また、デュアルポートRAMを用いたスレーブプロセッサモードが可能であることにより



注：略語説明 LSB(Least Significant Bit)

図5 A-D変換回路の精度測定結果の一例 横軸にアナログ入力電圧、縦軸に変換誤差を示している。電源電圧変動、製造プロセスのばらつきなどを考慮すると、総合変換精度は $\pm 1.5$ LSB程度となる。

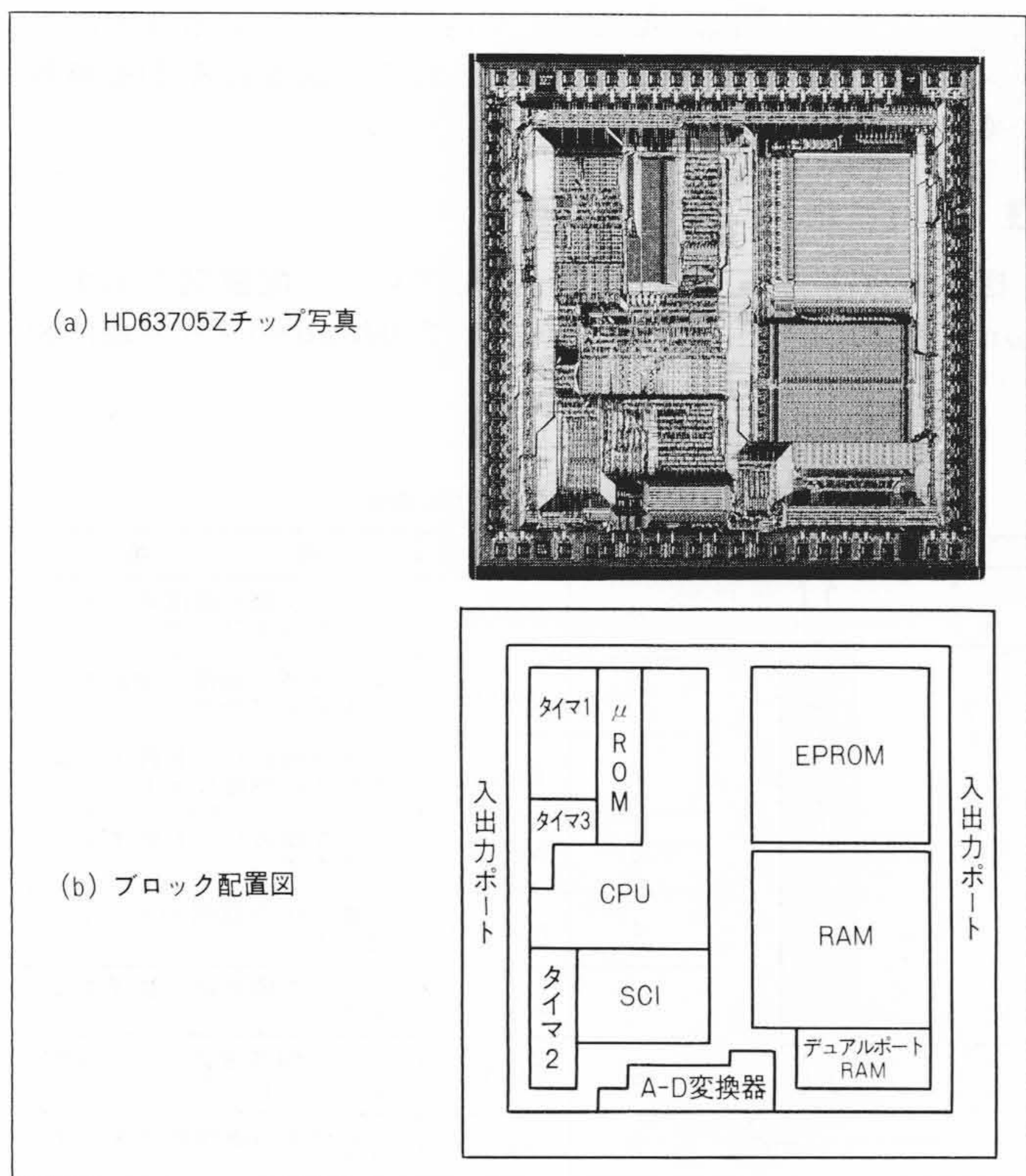


図6 HD63705Zチップ写真とブロック配置図 (a)に $6.88 \times 7.04 \text{mm}^2$ チップの拡大写真を、(b)にブロック配置図を示す。

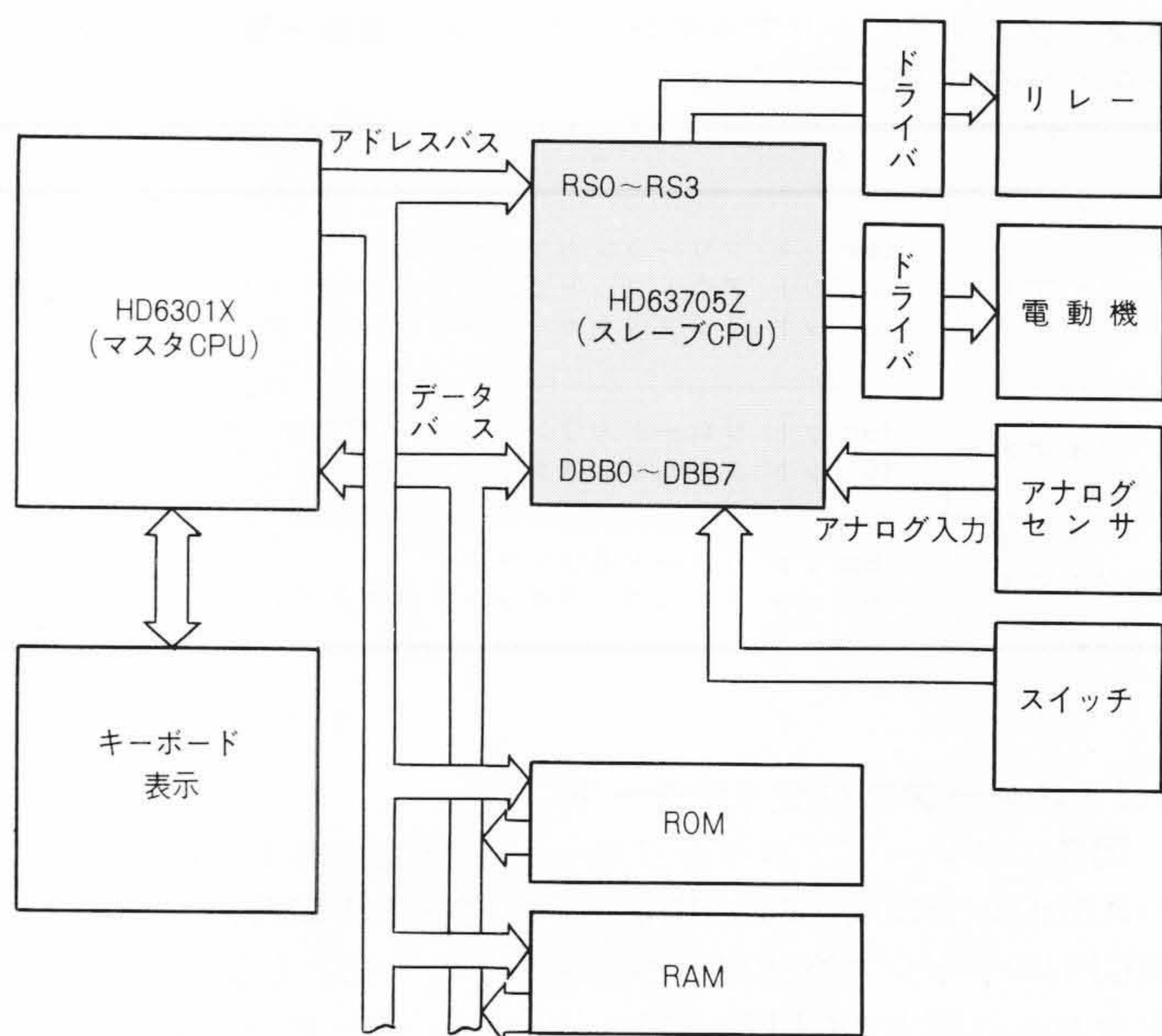


図7 HD63705Zの応用回路例 HD6301Xを外部拡張モードとし、HD63705ZをスレーブCPUモードで利用した場合の応用例を示す。スレーブCPUが周辺制御を受けもっている。

各種の応用システムを小形化し、かつ経済的に実現することができる。図7にスレーブプロセッサモードを利用したシステムの一例を示す。HD63705ZはマスタMPU (Micro Processing Unit)のアドレス空間の一部にデュアルポートRAMをもち、これを介してマスタ、スレーブCPU間でデータあるいはコマンドの送受信を行なう。このシステムでは、HD63705Zは主にセンサからのアナログ電圧の受入れとメカニカルな制御を受けもち、マスタMCU (Microcomputer Unit)への負担の少ない高機能周辺LSI (インテリジェント周辺LSI)として機能している。

開発装置としては、各種ホストマシンに接続可能なエミュレータHS35ZEM02Hを用意しており、効率的なプログラム開発が可能である。また、HD63705Z内蔵のEPROMへの書込みツールとして、汎用ライターが使用可能なソケットアダプタを用意している。これにより、汎用のEPROM (27256タイプ)と全く同一の方法でプログラミングが可能である。

## 6 結 言

CMOS  $2\mu\text{m}$ プロセスを用いた低消費電力周辺機能強化形8ビットシングルチップマイクロコンピュータHD63705Z・HD6305Zの機能を中心に述べた。

A-D変換器、高機能タイマ、シリアルインタフェース、デュアルポートRAMなど周辺機能を大幅に強化したことにより、さまざまな分野への応用が可能となった。今後、パッケージ展開 (PLCC (Plastic Leaded Chip Carrier), DILP (Dual In Line Plastic))を行ない、ラインアップを充実させてゆきたいと考えている。

## 参考文献

- 1) 佐藤, 外: ZTATマイクロコンピュータ, 日立評論, 67, 8, 597~602 (昭60~8)