

平面ディスプレイドライバLSI

Flat Panel Display Driver LSI

情報化社会のマンマシンインタフェースとして、平面ディスプレイは小形・軽量というだけでなく、表示品質や表示容量の向上により情報産業分野をはじめ利用範囲が拡大している。視認性で優れる自発光形ディスプレイであるVFD、PDP、ELなどは、高輝度を得るため高耐圧の駆動LSIが必要である。

日立製作所は、このような高耐圧の駆動LSIを実現するためセミウエルアイソレーション技術に着目し、150V高耐圧アナログ・デジタル共存プロセスを開発した。本論文では、このプロセスの紹介とこのプロセスを用いた平面ディスプレイドライバLSIについて述べる。

志水 勲* Isao Shimizu

萩沢 弘* Hiroshi Hagsawa

木村正利** Masatoshi Kimura

1 緒 言

高度情報化社会の進展につれて情報装置と人間を結ぶ表示装置は、マンマシンインタフェースとして重要な役割を果たしている。さまざまな表示装置の中でもCRT(Cathode Ray Tube)に代表される電子ディスプレイは今日広範囲に使用されており、情報化社会の多様なニーズにこたえるため活発な研究開発が続けられている。

特に、今日テレビジョンに代表されるCRTでは容易に実現できない小形・軽量という特徴を備えた平面ディスプレイは、種類も多く目覚ましい進歩を遂げている。この平面ディスプレイを大きく分類すると、外光などにより視認する受光形ディスプレイと自発光形ディスプレイに分けることができる。受光形ディスプレイとしてはLCD(Liquid Crystal Display)が代表的であり、自発光形ディスプレイとしてはVFD(Vacuum Fluorescent Display)、PDP(Plasma Display Panel)、EL(Electroluminescence)などが挙げられる。これらの平面ディスプレイの表示品質と表示容量は年々向上しており、既にCRTに迫る平面ディスプレイが実用化されるに至っている。

このような平面ディスプレイの進歩は、駆動部や制御部のLSI化によるディスプレイ装置の消費電力の低減や部品点数の減少による信頼性の向上、高密度実装による小形化などによりCRTとコスト的に競合できるようになったことが大きく貢献している。とりわけ、LCDは比較的低い電圧で駆動できることからMOS(Metal Oxide Semiconductor)LSIによって早い時期から実用化されてきた。これにひきかえ視認性に優れている自発光形ディスプレイのVFD、PDP、ELなどは、高い電圧を必要とする発光メカニズムを利用し、しかも小さい画素を高輝度に輝かさねばならず高耐圧の駆動LSIを必要とする。しかし、高耐圧の駆動LSIは使い勝手の良いものが容易には実現できず多くの努力が今も続けられている。

本論文では、日立製作所独自の150V高耐圧アナログ・デジタル共存プロセス技術を用いて開発した自発光形の平面ディスプレイドライバLSIについて、その特徴と設計技術、実装技術について紹介する。

2 平面ディスプレイドライバLSI

平面ディスプレイドライバLSIとして、HA16721、HA16722を開発した。これらのLSIは自発光形のディスプレイである

VFDの駆動を目標に仕様を決定したが、使用法の工夫によりPDP、ELにも十分使用できる。

VFDはカソード、グリッド、アノードという3電極がガラス平板に挟まれて真空封止された構造になっている。カソードは熱電子を放出し、グリッドは与えられた電位によってアノード面上の蛍光体へ達する熱電子を制御する。グリッドとアノードを共に正電位にすることで蛍光体を発光させることができる。このアノードを駆動するLSIがHA16721で、グリッドを駆動するLSIがHA16722である。

次に、HA16721とHA16722の特徴を紹介する。

2.1 アノード用HA16721

HA16721は入出力がTTL(Transistor Transistor Logic)レベルで、デジタル部は5V単一電源で動作し、シリアルイン・パラレルアウトの高速シフトレジスタとラッチを備え、最大クロック周波数5MHzでデータを転送できる。アナログ部は150Vの高耐圧プッシュプル出力回路を32チャンネル内蔵し、外付部品なしでVFDのアノードを直接駆動することができる。

ブロック図を図1に、電気的特性を表1に、最大定格を表2にそれぞれ示す。

2.2 グリッド用HA16722

HA16722は入出力がTTLレベルで、デジタル部は5V単一電源で動作し、シリアルイン・パラレルアウトの高速シフトレジスタを備え、最大クロック周波数1MHzでデータを転送できる。アナログ部は150Vの高耐圧プッシュプル出力回路を32チャンネル内蔵し、出力ソース電流25mA、出力シンク電流2mAの高電流駆動能力があり、外付部品なしでVFDのグリッドを直接駆動することができる。

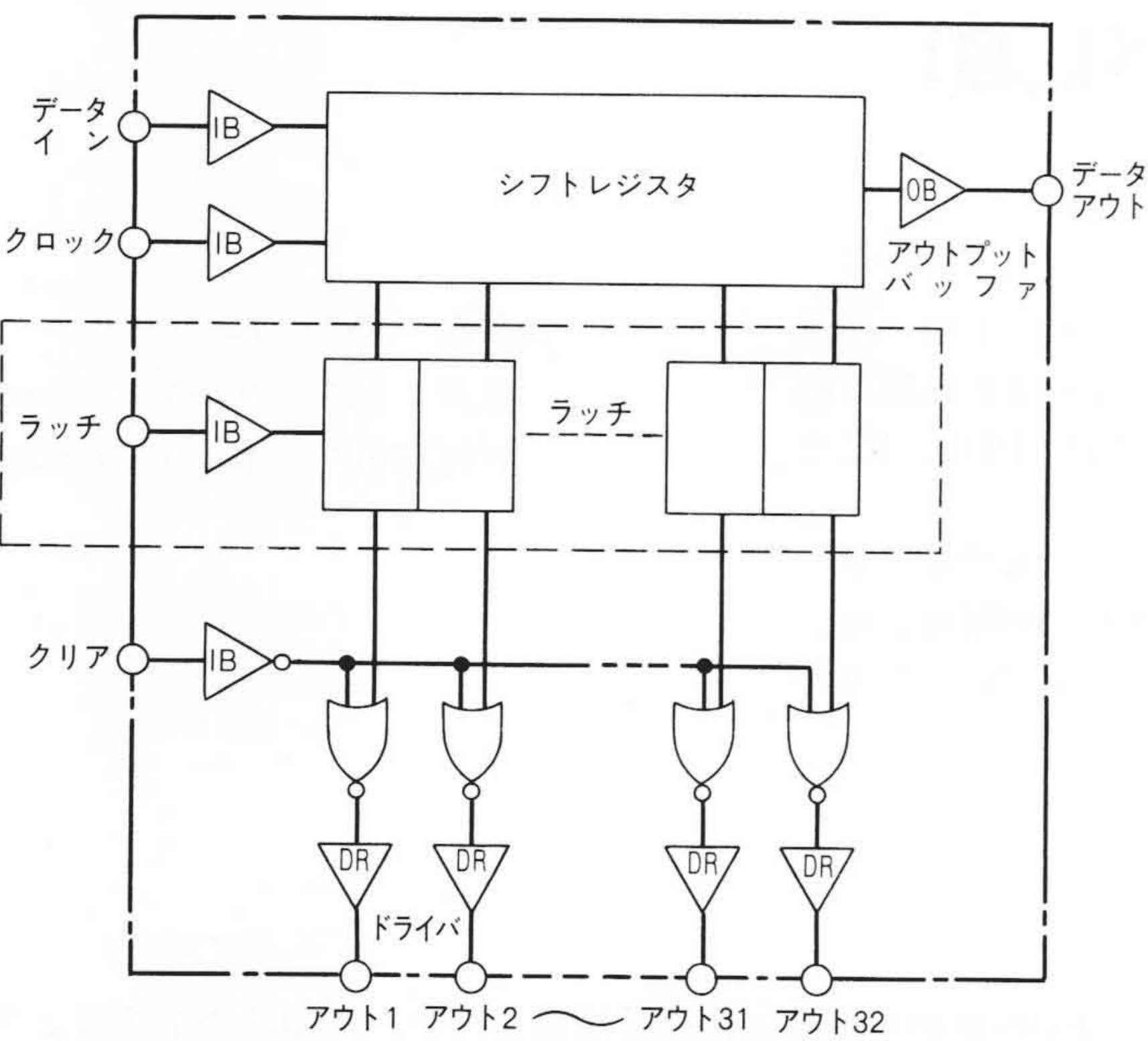
ブロック図を図1に、電気的特性を表3に、最大定格を表2にそれぞれ示す。

3 設計技術

自発光形ディスプレイの駆動部をLSI化するのが容易でないのは、高耐圧アナログ部と低耐圧高速デジタル部を共存させ、しかも互いの特性を損なうことなく経済的に製造できるプロセスでなければならないという点である。

今回、駆動部をLSI化するに当たり次の三つの項目を考慮し設計を行なった。

* 日立製作所高崎工場 ** 日立製作所中央研究所



注：略語説明 IB(Input Buffer), OB(Output Buffer), DR(Driver)

図1 HA16721とHA16722のブロック図 HA16721のブロック図を示す。HA16722のブロック図はこの図の破線で示したラッチ部を除いてシフトレジスタとNORゲートを結線したブロック図で示される。

表1 HA16721の電気的特性 常温でV_{CC1}が5V、V_{CC2}が130Vの条件での電気的特性である。

項 目	測定条件	単位	Min.	typ.	Max.	適用端子
入力(高)電圧	—	V	2.0	—	—	データイン, ラッチ, クロック, クリア
入力(低)電圧	—	V	—	—	0.7	
入力(高)電圧	V _{in} =2.0V	μA	—	—	10	
入力(低)電圧	V _{in} =GND	μA	-400	-200	—	
出力(高)電圧	I _{DH} =-400μA	V	2.4	—	—	データアウト
出力(低)電圧	I _{DL} =1mA	V	—	—	0.4	
出力(高)電圧	I _{OH} =-1mA	V	125	—	—	アウトプット
出力(低)電圧	I _{OL} =1mA	V	—	—	2	
ロジック部消費電流	—	mA	—	55	80	—
ドライバ部消費電流	アウトプットオール「低」	mA	—	2	3	—
ロジック部動作電源電圧範囲	—	V	4.75	5	5.25	—
クロック周波数	—	MHz	—	—	5	—

- (1) セミウエルアイソレーション技術の採用
- (2) 高耐圧アナログ・デジタル共存プロセスで、しかも複雑なプロセスとしない。
- (3) 高耐圧アナログ部はプッシュプル出力、デジタル部は高速で低消費電力化を図る。

以下、3項目について説明する。

3.1 セミウエルアイソレーション技術

セミウエルアイソレーション技術とは、図2に示すように高耐圧素子を形成する部分の基板に深い井戸を掘り、埋込層を拡散後、エピタキシャル成長をさせ、平坦化するというステップを経る素子分離技術である。そして、平坦化後は従来プロセスそのままの工程で素子を作ることができる。一

表2 HA16721, HA16722の最大定格 常温での最大定格である。

項 目	記 号	定 格 値	
		HA16721MP	HA16722MP
ロジック部電源電圧	V _{CC1}	7 V	7 V
ドライバ部電源電圧	V _{CC2}	150V	150V
ロジック部入力電圧	V _{in}	-0.3~7 V	-0.3~7 V
ロジック部出力電圧	V _{D OUT}	7 V	7 V
ロジック部出力電流	I _{D source}	-2 mA	-2 mA
ロジック部出力電流	I _{D sink}	2 mA	2 mA
ドライバ部出力電流	I _{O source}	-1 mA	-25mA
ドライバ部出力電流	I _{O sink}	2 mA	2 mA
消 費 電 力	p _d	750mW	750mW

表3 HA16722の電気的特性 常温でV_{CC1}が5V、V_{CC2}が130Vの条件での電気的特性である。

項 目	測定条件	単位	Min.	typ.	Max.	適用端子
入力(高)電圧	—	V	2.0	—	—	データイン, クロック, クリア
入力(低)電圧	—	V	—	—	0.7	
入力(高)電圧	V _{in} =2.0V	μA	—	—	10	
入力(低)電圧	V _{in} =GND	μA	-400	-200	—	
出力(高)電圧	I _{DH} =-400μA	V	2.4	—	—	データアウト
出力(低)電圧	I _{DL} =1mA	V	—	—	0.4	
出力(高)電圧	I _{OH} =-20mA	V	125	—	—	アウトプット
出力(低)電圧	I _{OL} =1mA	V	—	—	2	
ロジック部消費電流	—	mA	—	50	75	—
ドライバ部消費電流	アウトプットオール「低」	mA	—	2	3	—
ロジック部動作電源電圧範囲	—	V	4.75	5	5.25	—
クロック周波数	—	MHz	—	—	1	—

例として、高耐圧素子と低耐圧素子を共存させた場合の断面図を図3に示す。このようにセミウエルアイソレーション技術は素子の分離を薄いエピタキシャル層の部分で行なえるため浅い拡散で分離ができ、高耐圧部と低耐圧部での素子の高集積化ができるという特徴がある。すなわち、高耐圧アナログ・デジタル共存プロセスとして最適な技術である。

3.2 高耐圧アナログ・デジタル共存プロセス

セミウエルアイソレーション技術を採用し、高耐圧部と低耐圧部を共存させる場合、エピタキシャル層の比抵抗は高耐圧部が基準となるので高比抵抗となる。しかし、低耐圧部ではコレクタ直列抵抗が高比抵抗のため大きくなるなどの欠点があった。この欠点を改善するためイオン打込み技術を利用し、低耐圧部のコレクタ直列抵抗を $\frac{1}{10}$ に低減し良好な素子特性を得ることができた²⁾。更に、イオン打込み技術は高耐圧素子の耐圧向上にも利用できる³⁾。

このようにセミウエルアイソレーション技術とイオン打込み技術を駆使することで、プロセスを複雑にせず高耐圧部と低耐圧部を共存させることができ、平面ディスプレイドライバLSIに最適な150V高耐圧アナログ・デジタル共存プロセスを作り上げることができた。

3.3 回路構成技術

このような特徴ある高耐圧アナログ・デジタル共存プロセスを生かした回路構成とするためには、高耐圧アナログ部

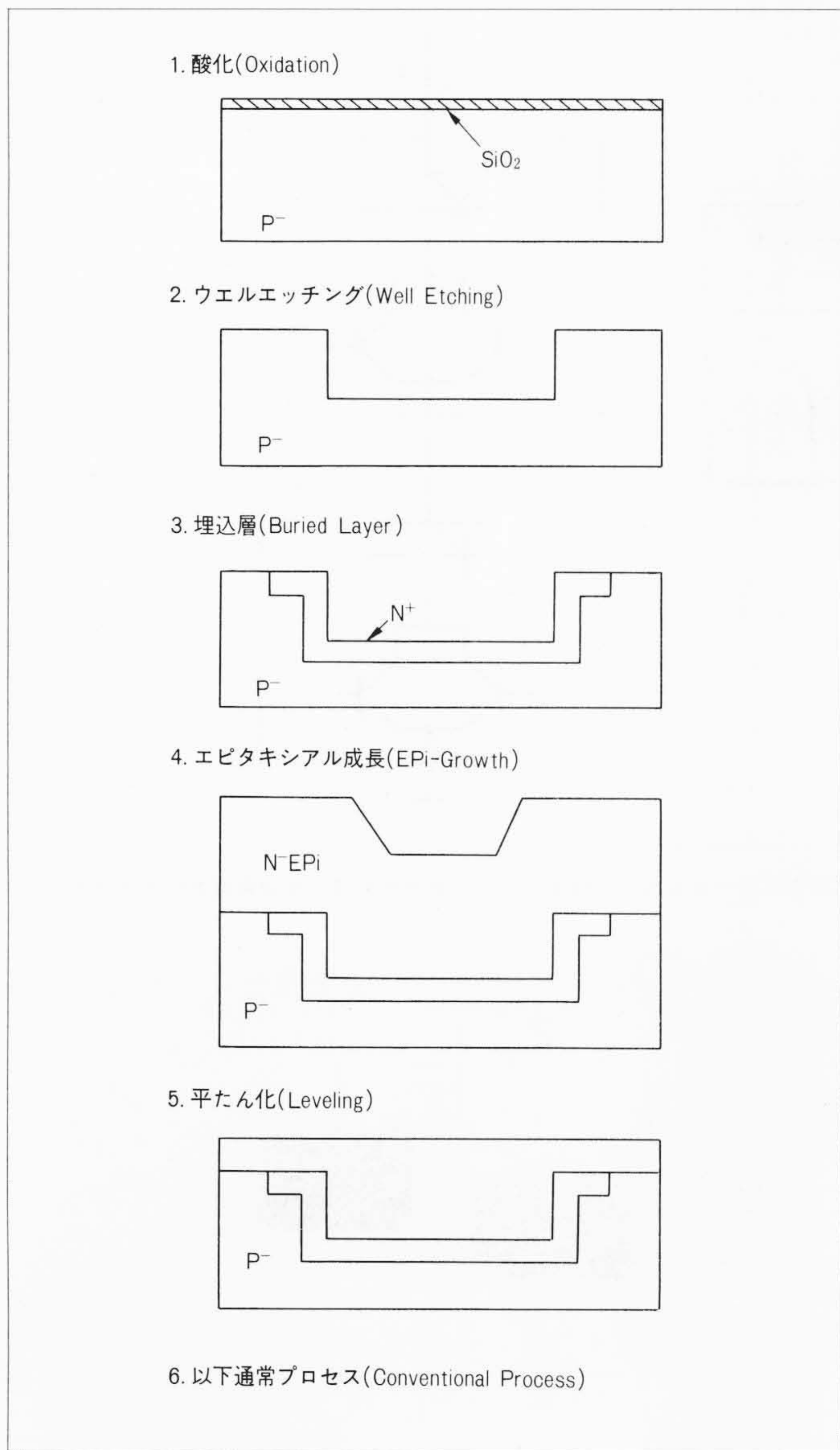


図2 セミウェルアイソレーション製造工程 基板に溝を掘るウェルエッチング、エピタキシャル成長、平たん化が、セミウェルアイソレーション技術の基本である。

に外付部品なしで駆動できるプッシュプル出力を構成するのが最適である。デジタル部はバイポーラロジックで構成するのがプロセス上容易であるが、ECL (Emitter Coupled Logic)やTTLでは高速であっても高集積化できず、I²L (Integrated Injection Logic)では高集積化できても高速でないという、相反する要求にこたえなければならない。この解決として、図4に示す相補形ロジックを採用した⁴⁾。このロジックは高速・高集積化はもとより、図5に示すように論理振幅を1.4V程度とし、積層化することによって消費電力を半減させることができ、低消費電力化を実現できる⁵⁾。

このように、プロセス技術と回路技術を組み合わせることによって、150V高耐圧プッシュプル出力回路32チャネルと高速・高集積・低消費電力のロジックを内蔵させた平面ディスプレイドライバLSIを開発することができた⁶⁾。

HA16721のチップ写真を図6に示す。

4 実装技術

小形・軽量という平面ディスプレイの特徴を生かすために

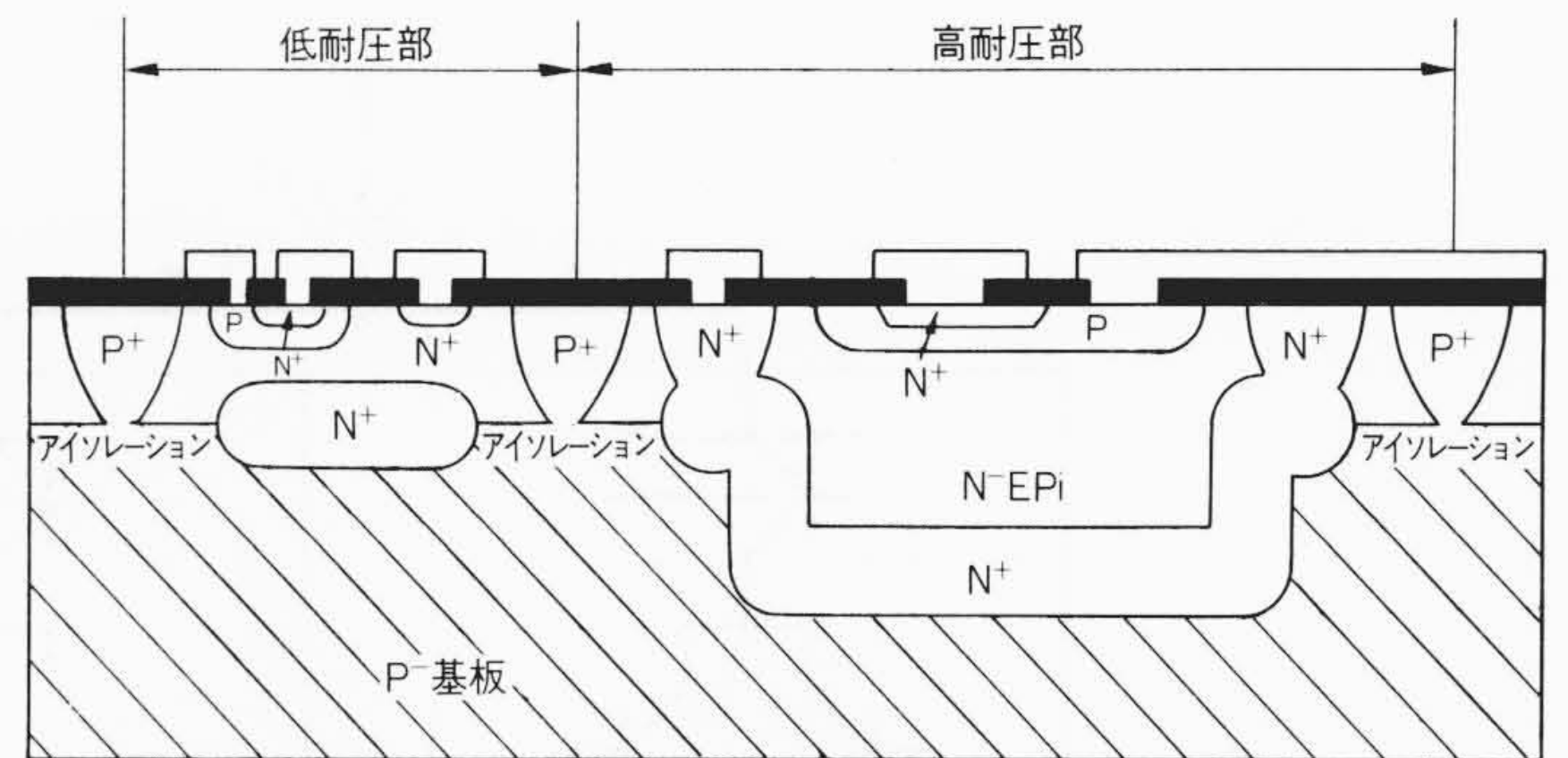


図3 セミウェルアイソレーション断面構造図 高耐圧部と低耐圧部の素子分離(アイソレーション)は、低耐圧部の薄いエピタキシャル層の部分でできるので、低耐圧部と高耐圧部の高集積化が容易である。

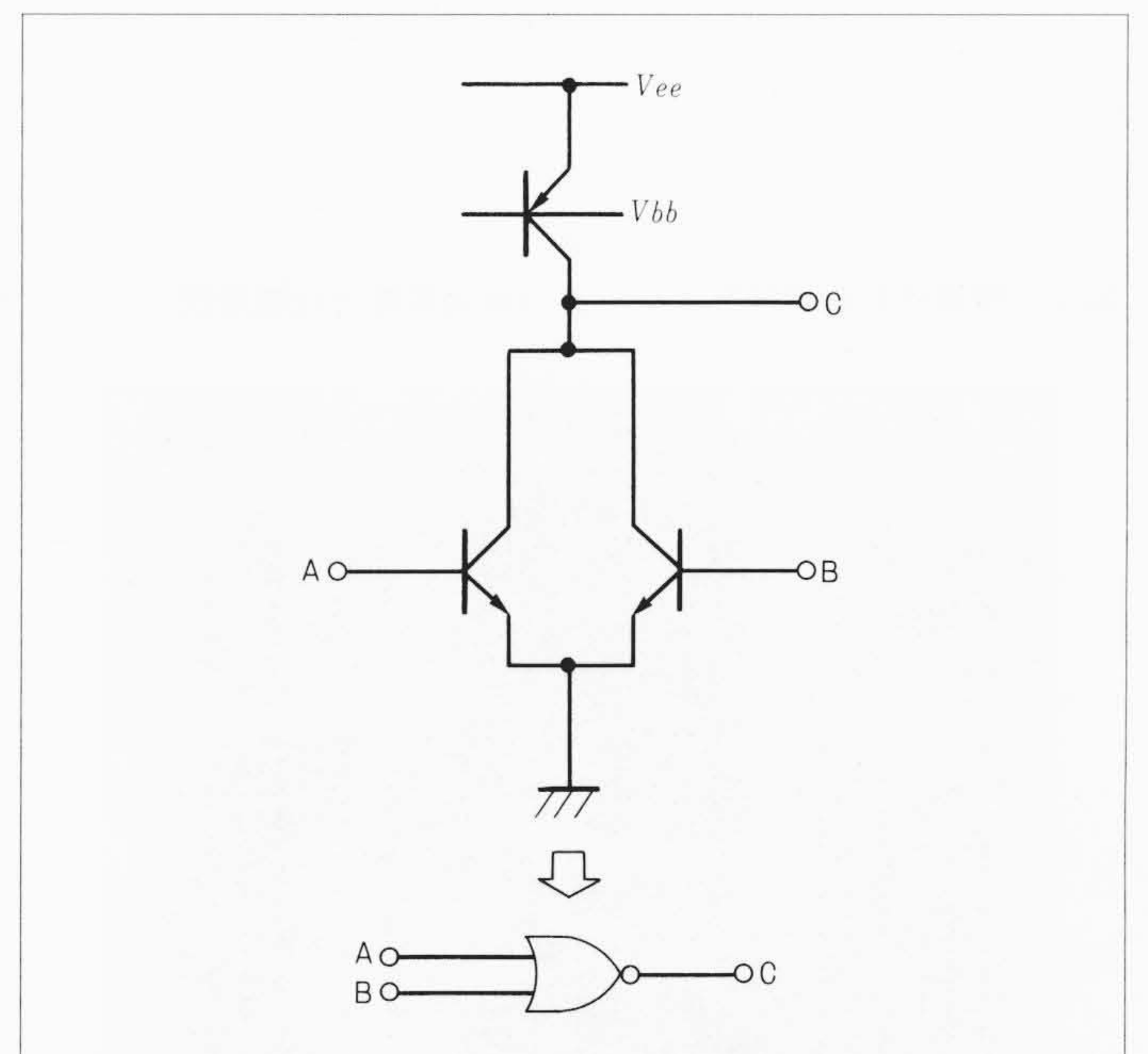


図4 相補形ロジック基本構成図 相補形ロジックは、能動負荷による電流駆動形ロジックであり、NORゲートを構成する。

は、パッケージを含めた実装技術も忘れてはならない重要な技術である。

日立製作所では、面付実装に適した高信頼性パッケージの開発に力を注ぎMSP (Mini Square Package) を製品化している。本パッケージは、

- (1) 面付実装ができ薄く小形である。
- (2) 自動実装に適する。
- (3) 高信頼性パッケージである。
- (4) 低熱抵抗パッケージで、許容損失を大きく取れる。

という特徴を備えており、平面ディスプレイドライバLSIに最適なパッケージである。

今回紹介したHA16721, HA16722は共にMSPの44ピンのパッケージを使用している。このパッケージのリードピッチは40mil(1.016mm)である。外形写真を図7に示す。また、基板への実装には赤外線リフロー法やペーパーフェーズリフロー法などが最適である⁷⁾。

5 結 言

平面ディスプレイドライバLSIに最適な、セミウェルアイソ

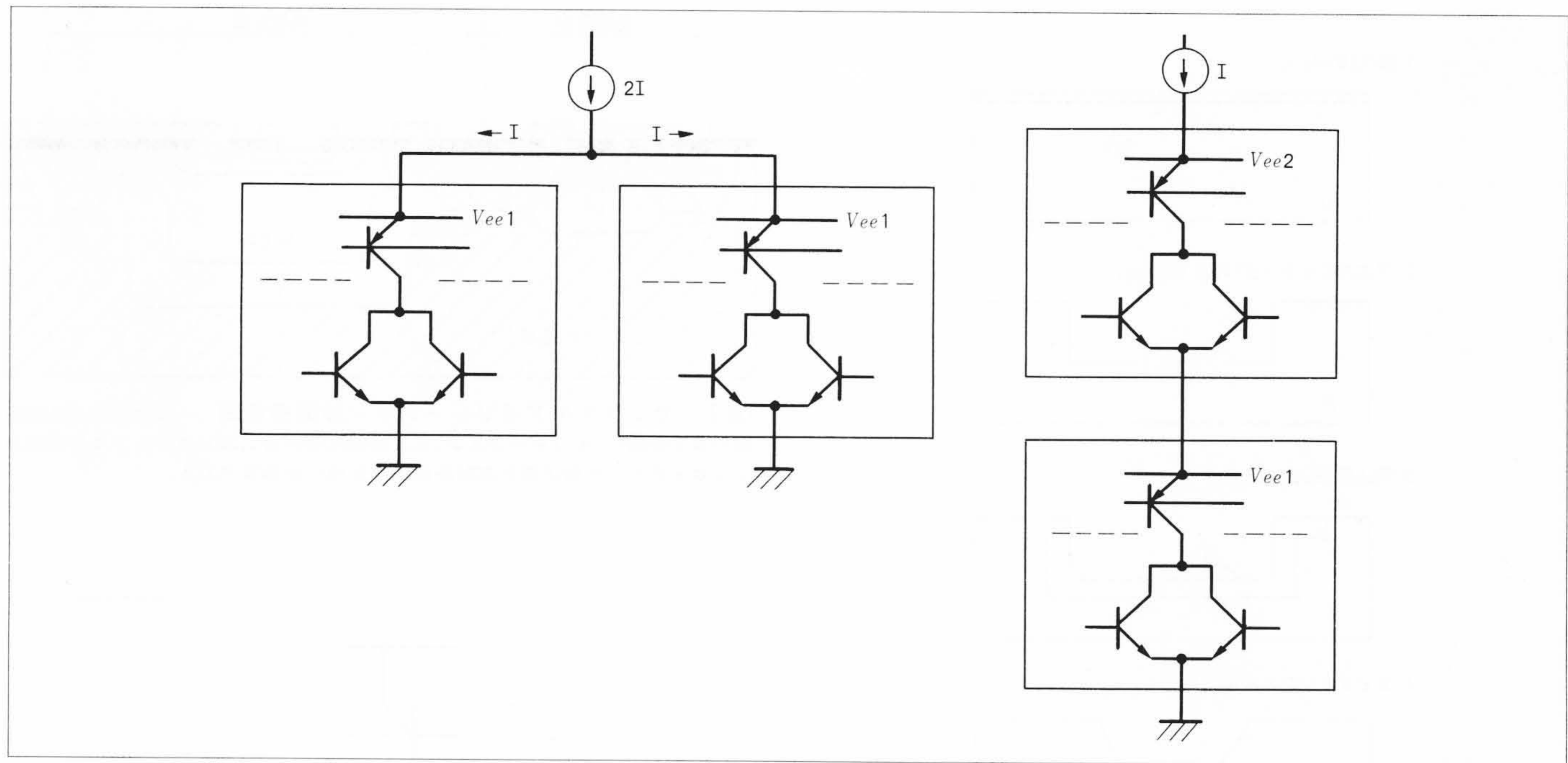


図5 積層化した相補形ロジックの低消費電力化原理図 ロジックの電源電圧は一定なので、積層化により電流が半減し低消費電力化ができる。

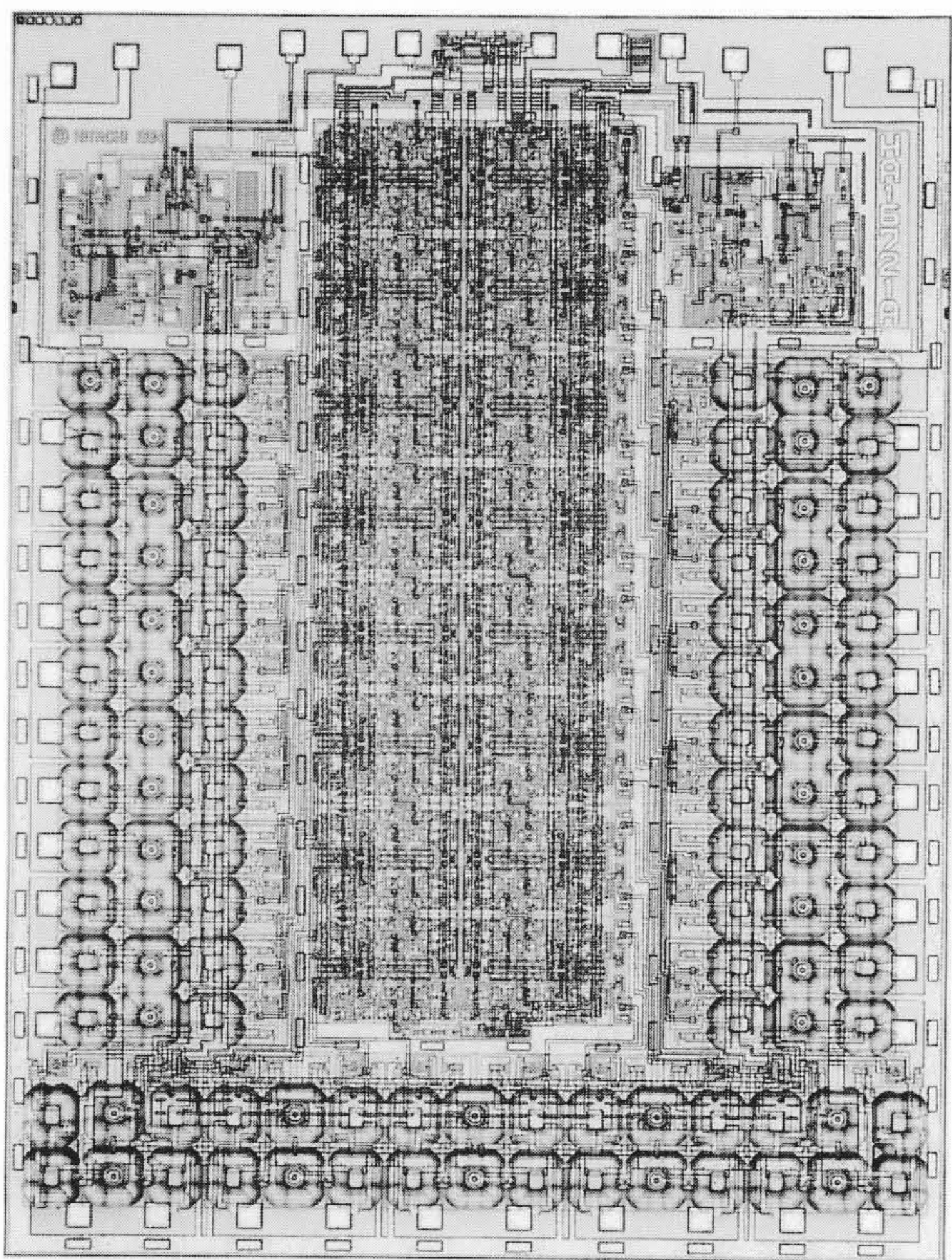


図6 HA16721チップ写真 VFDのアノードを駆動するLSIを示す。

レーション技術を採用した150V高耐圧アナログ・デジタル共存プロセスを開発した。このプロセスによりVFDのアノード用にHA16721、グリッド用にHA16722を開発した。本LSIは150V高耐圧プッシュプル出力回路32チャンネルとシリアルイン・パラレルアウトの高速シフトレジスタを内蔵している。パッケージは面付実装ができるMSPを採用し、高密度実装を可能とした。

今後は製品のシリーズ化と高耐圧化を進め、更に製品分野を拡大して、ニーズにこたえてゆきたい。

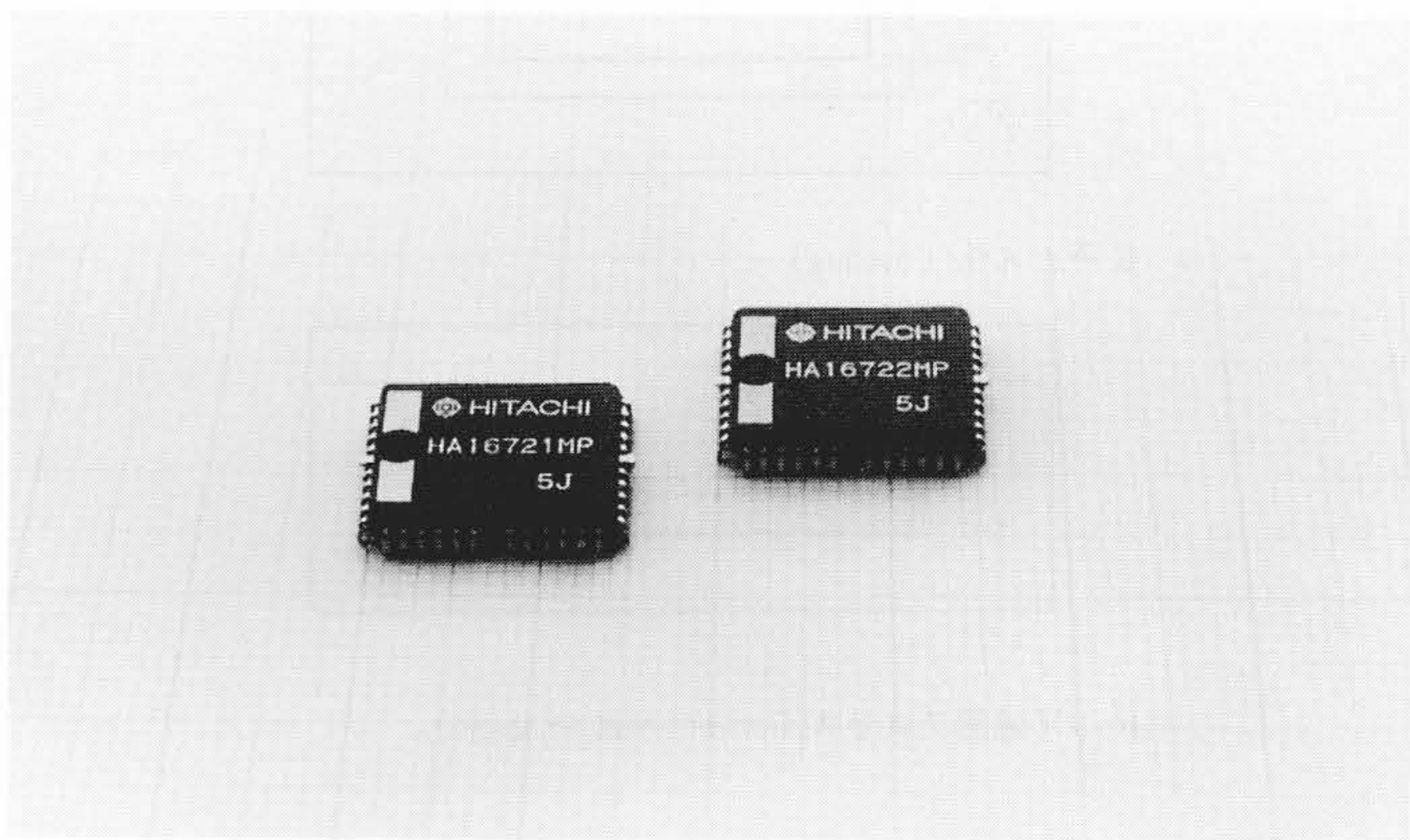


図7 面付実装に適したMSP-44ピンパッケージ HA16721とHA16722に使用したMSP-44ピンの写真である。寸法の目安として下敷は1mm方眼紙を用いた。

参考文献

- 1) CRT対フラットパネル・ディスプレイ：日経エレクトロニクス, No. 333, p. 68, 1984, 1-2
- 2) M. Kimura, et al.: Proc. 16th Conf. On Solid State Devices. Kobe(1984)
- 3) T. Okabe, et al.: IEDM Tech. Digest, San Francisco (1984)
- 4) K. Kaneko, et al.: Trans. IECE Japan (C), J65-4, 215～221(1982)
- 5) 志水, 外：平面形表示管用高耐圧ドライバLSIの開発, SSD 85-24, p. 17～22, 電子通信学会(1985-7)
- 6) T. Okabe, et al.: ISSCC Dig. Tech. Papers, Feb. 1986
- 7) 日立製作所：日立面実装形パッケージ実装マニュアル, p.49～54(1985-10)