

Hシリーズマイクロコンピュータファミリー

H Series Microcomputer Family

マイクロコンピュータの用途は多様化してきており、それぞれの分野から多彩な要求が出されている。これらのユーザーのニーズにこたえるため、日立製作所ではコアとなるCPUの設計思想を一步進めたアーキテクチャのHシリーズマイクロコンピュータファミリーの全体構想を確立し、製品化を推進している。

Hシリーズには8ビット、16ビット、32ビットのCPUと、特徴ある各種の周辺LSIが含まれる。それぞれの製品ごとに要求される項目に応じ、最も適したアーキテクチャと設計手法が統一的な設計思想に基づいて展開されている。同時に開発されるサポートツールの支援により、システムの開発効率の向上が図られる。

これらのHシリーズマイクロコンピュータファミリーによって、ユーザーシステムのコストパフォーマンスや開発期間の短縮が可能である。

稲吉秀夫* Hideo Inayoshi
 西向井忠彦** Tadahiko Nishimukai
 前島英雄*** Hideo Maejima
 伊藤紀彦* Norihiko Itô

1 緒言

近年、マイクロコンピュータの用途は大きく拡大しつつあり、家庭電気品を中心とする民生分野、ロボットや工作機械などの産業分野、パーソナルコンピュータやミニコンピュータ、ファクシミリなどの情報通信分野などに幅広く使われている。これらの拡大した用途に対応するため、マイクロコンピュータの種類も4ビットから32ビット、更に各種用途向けの周辺LSIなど、多種多様な品ぞろえが行われている。また、半導体のプロセス技術の進歩によって、一つのチップに搭載可能な素子数も飛躍的に増大しており、ユーザーの多様なニーズにこたえるための各種機能の盛り込みが行われている。

このような市場の要求にこたえるためには、コアとなるCPUのアーキテクチャや設計思想を一步進め、性能向上も含めて多様化する要求に容易に対応できるようにするとともに、特に将来大きく伸長する分野については、ニーズを先行して取り込む必要がある。

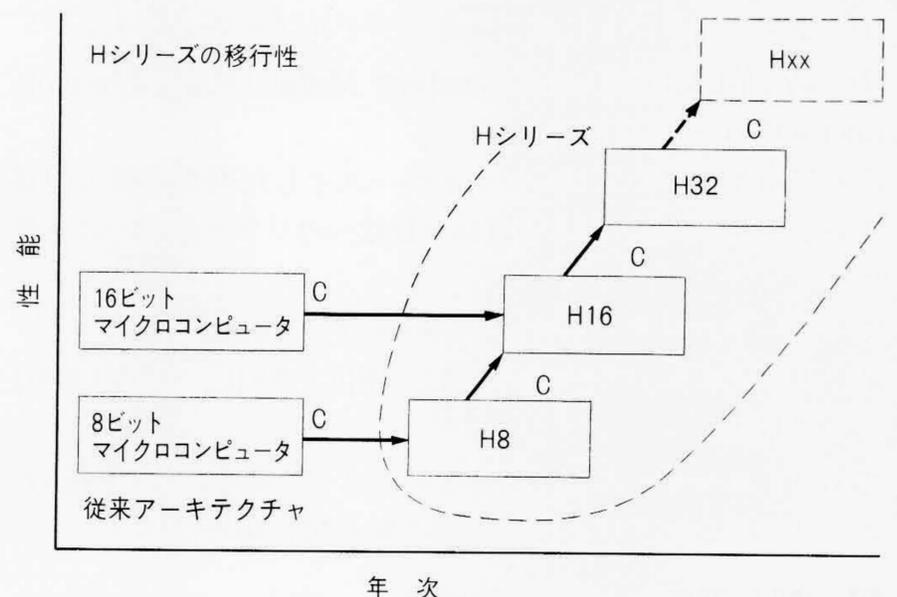
Hシリーズマイクロコンピュータファミリー(以下、Hシリーズと略す。)は、このような状況下で、標準ソフトに適合させるとともに、より高い性能、機能を可能とする新アーキテクチャとした。

2 シリーズの位置づけ

図1に、これらのCPU(Central Processing Unit)ファミリーの展開計画を示す。現在日立製作所が量産出荷している従来アーキテクチャからのHシリーズへの継承はC言語を橋渡しとして移行が可能である。また、Hシリーズ相互の間もC言語による移行が容易である。

図2にHシリーズの主なターゲットとするマーケットを示す。

8ビットCPUであるH8は、プリンタ、コピーマシンなどのメカ制御をターゲットとし、H16は、レーザビームプリンタ、ファクシミリ、ワードプロセッサなど、コントローラ分野やOA(Office Automation)機器をねらう。H32は、高級エンジニアリングワークステーション、パーソナルコンピュータなど、データ処理にターゲットを置く。また、H8はASIC^{*1)}



注：略語説明 C(高級言語Cコンパイラ)

図1 HシリーズCPUファミリー展開計画 ソフトウェアの継承は、Cコンパイラにより行う。

*1) ASIC 特定用途向けICのことである。ここでは、CPUをコアとし、ユーザーの希望によって、各種の周辺機能をこれにオンチップすることを意味する。

* 日立製作所武蔵工場 ** 日立製作所中央研究所 *** 日立製作所日立研究所 工学博士

用途	主にデータ処理用		主にメカ制御用	
	ワークステーション ミニコンなど	レーザビームプリンタ ワードプロセッサ ファクシミリ 端末	自動車エンジン制御 コピーマシン ビデオテープレコーダ プリンタ	
CPU				
32ビット	H32			
16ビット		H16		
8ビット			H8	

注：略語説明 CPU(Central Processing Unit)
OA(Office Automation)

図2 Hシリーズのターゲットマーケット H32はデータ処理中心、H8は機器組込形のメカ制御中心、H16は前記両者の中間をねらう。

(Application Specific IC)展開用のコアとなる設計手法が取り込まれており、多様化するユーザーのニーズに短期間で対応できる工夫がなされている。H32は、性能を優先するCPUであり、TRON仕様^{※2)}に基づくアーキテクチャを実現している。更に、H32ファミリとして特徴のある周辺LSIも同時に開発し、チップセットとして、各種の応用分野への対応を図る。

これらのHシリーズを通して、共通する基本思想は、

- (1) 業界標準ソフトに適したオリジナルアーキテクチャ
- (2) 高性能CMOS(Complementary Metal Oxide Semiconductor)プロセスを採用
- (3) 主流ホストコンピュータをベースとした開発環境の提供
- (4) C言語により、H8→H16→H32へのソフト移行パスを提供
- (5) サードパーティを含むサポートツールの提供
- (6) トータルチップセット(CPU、周辺、ASIC、メモリなど)として提供

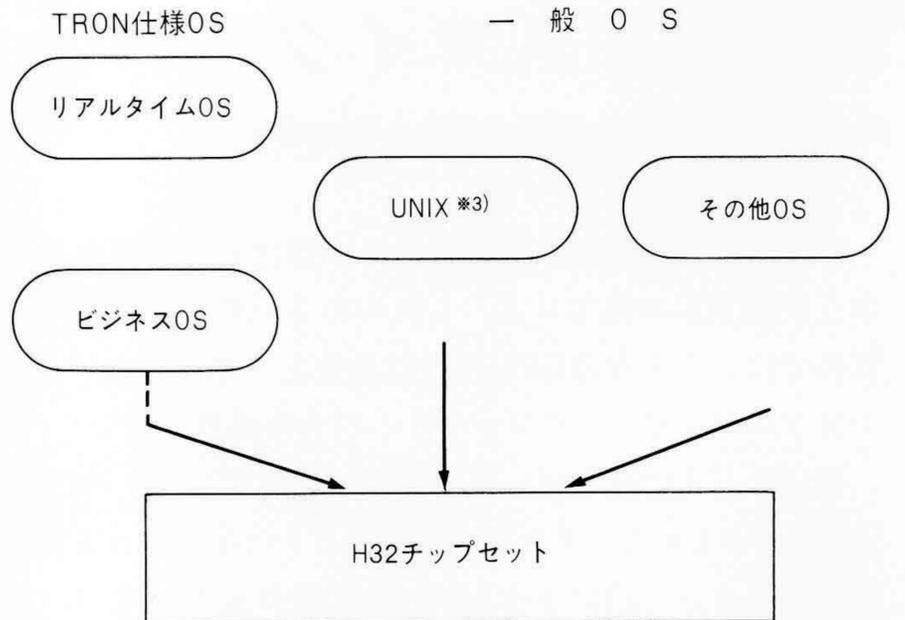
であり、ユーザーのニーズにこたえるべく開発環境を含めたユーザーフレンドリーな製品群の製品化を始めた。

3 製品概要とその位置づけ

3.1 32ビットCPU H32の概要と特徴

H32は、Hシリーズの最上位機種種の32ビットCPUである。MMU(Memory Management Unit：メモリ管理ユニット)とキャッシュメモリを内蔵し、高性能化・高機能化を図っている。

※2) The Real time Operating system Nucleusの仕様のことである。東京大学の坂村助教授をリーダーとするTRONプロジェクトにより決定された仕様であり、CPUチップの仕様も含む。



注：略語説明 OS(Operating System)
TRON仕様OS(TRONプロジェクトが定めた仕様に基づくOS)

図3 H32チップセットのシステムとOSの関係 H32はTRON仕様OSの高速処理はもちろん、UNIX^{※3)}などの一般OSも高速処理できる。

る。また、特徴ある周辺LSIと組み合わせて、高機能・高性能分野のマーケットをねらう。高機能なエンジニアリングワークステーションなどの上で、

- (1) 高速なUNIX^{※3)}エンジンとしての機能(内蔵MMU使用)
- (2) 高速グラフィック機器のエンジン(HFPU^{※4)}、GDP^{※5)}と組み合わせる。))
- (3) 高速AIエンジン(AI32^{※6)}と組み合わせる。)

として使用される。図3にH32とOS(Operating System)の関係を示す。H32はTRON仕様を満足するチップであり、TRON仕様のOSの高速な実行はもちろんであるが、はん(汎)用プロセッサとしての高性能化が図られており、UNIX^{※3)}などのOSも高速実行される。

H32の特徴は以下のようにまとめられる。

- (1) C言語などの高級言語の高速実行に適したアーキテクチャ
 - (a) 16本のはん用レジスタ方式
 - (b) メモリ間演算を基本としたオーソゴナルな命令セット
 - (c) 高速実行用にチューニングした短縮形アドレッシングモード
 - (d) メモリ多重間接をサポートする付加形アドレッシングモード
 - (e) ビットマップ、文字列を高速に扱う高機能命令
 - (f) 多様なフラグ

※3) UNIX 米国ATT社ベル研究所で開発されたオペレーティングシステムの名称である。

※4) HFPU(High performance Floating Point Unit) 高性能浮動小数点演算ユニットのことである。

※5) GDP(Graphic Data Processor) 高速グラフィックデータ処理用のプロセッサのことである。

※6) AI32(Artificial Intelligence 32) 高速AI言語実行用プロセッサのことである。

- (g) 高速コプロセッサプロトコル
- (2) OSの高速実行に適したアーキテクチャ
 - (a) 空間指定子による論理空間の指定(共有, 個別)
 - (b) セクションとページによる2段階アドレス変換
 - (c) 高速コンテキストスイッチ命令
 - (d) タスク用キュー操作命令
 - (e) 遅延例外, ソフトウェア遅延割込サポート
- (3) 高信頼アーキテクチャ
 - (a) 4レベルリング保護
 - (b) セクション, ページ単位の保護
 - (c) 命令の実行が保障された多様な例外処理
 - (d) システムダウンを防ぐ情報量豊富なスタックフレーム
- (4) ハードウェアの高性能化
 - (a) MMU内蔵 TLB(Translation Look-aside Buffer) 32本, DAT(Dynamic Address Translation)ルーチン付き
 - (b) 分散形キャッシュメモリ内蔵
 - 命令用……1kバイト
 - スタック用……128バイト(コヒーレント)
 - 分岐予測テーブル……4本
 - ストアバッファ……1本
 - (c) 6段パイプライン……同時に五つの動作を実行
 - (d) 140ビット水平形マイクロプログラム
 - (e) 同期形2クロック・バスサイクル
- (5) デバッグサポート方式
 - (a) エミュレータサポート機能
 - (b) セルフデバッグ機能
 - トレースモード
 - ブレークポイントレジスタ 命令用, オペランド用
- (6) LSI化技術
 - (a) CMOS Al2層1.3 μ mプロセス
 - (b) 動作周波数 16MHz, 20MHz, 25MHz(将来)
 - (c) 135ピンPGA(Pin Grid Array)パッケージ
- (7) 拡張性
 - (a) 64ビットへの拡張性リザーブ
 - (b) 各種アドレッシング, 命令ビットのリザーブ

以上のように, H32は第2世代の32ビットCPUとして, 性能, 機能上の工夫を豊富に盛り込み, 特徴のあるプロセッサとなっている。高級言語とOSの高速実行はアーキテクチャレベルで盛り込まれ, 更にインプリメントとしても高速化が図られている。また, 将来への拡張として, 64ビットオペランド指定など, アーキテクチャの拡張性がリザーブされており, 本格的なコンピュータ資質を持った高機能CPUである。

3.2 H32バス仕様と周辺LSIの開発

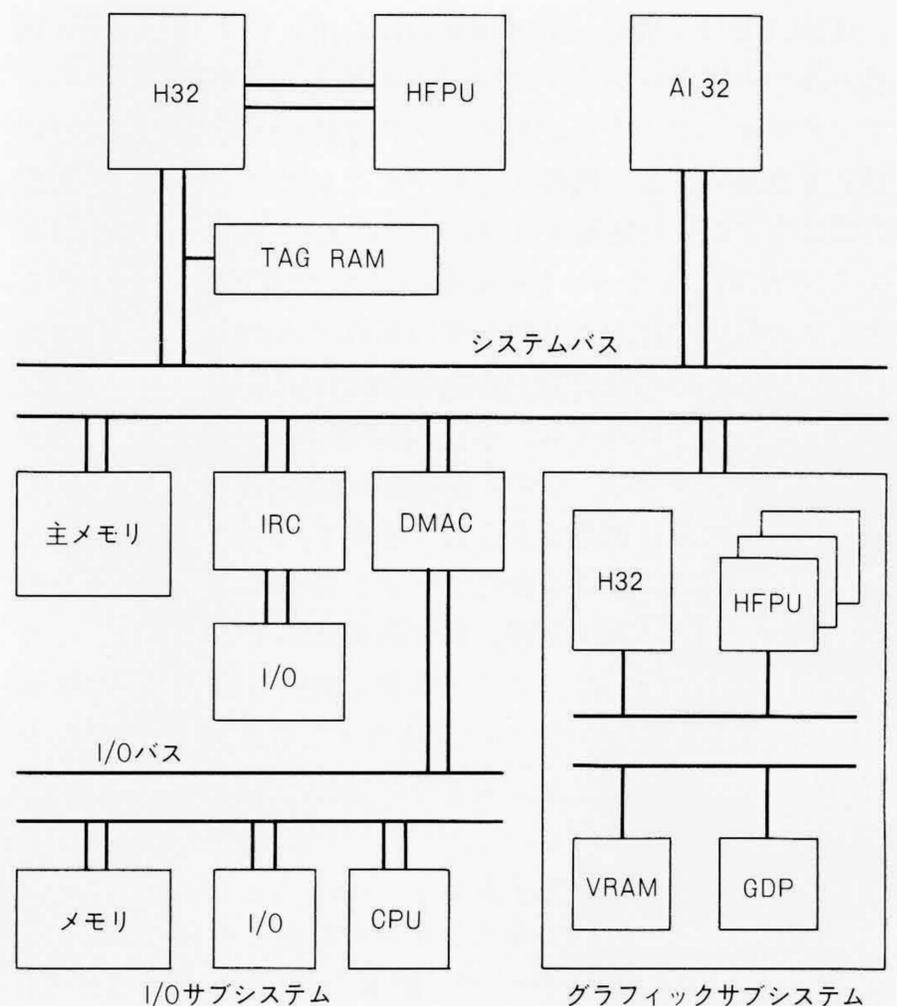
H32システムの基本となるバスインタフェースの特徴は, データ転送を最小2クロックサイクルで行う同期バスの採用, 及び浮動小数点演算(HFPU: High performance Floating Point Unit)チップとCPUとの間のデータ転送を効率よく行うコプロセッサプロトコルにある。このバス仕様をもとに, 高性能を十分発揮できるようにH32周辺ファミリーLSIが開発されている。

H32を使った標準的なシステムの例を図4に示す。ここで,

タグRAM(Random Access Memory)チップは, 主メモリの対応するアドレスを記憶するタグメモリと制御論理を含むLSIで, キャッシュメモリの制御に使われ, 高速メモリとともにメモリの参照時間の短縮を目的にしている。

浮動小数点演算(HFPU: High performance Floating Point Unit)チップ, AI(Artificial Intelligence)言語プロセッサ(AI32)は, H32のコプロセッサとして開発されている。なかでもHFPUチップは, H32とタイトに動作するLSIである。H32とFPUとの機能分担は, H32が命令の解釈, 実効アドレスの計算, メモリへの参照を行い, HFPUがデータを受け取り, 実際の演算を行う形をとっている。CPUからのコマンド転送はパイプライン形式で行われ, コマンド転送のスループット向上, CPUとHFPUとの並列処理が図られている。更にHFPUは, マルチチップ構成をとることによってベクタ演算を高速化でき, GDP(グラフィックデータ処理用プロセッサ)と組み合わせて図形処理に適したシステム(グラフィックサブシステム)を構築できる。

I/O(入出力)装置と主メモリとのデータ転送を受け持つ



注: 略語説明

- HFPU(High performance Floating Point Unit)
- AI 32(Artificial Intelligence 32ビットプロセッサ)
- TAGRAM(キャッシュタグサポート用コントローラ)
- IRC(Interrupt Control)
- DMAC(Direct Memory Access Controller)
- VRAM(Video Random Access Memory)
- GDP(Graphic Data Processor)

図4 H32標準システム構成図 H32はシステム中のメインCPUとして, またグラフィックサブシステム中のプロセッサとして使われる。

DMAC^{*7)} (Direct Memory Access Controller)は、二つのサイズの異なるバスを結合する機能を持っている。この機能を使うことによって、I/Oサブシステムとメモリバスとを並列に動作させることが可能となり、メモリバスでの転送効率の向上に役立つ。またDMACは、マルチプロセッサ構成についてもメッセージ交換などの機能を持っており、効率の良いシステム構成を少ない外付け回路で実現することができる。

3.3 16ビットマイクロプロセッサH16

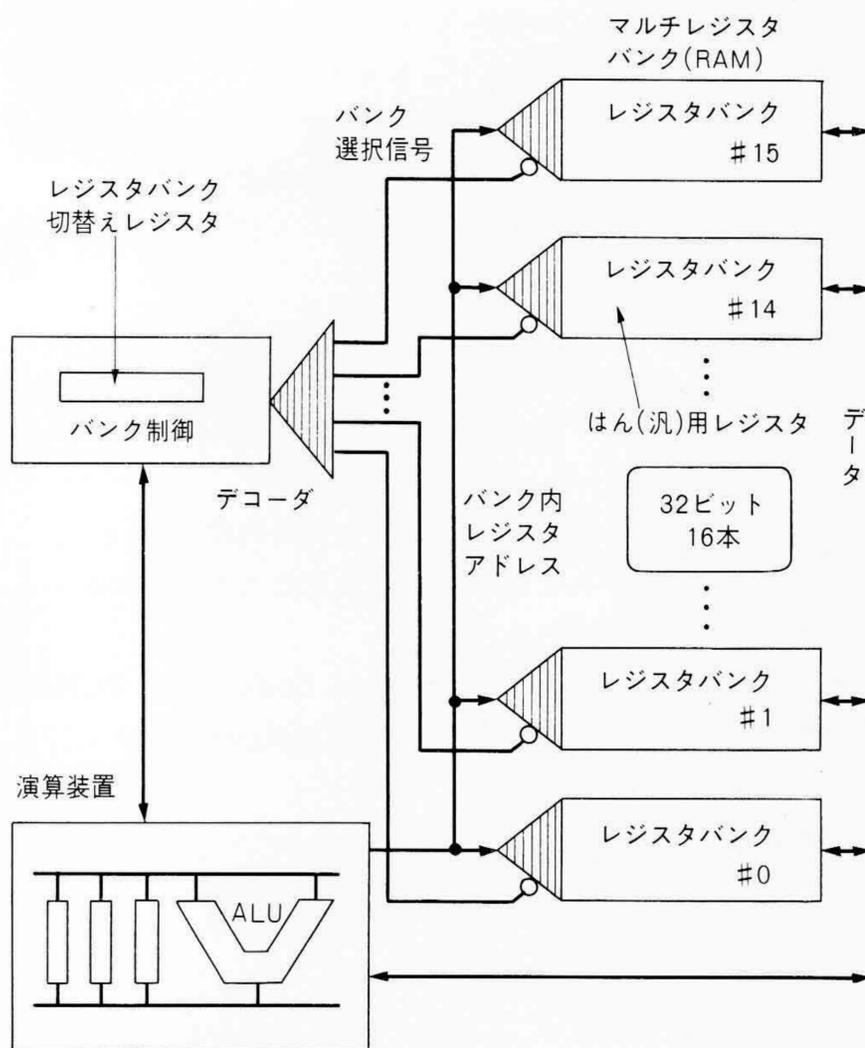
新しい16ビットマイクロプロセッサは、自動車エンジンやレーザビームプリンタなどの高度な制御を必要とするシステムの機器組込形マイクロプロセッサとして開発したものである。これまで機器組込形マイクロプロセッサは8ビット機が中心であったが、一部応用システムの高度化に伴って、16ビット機への移行が不可欠となっている。ここで重要なことは8ビット機の持つ高い性能対価格比を維持することであり、システム集積形のマイクロプロセッサとしてLSIをまとめている。また、このLSIの核となるCPUは機器組込形マイクロプロセッサに適したリアルタイム処理性を向上する新しく開発したアーキテクチャを備えている。以下、CPU及びこれを核とした集積機能に関して、その概要と特徴について述べる。

3.3.1 CPUの概要

H16CPUは、32ビット×16個のはん用レジスタ群を最大16組み持つ大容量レジスタファイルを持っている。このアーキテクチャを「マルチレジスタバンク方式」と呼び、処理の切替を高速化する。機器組込形マイクロプロセッサは、入力機器などからの処理要求(割込み)によって対応する処理(タスク)を起動するイベント駆動形のシステム構成を採る。あるタスクの実行中に、より優先度の高いタスクの実行要求が発生すると、実行中のタスクの中断処理を行った後に新タスクを実行開始しなければならない。従来のマイクロプロセッサアーキテクチャでは、この中断処理ははん用レジスタ群のデータを主メモリに退避することで達成される。また、新タスクの実行終了後、退避されたデータを再びはん用レジスタ群に戻して処理中断前の状態に戻す回復動作が行われる。これらの退避・回復動作は、タスク切替頻度の高い装置の制御で、OSの大きなオーバーヘッドとなって現れてくる。これを解消したのが「マルチレジスタバンク方式」のアーキテクチャである。

(1) マルチレジスタバンク方式

図5はH16のCPUアーキテクチャの概要を示したものである。本CPUはマイクロプログラム制御の演算装置と、1kバイトのSRAM(Static RAM)に収納したマルチレジスタバンク及びそのバンク制御部から成る。マルチレジスタバンク中の一つのレジスタバンク(はん用レジスタ群)は、バンク制御部にあるレジスタバンク切替えレジスタの内容によって選択される。このような構成によって、タスク切替えが発生した場合、レジスタバンク切替えレジスタの内容を書き換えることで一



注：略語説明 RAM(Random Access Memory)
ALU(Arithmetic and Logic Unit)

図5 H16CPUの構成 最大16組みのはん用レジスタ群を備え、タスク切替を高速化する。

つのレジスタバンクから他のレジスタバンクへの切替えが実現される。主メモリとレジスタバンクとの間のデータの退避・回復動作はなくなる。本アーキテクチャの効果は、タスク切替の頻度が高ければ高いほど大きい。

(2) 命令体系

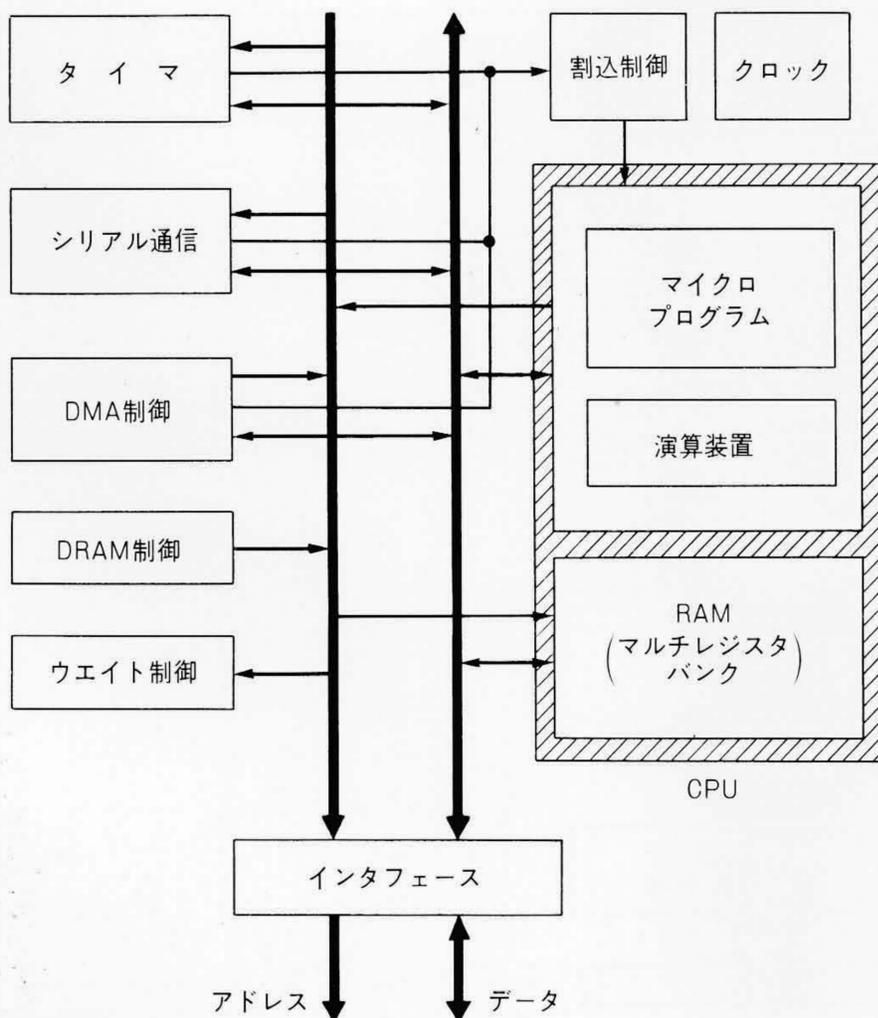
H16の命令語は8ビット単位に構成され、オペランドとしてメモリ、レジスタのいずれも制限なく指定できる対称性を備えた直交形を基本としている。アドレッシングモードもメモリ間接を含む13種があり、高機能なものとしている。更に、レジスタ間演算などの単純機能を16ビットに圧縮した短縮形命令群を備え、高いオブジェクト効率を実現できる。命令機能もビット処理命令を充実するなど機器制御に向けた命令体系としている。

3.3.2 H16の内部構成

図6は上記のCPUと多くの周辺機能を1チップに集積したH16のLSI内部構成を示したものである。周辺機能としては、タイマ、シリアル通信、DMA制御、DRAM制御、ウェイト制御をはじめ、マルチレジスタバンクを収納するRAMがあり、標準バスで接続されている。ここでRAMに収められるマルチレジスタバンクの数は、応用システムによって可変にできるようにソフトウェアで2、4、8、16の四つのバンクモードのいずれかに設定できる。16バンクモード以外はRAMに空きを生ずるが、この部分は内蔵メモリとして使用できる。

以上、16ビットマイクロプロセッサH16はリアルタイム処理

*7) DMAC(Direct Memory Access Controller) CPUの代わりにメモリとI/O又はメモリとメモリの間のデータ転送を高速に行うコントローラである。



注：略語説明 DMA(Direct Memory Access)
DRAM(Dynamic Random Access Memory)

図6 H16マイクロプロセッサの構成 高性能CPUと多くの周辺機能を1チップに集積した性能対価格比の高い16ビットマイクロプロセッサである。

性に優れ、高機能命令を備えた新世代の機器組込み形マイクロプロセッサとして位置づけられる。メモリ空間も16Mバイトとこのクラスでは最高で、高性能かつ低価格な性能対価格比の高いシステム実現のキーデバイスとして今後の応用が期待される。

4 サポートソフト・ハードの概要

オリジナルアーキテクチャのマイクロプロセッサを、ユーザーに使ってもらえるようにする重要なかぎが、サポートソフトウェア及びエミュレータや評価ボードなどを含むサポートツールにあると考えている。これらのサポートソフト・ハードは、大きく分けると自主開発する領域と第三者(以下、サードパーティと言う。)の開発に頼る領域に分けられ、極力ユーザーから見た選択の機会が多くなるように両者を同時に進めている。一方、オリジナルアーキテクチャのマイクロプロセッサを新しく採用してもらうにはそれなりの努力も必要となるが、この点はLSIの性能や機能を飛躍的に向上させることによって、LSI自身を魅力あるものにすると同時に、32ビットマイクロプロセッサの領域ではTRONプロジェクトに積極的に参加することによって、サポート環境を含めて国内標準、ひいては事実上の世界標準を確立する努力を行っている。

Hシリーズのサポートソフト・ハードを開発するに当たっては、いろいろな局面での標準化を強く意識して次のような事項を方針とした。

- (1) アセンブラ言語は、H8、H16、H32の全品種に対してニモニックレベルでの整合性を図る。これによって、アセンブラ言語レベルとはいえHシリーズ内での移行に違和感を与えないように配慮する。
- (2) Hシリーズの全品種に対してCコンパイラをサポートし、他のマイクロコンピュータからHシリーズへ移行する場合、又はHシリーズ内相互移行の場合のマイグレーションパスのメインルートとする。
- (3) H16やH32を活用した評価ボードとして、標準バスを採用し、ユーザー手持ちのシステム上でごく短い時間でLSIを評価できる環境を整える。
- (4) 特に、32ビットマイクロプロセッサH32は、TRON仕様に基づいており、サポートソフト・ハード領域でもTRONプロジェクトに賛同する他メーカーとの共同開発を行う。
- (5) 産業機器組込用リアルタイムOSとしてTRONプロジェクトの中で推進されているITRON(Industrial TRON)仕様に準拠したOSをH16とH32の上でインプリメントする。
- (6) サポートソフトウェアは、原則としてすべてC言語を使って開発し移植性を高める。また、インプリメントするホストコンピュータも現在最もよく普及し使われているDEC社のVAX、IBM社のPCシリーズをはじめ、日立の2050などニーズに応じて移植対象マシンを拡大していく。
- (7) サードパーティからもHシリーズを対象としたサポートソフト・ハードが提供できるように、サードパーティとの提携関係を積極的に開拓する。

サポートソフトウェアの全体的構成を表1に、H32ボードシリーズ及びエミュレータについては図7にその概要を示す。Hシリーズエミュレータは、ASE^{*8)}本体が共用化され、品種対応はエミュレータボックスの交換により行われる。

5 将来への展開

Hシリーズの将来への展開として、H32ファミリーは、今後更に高性能化する方向と、H16同様システムインテグレートする方向の2系列に分化することが考えられる。高性能化の方向は、従来と同様、2年ないし3年ごとに2倍の性能向上を図らなければならない。またそのトレンドに合うため、いつの時点かで、バス幅の64ビット化と、アーキテクチャの64ビット化、更にマルチプロセッサ化なども行われることになろう。システムインテグレートの方角は、各種周辺LSIのオンチップ化であり、理想的には、ワンチップPCやワンチップI/Oコントローラの実現である。これらの32ビットファミリーの中では、ソフトの互換性が保たれることは言うまでもない。

H16、H8などはシステムオンチップ形のマイクロコンピュータであり、各種の周辺LSI機能のオンチップ化が行われ豊富なシリーズ製品が展開される。更に、オンチップメモリの不揮発性プロセス技術を生かした機能拡大も図られる。

*8) ASE(Adaptive System Evaluator) 開発ツールエミュレータの一つである。

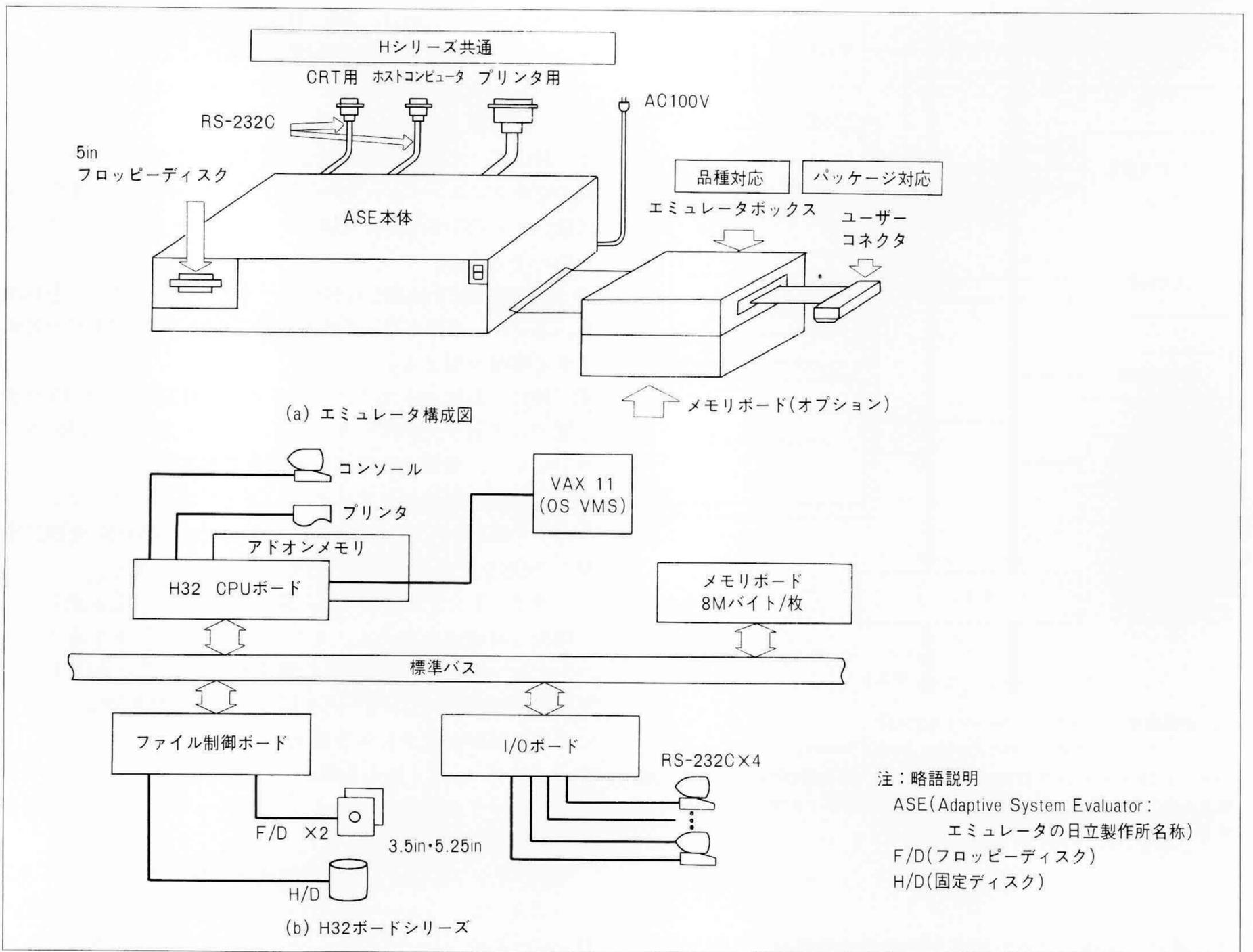


図7 Hシリーズエミュレータの構成及びH32ボードシリーズ HシリーズエミュレータはASE本体が共用でき、品種対応はエミュレータボックスを交換するだけでよい。H32ボードシリーズは、UNIX^{®3)}搭載を前提に構成されている。

表1 Hシリーズサポートソフトウェアの構成 Hシリーズには自社開発サポートツール以外にも、サードパーティツールも用意される。

ソフトウェアプロダクト	
自主開発 プロダクト	アセンブラ
	リンカ
	ライブラリアン
	シミュレータ デバッガ
	Cコンパイラ
	Cランタイムライブラリ
	オブジェクトモジュールフォーマットコンバータ
	リアルタイムOS(ITRON仕様に準拠)
開発 プロ パ ダ ク テ イ	アセンブラ, リンカ, ライブラリアン
	シミュレータ デバッガ
	Cコンパイラ
	COBOL, FORTRAN
	UNIX ^{®3)}

6 結 言

以上述べたように、Hシリーズマイクロコンピュータファミリーは、新たなユーザーのニーズを満たす新アーキテクチャのマイクロコンピュータファミリーである。H32は、性能を重視するマーケットをねらい、周辺LSIを含めたチップセットとしても特徴を出す。H16は豊富な周辺機能をオンチップしたシステムオンチップ形のマイクロプロセッサであり、またH8は、メモリや周辺機能をオンチップしたコストパフォーマンスの良いコントローラ用途のマイクロコントローラである。更に、多様なユーザーのニーズにこたえるサポートツールも統一的に開発されており、システム開発に便宜を与えている。