

製品紹介

レジンモールド形SHFミキサ用GaAsショットキーダイオード “HSE11”

衛星放送は、ゴーストの少ない鮮明な映像や、PCM方式によるHiFiサウンドが受信できることなどが好評で、今後大幅な普及が期待されている。衛星放送を受信するためには、BSコンバータとBSチューナが必要となる。BSコンバータの機能は、衛星から発信された12 GHz(SHF帯)の微弱電波を効率よくキャッチ、増幅して1 GHz(UHF帯)の中間周波信号に変換することである。この周波数変換に使用されるミキサ用GaAsショットキーダイオードには、広帯域特性を持ち、低雑音で変換損失の小さいことが要求される。日立製作所では既に、セラミックパッケージに気密封止したマイクロピル形のHSC11を製品化しているが、今回当用途としては初めて、レジンモールド形でありな

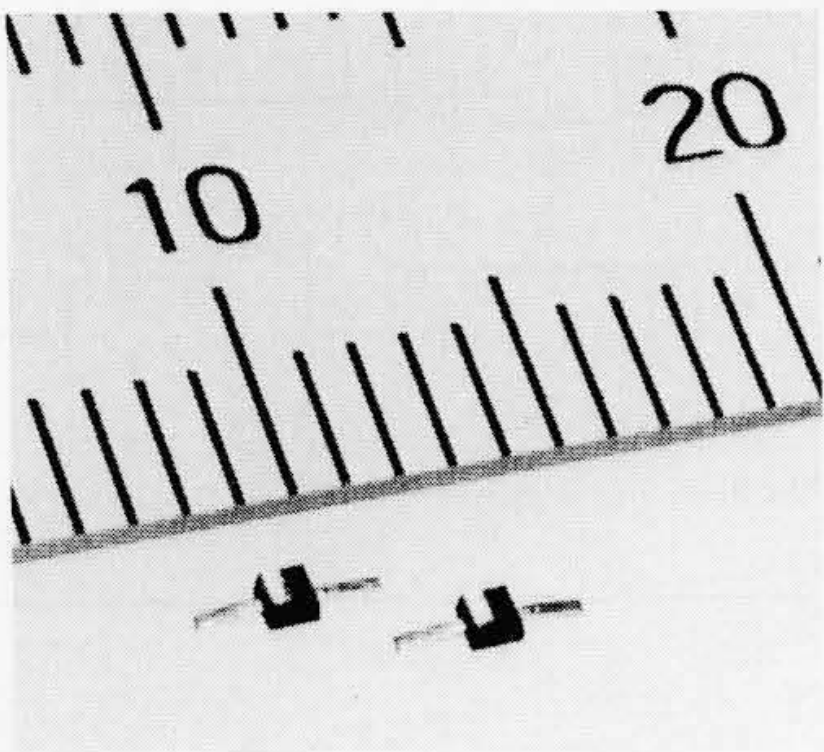


図1 HSE11

がら従来と同等以上の低雑音・低変換損失を達成したGaAsショットキーダイオードHSE11を開発し、製品化した(図1)。なお、HSE11はBSコンバータ以外にも、高周波測定器、ドップラレーダなどのミキサ用途にも応用できる。

1. 主な特長

HSE11は、マイクロ波ストリップ線路及びハイブリッドICへの実装を目的として開発され、超小形レジンモールド外形の採用と組立構造の工夫により、以下の特長を持っている。

- (1) 低雑音(当社比0.1 dB向上)で、かつ低変換損失である。
- (2) ケース容量、直列インダクタンスの小さい良好なインピーダンス特性を示し、回路へのインピーダンス整合面でより使いやすくなっている。
- (3) 面実装を考慮したパッケージ構造を採用している。
- (4) 最適リード成形がなされており、追加加工の必要がなくそのまま実装可能である。

2. 主な仕様

HSE11の主な仕様を表1に示す。
(日立製作所 半導体事業部)

表1 主な仕様
(a) 絶対最大定格 (Ta=25℃)

項目	記号	定 格
逆電圧	V_R	4.0 V
順電流	I_F	50 mA
せん頭順電流	$I_{F(Peak)}$	150 mA
接合部温度	T_j	125℃
保存温度	T_{stg}	-55~+125℃
はんだ付け温度*	T_l	230℃

注：* 根元で10秒以内、1回

(b) 電気的特性 (Ta=25℃)

項目	記号	測定条件	Min.	typ	Max.
順電圧	V_F	$I_F=50\text{ mA}$	—	—	1.0 V
逆電圧	V_R	$I_R=10\text{ }\mu\text{A}$	4.0 V	—	—
端子間容量	C	$V_R=0\text{ V}, f=1\text{ MHz}$	—	—	0.4 pF
直列抵抗	r_s	$r_s=50\text{ V}_F3-150.75\text{ V}_F2+100.75\text{ V}_F1$ $V_F1:I_F=1.0\text{ mA}$ $V_F2:I_F=2.7\text{ mA}$ $V_F3:I_F=20\text{ mA}$	—	—	1.3 Ω

第4世代言語 “EAGLE/4 GL”

アプリケーション開発の効率向上は、今や社会的な強い要請となってきた。このような背景の基に、EDP部門の生産性向上、プログラムの信頼性向上及び開発要員の早期戦力化を目的とした第4世代言語EAGLE/4 GLを開発した。

1. 主な特長

- (1) システム開発のシステム設計から運用・保守工程までを支援する一貫開

- 発支援システムである。
- (2) 対話形式でプログラム開発ができる。
- (3) プログラムの処理パターンを選択するだけでプログラムが生成される。基本アルゴリズムは記述不要である(図1)。
- (4) 日本語によるロジック記述ができる。
- (5) ファイル定義から画面・帳票の入出力項目を選択するだけで、プログラ

ムが自動生成される。

2. 主な仕様

EAGLE/4 GLの主な仕様を表1に示す。

3. 稼動環境

- (1) 機種……M-620, M-630, M-640
- (2) OS……VOS K
(日立製作所 情報事業本部 コンピュータ事業部)

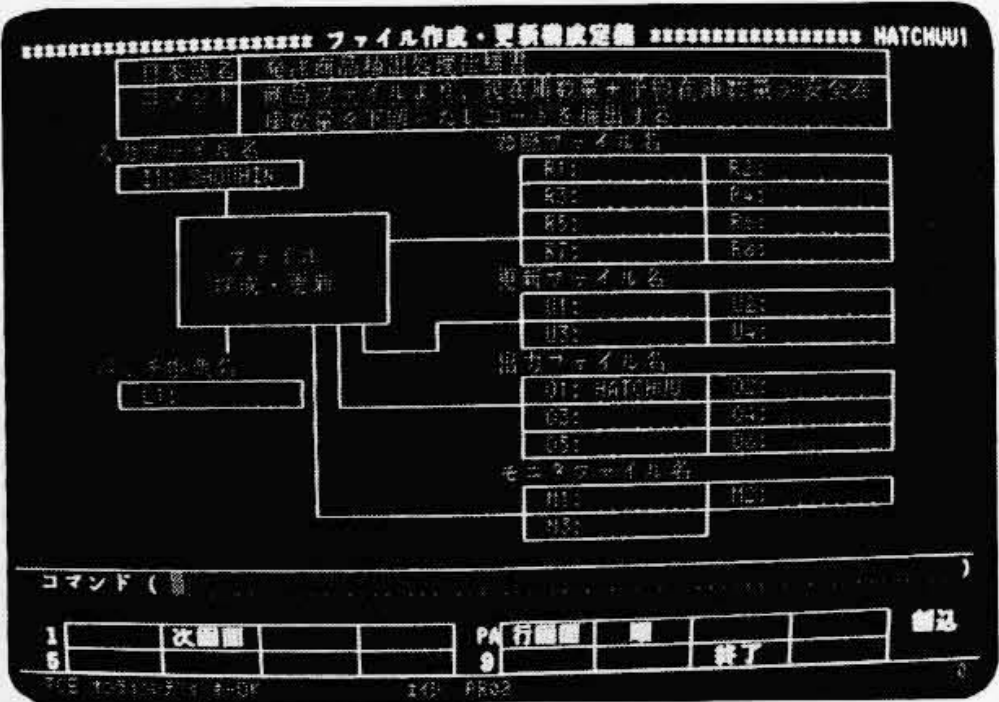


図1 EAGLE/4 GLのプログラム構成定義

表1 EAGLE/4 GLの機能一覧

工程名	作業概要	機能
設計	既存システムの検索・再利用	サンプル例題
		画面・帳票定義
	設計仕様書の作成	バッチ帳票定義
		データベース・ファイル定義
		簡易帳票定義
製造	プログラムの仕様定義と生成	簡易画面定義
		プログラム構成定義
		プログラム編集
テスト	テストデータの作成	コンパイラ
		テストデータ作成
		保守ドキュメント出力
運用・保守	保守ドキュメントの作成	

製品紹介

Hシリーズマイクロコンピュータ用クロスソフトウェアシステム

Hシリーズクロスソフトウェアシステムは、Hシリーズマイクロコンピュータのプログラムをパーソナルコンピュータ上で開発するためのサポートソフトウェアである。MS-DOS^{※1)}用に作られており、プログラム作成からデバッグまでの作業を一貫してパーソナルコンピュータ上で行うことができる(図1)。

システムは、次の六つのプログラムで構成されている。

- (1) プリプロセッサ
- (2) アセンブラ
- (3) リンケージエディタ
- (4) ライブラリアン
- (5) シミュレータデバッグ
- (6) オブジェクトコンバータ

プリプロセッサは、構造化アセンブリなどで記述されたソースプログラムを、アセンブラが処理することができる内容に変換する。アセンブラは、ソースプログラムから標準形式のオブジェクトモジュールを作成する。リンケージエディタは、オブジェクトモジュールを結合、編集し、ロードモジュールに変換する。シミュレータデバッグ

は、プログラムのシミュレータデバッグでシンボリックなデバッグを行う。オブジェクトコンバータは、ロードモジュールをEPROMライタの入力となるSタイプ形式のオブジェクトモジュールに変換する。ライブラリアンは、サブルーチン群などをライブラリファイルにして保管再利用する場合に用いる。

本クロスシステムは、日立製作所の工場がVAX/VMS^{※2)}用に開発したものを、日立マイクロコンピュータエンジニアリング株式会社がMS-DOS用に移植し製品化したものである。

現在、H16用とH8/500用の2システムがある。昭和63年下期中には、他のHシリーズマイクロコンピュータ用も製

品化する予定である。

1. 使用条件

(1) ハードウェア環境

PC-9800シリーズ、B16シリーズ、2020などユーザーメモリ512 kバイト以上。

(2) ソフトウェア環境

MS-DOS(バージョン2.11以降)

なお、このソフトウェアは、日立マイクロコンピュータエンジニアリング株式会社の製品である。

※1) MS-DOSは、米国マイクロソフト社の登録商標である。

※2) VAX/VMSは、米国DEC社の商標である。

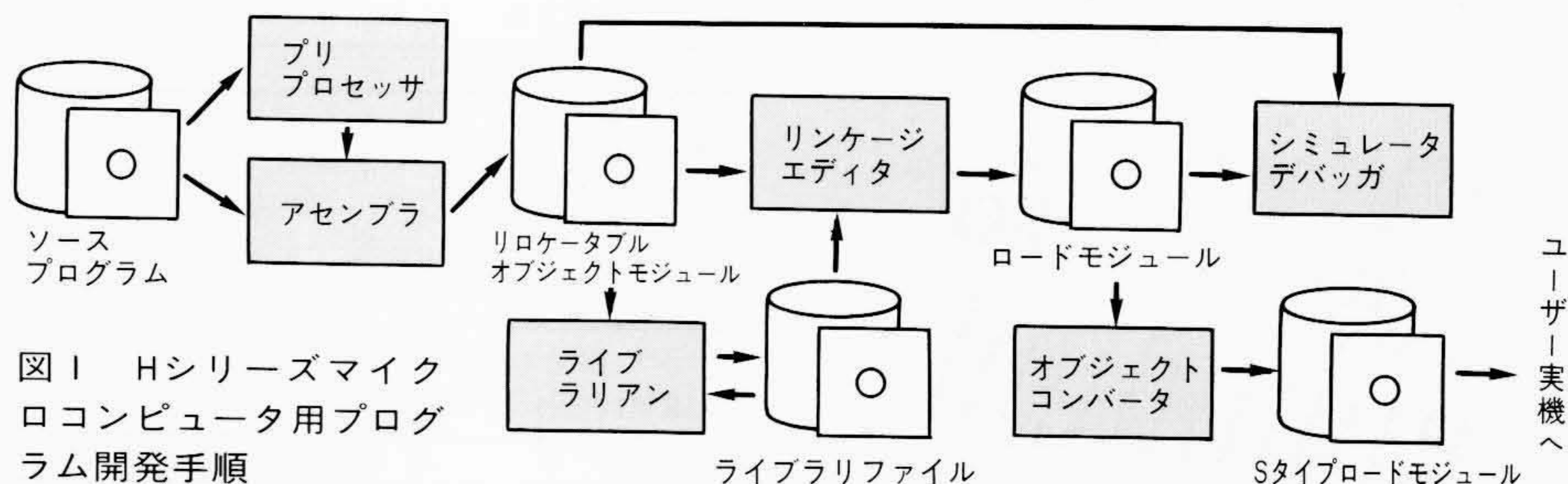


図1 Hシリーズマイクロコンピュータ用プログラム開発手順

H8/500シリーズ用リアルタイムモニタ“H8/RMS”

H8/RMSは、日立オリジナルシングルチップマイクロコンピュータ「H8/500シリーズ」用のリアルタイムモニタである。H8/500シリーズのシングルチップモードで十分使用できるように、プログラム容量・ユーザープログラムとの一体化を考慮して設計されている。H8/532内蔵のROM・RAMにH8/RMSとユーザープログラムを配置し、H8内蔵のI/O機能を使用すれば、1チップで並列処理制御システムが構築できる(図1)。

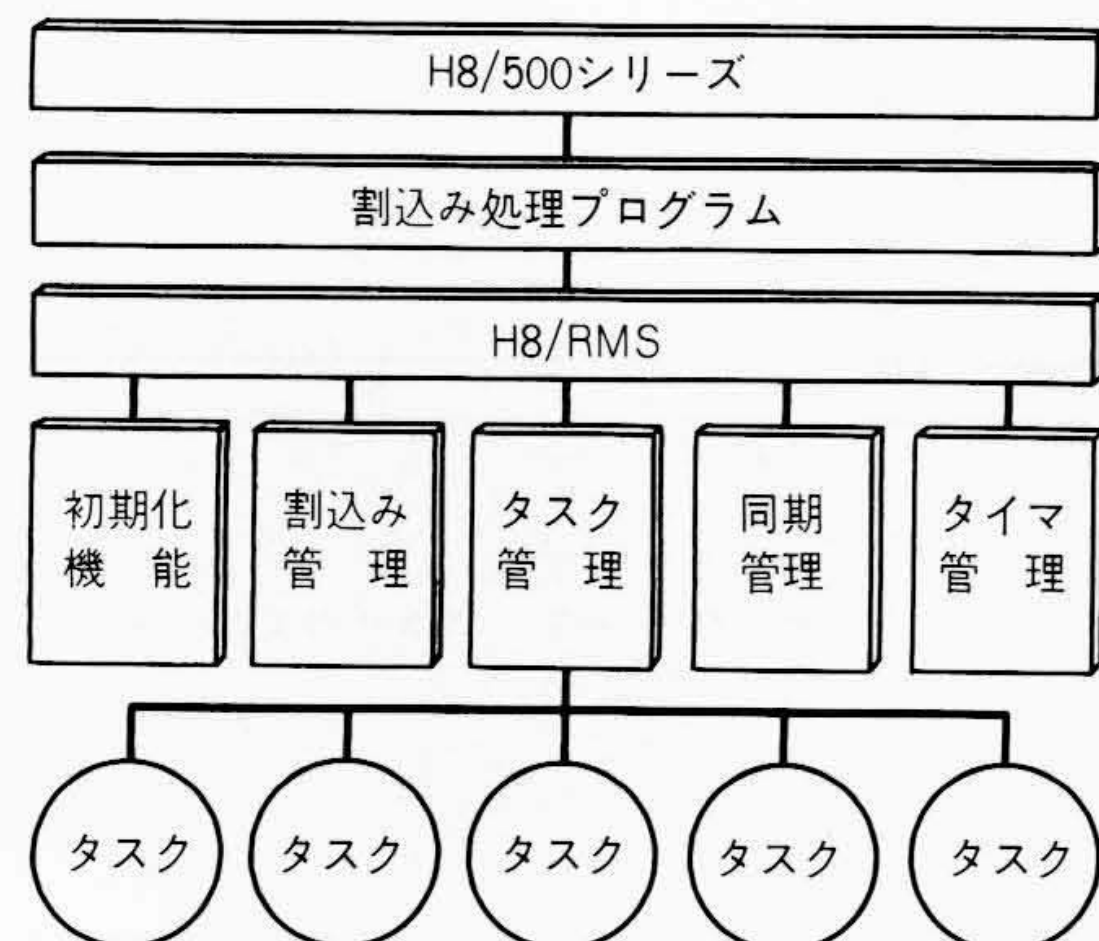


図1 H8/RMSの機能構成

1. 主な特長

- (1) 必要に応じてH8/RMSの機能選択が行える。
- (2) RMSの容量は最大2 kバイト、使用するRAMは最大210バイトであり、H8/532のシングルチップモードでの使用に適している。
- (3) ハードウェアに依存しない。
- (4) MS-DOS^{※)}パーソナルコンピュータを用いて、プログラム開発、デバッグが行える。

2. 機能

- (1) タスクの優先順位(15レベル)に基づくスケジューリング、タイマによる遅延起動が可能である。
- (2) イベントフラグ、セマフォによるタスク間同期が可能である。
- (3) ソフトタイマの基本時間を自由に決めることが可能である。
- (4) タスクディスパッチの延期・再開

※) MS-DOSは、米国マイクロソフト社の登録商標である。

を制御可能である。

3. 提供形態

オブジェクト、ソースともに5インチF/D(MS-DOS形式: 2 HD)

このソフトウェアは、日立マイクロコンピュータエンジニアリング株式会社の製品である。

表1 主な仕様

項目	仕様
適用CPU	H8/500シリーズ (シングルチップ・拡張ミニマムモード)
容量	モニタ部 600~2 kバイト 使用RAM 18~210バイト
システムコール数	14
性能	・割り込み禁止時間 Max.45 μs ・タスク切替え時間 Max.44 μs
タスク数	15
イベントフラグ数	15
セマフォ数	15
ソフトタイマ数	15
コンフィグレータ	ユーザーシステム情報の設定とモニタ部機能ライブラリの結合ユーティリティ

注: タスク切替え時間[シングルチップモードで使用し、star_tk(タスク起動)システムコールにより、タスクを切り替えた時間]

浮動小数点DSP

1. 本発明の背景

デジタル信号を実時間で処理できるDSP(デジタル信号プロセッサ)は、乗算器と加減算器を内蔵するLSIとして提供される。

このプロセッサを、例えば音声信号のフィルタ処理に用いた場合、積和演算によって内部データは16～28ビットとなり、浮動小数点データ演算形にする必要がある。

しかし、乗算器と加減算器とをデータバスで接続するはん(汎)用コンピュータの処理方式を採ると積和演算に時間がかかり、信号の実時間処理が困難となる。

本発明は、このような問題の解決を目的としており、LSI化に適した高速浮動小数点形DSPを提供するものである。

2. 本発明の内容

図1は本発明による浮動小数点DSPの一例を示したもので、データは次のように処理される。

(1) 外部インタフェースI/Oを介して16ビットの第1データバスにデータが入出力され、データはメモリへ格納される。(2) 浮動小数点乗算器は、第2データバス

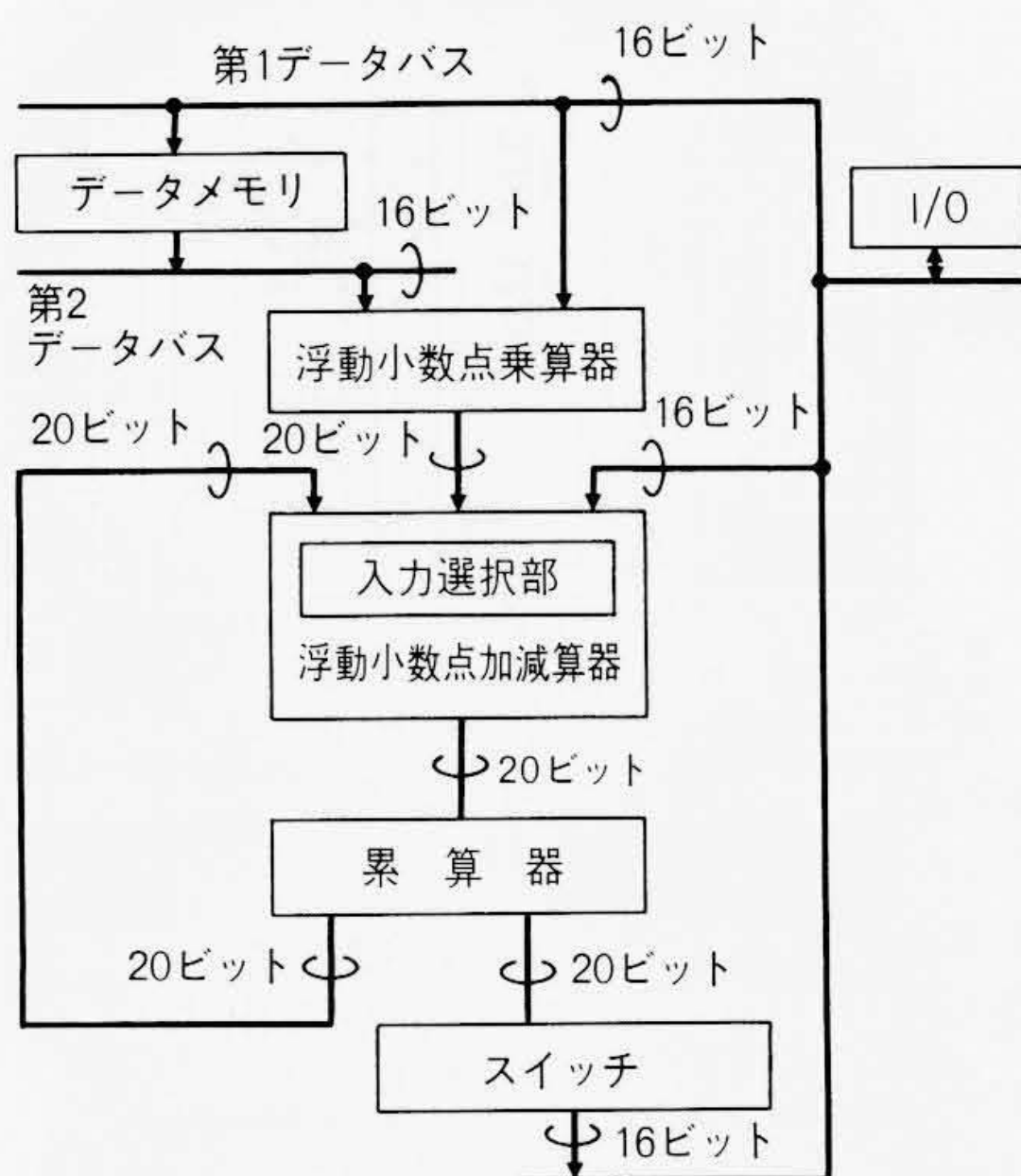


図1 本発明による浮動小数点DSP

タバスを介してメモリから読み出されたデータと第1バスからのデータを乗算処理し、20ビットのデータを出力する。(3) 浮動小数点加減算器は、20ビットの乗算器出力若しくは累算器出力、又は16ビットのデータを選択して加減算処理し、20ビットのデータを出力する。(4) 累算器からの20ビットデータは

加減算器又はスイッチに送出され、スイッチで20ビットから16ビットに変換されて、第1バスに出力される。

3. 特長・効果

- (1) 乗算器の出力、加減算器の入出力を、第1、第2データバスのビット数より大きなビット数としてデータ転送できるので、浮動小数点乗算器、浮動小数点加減算器の出力をそのまま演算に利用できるばかりでなく、演算時のけた落ちによる精度低下も防止でき、高速実時間処理が可能となる。
- (2) 浮動小数点演算回路を用いて、固定小数点、浮動小数点の両データを処理できる。
- (3) 外部とのデータ入出力を固定小数点データとし、内部演算は浮動小数点データとして処理できる。
- (4) ダイナミックレンジの拡張されたDSPを提供できる。

4. 提供技術

■ 関連特許の実施許諾

● 特許第1435713号

(特公昭62-42296号)

「デジタル信号処理プロセッサ」

EPROM内蔵マイクロコンピュータへの書き込み方法

1. 本発明の背景

プログラムを内蔵ROMに書き込んだ1チップマイクロコンピュータで、ユーザープログラムの即時書き込みのために、内蔵ROMのEPROM化が検討された。

しかし、このようなEPROMへの書き込みを既存のはん(汎)用EPROMライターで行うと、次のような問題が生じる。

マイクロコンピュータのアドレス空間に占めるEPROMのアドレス空間が

小さいので、EPROMの存在しないアドレスについての書き込みチェック(ベリファイ)ですべてエラーとなり、連続書き込みができなくなる。

本発明は、このような問題を解決し、はん用EPROMライターによる書き込み可能な1チップマイクロコンピュータを提供するものである。

2. 本発明の内容

図1はEPROM内蔵1チップマイクロコンピュータ構成の一例を示すものであり、図2はそのアドレス空間を示

している。

本発明は、ユーザープログラムが格納されるEPROMに割り当てられたアドレス空間(図2 A1～A2)を識別する機能と、書き込みチェックのとき、この割り当てられたアドレス空間以外のアドレス(図2 A0～A1, A2～A3)指定に対して、ブランク信号を送出させる機能を付加したものである。

3. 特長・効果

- (1) はん用EPROMライターによりA0～A3の連続書き込みを行っても、読み出しチェック時には、EPROMエリア以外のアドレスについてはブランク信号が検出されるのでエラーとならず、連続書き込みが可能となる。
- (2) はん用EPROMライターによるプログラム書き込みが可能となり、ユーザーの製品開発時間を大幅に短縮できる。しかも、従来のツールをそのまま開発ツールに使用できる。

4. 提供技術

■ 関連特許の実施許諾

● 米国特許4701886号

(特開昭61-51695号)

「半導体集積回路装置」

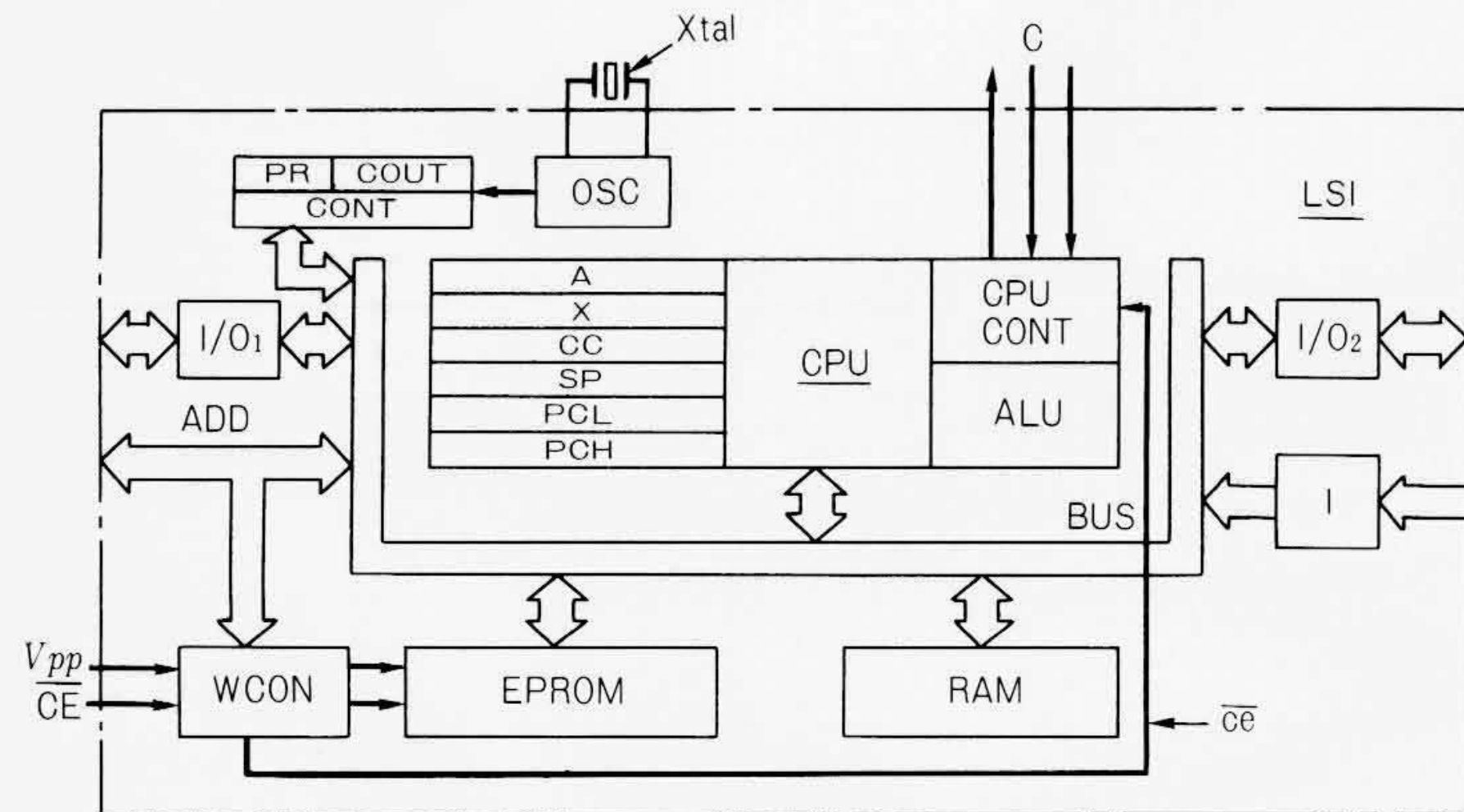


図1 EPROM内蔵1チップマイクロコンピュータ

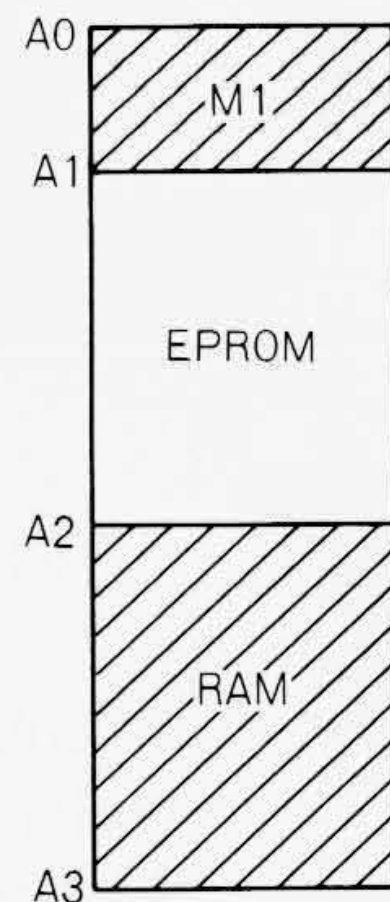


図2 マイクロコンピュータのアドレス空間

Bi-CMOS入出力レベル変換回路

1. 本発明の背景

CMOS論理回路は高集積化に適しており、LSIの内部回路としての使用が拡大している。しかし、LSIのユーザーは一般にLSIの入出力信号としてTTL信号を使用しており、入出力レベル変換回路が必要になる。

そこで、このレベル変換回路をCMOS回路で構成した場合、入力及び出力レベル変換回路の伝搬遅延時間の出力負荷容量依存性を小さくするためには、大きなトランジスタが必要で、高集積化の障害となる。

また、出力レベル変換回路の電流吸込能力を高めるためにも、同様に非常に大きなトランジスタを用いる必要があり、これも高集積化の障害となる。

本発明は、このような問題を解決するためになされたもので、高集積LSIに適した入出力レベル変換回路を提供するものである。

2. 本発明の内容

図1に本発明の説明図を示す。CMOSレベルで動作する内部論理ブロックのための入力用及び出力用のTTL-CMOSレベル変換回路の出力トランジスタは、バイポーラトランジスタ Q_1 、 Q_2 、 Q_3 、 Q_4 で構成されている。

そして、入力レベル変換回路の駆動

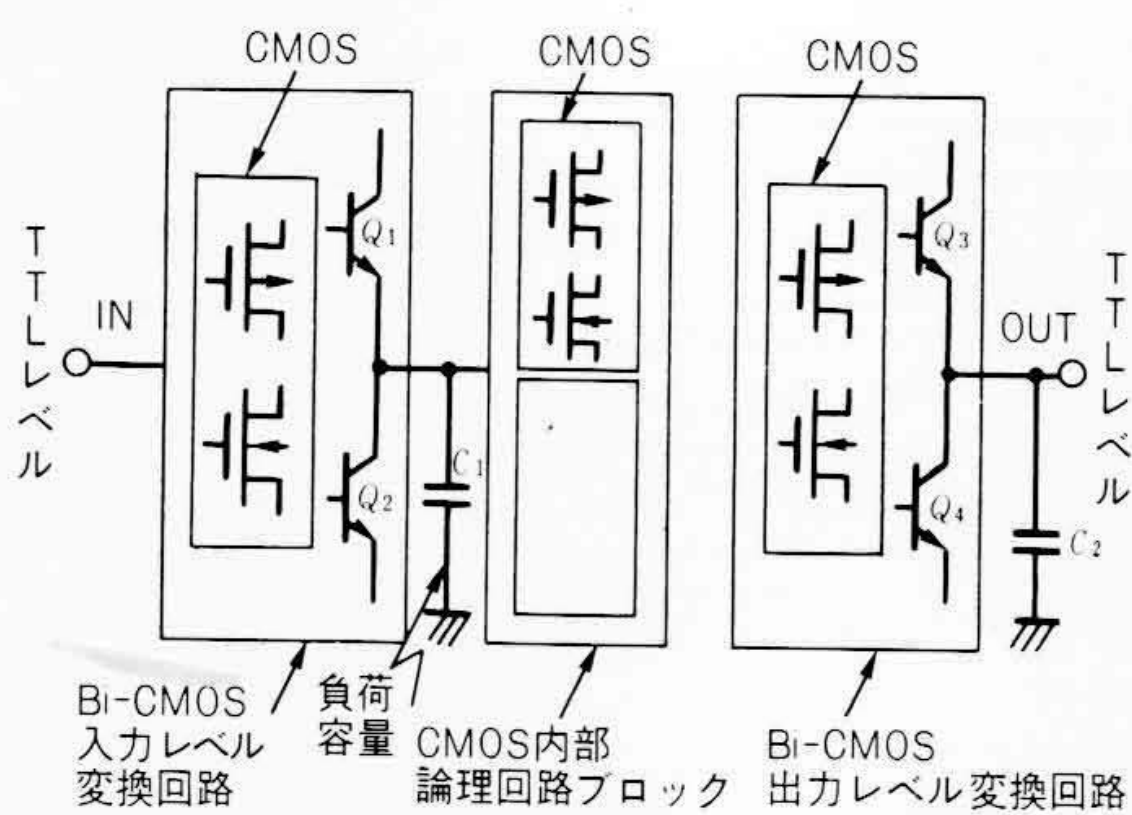


図1 本発明によるTTL-CMOSレベル変換説明図

トランジスタ Q_1 あるいは Q_2 のベース信号にはCMOSバッファ回路の出力を用いている（Bi-CMOS入力変換回路）。

また、出力レベル変換回路でも内部回路とバイポーラ出力トランジスタの間にCMOS回路を入れてある（Bi-CMOS出力回路）。

図2は、このような入力レベル変換回路の具体例を示すものである。

3. 特長・効果

(1) 入力及び出力レベル変換回路の出力負荷容量 C_1 、 C_2 の充電、放電を小寸法でも大電流を流すことのできるバイポーラトランジスタで行っており、伝搬遅延時間の出力負荷容量依存性を小さくできる。

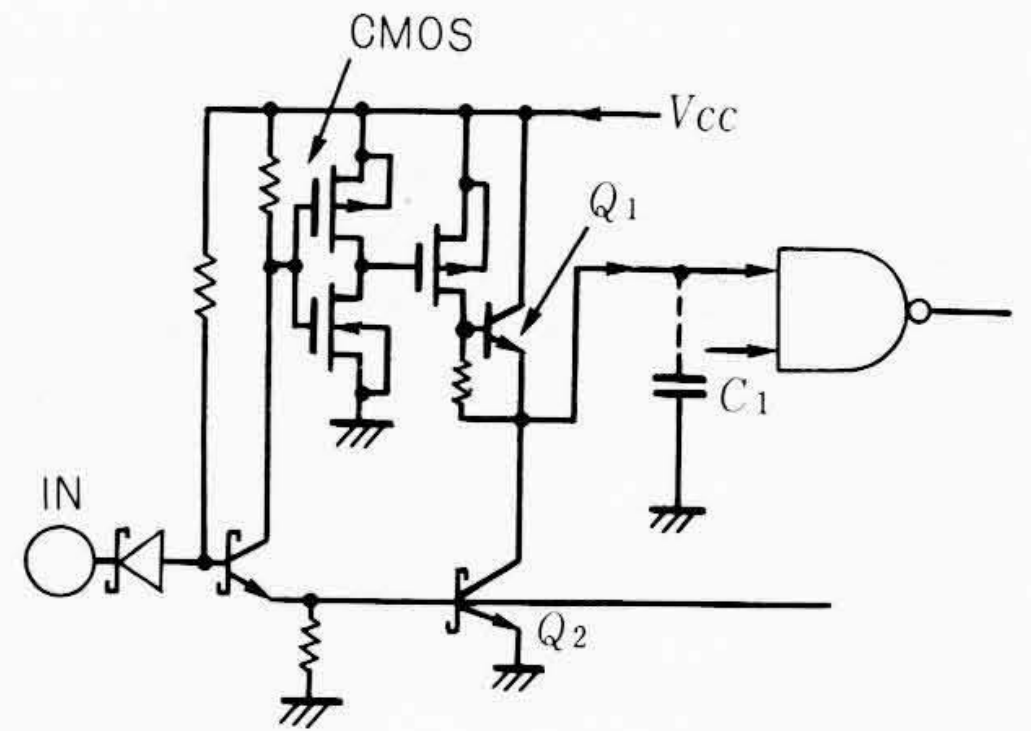


図2 本発明によるTTL-CMOS入力レベル変換回路

(2) 出力レベル変換回路の出力トランジスタを、バイポーラ形とすることによって、電流吸込能力を向上できる。

(3) 出力レベル変換回路をBi-CMOS構成とすることによって、内部論理回路の出力トランジスタの電流を小さくでき、内部論理回路の集積密度を向上できる。

4. 提供技術

- 関連特許の実施許諾
- 米国特許4689503号
(特開昭59-139724号)
「半導体集積回路装置」

日立評論 Vol.71 No.1

昭和64年度の日立技術の展望

本年の御愛読を厚く御礼申し上げます。

次号、昭和64年新年号(Vol.71, No.1)は、恒例により「昭和64年度の日立技術の展望」を特集致します。

なにとぞ、引き続き御愛読を賜りますようお願い申し上げます。

日立 Vol.50 No.12 目次

- | | | | |
|---------------|---|---|---------------|
| グ | ラ | フ | 生まれ変わるトマムの里 |
| ル | | ポ | 日立ビルシステム研究センタ |
| 明日を開く技術<98> | | | ウェーハを空気でつかむ |
| 技術史の旅<142> | | | 蒸籠倉 |
| 続・美術館めぐり<108> | | | 稲沢市荻須記念美術館 |

企画委員

委員長 武田 康 嗣
委員 内田 幹 和
" 加藤 寧 一
" 村上 啓 一
" 川崎 淳 学
" 清家 高 士
" 千葉 俊 彦
幹事 森 岩 男
" 三村 紀 久 雄

評論委員

委員長 武田 康 嗣
委員 吉澤 孝 典
" 増田 崇 雄
" 大島 弘 安
" 福地 文 夫
" 大林 清 明
" 池田 俊 明
" 谷原 陽 造
" 今井 博 一
" 押山 博 一
" 岡村 昌 弘
" 中山 恒 夫
" 三巻 達 彦
" 伊藤 俊 彦
幹事 森 岩 男
" 三村 紀 久 雄

日立評論 第70巻第12号

発行日 昭和63年12月20日印刷 昭和63年12月25日発行
発行所 日立評論社 東京都千代田区神田駿河台四丁目6番地 ☎101-10
電話(03)258-1111(大代)
編集兼発行人 伊藤俊彦
印刷所 日立印刷株式会社
定価 1部500円(送料別)年間購読料 6,700円(送料含む)
取次店 株式会社オーム社 東京都千代田区神田錦町三丁目1番
☎101 電話(03)233-0641(代) 振替口座 東京6-20018

© 1988 Hitachi Hyoronsha, Printed in Japan(禁無断転載) XZ-070-12