

情報産業市場ニーズと Hシリーズマイクロコンピュータ

H Series Microcomputers for OA and Control Applications

高度な半導体技術を駆使したHシリーズマイクロコンピュータの開発に当たり、情報産業のニーズを的確に把握し、いかに製品化に反映させたかについて述べる。取り扱う情報の質と種類を選択し、それぞれに必要な機能及び性能をCPUのアーキテクチャに折り込み、更に、性能の改善によって実現した。また、情報処理に必要な周辺LSIとして、DMAなどのシステム周辺LSI、グラフィック制御LSI、ファイル系制御LSIについても市場ニーズに合わせて機能と性能上の改善を図った。また、情報通信に必要な通信端末用及び交換用LSIの製品化についても、近い将来のISDN対応の通信用LSIを中心に記載した。

富永四志夫* *Yoshio Tominaga*

1 緒 言

過去の情報処理は、大形コンピュータの専門家による利用形態が中心であった。しかし、現在では、パーソナルコンピュータやワードプロセッサのように、高度な演算処理機能を持った装置が小形・軽量となり容易に個人的に利用できるようになった。また、個々の機器で利用される情報は、通信回路によって接続され、相互利用されるようになってきている。最近のファクシミリ機器の伸び率が年率13%以上になっている事実を見ても、このすう勢を感じ取ることができるし、パーソナルコンピュータ通信のネットワークも拡大の一途をたどっている。

これら情報機器の進歩は、半導体技術の発展によるところが大きい。それらの主要部分にはマイクロコンピュータや各種の専用LSI及びメモリLSIが多用されている。これらLSIの開発に当たっては、各種情報機器の持つ特性から決まるユーザーニーズを機能、性能に十分反映させる必要がある。ここでは、各種の情報機器で処理される情報の質や種類について整理し、これらを処理するマイクロプロセッサと周辺LSIに必要な機能・性能について述べる。更に、このようなユーザーニーズをどのようにHシリーズマイクロコンピュータの開発に反映させたかについて述べる。

2 情報処理とマイクロプロセッサ系列へのニーズ

パーソナルコンピュータ、ワードプロセッサ、ファクシミリの利用などオフィス環境は激しく変化している。これらのOA (Office Automation) 機器普及の背景には事務の合理化による省力化ばかりでなく、むしろ情報伝達の質的向上や迅速性を重視する社会的ニーズが高まっているためである。OAの対象となる情報の質と種類、及びこれを具体的な形に表現す

る情報の種類に応じたシステムニーズの具体化が必要となる。

2.1 情報の質と種類

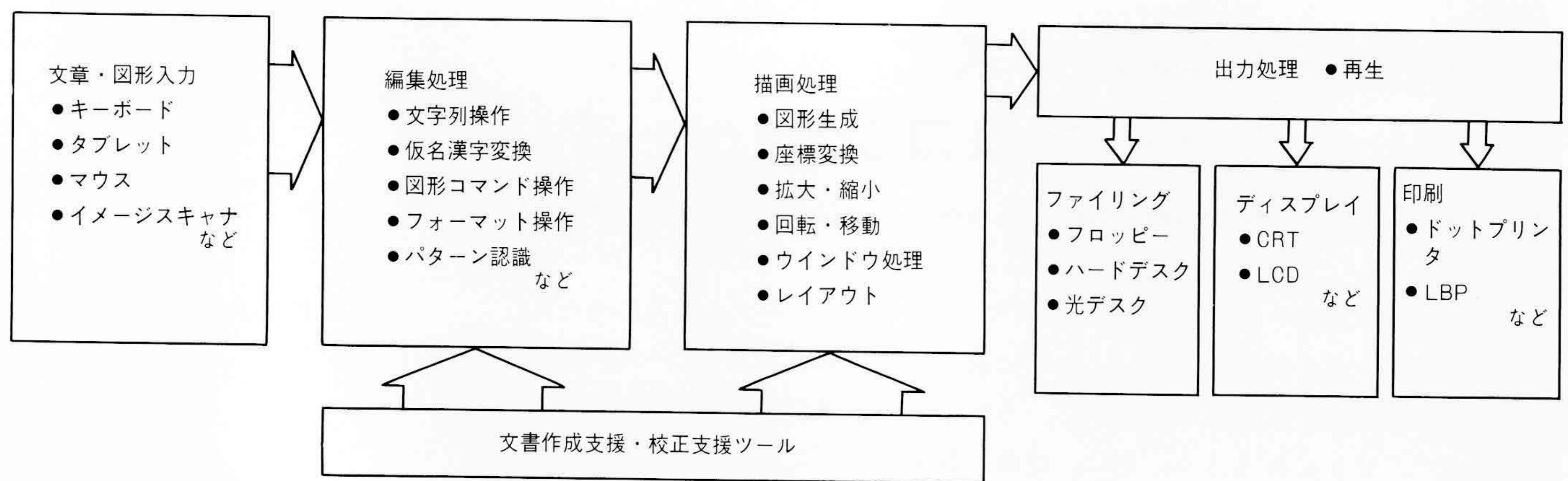
オフィスでの文書処理機能と取り扱う情報の形態及び業務形態を分析し、これらに必要なシステムをハードウェア、ソフトウェア両面から検討することは、オフィス情報処理システム開発の出発点であると言える。

オフィス業務の機能、形態及び情報の種類について表1に示す。文書作成と編集については、既にワードプロセッサやパーソナルコンピュータによって実用化されている。入力された文章や図形は、図1に示すように、文書作成及び校正用

表1 オフィス業務の機能、形態及び情報の種類 事務所での文書処理、情報や業務の形態を分析し、合理化に必要な機能及び性能を持ったマイクロプロセッサの方式設計を行う。

形 態	種 類
文書処理	文書作成と編集
	印 刷
	メイリング(配布)
	保存と検索
	⋮
メディアの形態	文章、図形、表 イメージ、音声、…
業務形態	書 く
	読 む
	考 え る
	聞 く
	話 す
	⋮

* 日立製作所武蔵工場



注：略語説明 LCD (Liquid Cristal Display), LBP (Laser Beam Printer)

図1 文字・図形処理入力から出力再生までのフロー図 入力された文章や図形は、支援ツールの助けを借りて編集、描画処理を行い出力処理される。

支援ツールの助けを借りながら編集処理を行い、その命令に従って描画処理を行う。

出力データは、ファイリング、ディスプレイ及びプリントアウトなどの出力処理の種類に応じて再生される。これら文書処理で取り扱う情報の種類によって、処理機能は高度化する。文章や表だけを取り扱う第1段階から、図形を処理する第2段階に進みつつある。

今後、更に高度なデジタル処理技術を必要とするイメージ入力処理や音声入力処理が実用化してくると思われる。特に、日本語の入力には、欧米のアルファベット式のキー入力が必要でも最適ではなく、画像入力や音声入力の必要性が高いため各種の検討が試みられている。

3 CPUへのニーズ

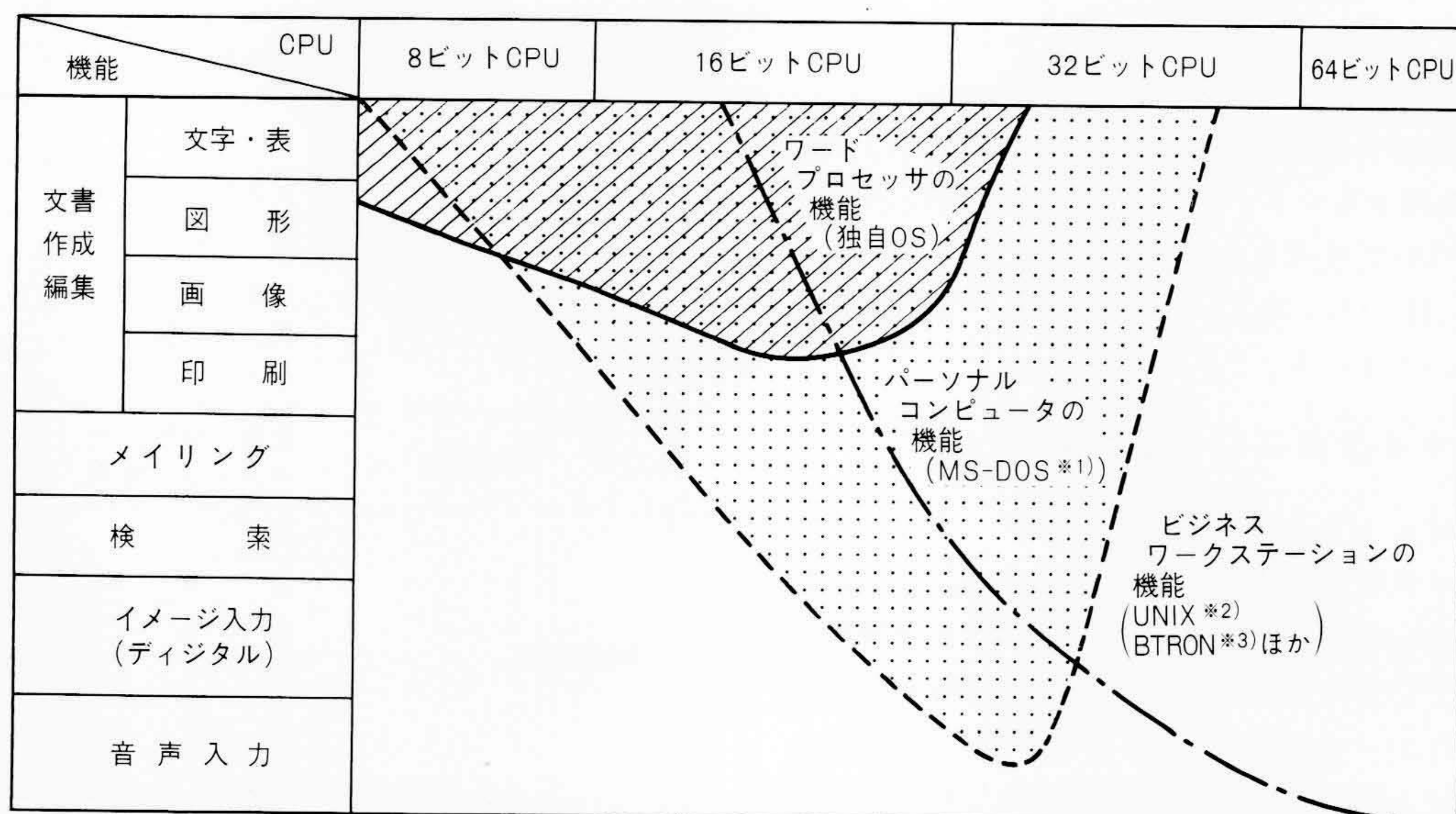
入力された文章・図形は、次に、編集処理が必要となる。

このときのCPU (Central Processing Unit)の機能及び性能に対するニーズは、システムの性能や応用分野などによって異なっている。

3.1 機能的ニーズ

初期のワードプロセッサはそれ自身単独の装置として使われ、システムとして閉じている。そのため、CPUの選択は個々のニーズによっていた。しかし、パーソナルコンピュータの場合は、市場で流通している応用ソフトとのオブジェクトコード互換性が重要視される。最初に採用したCPUのアーキテクチャは、上位機種の商品展開にも常に互換性が保たれ性能及び機能の向上が図られてきた。特に、8ビットCPU及び16ビットCPUについては、OS (Operating System)として標準的なMS-DOS^{*1)}の上で利用できるアプリケーションソフトが

※1) MS-DOS：米国マイクロソフト社の登録商標である。



注：略語説明 CPU (Central Processing Unit), OS (Operating System)

図2 CPU機能と情報処理機能 文書処理機能へのユーザーニーズ向上に伴い、CPU処理機能とOS (オペレーティングシステム)も変遷している。

表2 H32(32ビットマイクロプロセッサ)アーキテクチャ上の特徴 高機能プロセッサでは高級言語、例えばC言語の高速実行やメモリ保護機能などが要求される。

アーキテクチャ上の特徴	実 例 と 処 理 実 行
1.高級言語の高速実行	(1) 16本のはん(汎)用レジスタ (2) 高速処理用短縮フォーマット (3) 異種サイズ間演算サポート (4) サブルーチン命令 (5) ストリング命令 (6) 付加モード
2.OSの高速実行	(1) 高速コンテキストスイッチ命令 (2) 遅延割込み (3) 遅延コンテキスト例外 (4) キュー命令
3.グラフィックスの高速処理	(1) 任意長ビットフィールド操作命令 (2) ストリング命令
4.豊富で完備した例外処理	(1) 処理放棄(2種)、完了(12種)、取消し(12種)が実装されている。 (2) 多くのエラー情報を待避するスタックフォーマット (3) 例外事象発生時の命令回復
5.高速コプロセッサプロトコル	(1) 専用制御信号による短時間交信 (2) 最大8個のコプロセッササポート
6.シンプルで柔軟なメモリ管理と保護機構	(1) 4レベルのリング保護 (2) 共有と個別領域の分割 (3) 2レベルページングと可変長テーブルサイズ (4) セクション単位、ページ単位の保護

主流となり、流通ソフトも特定のCPUアーキテクチャを前提としたオブジェクトコードを生成する応用ソフトがサードパーティから供給された。しかし、図2に見るように、ビジネス用ワークステーションとしては、文書作成編集と同時に文書の印刷や送信などを同時に実行できるマルチジョブ・マルチタスク処理可能なオペレーティングシステムを採用する装置が多くなってきた。また、1990年代を予測したTRONプロジェクトが提唱するBTRON^{※2)}/OSをベースとする試作機の発表などもある。

16ビットから32ビットCPUになると、アドレス空間は64 kバイトから4 Gバイトにリニアな拡張が可能となり、各種データタイプの高速処理が可能となる。

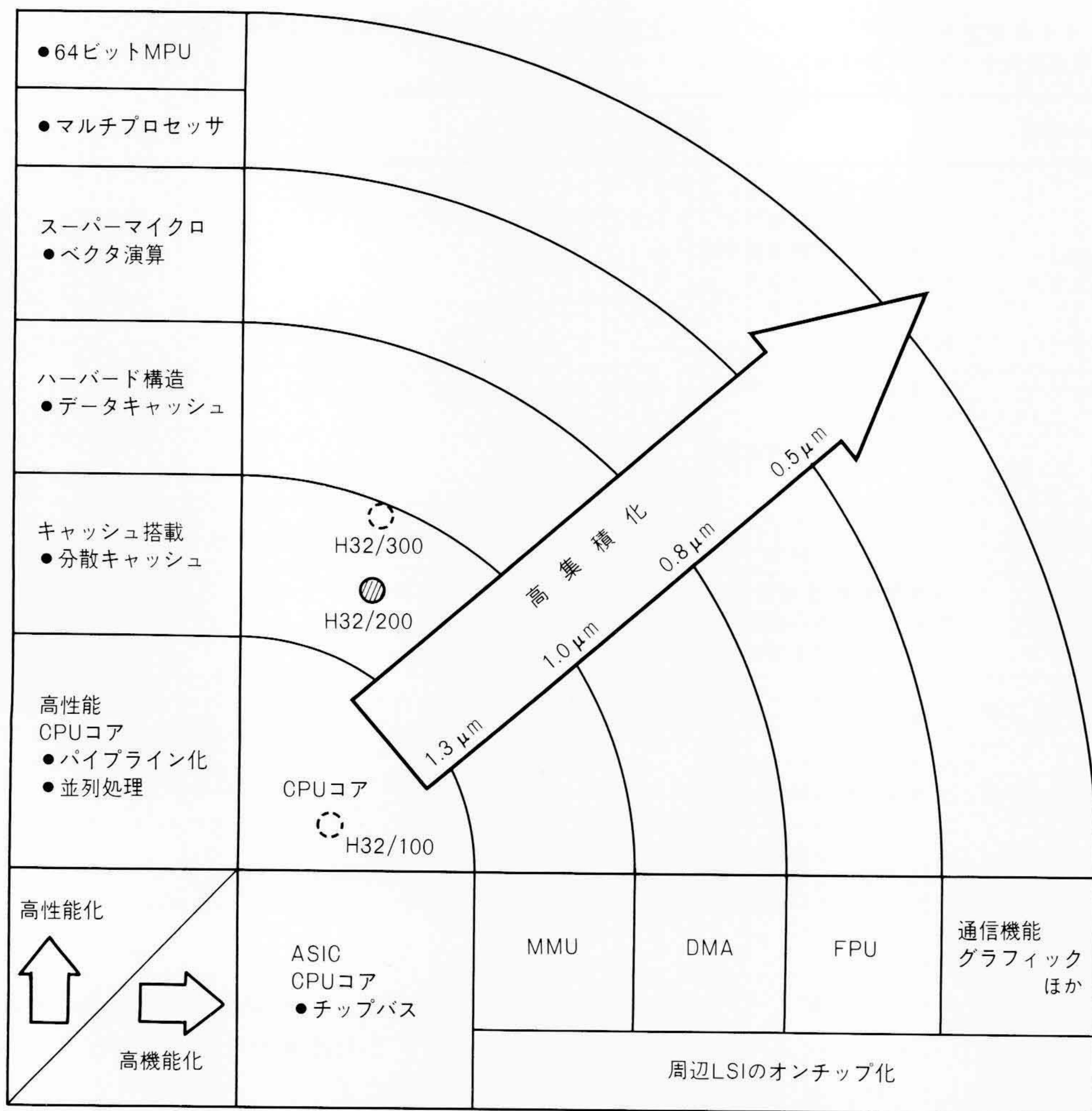
例えば、最近開発されたH32(32ビットマイクロプロセッサ)について、ユーザーから見たアーキテクチャ上の特徴を表2に示す。16ビット以上になると、ソフトウェアの生産性向上や異機種間のソフト移植を容易にするために、C言語などの高級言語を用いてプログラムを作成するケースが多く、言語の高速性がシステムの性能を左右する。レジスタ構成はユーザーから見たプログラミングモデルとして、アーキテクチャ上の重要な項目である。コンパイラの最適化を図り、チップ内レジスタ演算を頻繁に用いる場合は、レジスタ本数を多く持つ構成が有利と言える。しかし、OS演算中のコンテキストスイッチにより待避・回復を行う場合には、レジスタ本数は少ないほうが高速処理に適している。

また、H32では2バイト(16ビット)を単位として伸長する命令コード体系をとっている。これは適当なコード割付けと16ビットの命令デコードの採用によって、パイプラインを最も効率よくし、命令実行時間の短縮も図れ、レジスタ～レジスタ間、レジスタ～メモリ間、メモリ～メモリ間の演算命令のコード効率改善に効果があるためである。

アドレッシングモードには、8ビットで指定される一般形と、6ビットで指定される短縮形の2種類がある。一般形はすべての基本命令で使うことができ、メモリ～メモリ間演算を駆使することによってプログラムステップの大幅削減が可能である。これに対し短縮形は、命令の高速実行のためのチューニング用に用意されたもので、高頻度に使用される命令に対し割り付けられている。すなわち、レジスタ～レジスタ間での演算を高速化し、レジスタ～メモリ間は転送の高速化を図ってRISC(Reduced Instruction System Computer)の長所も採り入れている。

また、はん(汎)用機能として、豊富なデータタイプを取り扱う必要がある。例えば、H32では、ビット、ビットフィールド、整数、浮動小数点、十進数、ストリング及びキューの7種類がある。これらのデータタイプは、表2の「アーキテクチャ上の特徴」に区分した実際例に見るように、それぞれの機能に合った命令に従ってそれぞれのデータタイプが処理される。例えば、CPU単独で高速なグラフィック処理が可能であり、任意長ビットフィールド操作命令を使うことによって、ディスプレイの1行単位にリード・モデファイ・ライトサイクルを高速に実行し、画像処理を行うことができる。また、豊富で完備した例外処理として、処理放棄、完了、取消し、待避、回復などの機能を持っている。

※2) BTRON：東京大学の坂村 健助教授の提唱するTRONプロジェクトの成果の一つである。



注：略語説明
 MPU (Micro Processor Unit)
 ASIC (Application Specific IC)
 MMU (Memory Management Unit)
 DMA (Direct Memory Access)
 FPU (Floating Processing Unit)

図3 マイクロプロセッサの高機能・高性能・高集積化開発方向 マイクロプロセッサの高性能化はキャッシュ搭載やマルチプロセッサの方向へ行き、高機能化には周辺LSIのオンチップ化の傾向があり、いずれもプロセス技術の進展によって可能となる。

MMU (Memory Management Unit) などCPUと直結して使用される周辺LSIの機能も同一チップ内に集積され、別チップとした場合に発生するチップ間遅延を解消し高速化を図る必要がある。MMUを搭載したH32では、シンプルで柔軟なメモリ管理と4レベルのリング保護を可能とする。後者は、OSカーネルから一般アプリケーションプログラムや未デバッグプログラムなどの順に破壊に対し保護される。また、セクションとページによる2レベルページングを提供し、メモリの有効活用と検索の高速化に役立てることができる。

更に、他の周辺LSIの機能として集積した例では、RAM (Random Access Memory), DMA (Direct Memory Access), タイマ, シリアルインタフェース, 割込みコントローラ, メモリアクセスサポート機能など、制御用プロセッサに必要な機能をワンチップに集積した16ビットマイクロプロセッサH16がある。将来は、これらの周辺機能をモジュール化し、CPUインタフェース仕様を規定し、チップバスを介して用途別のASSP (Application Specific Standard Products) やASCP (Application Specific Custom Products) として多様な顧客ニーズにこたえることも重要となる。

現在32ビットプロセッサは、図3に示すように、高性能化の方向を中心に開発されている。しかし、H32の普及と半導

体技術の進歩によって、周辺LSIの機能を更に取り込みコストパフォーマンスの良いASSPのニーズは高まってくると思われる。

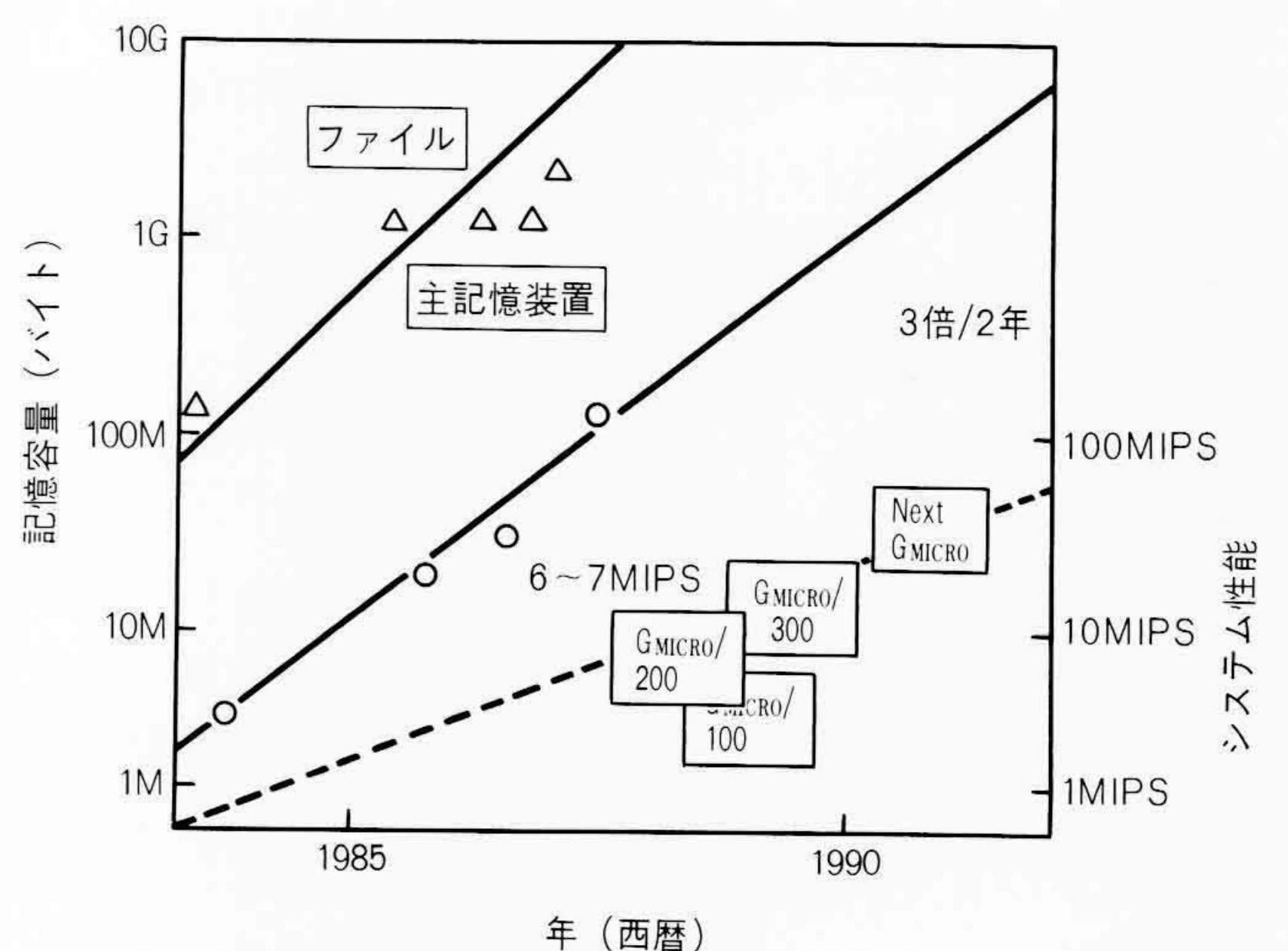


図4 記憶容量の年次推移とマイクロプロセッサの性能向上推移 記憶容量は2年で3倍の増加があり、CPUは7～8年で一けた改善されている。

3.2 CPUへの高性能化ニーズ

計算機の記憶容量は、ファイル系及び主記憶メモリ部について年次推移(増加傾向)を図4に示す¹⁾。これらの記憶容量の増加は、プログラム規模の拡大などユーザーのニーズに伴うものである。この記憶容量を高速に利用するCPUの性能も8ビットから32ビットにアドレス空間が拡大し、更に演算処理性能の向上も改善されてきた。その結果、CPUの性能も7～8年の間に約一けたの性能向上が図られてきた。H32では、EDN誌の提案したベンチマークにより、7M IPSの性能が得られている。

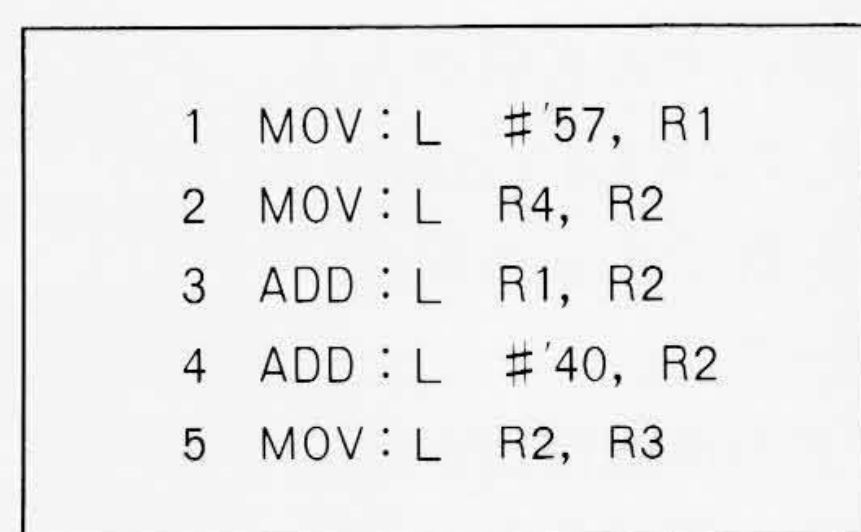
このH32に採用されている高速化の手段には次のものがある。

(1) 多段パイプライン演算

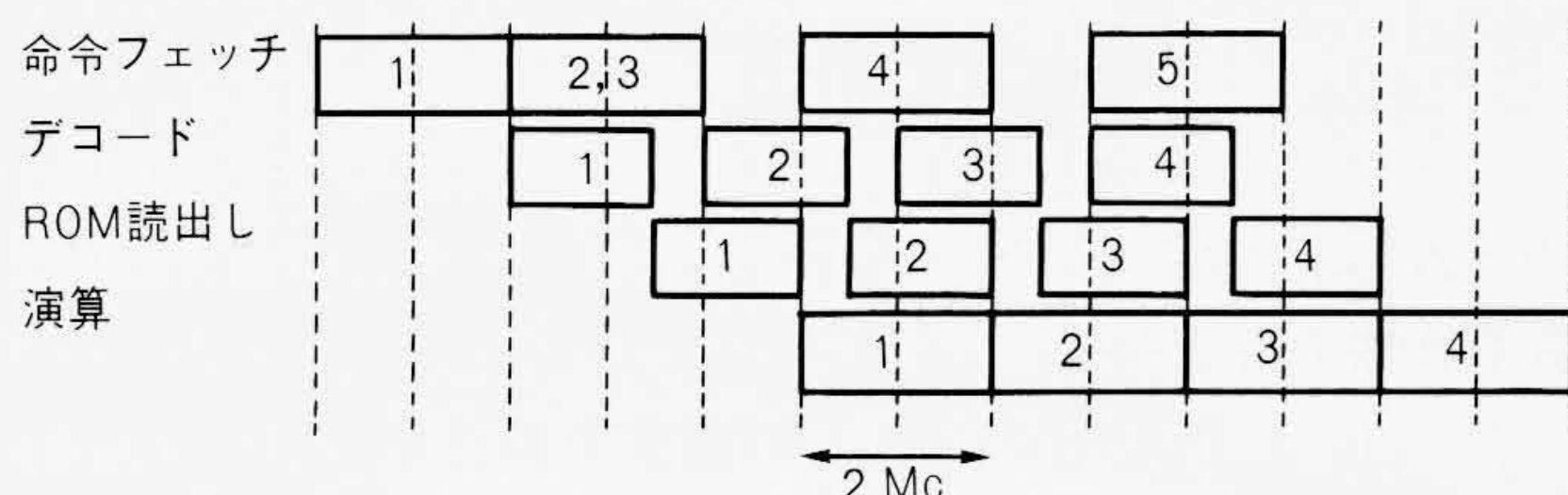
図5の実施例に示すように、(a)のプログラム演算は命令フェッチから演算実行終了まで7クロックで実行される。しかし、5段のパイプライン操作が可能であるため、多くの命令が並行して実行され、実質的な平均実行時間は2クロックとなり高速化を図ることが可能となっている。

(2) 分散キャッシュの活用

CPUの高速化を図るために、チップ内部に各種のキャッシュを分散させて配置し、CPU内部ブロックの処理が待ち時間なく実行されるように、必要なデータ(命令又はオペランド)の供給を行う。H32の例では図6のように分散配置し、オペランド系キャッシュは外部メモリとの整合性を取るために必要なハードウェア制御を行い、通常プログラマは全くキャッシュを意識せずプログラムできる。内蔵キャッシュにヒットしている間は外部バスが空くため、システムとしてDMAなどの並列処理が可能となりシステム性能向上に役立つ。



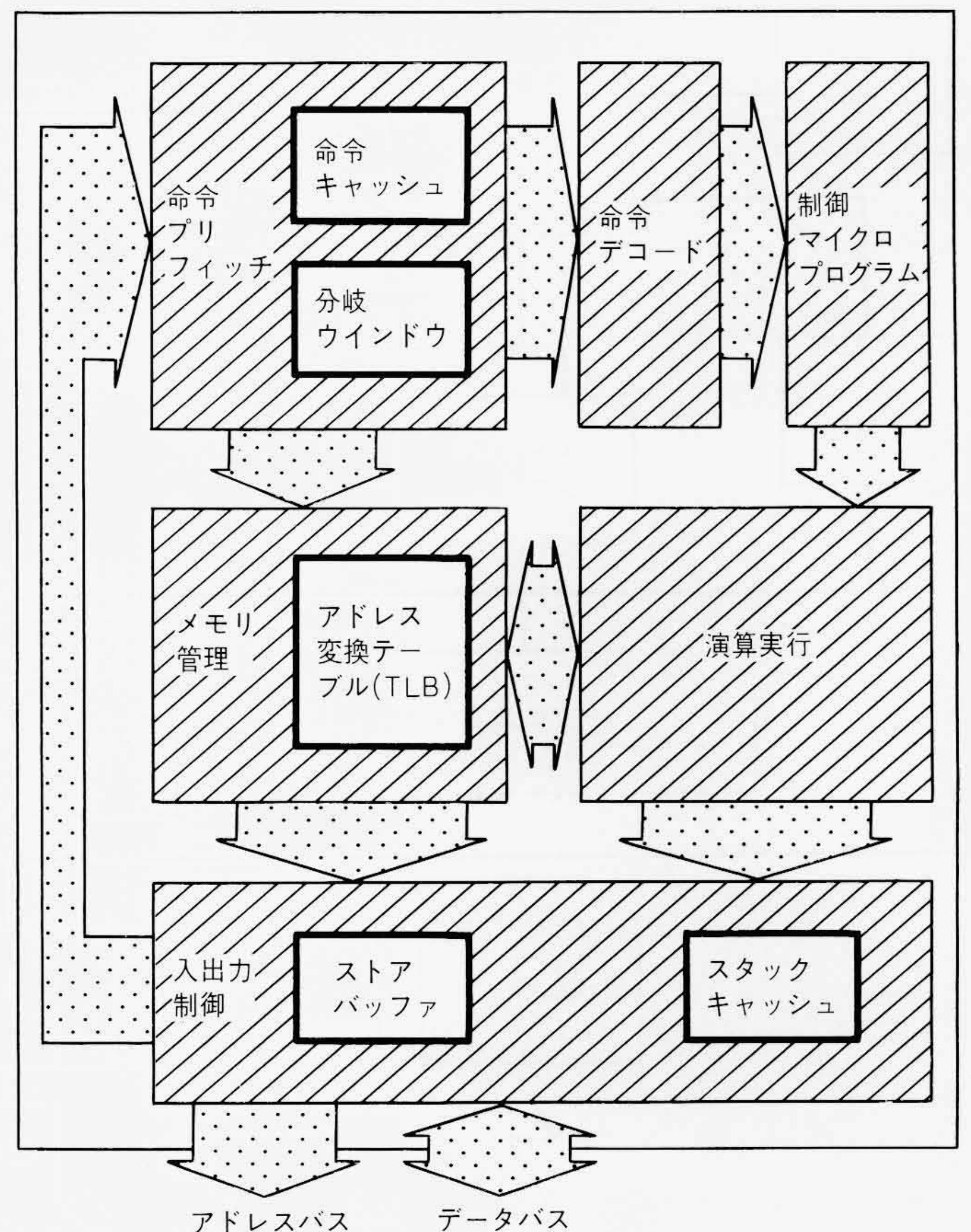
(a) プログラム例



(b) タイミング

注：略語説明 ROM (Read Only Memory)
Mc (Machine Cycle)

図5 H32(32ビットマイクロプロセッサ)のパイプライン動作例
(a)のプログラムをH32/CPUで実行する場合、7マシンサイクルの実行時間が、(b)に示すようにパイプライン効果によって、平均実行時間が2マシンサイクルとなる。



注：H32の分散キャッシュ配置例

(命令キャッシュ：1kバイト、スタックキャッシュ：128バイト、
分岐ウインドウ：4本、ストアバッファ：1本、TLB：32エントリ)

図6 分散キャッシュによる高性能化の例 キャッシュを各演算実行部分に分散して配置し、外部メモリへのアクセス頻度を減らし、パイプラインの効果を上げて高速処理を行う。

4 周辺LSIとボードへのニーズ

インテリジェントを持ったASIC、すなわちワンチップCPUは通常コストパフォーマンスの点から用途に合った周辺LSIの機能を搭載している。ここでは、これらの周辺LSIへのニーズを情報産業用途の面から個別に述べる。典型的なシステム構成の例を図7に示す。大きく分けると、CPUに直結してその機能を果たすシステム周辺LSI及びI/O(入出力)系としてのグラフィック制御系、ファイル系、通信制御系などがある。

4.1 システム周辺系LSI

この範ちゅうに入るものとして、FPU(Floating Processing Unit)、DMAC(Direct Memory Access Controller)及びCCM(Cache Control Memory)などがある。

技術計算や画像処理を高速に実行させたい場合は、浮動小数点演算や関数演算の機能が必要となる。これをCPU自身に集積化することは、チップサイズの制限を越えてしまうので、コプロセッサとして別に製品化している場合が多い。コプロセッサとCPUとの浮動小数点演算開始及び終了に関する専用の制御信号によってプロトコルの高速化が図られる。H32シリーズの例では、FPU内部演算の高速化によりWhetstoneベンチマーク評価により4M WIPS(Whetstone Instruction Per

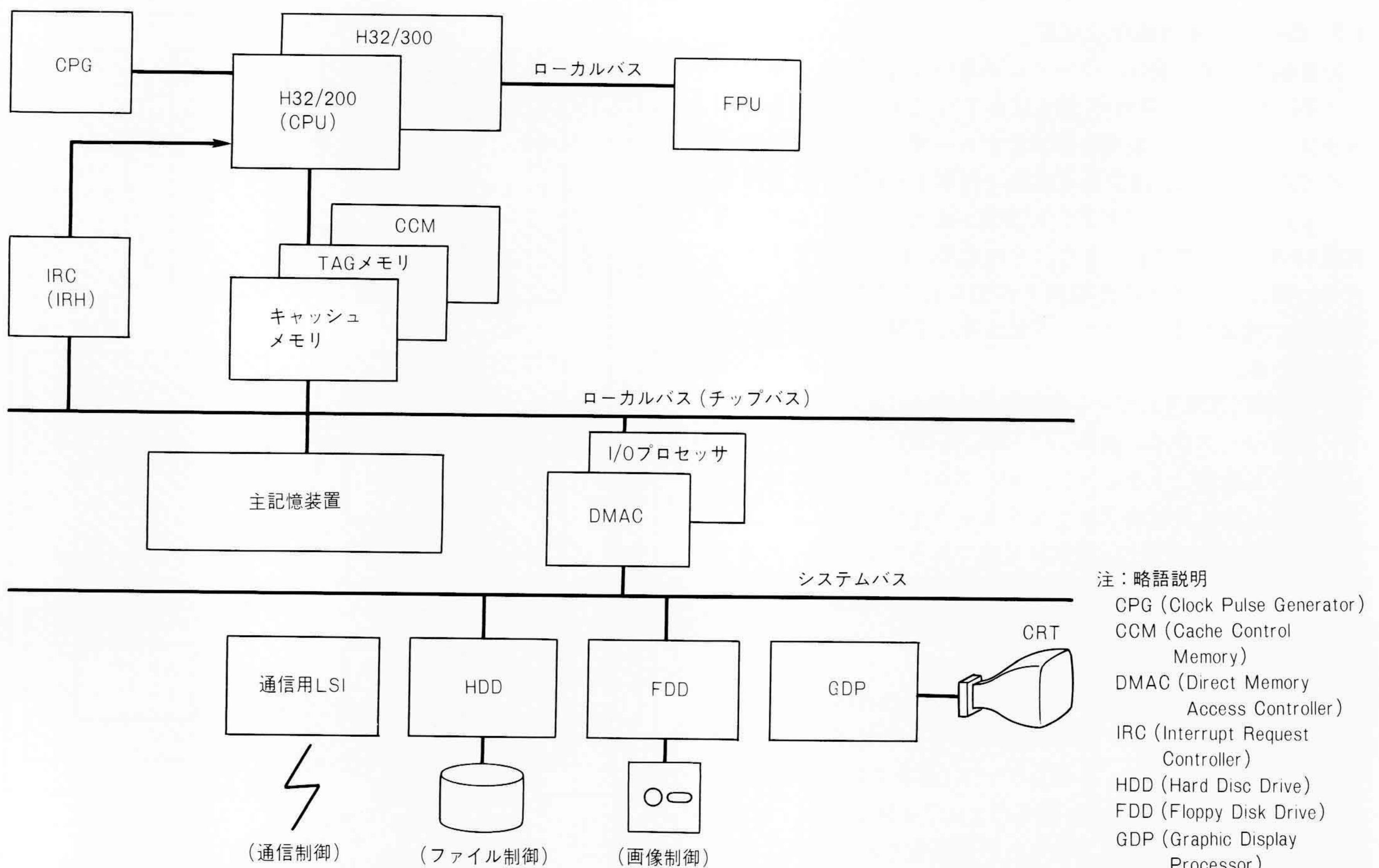


図7 システム全体構成例 CPUに直接接続する周辺LSIとして、FPU、キャッシュメモリ制御用LSI、割り込み制御LSI(IRC)などがあり、システム周辺LSIとして入出力、グラフィック、ファイル及び通信制御系がある。

Second)が得られている。

また、システム機能として、CPUの演算を伴わずにI/Oチャネル～メモリ間、メモリ～メモリ間の高速データ転送を必要とする場合がある。例えば、複数のマイクロプロセッサが異なるバスを使って制御する任意のメモリ、及び周辺LSI間で画像用などの多量のデータを高速転送したい場合にDMAの機能が必要となる。DMAの転送能力は(データバス幅)×(動作周波数)/(転送クロック数)となるため、データバス幅の広い32ビットDMAのユーザーニーズは高い。

このほかに、外付けキャッシュを増設したい場合のキャッシュメモリコントローラやタグメモリ及びクロックパルス発生器などの製品化ニーズがある。

4.2 プロセッサボードの必要性

特に、32ビットのように機能の高いCPUの場合、CPU単体からシステムを設計することは容易ではない。そこで、システム周辺LSIを組み込んだ標準的なCPUボードを準備し、ソフトサポートとともにスタートキットとしてユーザーに利用してもらえるように準備する必要がある。このCPUボードは、VME(Versa Module Europa)システムバスをベースに、他のメモリボード、入出力制御ボード、ファイルボード及び通信制御ボードとの接続も可能であり、初期のソフトサポートツールとしての活用やデモセットとしての利用なども考えられる。

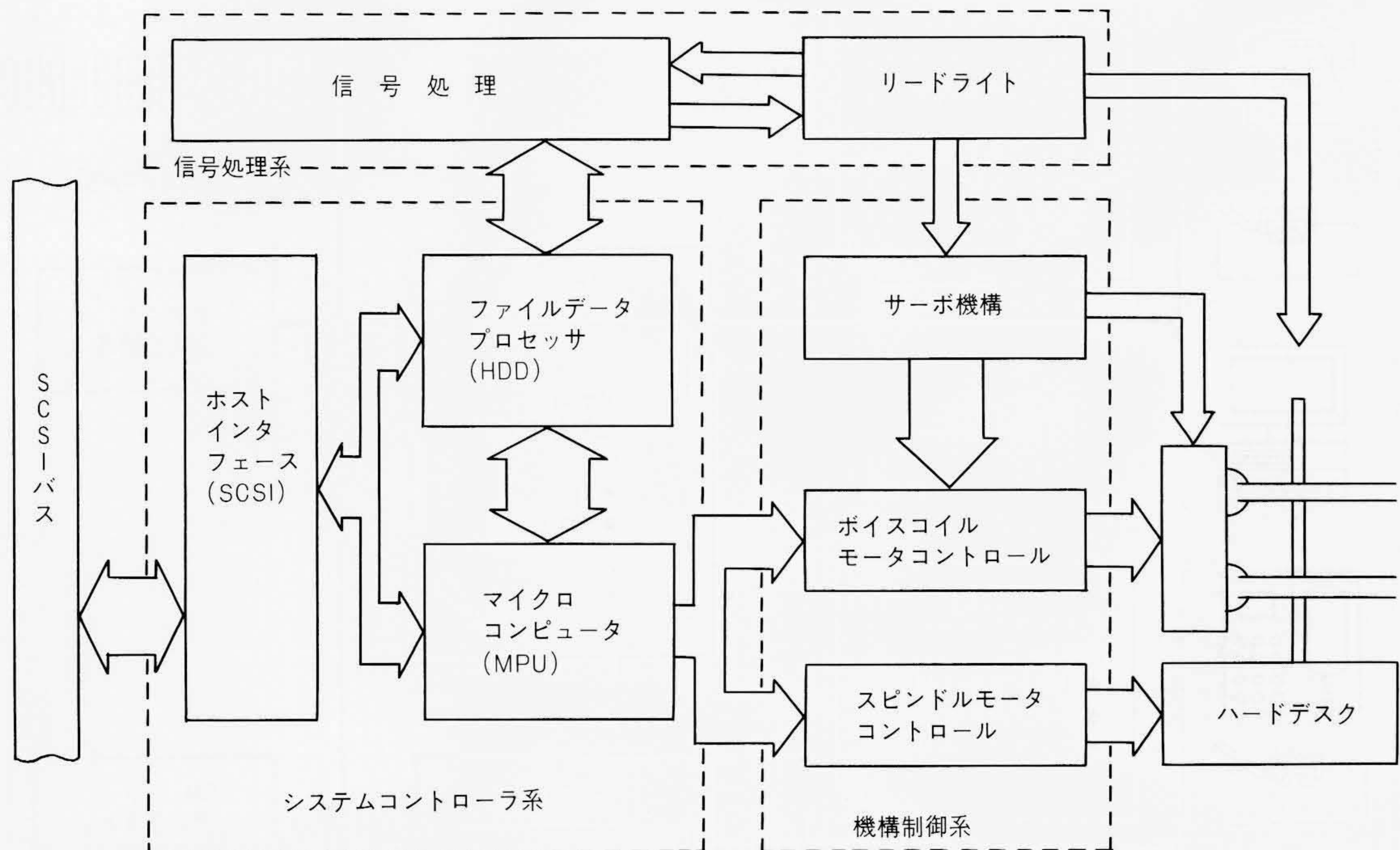
4.3 グラフィック制御プロセッサ²⁾

OA、CADなどに、高性能グラフィックプロセッサはシステ

ムニーズの中でも重要な要素である。線描画、面描画(塗りつぶしなど)、文字描画、イメージ処理(拡大など)機能のほかに各種の描画演算モードやハードウェアウィンドウ機能など、CPU機能との分担を図りながら専用プロセッサとしてのグラフィック処理を実行する必要がある。インタフェース仕様も国際標準仕様としてのCGI(Computer Graphics Interface)に準拠するコマンド群である必要がある。描画プロセッサとしてのユーザーニーズは、

- (1) 基本コマンドの描画性能が高速であること。
- (2) コマンド仕様が標準化されたものであること。
- (3) 文字、線描画、面描画及びイメージ処理それぞれのコマンドが独立に処理でき、ソフトウェアの移植性が良いこと。
- (4) フレームバッファメモリの使用効率が良いこと。
- (5) メモリ上に、CPUと描画アドレス空間を共有する小形システムと、これらを分離して持つ大形システムの両方に使える柔軟性を持った描画プロセッサであること。などのニーズを満たす必要がある。これらの要求を満たすGDP(Graphic Display Processor)HD64400が開発されている。

表示装置として、最近のラップトップパーソナルコンピュータなどに用いられる液晶表示制御用LSI及びLCD(Liquid Crystal Display)ドライバがある。LCD制御LSIの場合も、CRT制御用LSIと同様のソフトウェアが使えるように、互換性や標準化仕様を守り、ソフトウェア移植の容易なユーザーニーズに合ったLSIが必要とされている。



注：略語説明 SCSI (Small Computer System Interface)

図8 ハードディスク制御システムのブロック構成図 システムバス(SCSIバス)を通じて、ハードディスクから効率よくデータ転送するためのシステムコントローラ系、信号処理系、機構制御系のブロック図を示す。

また、ユーザー自身のグラフィックプロセッサをASCP (Application Specific Custom Products)とするASIC (Application Specific IC)のニーズも強い。

サポートツールとしては、グラフィックボードやC言語インタプリタ、CGIドライバを整備し、ユーザーのシステム立上げを迅速にする環境を提供することも重要である。

4.4 ファイル系制御LSI³⁾

(1) ハードディスクは、パーソナルコンピュータやワークステーションに標準装備されつつあり、大容量記憶装置として重要な位置づけにある。現在の10~20 Mバイトの記憶容量は新製品で40~80 Mバイトに増大し、転送速度は5 Mbpsから7.5~10 Mbpsへ高速化し、平均アクセスタイムも80 msから20~40 msに短縮されている。従来の5.25インチ形から3.5インチ形への普及が進み、コントローラ内蔵のインテリジェント化も採用されている。例えばコントローラ内蔵のHDD (Hard Disk Drive)の機能はシステムコントローラ系、信号処理系及び機構制御系があり、図8のような構成となっている。ホストインタフェースはシステムバス仕様を満たし、DMA機能によるデータ転送効率のよい直結形となる。データプロセッサは各種の記録信号を取り扱い、転送速度が速く、ハードセクタやソフトセクタ方式の記録フォーマットとECC (Error Correction Code)機能を持ち、各種の標準ドライブインタフェースを構成できる必要がある。信号処理系には、符号・復号化回路、データセパレータ、波形整形回路がある。機構制御系では、ヘッドの移動やトラッキングを精度よく制御することが必要である。

5 情報産業と通信用LSIに対するニーズ⁴⁾

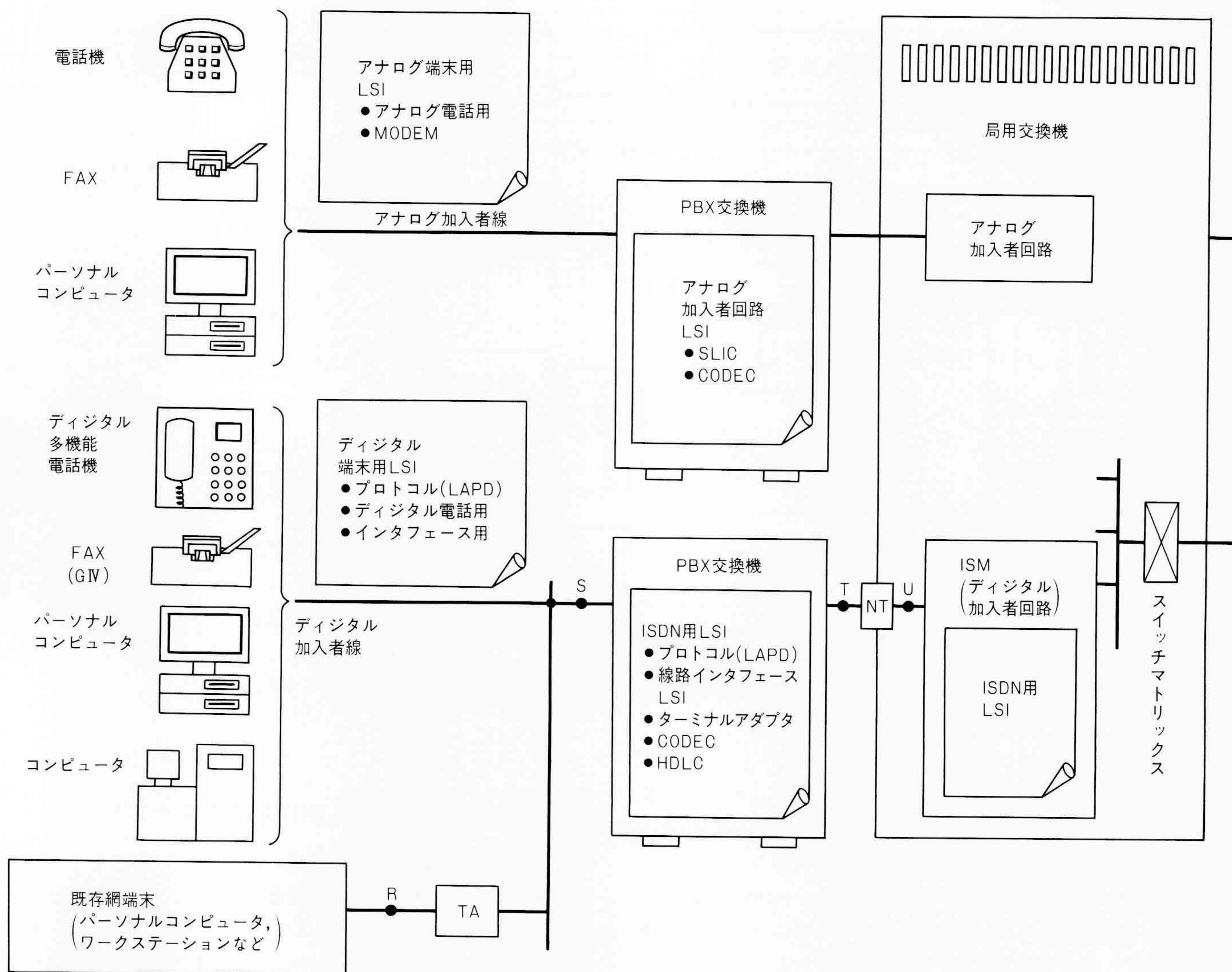
5.1 通信用端末と交換機用LSI

図9に示すように、通信用端末としては、アナログ加入者線用と今後普及するデジタル加入者線用端末があり、それらの交換機用LSIがある。アナログ電話機では、録音、テープ再生、リモートコントロール機能などの要求があり、静止画像伝送も行われている。ファクシミリや通信用パーソナルコンピュータの信号は、アナログ回線を介して通信する。そのため、例えば、DSP (Digital Signal Processor)をコアとして変復調処理を行い、音声通信帯域の高速D-A処理、A-D処理及びアナログフィルタなどをワンチップとしたMODEM (Modulator and Demodulator)がある。

PBX (Private Branch Exchange) 交換機や局用交換機用のアナログ加入者回路用LSIの機能には、電話機への直流供給、誘導雷からの保護、ベル信号送出、加入者線監視、音声信号のPCM (Pulse Coded Module) 信号変換用CODEC (Coder and Decoder)、2線~4線変換及び線路試験などがある。電話機側へ接続するLSIには高耐圧を必要とし、CODECや制御用LSIにはアナログ、デジタル混在の高度な信号処理が必要である。例えば、電話機のベル信号送出、極性反転、試験引込みを行う高耐圧回路には誘電体素子分離や高耐圧MOSにより80 V以上の耐圧を必要とする。また、CODEC回路には、製造プロセス依存性が少なく、音声帯域で15ビットの高精度A-D変換回路を持つデジタルCODECの製品化ニーズがある。

5.2 ISDN用LSI

ISDN (Integrated Services Digital Network)は、音声、データ、画像などの情報をデジタル通信によって伝送する



注：略語説明 FAX (ファクシミリ), MODEM (Modulator and Demodulator), LAPD (Link Access Procedure on the D-Channel), PBX (Private Branch Exchange), SLIC (Subscriber Line Interface Circuit), ISM (インタフェース加入者系モジュール), NT (Network Termination), HDLC (Highlevel Digital Link Control), TA (Terminal Adaptor), NT (Network Termination)

図9 通信用端末、回線、交換機システム構成概念図 音声、データ、画像情報をアナログ又はデジタル(ISDN)回線によってサービスされ、ビジネス用途に大きな影響が予想され、このためのLSIが開発されている。

もので、その制御手順(プロトコル)の標準化がCCITT(国際電信電話諮問委員会)を中心に各国で進められている。今後、デジタル電話及び既存の端末を接続した複合端末装置、ファックス(GIVタイプ)、テレビ会議及びテレビ電話などの応用が考えられる。既存網からTA(Terminal Adaptor)の間をR点、デジタル端末からPBXの間をS点、PBXからNT(Network Termination)の間をT点、基本インタフェースをU点と呼ぶ。それぞれのインタフェース用LSIの開発ニーズがある。

6 結 言

今後、マイクロコンピュータで処理すべき情報の質と種類について分析し、それぞれに必要な処理機能と速度について、年次推移を見ながらCPUに対するニーズとして整理した。記憶容量が2年で3倍に増加し、CPUの性能は7～8年で一けた改善されることを踏まえて製品開発を行う必要があることが分かった。また、周辺LSIの機能もシステムとしてまとめる

場合に重要であり、グラフィック、ファイル及び通信用LSIについての製品開発ニーズと製品例について述べた。今後は、周辺LSIといえどもインタフェース仕様の標準化と並行してソフトウェアの標準化が進み、LSIの仕様にも反映されてくる。また、ASIC技術による顧客ニーズに対する迅速な対応が必ず(須)になることも述べた。

参考文献

- 1) K.Sakamura, et al.: The TRON Project and Development of a TRON-Spec 32-Bit Microprocessor, 1988 Symposium on VLSI Circuits, pp.1~4(Aug.'88/Tokyo)
- 2) 御法川, 外: 表示系LSIファミリー, 日立評論, 69, 7, 637~642(昭62-7)
- 3) 川村, 外: ファイル系LSIファミリー, 日立評論, 69, 7, 643~647(昭62-7)
- 4) 鈴木, 外: 通信系LSIファミリー, 日立評論, 69, 7, 649~655(昭62-7)