

ユーザーインタフェース

User-Interface for ASIC

菊地迪夫* Tadao Kikuchi

ASIC(Application Specific IC), なかでもASCP(Application Specific Custom Products)開発でのユーザーとLSIメーカーの接点(ユーザーインタフェース)の形態は, ASICユーザー層の拡大と, LSI設計支援ツールの進歩などによって多様化が進み, いろいろな種類のインタフェースが求められている。

日立製作所は, これらの対応としてカスタムLSI開発プラザやデザインセンタ(DESC: Design and Engineering Support Center)の設置, 汎(はん)用・専用ツールのためのセル・モジュール ライブラリの整備, 大形メインフレーム上での強力なDA(デザインオートメーション)の提供など, 高度かつユーザーフレンドリーな設計環境の構築を行った。

インタフェースの形態は, ASICデバイスの進歩とともに変化するが, 日立製作所は今後も柔軟に対応していく考えである。

1 緒 言

多様化するユーザーニーズにこたえるものとして, ASIC(Application Specific IC), なかでも個々のユーザーの仕様に基づいて開発設計を着手するASCP(Application Specific Custom Products)への需要は, 今後も増加すると考えられる。

LSIの開発工程の概略を図1に示す。ASCPの場合, 工程の一部はユーザーとLSIメーカーの共同開発工程となる。

どの工程から共同開発がスタートするかは, 次のような条件で左右される。

- (1) ASCPを実現する手段, すなわち, ゲートアレーか, CBIC(Cell Based Integrated Circuits)か, またはフルカスタム手法か, によって異なる。
 - (2) ユーザー側でLSI設計のツールを備えているか, そうでないか。
 - (3) ユーザー側にツールが備わっていても, 十分な設計マンパワーを確保できなかった場合。
- などである。現在, 一般的にユーザーとLSIメーカーの共同開発の接点(ユーザーインタフェース)は, 4種類に分けられる。以下にその内容を紹介する。

2 インタフェースレベル

一般的なインタフェースの形態を, 図1のレベル1からレベル4で示す。

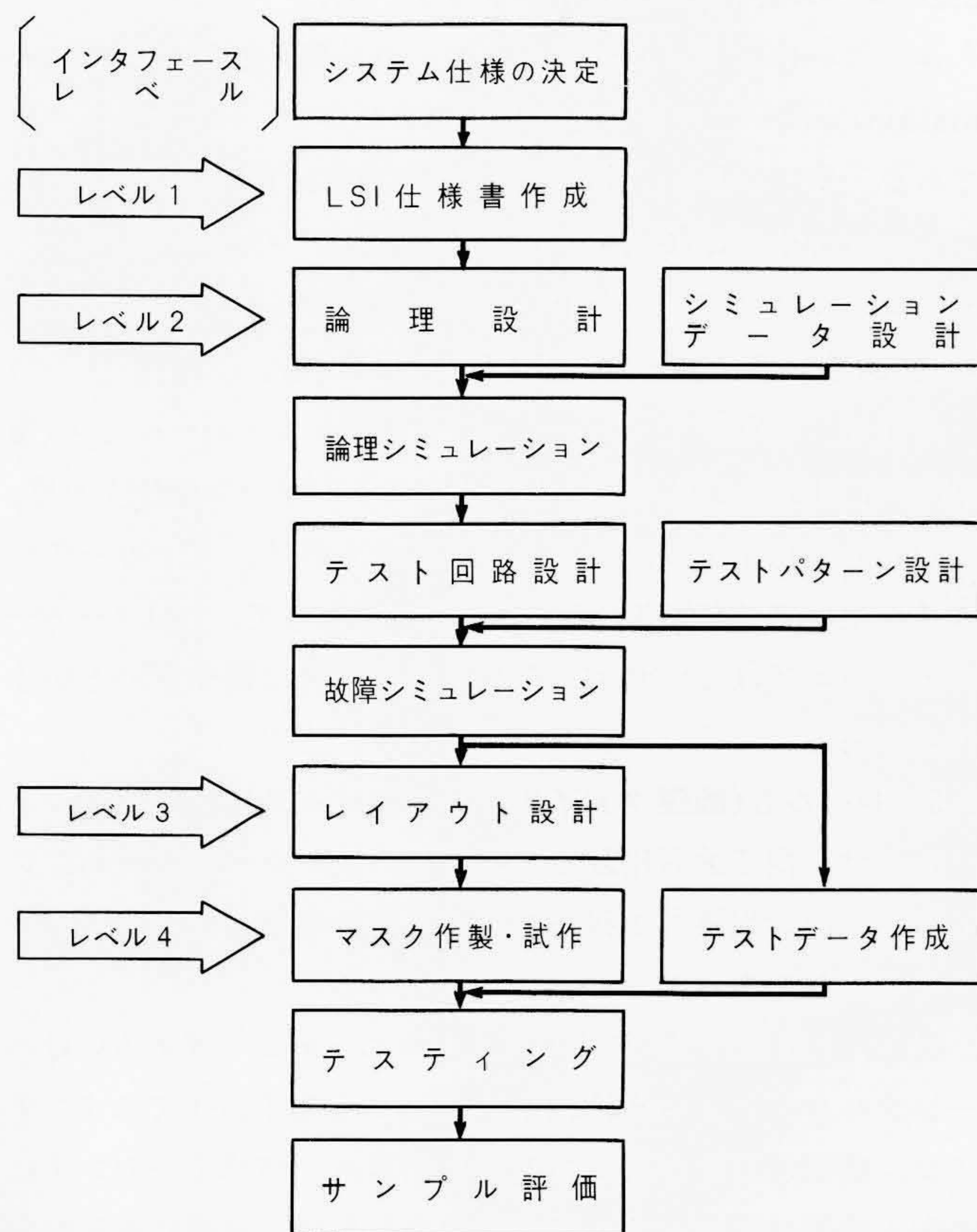


図1 LSI開発フローチャート LSIを開発する一般的な工程を示す。カスタム品の場合, ユーザーとメーカーの接点(インタフェースレベル)は大きく4レベルに分けられる。

* 日立製作所 半導体事業部

2.1 レベル1(仕様書インタフェース)

LSIの仕様設計レベルから共同開発がスタートする形態で、最適化設計を高度に追求するフルカスタム開発に多く見られるインタフェースである。

特長としては、LSIの開発の初期の段階からLSIメーカーのエンジニアと接触でき、LSIの設計自由度を最大限に活用することが可能なことなどが挙げられるが、反面、メーカー側エンジニアリソースの限定により、少品種多量生産品以外には対応困難な問題点を抱えている。

日立製作所はこのような問題点を低減するため、後述の「カスタムLSI開発プラザ」を、設計エンジニアのクイックレスポンスを可能とするよう武蔵工場(東京・小平市)内に設置し、ユーザーサポート能力を高めている。

また、主としてユーザー側設計リソースの余裕度不足から、セミカスタム品でも、レベル1のインタフェースを希望するケースも増えている。これに対しては、メーカー系デザインセンタ(日立製作所ではDESC: Design and Engineering Support Center)や、独立系のデザインハウスが対応するケースが増えている。

2.2 レベル2(論理図面インタフェース)

ユーザーの論理設計回路を、メーカー側DA(Design Automation)を用いて検証する工程からインタフェースするレベルである。多くの場合、論理設計された内容はTTL(Transistor Transistor Logic)などの一般論理素子か、メーカー側のセル・モジュール ライブラリを用いた回路図面であり、別名を「(論理)図面インタフェース」とも呼ばれている。

検証は、論理シミュレーションと故障シミュレーション(量産時のLSI選別工程で用いられるテストパターンの仕上り度、すなわち検出率を検証する。)とを行うもので、メーカーのデザインセンタで実施される。ユーザーにとって、LSIメーカーのエンジニアリングサポートが比較的潤沢に得やすいという利点がある。

2.3 レベル3(論理ファイルインタフェース)

ユーザー側で論理検証まで終了し、メーカー側が直ちにレイアウト設計以降の工程をスタートできる形でインタフェースする形態である。

近年、LSI設計ツールとして、ミニコンピュータあるいはパーソナルコンピュータ(以下、パソコンと略す。)上でスタンドアロン動作が可能な製品の実用化が進み、デザインセンタに出向く時間が節約できるなどの利点もあり、急速に普及してきたインタフェースである。メーカーに渡す情報としては、論理結線情報とテストパターン情報であり、一括して「論理ファイル情報」と呼ばれている。

ユーザーサイトで用いられるツールは、大別して3種類に分けられる。

第一は、専門のツールメーカーから供給される汎(はん)用

ツールである。設計に必要なデータベースであるセル・モジュール ライブラリは、ツールベンダまたはLSIメーカーから提供される。

第二は、LSIメーカーから提供されるメーカー専用ツールで、通信回線を介したメインフレームの端末や、メーカー固有のツール(パソコンベースが多い。)の提供、といった形態をとる。

第三は、ユーザー自身のDAツールとインタフェースをとる方式で、個別対応となるため大口ユーザーとの例が多い。

2.4 レベル4(シリコンファウンダリー インタフェース)

ユーザー側でレイアウト設計まで行い、試作・量産工程用のホトマスク作製情報の形態でインタフェースを行う方式で、「シリコンファウンダリー方式」とも呼ばれる。

従来、LSIのレイアウト設計用のDAは、LSIメーカー固有のDAで、固有のメインフレーム上だけで動作するのが通例で、一般ユーザーに公開されるケースはまれであった。しかし、ここでも近年ツールシステムの進歩は目覚ましく、ユーザー自身がレイアウト設計まで実施することで、LSIの最適設計を納得するまで行うこともスタンドアロンシステムで可能となってきた。現在、日立製作所が技術提携を実施している米国VLSIテクノロジー社のツールは、このレベル4のインタフェースが可能な、使い勝手に優れたツールシステムの代表である。

3 インタフェースの動向

ユーザーニーズの動向の一例として、現在のセミカスタム主力製品であるゲートアレー製品の集積度(ゲート数)別開発件数分布を図2に示す。開発は、2,000~4,000ゲートと1万

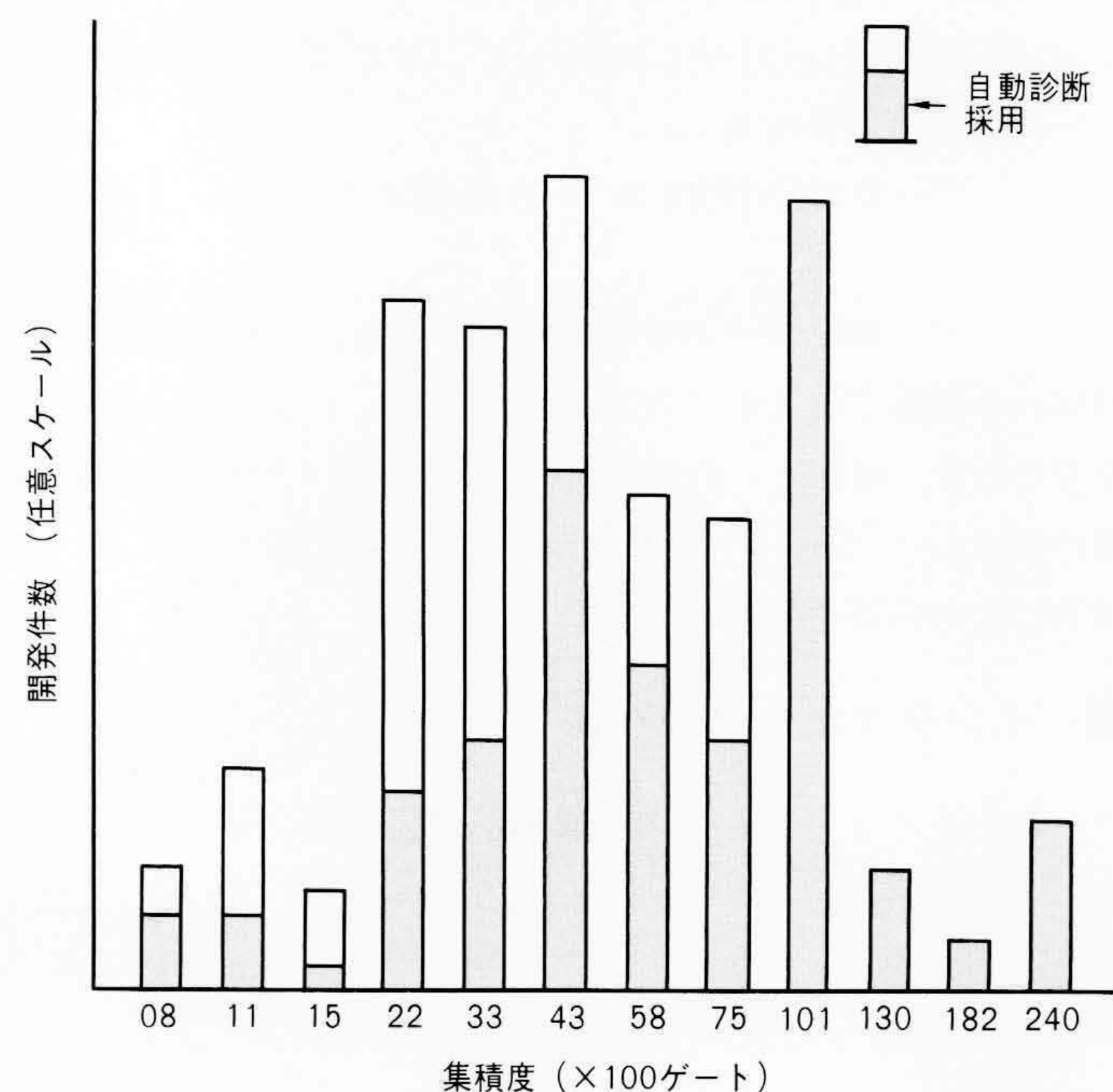


図2 ゲートアレーでのユーザーの集積度動向 セミカスタム品の代表であるゲートアレー製品の回路規模が二極化している。

ゲート近傍の二極に分化しているようすが読み取れる。

2,000～4,000ゲートに一つのピークがあるのは、

(1) ゲートアレーの使用頻度の高いグルーロジック (Glue Logic: システムで、CPUやメモリICの間を、結び合わせる形で用いられる回路を指す。)として手ごろな集積度

(2) 汎用ツールの実用的な取り扱い集積度範囲が4,000～5,000ゲート以下と言われている現実

などに起因していると考えられ、したがって、この集積度はツールの性能向上に伴って上昇傾向にあると推測される。

1万ゲート近傍にもう一つのピークがある大きな理由として、既存のゲートアレー数個を、コストダウンや他の目的で1チップに集約する動きが挙げられる。

なお、図2には合わせて日立製作所の「自動診断機能」(LSI設計工程の中で、設計パワーのかかなりの部分を占めるテストパターン設計工程を、大形メインフレームで肩代わりさせる技術である。日立製作所では、論理設計上の制約がほとんどない、使い勝手に優れた「スキャンバス法」を開発し、ユーザーに公開している。)の採用比率も表しているが、1万ゲート超では100%「自動診断」を採用してもらっている。これも既存の数チップをマージして大規模ゲートアレーとしたとき、テストパターン設計負担を軽くしたい志向の表れと考

えられる。

4 デザインセンタ

4.1 カスタムLSI開発プラザ

1989年3月、日立製作所武蔵工場内に「カスタムLSI開発プラザ」を開設した。これは、2.1節で述べたレベル1のインタフェースを、主としてフルカスタム品開発で行うことを目的としたものである。

現在の施設は、ユーザーが種々の設計開発ツールを利用できる実験室が6室、ミーティングルームが2室、コンファレンスルームが1室にロビーという構成である(図3参照)。

カスタムLSI開発プラザでは、ユーザーは用意された設計開発ツールを用いて、LSIの論理設計、論理・故障シミュレーションおよび試作サンプル品の評価まで一貫して実行でき、必要に応じて工場エンジニアのサポートも受けられる。また、カスタムLSI開発プラザには、ソフトウェア開発ツールも完備しており、効率の良い開発を総合的に行うことが可能である。

将来計画としては、1990年春までに実験室を20室、ミーティングルーム7室への拡張が進行しており、今後も引き続き拡充していく方針である。

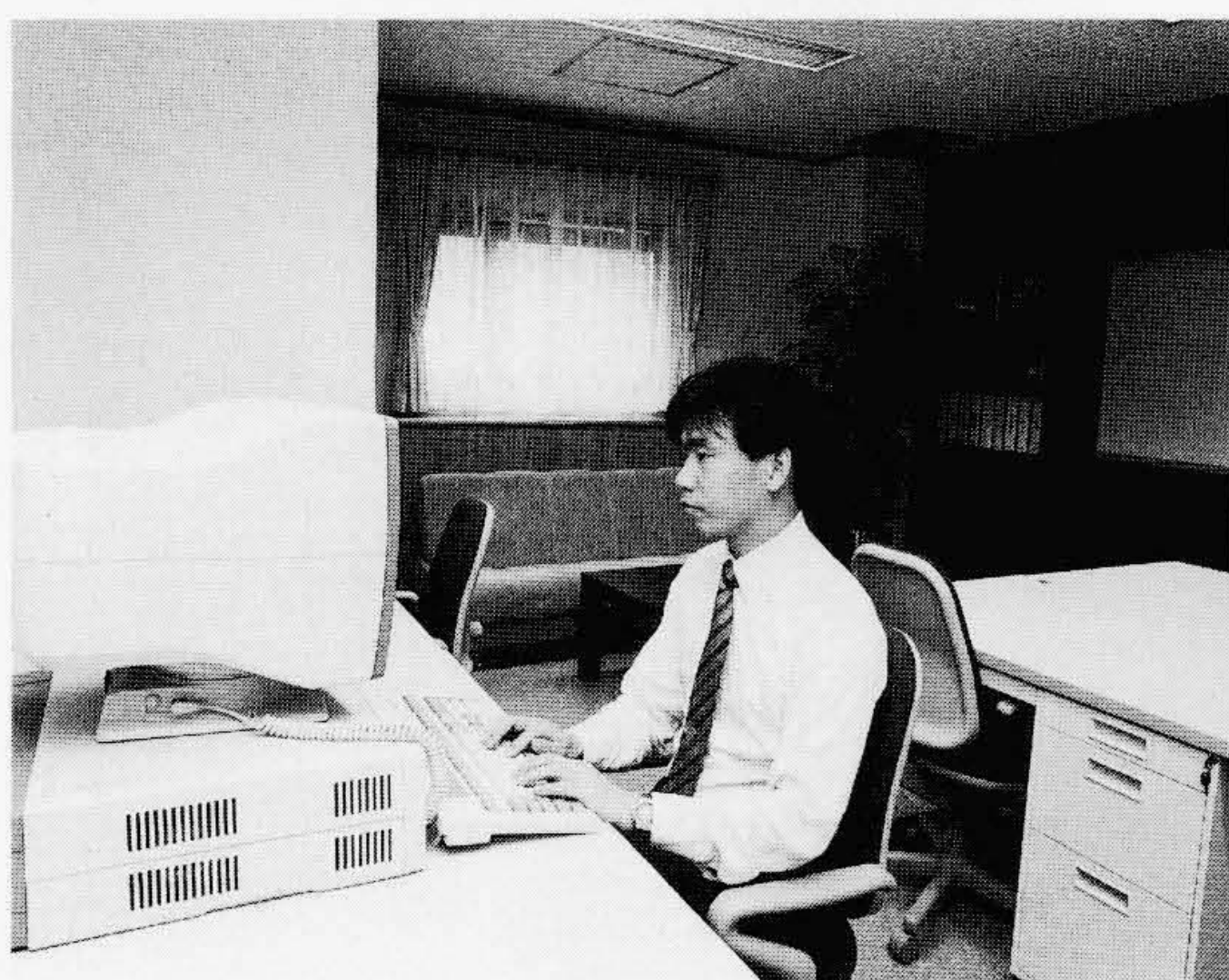


図3 カスタムLSI開発プラザ 密度の高い技術サポートを要求されるフルカスタムLSI開発のために、日立製作所武蔵工場内に設置されている。

表1 デザインセンタ(DESC)所在地 セミカスタムLSIの幅広いユーザーに対応するため、各地にデザインセンタ(DESC)を開設している。

	所 在 地
国 内	都心DESC(東京・新宿区) (03)266-0191(代)
	東京DESC(東京・小平市) (0423)25-1711(代)
	関西DESC(大阪・大阪市) (06)263-2616
	中部DESC(愛知・名古屋市) (052)562-5929
	日立エンジニアリング株式会社茨城DESC(茨城・日立市) (0294)53-8471
	日立エンジニアリング株式会社東京DESC(東京・千代田区) (03)246-2177
	日製産業株式会社(東京・新宿区) (03)226-3405
	日立電子部品販売株式会社(神奈川・川崎市) (044)811-8441(代)
	日製電子株式会社(東京・台東区) (03)866-3201(代)
	八洲電機株式会社(東京・品川区) (03)493-3809
海 外	株式会社イーストンエレクトロニクス(東京・大田区) (03)750-7631
	天方産業株式会社(静岡・浜松市) (0534)41-2201(代)
	アメリカ合衆国・サンフランシスコ(Hitachi America, Ltd.) 1-415-589-8300
	イギリス・ロンドン(Hitachi Europe Ltd.) 44-923-246488
	西ドイツ・ミュンヘン(Hitachi Europe GmbH) 49-89-46140
	香港(Hitachi Asia (Hong Kong) Ltd.) 852-0-428-5047
	台湾・台北(Hitachi Asia Pte. Ltd.) 886-2-741-4021

4.2 DESC

主として、レベル2のインタフェースを行うデザインセンタである。日立製作所は、デザインセンタの機能を単に「ユーザーに設計ツールの使用環境を提供する場所」としてだけでとらえず、よりユーザー設計期間を短縮し、かつ確実に設計が完了するよう、ヒューマンパワーを合わせ持つ、ユーザーフレンドリーな環境とするため、DESCと名づけて展開している。

DESCは、ユーザー作業比率の高いセミカスタムLSI開発の特徴を考慮し、日立製作所の販売拠点を中心に、ユーザーがよりアクセスしやすい交通至便な場所を選び、表1に示すように国内外に広く展開している。

DESC内の設備は、それぞれの拠点の市場動向、ユーザー動向に合わせて環境を整えているが、一例として都心DESC(東京・新宿区)では、ユーザーのデザインルームが5室、リフレ

ッシュルーム、会議室が各1室、他にロビーおよびサポートエンジニアのためのオフィスなどのスペースを備えている。開発ツールは各種の汎用ツールに加え、大形メインフレーム(M280H)に直結した設計端末も備え、常駐サポートエンジニアがユーザーに対する迅速かつ密度の高いサポートを行っている(図4参照)。

5 論理ファイルインタフェース

5.1 汎用ツール

レベル3のインタフェースとして、専門メーカーの設計開発ツール上で動作するセル・モジュールライブラリと、日立製作所DAシステムへの論理ファイル、フォーマット変換プログラムを、表2のように整備、提供している。

なお、主要なツールに対しては、上記に加えて論理的なデザインルールをチェックするLDRC(Logic Design Rule Checker)をセットした、いわゆる「デザインキット」の形で提供し、ユーザー側での設計完成度を高められるよう考慮している。LDRCの具体的内容としては、ゲートアレー用の一例を述べると、

- (1) ファンアウト数のオーバチェック
 - (2) ゲート数の算出
 - (3) 指定パッケージに対する入出力ピン数のチェック
- などがある。

5.2 設計端末

LSIメーカー専用ツールを用いて設計するインタフェースとして、日立製作所は大形メインフレーム(M280H)上の高速論理シミュレータ・故障シミュレータHUSLプログラム(Hierarchical and Universal Simulater for Logic Systems)を、通信回線(公衆・専用)を通じてユーザーに公開している。

ユーザー端末としては、日立製作所ワークステーション2020およびB16EXが使用可能である。

カスタムLSIが今後もその集積度を向上させていくとき、汎用ツールでは効率よく扱えない(例えば、計算時間が長い、使用メモリエリアが少ないなど)場合が増えると考えられる。さらに、LSIの性能を極限まで引き出そうとすると、より高速かつ高精度のツールとしての「メインフレーム上のDA」は重要性を増すと考えられる。

日立製作所では、今後とも「メインフレーム上のDA」の充実に力を入れていく方針で、一例として、表3に示すようなLDRC(タイミングルールチェッカ)の高精度化を実用化している。

ここで表3の内容を簡単に説明する。第一は、出力端子の同時(HG62Eシリーズの場合で約20 ns以内)に変化する本数をチェックし、LSI内部の電源ライン(特にGNDライン)のインピーダンスによる入力側の電気的特性の低下を事前回避する機能である。同時変化の判定は、ユーザーのシミュレーショ

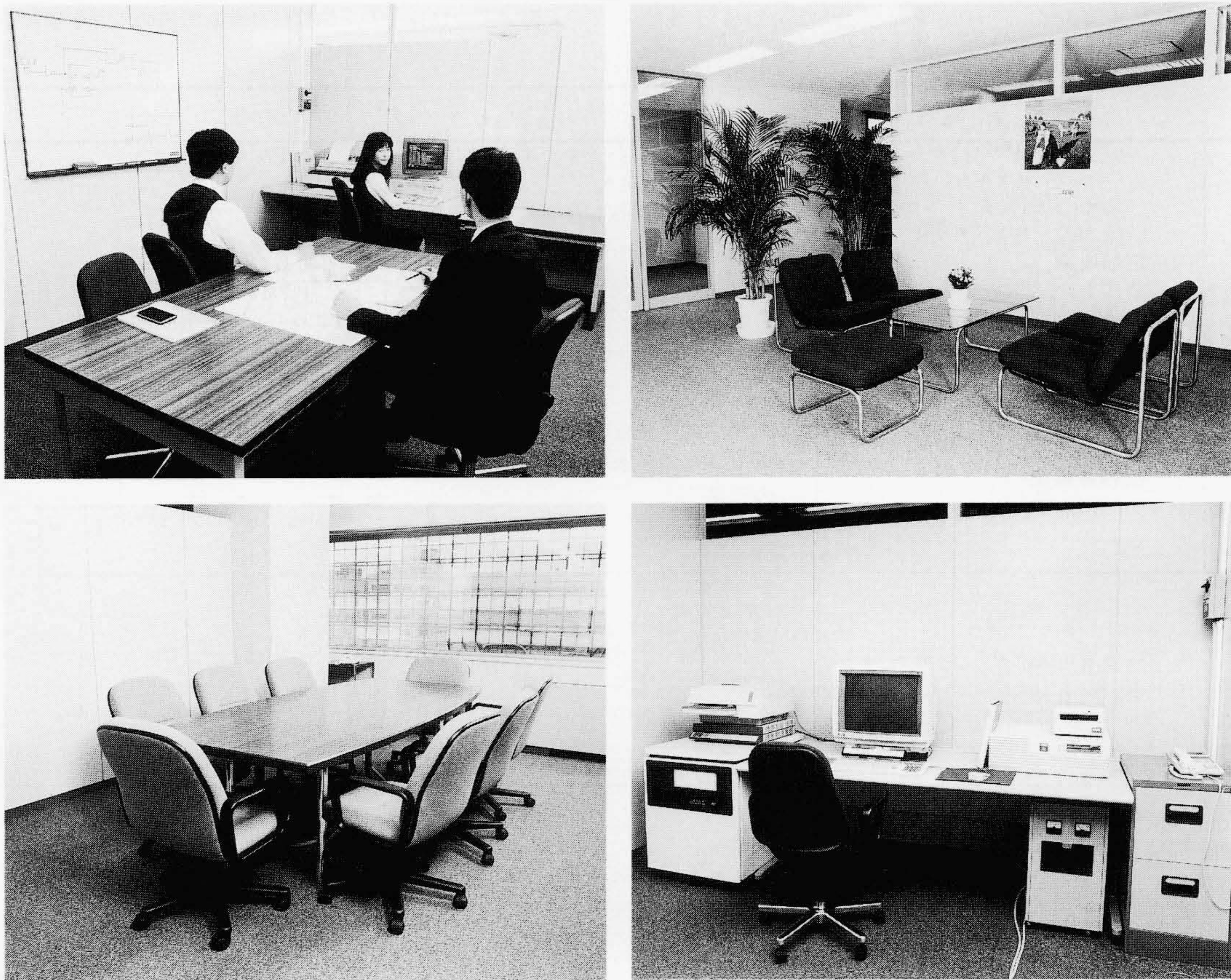


図 4 都心DESC DESCは、ユーザーにとって交通の便の良いところであることが必要である。本図は東京・新宿に開設されている都心DESCのようすである。

表 2 汎(はん)用ツールインタフェース対応表 多様なユーザーツールに対応する幅広いインタフェースソフトを用意している。

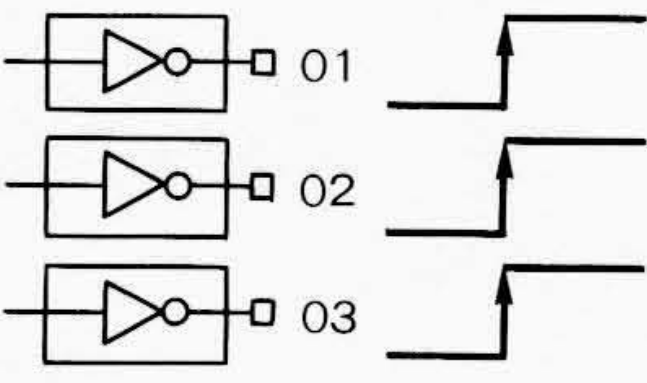
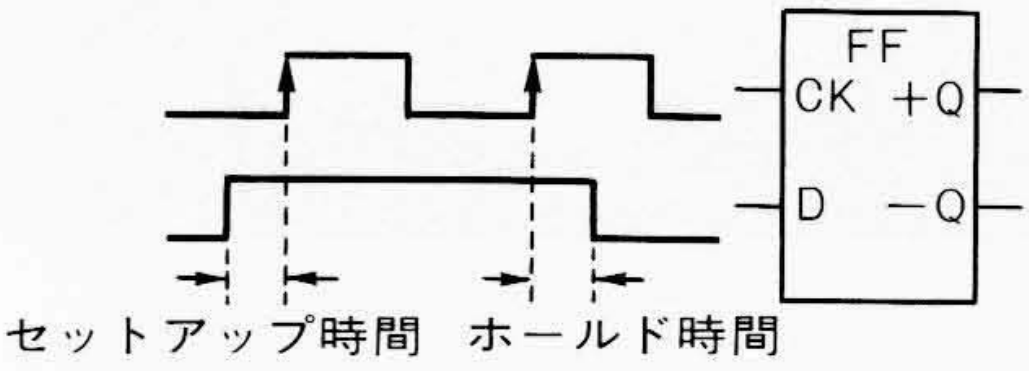
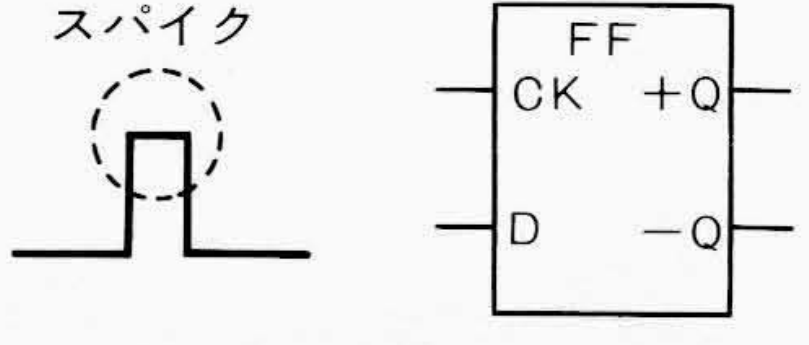
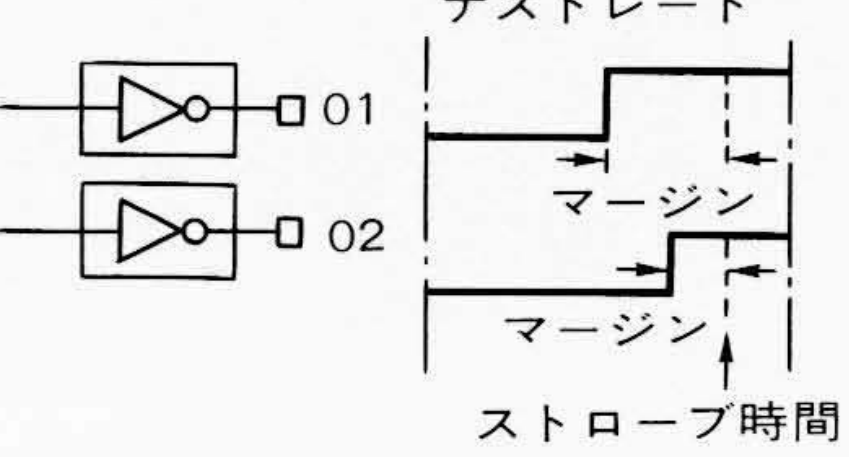
ツールシステムベンダ	システムバージョン	ゲートアレー					CBIC
		HG62E, HG28A/E	HG62F	HG62S	HG29A	HG2IT	HG52
LOGICIAN Daisy System	DNIX V5.02/V5.02A	○	○	開発中	開発中	○	開発中
IDEA Mentor Graphics	V5.1/V5.2/V5.3 V6.0/V6.1	○	○	開発中	開発中	○	○
SCALD Valid Logic	—	○	○	開発中	○	○	開発中
DASH Future Net	DASH3C DASH4C	○	—	—	—	—	—
HP EDS HP/YHP	V3.0	○	○	開発中	開発中	開発中	開発中

シミュレータベンダ	システムプラットフォーム	ゲートアレー					備考
		HG62E, HG28A/E	HG62F	HG62S	HG29A	HG2IT	
HILO Gen Rad	HILO3 VAX	○	○	開発中	開発中	○	—
Velilog Gateway Design	Apollo/SUN	○ (HG62Eのみ)	○	開発中	開発中	開発中	論理図入力 はMentor/IDEA システム

注：登録商標の説明 ○印は開発済み
LOGICIAN (Daisy Systems社の登録商標である。)
IDEA (Mentor Graphics社の登録商標である。)
SCALD (Valid Logic Systems社の登録商標である。)
DASH (Future Net社の登録商標である。)
HP EDS (Hewlett Packard社のシステム名称である。)

HILO (Gen Rad社の登録商標である。)
VERILOG (Gateway Design Automation社の登録商標である。)
Apollo (Apollo Computer社の登録商標である。)
SUN (Sun Microsystems社の登録商標である。)
VAX (Digital Equipment社の登録商標である。)

表3 TRC(タイミングルール チェッカ)による検証機能例 大形メインフレーム上のプログラムで表のような検証を高精度で実行し、ユーザー設計の完全度を高めている。

No.	機 能	検 証 で き る タ イ ミ ン グ 不 良
1	外部入力・出力の同時駆動検証	外部出力信号の多数同時変化による入力・出力特性の劣化 
2	マクロセル入力・出力の位相差検証	フリップフロップのセットアップ時間、ホールド時間の不足 
3	マクロセル入力・出力のスパイク検証	フリップフロップのクロック端子、プリセット端子、クリア端子へのスパイク入力 
4	ストロブマージンの検証	ストロブ時刻に対する出力信号の変化時刻のマージン不足 

ンデータをベースとしており、エラー判定の場合、ユーザーは実動作を考慮して、論理変更あるいはLSIへの要求仕様緩和の判断を下すことになる。

第二の機能は、LSI内部のフリップフロップ素子に対するクロック信号と入力信号の位相差をチェックするもので、いわゆるセットアップ時間、ホールド時間が設計ルール(HG62Eで1～2 ns)に抵触するか否かを判定する。

第三の機能もフリップフロップ素子に対するチェックで、非同期入力であるプリセット端子、クリア端子およびクロック端子に最小パルス幅(約2～3 ns)以上のスパイク入力(ノイズ)が印加されているか否かを判定する。

第四は、LSIの出荷検査時のテストパターンに、使用されるテストの能力に対し、合理的なマージンが確保されているか否かをチェックする機能である。セミカスタムLSIの生産では、テストを含め製造工程の標準化によって経済性を高め、LSIの機能面にだけ重点化されやすいユーザー設計に対し、この機能は有効性が高く、設計仕損の防止、安定した量産供給に大きく寄与している。

6 結 言

ユーザーニーズの多様化に伴う、ユーザーインタフェース

の多様化およびその対応について述べたが、一方、LSI設計での統合標準化の動き(ハード、ソフト両面)も活発化の兆しがみられる。日立製作所は常に「ユーザーにとっての最良のインタフェース」を提供するため、今後も努力を重ねていく考えである。

参考文献

- 1) 石川, 外: ASICにおけるテスト回路およびテストパターン自動生成技術, 電気学会論文誌, 1987-12
- 2) 鳥居, 外: 複合型ゲートアレイの開発, 日立評論, 66, 7, 535～539(昭59-7)
- 3) 西尾, 外: 超高速Hi-BiCMOSゲートアレイ, 日立評論, 70, 12, 1303～1306(昭63-12)
- 4) 西久保: LSI設計用ワークステーションを総ざらいする, 日経エレクトロニクス, 1986-7-28
- 5) ASICとその支援環境, 日経エレクトロニクス(広告特集), 1989-1-9