

誘電体分離形パワーICの技術動向

Technical Trends of Dielectrically Isolated Power ICs

近年、活発化しているパワーICの開発状況と高耐圧化、大電流化に有利な誘電体分離技術の動向について論じる。誘電体分離方式はpn接合分離方式に比べてIC設計時間の大幅短縮、チップ面積の縮小、出力段回路構成の自由度増大、耐温度特性の向上などの利点も持つ。日立製作所では、誘電体分離基板ウェーハの湾曲を低減し、最小パターン幅3 μm 、最大ウェーハ直径5インチを量産ベースで達成した。この誘電体分離方式を用いて最近250 V/1 A級三相インバータICと自動車用マルチ出力パワーIC、および自動白バランス機能付きビデオ出力ICを開発し製品化した。

菅原良孝* *Yoshitaka Sugawara*
 松崎 均** *Hitoshi Matsuzaki*
 恩田謙一*** *Ken'ichi Onda*
 森 睦宏*** *Mutsuhiro Mori*

1 緒 言

エレクトロニクス機器の高性能化・低コスト化・小形化・高信頼化を図るために、モノリシックパワーICの開発・実用化が進められている。半導体デバイス・プロセス技術の進歩を背景に、高耐圧化(100~1,200 V)、インテリジェント化が図られている点が近年の注目すべき大きな動向である。ここでは、最近開発・実用化されたモノリシックパワーICを概観し、特に誘電体分離形パワーICに注目しながらその技術動向と製品化状況について述べる。

2 開発パワーICとその構成

図1は、1981年以降に開発された主なパワーICとその応用製品の電圧・電流容量マップを示す¹⁾。白丸は国内メーカーの、黒丸は海外メーカーの開発ICを、四角形は開発モジュールを示す。電圧・電流容量の点から次のように3極分化していることがうかがわれる。

- (1) 自動車用ハイサイドスイッチIC、ICレギュレータ、ステップモータ駆動用ICなどの低耐圧・大電流IC
- (2) EL(Electro Luminescence)・PDP(Plasma Display Panel)・VFD(Vacuum Fluoresence tube Display)などのフラットパネルディスプレイ駆動用ICや交換機加入者回路用ICなどの高耐圧・低電流IC
- (3) 電源や家電品電動機駆動用ICなどの高耐圧・大電流IC

おのおのの領域で特有のインテリジェント機能が集積されており、特有の開発技術も見受けられる。

ところで、これらのパワーICを概観すると、典型的なIC構成例として図2の構成が浮かび上がる。すなわち、単に出力

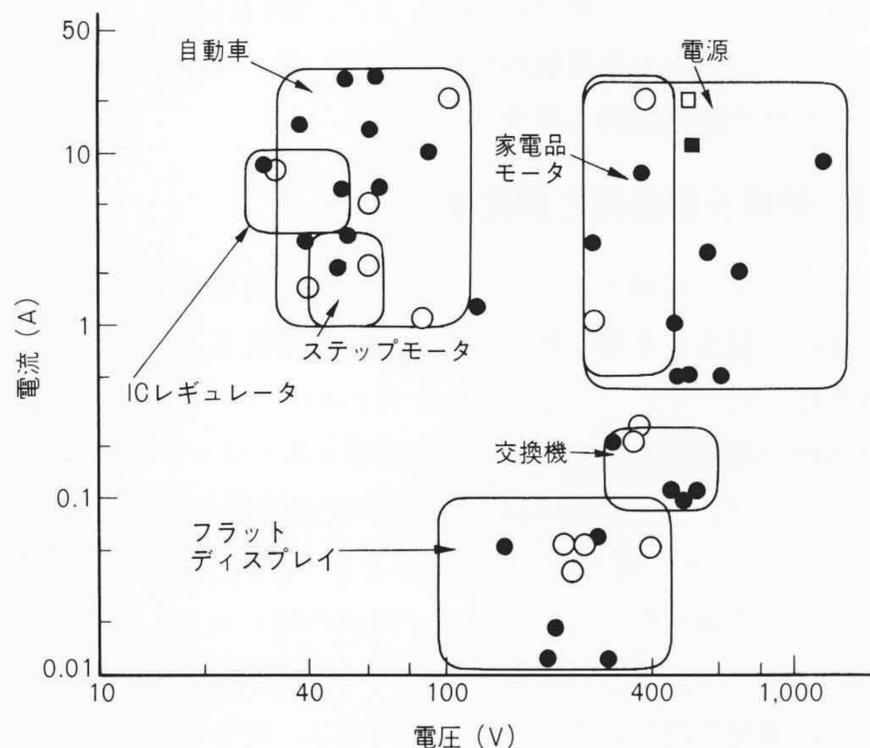
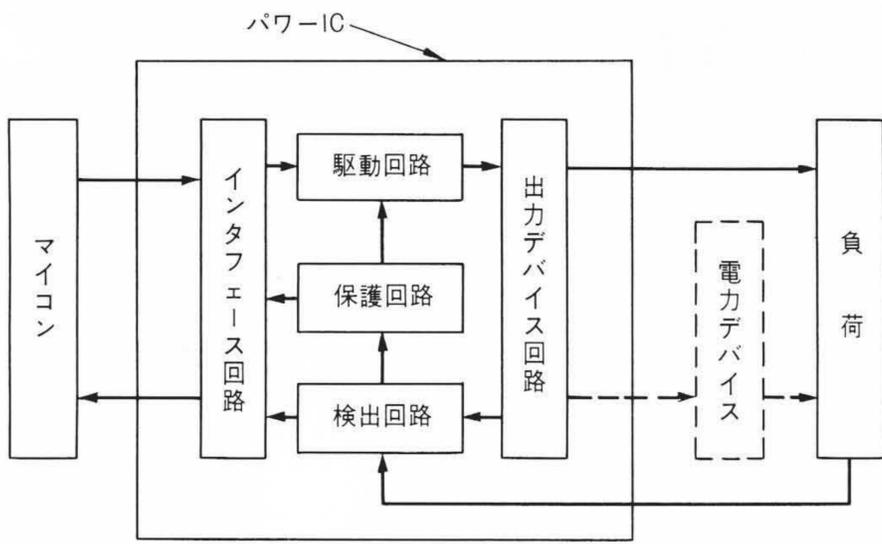


図1 開発パワーICと応用製品 ○は国内メーカー、●は海外メーカー開発のパワーICを、□は国内メーカー、■は海外メーカー開発のパワーモジュールを示す。

デバイスとその駆動回路を集積するだけでなく、パワーIC内部および負荷の異常検出回路や保護回路も集積してインテリジェント化を図っており、さらにマイクロコンピュータやCPUに直結して複雑なシーケンス動作を実現する動向も見受けられる。ここで言う異常検出とは、過電圧・過電流・過熱・負荷の短絡や開放などの検出であり、高耐圧ICでは過電圧検出に、大電流ICでは過電流・過熱検出にくふうが払われている。

ところで、モノリシックICの許容消費電力には放熱の点か

* 日立製作所 日立研究所 工学博士 ** 日立製作所 日立工場 *** 日立製作所 日立研究所



注：略語説明 マイコン(マイクロコンピュータ)

図2 パワーICの構成 保護回路や検出回路を集積しインテリジェント化を図る一方、インタフェース回路を集積しマイコンなどによる複雑なシーケンス動作を実現する。

ら限界(自然冷却時~25 W)があるので、図2の点線で示すように、個別の電力デバイスとともにモジュール化しさらに大きな負荷に対応する動向にある。また、最近では出力デバイスの低オン抵抗化や熱抵抗の低減により、モノリシック構造で大電力化を図る動向も見受けられる。

3 絶縁分離技術と開発動向

パワーICに集積するパワーデバイスの高耐圧化・大電流化に伴い、発生する電圧雑音や電流雑音も増大する。これらの雑音は、同一チップに集積されたほかのパワーデバイスや論理回路の誤動作を招く。このため集積するパワーデバイス間、パワーデバイスと制御用論理回路間の絶縁分離が重要である。一般のLSIに比べ雑音が大きくなることのほか、高耐圧を扱うため空乏層が広がるフィールド領域の幅も大きくなり、チップ面積が増大することなどから、パワーIC特有の絶縁分離技術が開発されている。これらの技術は、接合分離技術と誘電体分離技術に大別できる。

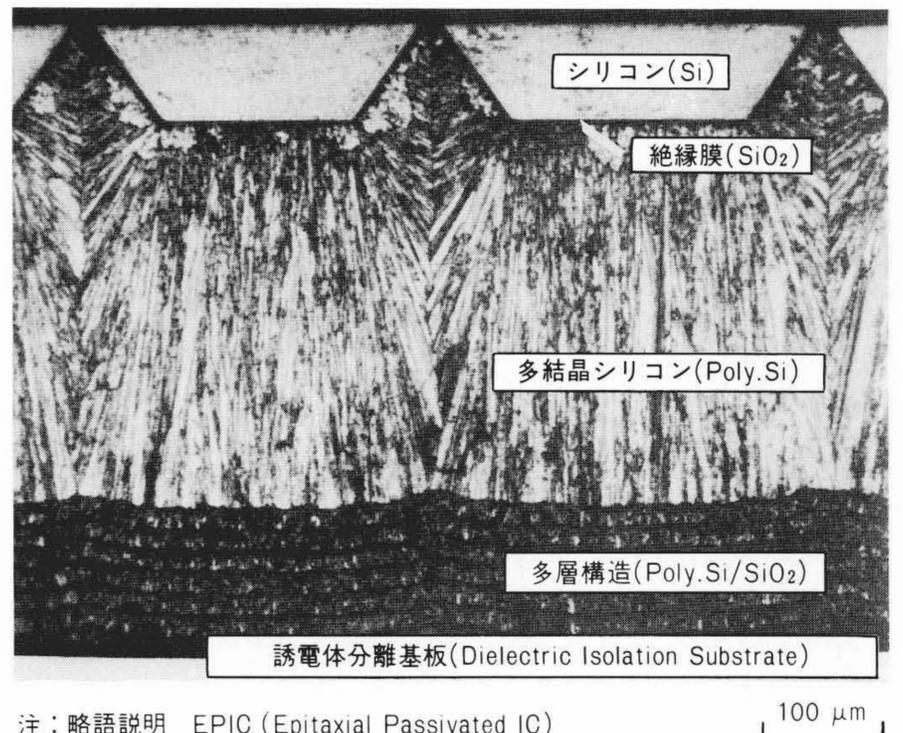
誘電体分離技術は、標準的な接合分離技術に比べて分離基板作製プロセスがやや複雑となるが、デバイス間の絶縁分離が良好であるため次のメリットを持つ²⁾。

- (1) 素子間の相互干渉やラッチアップ現象が発生しないため、IC設計が容易となり設計時間を大幅に短縮できる。
- (2) 素子間の分離領域の幅は耐圧に依存せず機械研磨精度で決まり、容易に5 μm以下にできる。このため、接合分離に比べて耐圧が高いほど分離領域の占有面積をより小さくでき、チップ面積を小さくできる。
- (3) 出力段回路構成の自由度が大きく、マルチ出力やトータムポール構成、フローティング動作などが容易に実現できる。また、GTO(Gate Turn Off)サイリスタやMOSサイリスタなどのpnpn系スイッチング素子を容易に集積できる。
- (4) 接合に比べて絶縁用分離膜は、高温でのリーク電流が少

ない。この結果、耐温度特性が優れている。

絶縁分離技術の分野にみられる近年の顕著な技術動向は、ウェーハ径大化と大電力容量化である。図3に示す典型的な誘電体分離技術「EPIC(Epitaxial Passivated IC)方式」は、分離基板の支持母材が多結晶Siであることに起因してウェーハに湾曲が生じる。このため、ホトリソグラフィによる微細パターンの形成が困難になる。近年、この湾曲を低減するために支持母材に単結晶Siを用いた各種のSOI(Silicon on Insulator)技術が発表されているが、結晶性や経済性に問題があり本格実用化には至っていない。日立製作所は、多結晶Si形成条件の最適化や酸素などの不純物の導入、多結晶Si/SiO₂多層構造の適用などにより湾曲を低減し、最小パターン幅3 μm、最大ウェーハ直径5インチを達成でき、実用化している。

図4はパワーICの電力容量の増大傾向を示す。モノリシックパワーICの容量が現在のモジュールの分野まで拡大されていく傾向がうかがわれる。このような高耐圧・大電流領域では、出力段デバイスのオンオフ時に発生する雑音が、インテリジェント機能部を構成する論理回路に及ぼす影響が深刻化する。また、発熱の問題も深刻になるので耐温度性の高い集積化構造が必要となる。これらの点で絶縁分離部の寄生容量が小さく、発生する熱リーク電流も少ない誘電体分離技術がますます注目される。高耐圧・大電流化を図った誘電体分離構造VLCS(Vertical Lateral Composite Structure)を図5に示す³⁾。高耐圧・大電流の縦形デバイスを単結晶Si領域に、駆動・論理回路デバイスを単結晶島内に形成している。両者はSiO₂膜で相互に絶縁分離しているのでデバイス間の絶縁分離は良好である。大電流デバイスを低抵抗のn⁺単結晶領域を介して直接電極兼ヒートシンクに接続しているため、図3のEPIC法に比べてn⁺埋込層の広がり抵抗に起因する主端子間の電気



注：略語説明 EPIC (Epitaxial Passivated IC)

図3 EPIC方式誘電体分離IC基板 デバイスを集積する単結晶島はSiO₂膜で囲まれているので、デバイス間の絶縁分離が良好である。

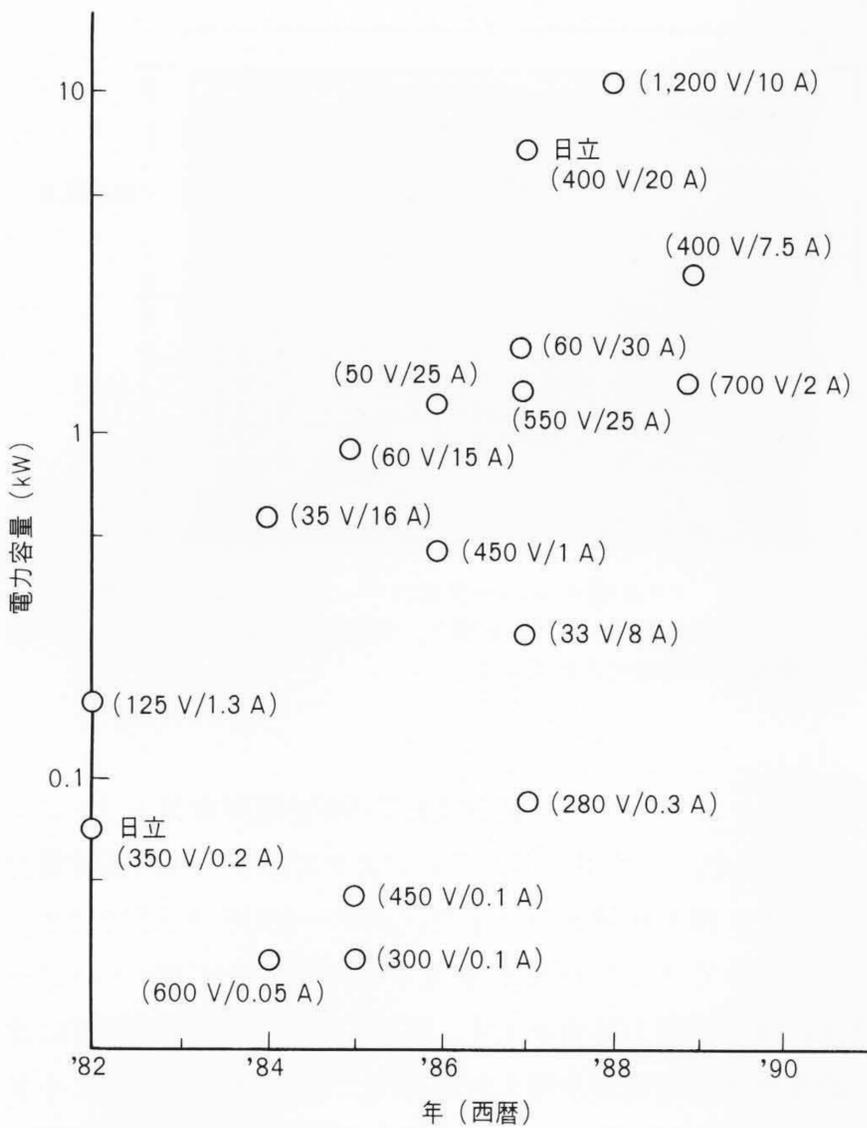
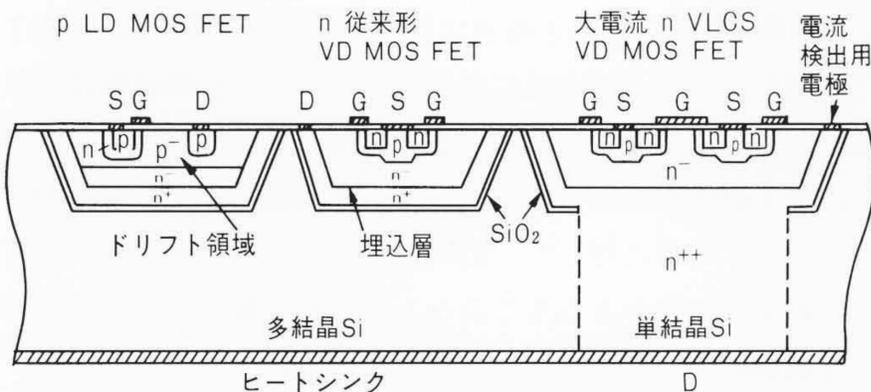


図4 パワーICの電力容量の変遷 電力容量は年々増大傾向にあり、モジュールの電力領域まで拡大されつつある。



注：略語説明 VLCS (Vertical Lateral Composite Structure) S:ソース G:ゲート D:ドレイン

図5 高耐圧・大電流誘電体分離構造(VLCS) 縦形構造のデバイスを集積できるため、プレーナ構造のデバイスの n^+ 埋込層広がり抵抗やヒートシンクまでの熱抵抗を大幅に低減でき、大電流化を実現できる。

抵抗や、 SiO_2 膜や多結晶Siに起因する熱抵抗を大幅に低減でき、電流容量を飛躍的に増大できるわけである。このVLCS方式を用いて400 V、20 A級のICを開発している。

4 誘電体分離形パワーICの製品化状況

これまで、EPIC形誘電体分離方式を用いて製品化してきた代表的なマルチ出力のパワーICは、以下に述べるとおりである。

- (1) デジタル交換機D70用加入者回路IC(型式ECN040: 350 V, 0.2 A)
- (2) ステップモータ用ドライバIC(型式ECN1310: 90 V, 1.0 A)
- (3) フラットディスプレイ用ドライバIC(型式ECN2012: 250 V, 35 mA)
- (4) ワイヤドットおよびインクジェットプリンタ用ドライバIC(型式ECN1100: 60 V, 1.5 A)

最近、さらに電動機駆動用250 V/1 Aワンチップ三相インバータICや自動車用マルチ出力パワーIC、自動白バランス機能付きビデオ出力ICを開発したので以下に述べる。

4.1 ワンチップ三相インバータIC(型式ECN3010)^{4),5)}

家電品をはじめとする小形電動機応用製品では、快適性の向上や高機能化、省エネルギー化を目的にインバータによる電動機の可変速制御が求められている。しかし、個別部品をプリント基盤上に実装する従来のインバータは電動機と同等の大きさになり、システムの小型化を妨げている。そこで、パワー素子とその制御回路を集積した交流100 V受電対応のワンチップインバータICを開発した。

ここでは、このICの基本構想と機能、素子技術について述べる。

4.1.1 ワンチップ三相インバータICの基本構想

家電品は一般に交流100 Vを入力する。この電圧を直接利用するインバータICは、200 V以上の耐圧が必要になる。一方、交流100 Vをスイッチングレギュレータで40 V程度の直流電圧に変換し、この電圧をインバータICに供給する方式も考えられる。この場合、インバータICは低い耐圧のものを使用でき

構 成	特 徴
交流 100 V → スイッチングレギュレータ → 低耐電圧インバータIC → 電動機	(1) 低耐電圧のICで実現可能 (2) スイッチングレギュレータの体積が大 (3) 電動機内搭載が不可
交流 100 V → 整流平滑回路 → 高耐電圧インバータIC → 電動機	(1) 高耐電圧(200 V以上)のICが必要 (2) スイッチングレギュレータが不要 (3) 電動機内搭載が可能

図6 電動機駆動用電源システムの比較 高耐電圧のインバータICを用いると、パワー回路の体積を小さくでき、電動機の内部に搭載できる。

る。両者のシステム構成と特徴を図6に比較して示す。今回は、パワー回路全体を電動機内に搭載することを基本構想とし、高耐压のインバータICを実現することにした。

4.1.2 搭載機能

インバータICの機能ブロックを図7に示す。チップ内部は、電動機を駆動する電力を直接制御する出力段パワー素子部と、パワー素子を制御・保護するための制御回路部とに大別される。一般に三相インバータでは、6個のパワー素子を駆動するために4~6個の独立した電源が必要である。この煩雑さをなくすために電源自給回路を搭載し、ICの内部でパワー素子駆動用の電源を形成するようにした。このため、電源V₁だけを外部から供給すればよい。駆動回路およびレベルシフト回路は、可聴音域を超える20kHzの高周波数で動作でき、静音化が可能になっている。また、高い電圧を入力して動作するICは、内部の寄生容量を介して流れる雑音電流が大きく、これによる誤動作を防止することが重要である。出力段のパワー素子に過大な電流が流れたことを検出し、素子破壊を防止する保護回路には、IC内部で形成する基準電流と、出力段パワー素子に流れる電流を直接比較する電流比較形の回路を開発し、雑音耐量を高めている。また、出力段パワー素子のオン、オフに伴って大きな電位変動が生じる駆動回路には、雑音電流のバイパス回路を設け誤動作を防止するようにした。

4.1.3 開発IC(ECN3010)

250V、1A三相インバータICのチップ写真を図8に示す。交流100Vラインに直結して、50Wの三相ブラシレスモータをこのIC1個で駆動できる。250V、1Aの高耐压・大電流を取り扱う出力段パワー素子には、横形IGBT(Insulated Gate Bipolar Transistor)と新しく開発した高速ソフトリカバリーダイオードを適用した。

パワースイッチング素子としては、IGBTのほかにバイポーラ

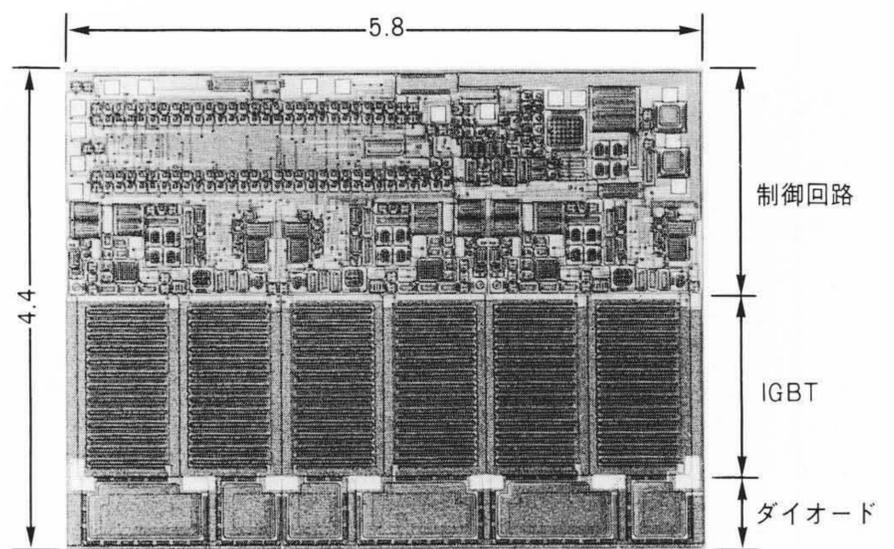
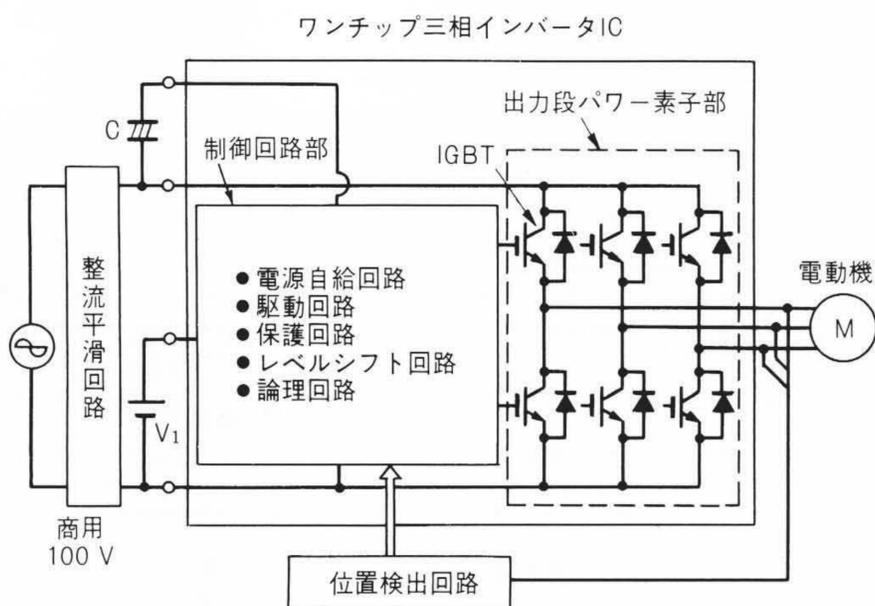


図8 250V、1A三相インバータICのチップ写真 出力段のパワー素子としてIGBTとダイオード各6個と、制御回路が4.4mm×5.8mmの誘電体分離基板に集積化されている。

ラトランジスタとパワーMOS FET(MOS電界効果トランジスタ)があるが、バイポーラトランジスタではベースの駆動電力が大きく、損失が増える。また、パワーMOS FETではオン抵抗が大きくチップ面積が増大する。図9はIGBTとパワーMOS FETの出力特性を示す。IGBTはパワーMOS FETに比べ約5倍の出力電流が得られるので、素子面積を約 $\frac{1}{5}$ に小さくできる。その結果、1チップ内に1A級IGBTを6個集積することができた。また、20kHzで動作させるには、IGBT内部に蓄積したキャリアを高速で消滅させ、ターンオフ時間を短くする必要がある。そこでパワーICに電子線を照射し、ターンオフ時間を約0.2μsと高速化した。ただし、電子線はIGBTだけでなくパワーIC全体に照射されるので、制御回路はすべてMOS FETで構成した。つまり、バイポーラトランジスタは、電子線照射によるライフタイムの短縮によって電流増幅率が低下するのに対して、MOS FETはゲートのしきい値電圧がわずかに変わる程度で済み、その値も製作プロセスの簡単な制御によって修正できるからである。

IGBTに逆並列に接続するダイオードのリカバリー波形を図10に示す。アノード側にp層を断続的に設けた新形ダイオードにより、素子内部のキャリア分布を制御し、約2倍の高速性を実現した。これにより、リカバリー電流で生じるIGBTのターンオン損失を約25%低減した。また、リカバリー波形のソフト化により、雑音の発生を抑制した。

このICを三相ブラシレスモータに適用し、電動機出力50Wで、ICの効率88%が得られた。また、このIC化により、同じ機能を持つディスクリート回路に比べ体積を約 $\frac{1}{20}$ にできるとともに、インバータの電動機内搭載が可能となり、システム的大幅な小形化と簡略化が図れる。今後、絶縁性に優れた誘電体分離基板の利点を生かし、家電製品の200V化に対応するために、インバータICの耐压を450V以上に引き上げる予定である。



注：略語説明 IGBT (Insulated Gate Bipolar Transistor)

図7 250V、1A級ワンチップ三相インバータICの機能ブロック 出力段のパワー素子と、その制御回路が同一チップ上に形成されている。

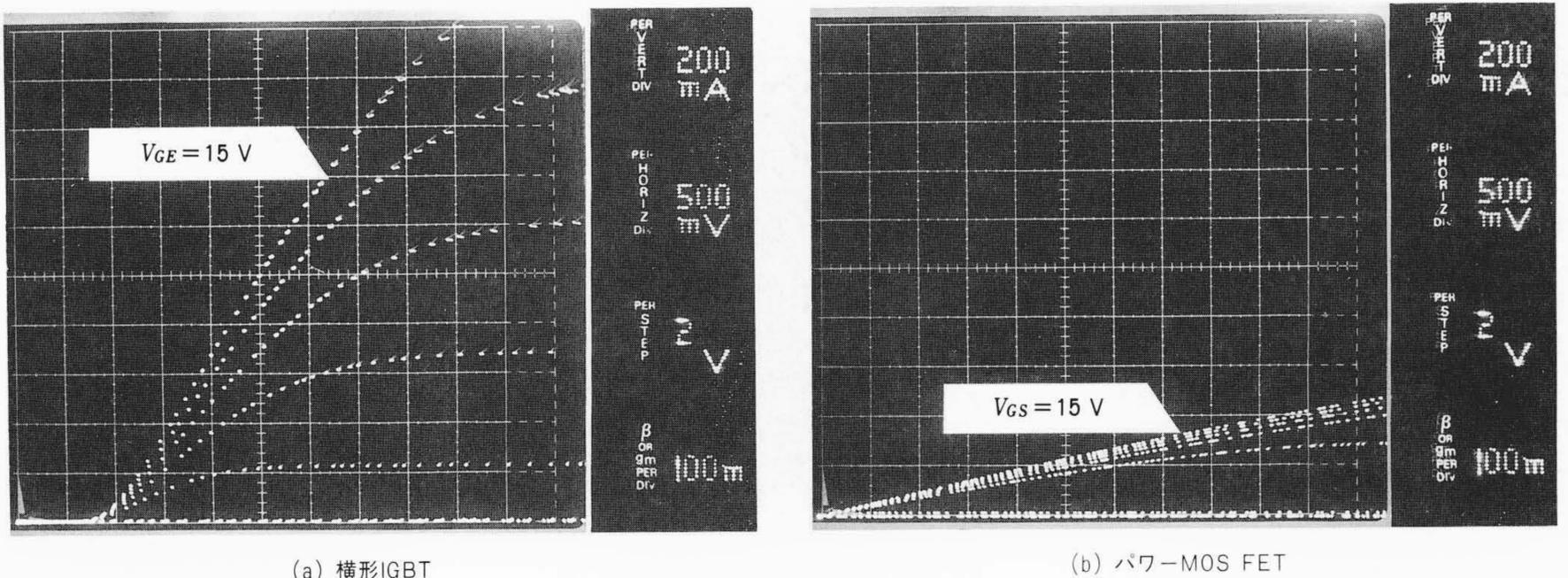


図9 パワースイッチング素子の出力特性の比較 横形IGBTはパワーMOS FETに比べ約5倍の出力電流が得られるので、素子面積を大幅に縮小でき、パワー素子の高集積化に有効である。

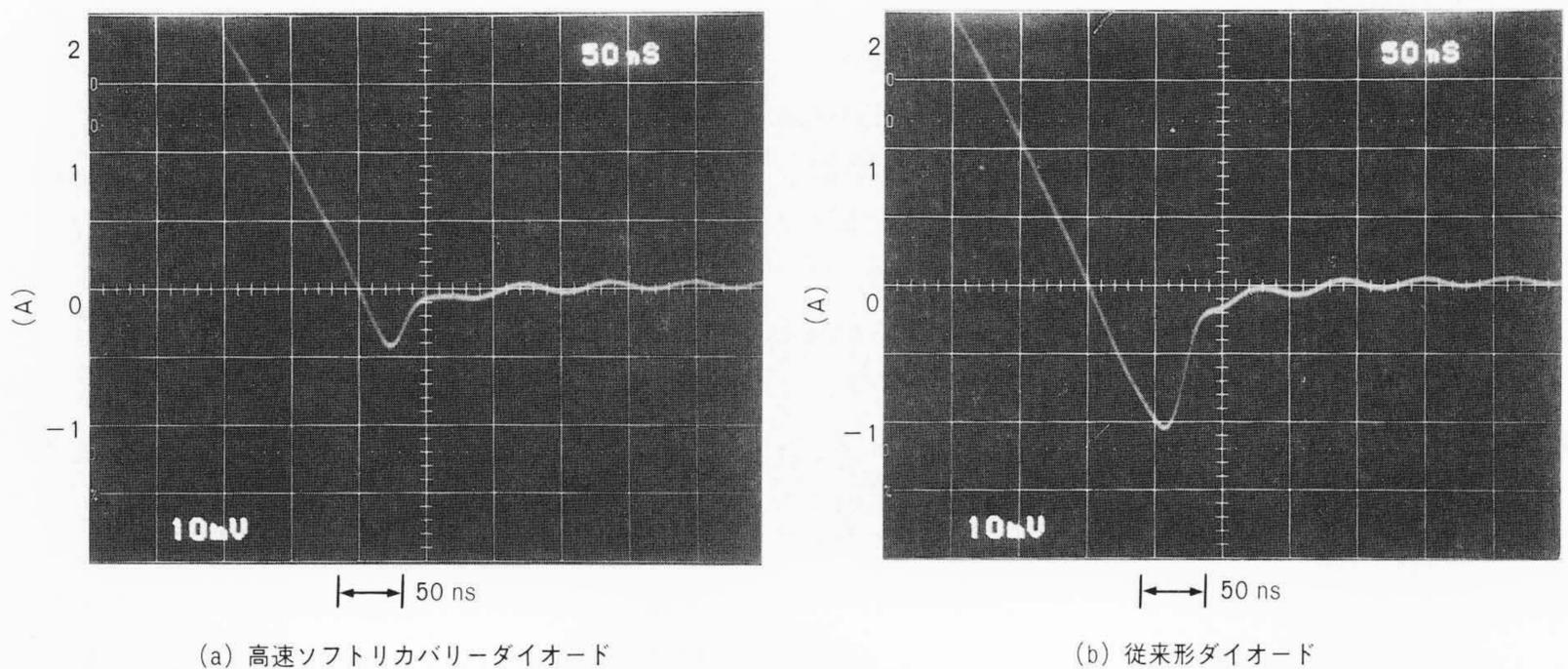


図10 ダイオードのリカバリー波形の比較 新しい高速ソフトリカバリーダイオードにより、リカバリー時間とリカバリー電流を半減し、低損失化と低雑音化を実現した。

4.2 自動車用マルチ出力パワーIC(型式ECN2743)⁶⁾

4.2.1 自動車用途での誘電体分離技術の特長

自動車用途はバッテリー電圧が12 Vと低いため、電源電圧の観点では誘電体分離の特長を生かしにくい分野である。しかし、自動車用途特有のニーズにより、下記に示す特長を発揮することができる。

- (1) p基板が容易に使えるため、ハイサイドスイッチとしてpMOS FETが使用できる。このためnMOS FETの場合に必要なチャージポンプが不要となり、回路が簡素化できる。
- (2) パワー部の分離が容易なため、マルチ出力にできる。
- (3) 絶縁分離に方向性がないため、負サージ耐圧に対する耐量が高い。このため、特にソレノイド負荷時のバッテリー逆接保証が確実にできる。

以上の観点に着目して開発したのが、4チャンネル出力ハイ

サイドスイッチ(型式ECN2743)である。

4.2.2 4チャンネル出力パワーIC

ECN2743の主仕様、特性を表1に示す。pMOS FET使用、およびマルチ出力構造の採用のため、オン抵抗は1チャンネル当たり0.7 Ωとなり、nMOS FET方式のパワーICの0.2 Ωに比べ高い。しかし、1 A程度の出力電流ならばオン電圧を1 V以下とすることができるため、実使用上の問題はない。ICのブロックダイアグラムを図11に示す。入力信号に応じて出力のpMOS FETをオンしてバッテリー電源を負荷に供給するのが主機能である。負荷短絡などの異常時は過電流検出によりpMOSFETをオフして保護する。このとき診断用出力 V_{DS} は $L_o \rightarrow H_i$ に変化し異常を知らせる。ラッチ回路はセルフリセット方式のため、負荷の異常が修復すれば自動復帰する。これらの機能が独立に4チャンネルすべてに内蔵されている。誘電

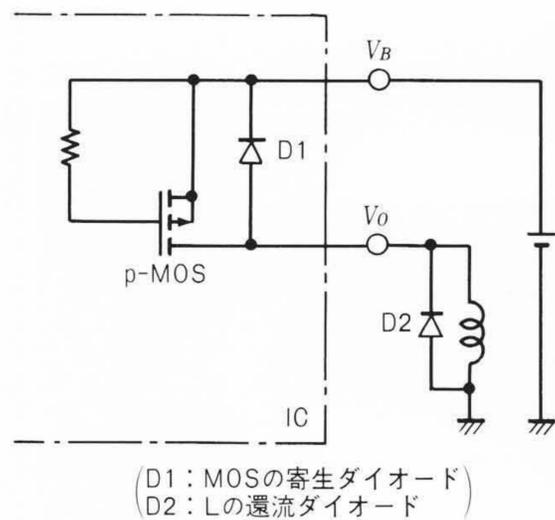
表1 ECN2743の主な仕様と特性 出力は1.5Aで4チャンネルを内蔵しており、一方、逆バッテリー接続で-16V/minを保証している。

項目	記号	仕様	条件
電源電圧	V_B	30V	—
	$V_B(-)$	-16V	1分間
出力電流	I_o	1.5A	1チャンネル当たり
動作接合温度	T_j	-40~150°C	—
オン抵抗	R_{on}	0.7Ω	$I_o=1.5A$
過電圧クランプ電圧	V_{oo}	40V	—

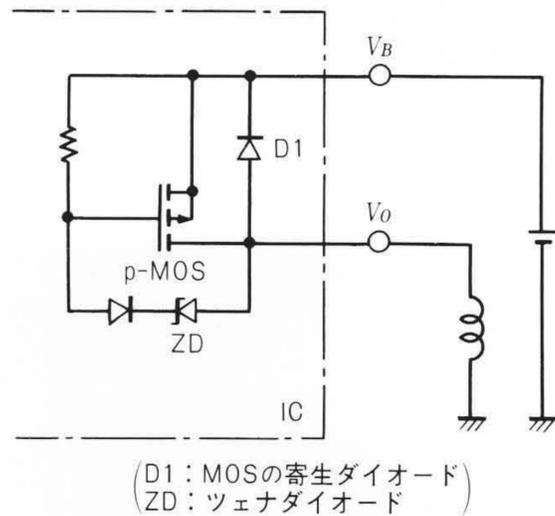
体分離を用いているため、チャンネル間の相互干渉がまったくなく確実な動作が可能である。

4.2.3 逆バッテリー接続保証

自動車用途では逆バッテリー接続に対する保証が必要であり、通常-16V、1分間でシステムが異常になってはならない。一方、ソレノイド負荷の場合、オフ時のリアクトルLのエネルギーに対する対策が必要である。還流方式では図12(a)に示すようにLにダイオードD2をパラ接続することによってエネルギーの還流を行う。この方式では逆バッテリー接続時、還流ダイオードD2とMOS FETの寄生ダイオードD1による短絡パスができるため、バッテリー逆接保証ができない。一方、同図(b)に示すツェナ電圧クランプ方式は、オフ時 V_o の電位が負になると、pMOS FETをいったんオンし $V_B - V_o$ 間の電圧をZD(ツェナダイオード)の電圧にクランプするものである。こ



(a) 還流方式



(b) ツェナ電圧クランプ方式

図12 L負荷オフ時の動作 ツェナクランプ方式によって逆並列のダイオードを不要にし、逆バッテリー接続時の電流パスをなくした。

の方式ではバッテリー逆接時の短絡パスができない。

ECN2743はこのツェナ電圧クランプ方式を採用し、バッテリー逆接保証をしている。L負荷でのスイッチング波形を図13に示す。L負荷オフ時での $V_B - V_o$ 間電圧がツェナ電圧38Vにクランプされている。ECN2743は誘電体分離を用いているため、IC自身逆バッテリーの耐量がある。このため、ツェナ電圧ク

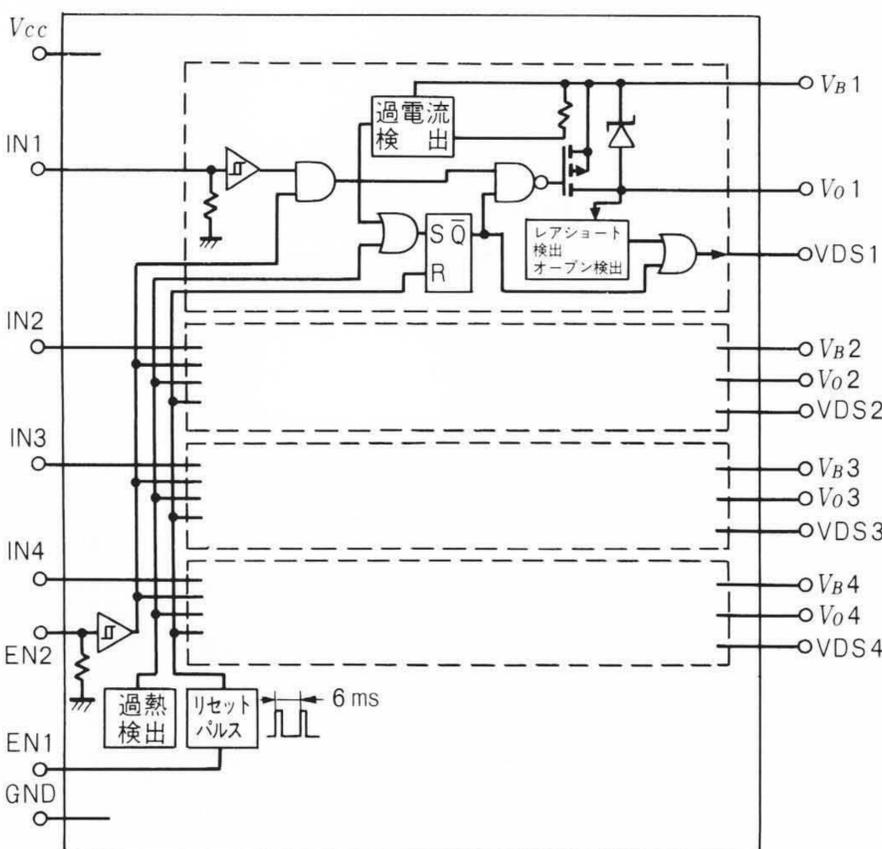


図11 ECN2743機能ブロック図 過電流、過熱検出、レアショート検出などインテリジェント化を図っている。

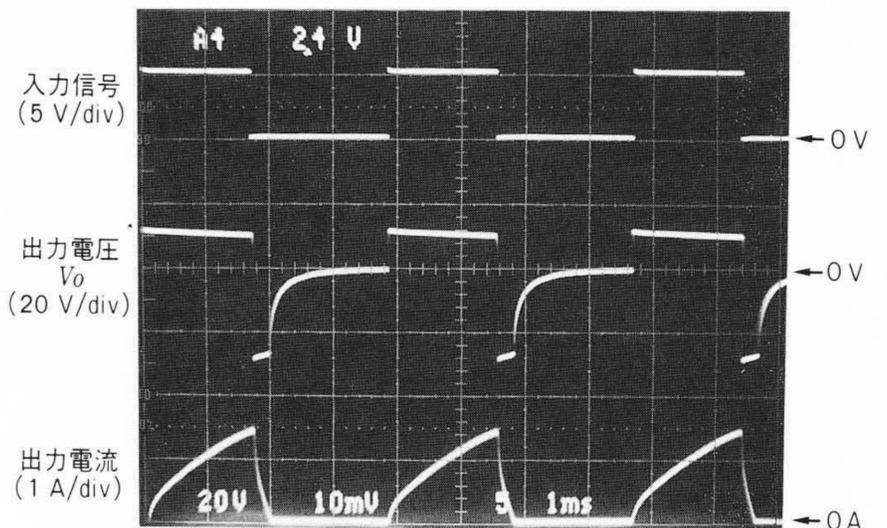


図13 L負荷でのスイッチング波形 ツェナ電圧クランプ方式により、L負荷オフの過電圧を40Vにクランプし素子を保護している。

ランプ方式を採用することにより、システムとしてバッテリー逆接保証が可能となった。なお、ECN2743のペレット写真を図14に示す。

4.3 自動白バランス機能付きビデオ出力IC(型式ECN2511)

カラーテレビジョンの白色は、R、G、Bの3色をある一定の比率で混合することによって得られる。ECN2511はこのR、G、Bの混合を行う自動白バランス制御回路と200 Vのビデオアンプ回路とをワンチップ化したものである。表2に主な仕様を示す。周波数特性としては10 MHzと高帯域なため、800本の水平解像度を実現できる。機能ブロック図を図15に示す。ビデオクロマICの出力をアンプで増幅し、CRT用カソード電圧を供給するのが主機能である。自動白バランスはR、G、Bのカソード電流の比率が一定になるように制御する。特に、ドライブ制御はカウンタを用いたデジタル方式により外付けコンデンサを減らすことができた。

スクリーン電圧 G_2 調整時には、 G_2 電圧設定補助端子に発光

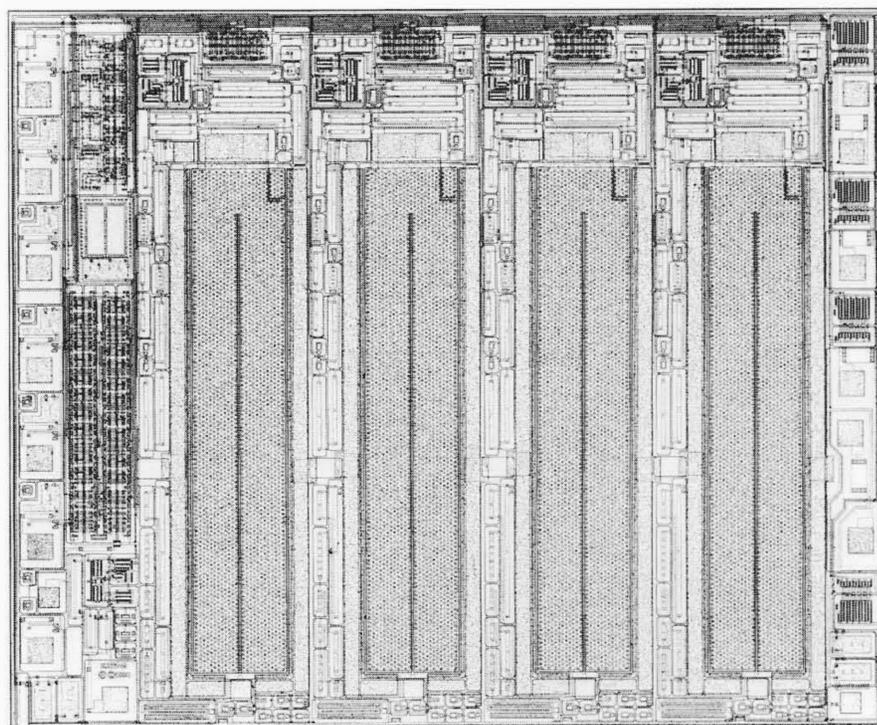


図14 4チャンネル出力パワーICペレット写真 CMOS 3 μ mのプロセスを使用。P-MOSの形状を細長くするなどにより寄生抵抗を減らしオン抵抗の低減を図った。チップサイズ4.8 \times 3.9 mm²である。

表2 ECN2511の主な仕様 10 MHzと高帯域のため高い解像度が得られる。

項目	記号	単位	Min	Typ	Max	条件
電源電圧	HV_{CC}	V	—	—	250	—
	LV_{CC}	V	—	12	15	—
大振幅 f 特性	BW_1	MHz	7	—	—	$V_{OUT} = 80V_{P-P}$
小振幅 f 特性	BW_2	MHz	10	—	—	$V_{OUT} = 20V_{P-P}$
ローライト検出電流	IKL	μA	—	60	—	外付け抵抗調整可
ハイライト検出電流	IKH	μA	—	600	—	
カットオフ制御範囲	—	V_{P-P}	—	60	—	外付け抵抗：22 k/470 Ω
ドライブ制御範囲	—	dB	29	34	37	

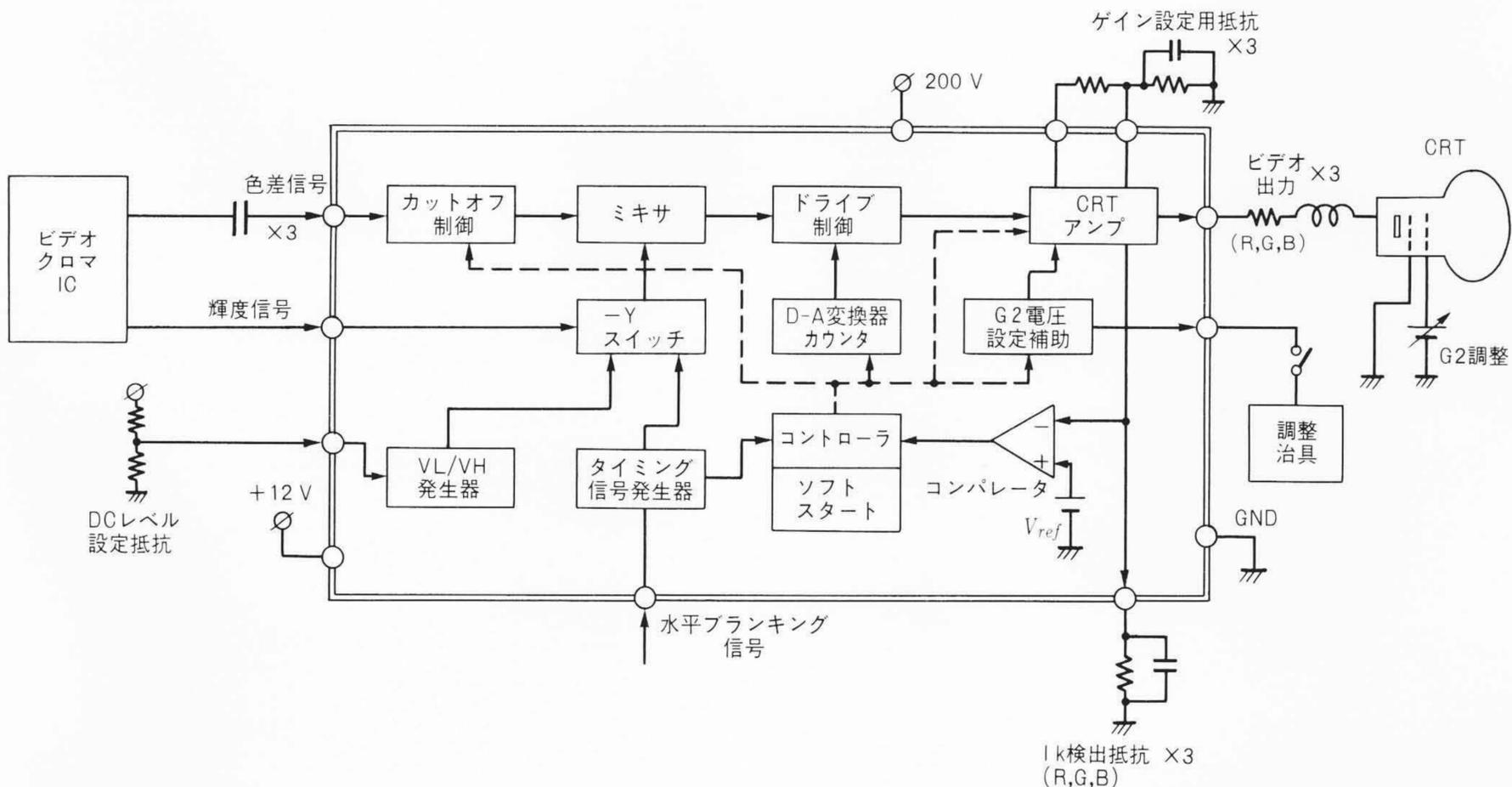


図15 ECN2511の機能ブロック図 カウンタ、D-A変換器で構成したデジタル方式の採用によって外付けコンデンサの低減を図った。

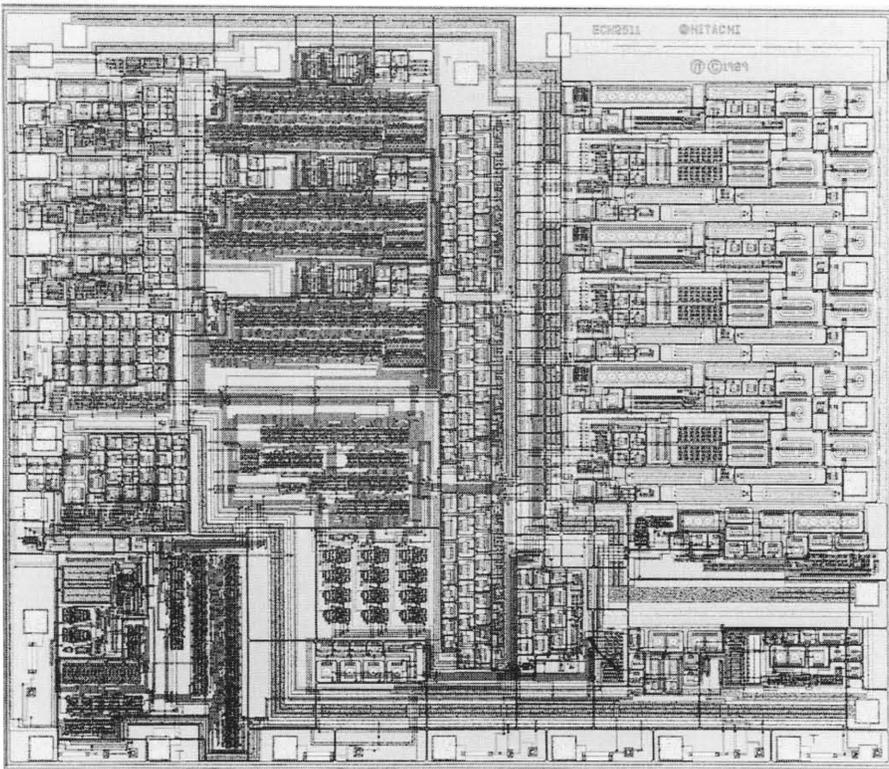


図16 自動白バランス機能付きビデオ出力ICペレット写真 Bi-CMOS 3 μ mのプロセスを使用。トランジスタ, 抵抗, コンデンサを含めた全素子数は4,950個, チップサイズ4.4 \times 3.8 mm²である。

ダイオードを外付けすると自動的にG₂調整モードになり, 最適範囲を発光ダイオードの点灯で判別できる機能を持たせ, G₂調整の容易化を図った。さらにソフトスタート回路により, 電源投入時黒スタートにすることにより, 自然感を出すようにしている。なお, 図16にECN2511のチップ写真を示す。

5 結 言

誘電体分離形パワーICの多結晶Si基板の形成条件最適化および酸素などの不純物導入, 多結晶Si/SiO₂多層構造の適用などによってIC基板ウェーハの湾曲を低減し, 最小パターン幅3 μ m, 最大ウェーハ直径5インチを量産ベースで達成した。接合分離形ICに比べてラッチアップなどの素子間の相互干渉が発生しないため, IC設計時間を大幅に短縮できチップ面積も小さくできる。また, pnpn系スイッチング素子を容易に集積でき出力段回路構成の自由度も大きく, 耐温度特性も優れている。この誘電体分離技術を用いて, 電動機駆動用250 V/1 Aワンチップ三相インバータICや自動車用マルチ出力パワーIC, 自動白バランス機能付きビデオ出力ICを新たに開発・製品化した。

参考文献

- 1) 菅原：電気学会誌, 108巻, 2号, p.152(昭63-2)
- 2) Y. Sugawara, et al.: Symposium on High Voltage and Smart Power Devices by Electro Chemical Society, p.123(1987)
- 3) Y. Sugawara, et al.: IEDM Technical Digest, p.762(1987)
- 4) H. Miyazaki, et al.: Proceedings of International Power Electronics Specialist Conference, p.878(1990)
- 5) N. Sakurai, et al.: Proceedings of International Symposium on Power Semiconductor Devices, p.66(1990)
- 6) K. Suda, et al.: ibid., p.49(1990)