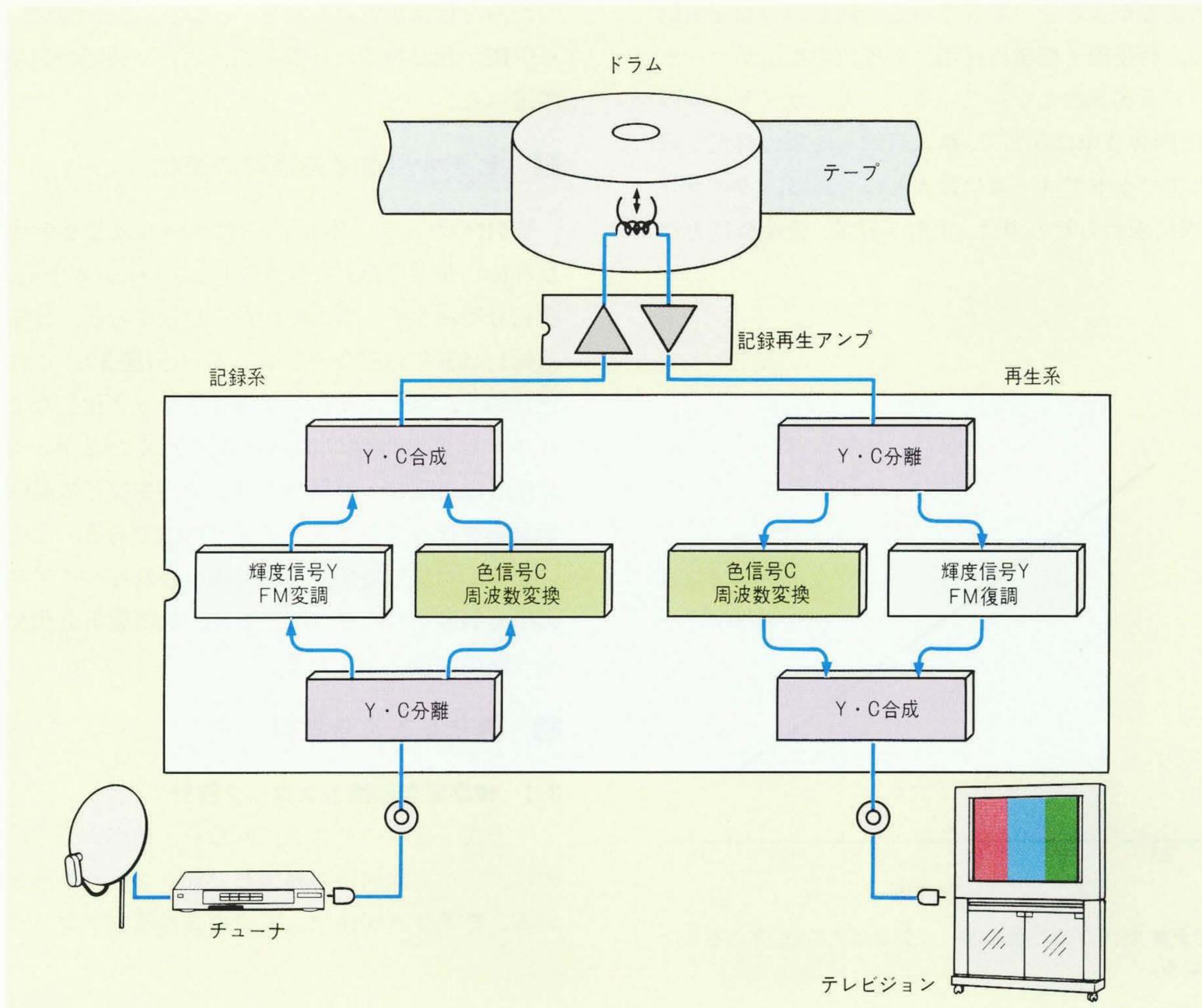


# コストパフォーマンスの徹底追求, ビデオ用1チップIC

Cost Optimization of Single Chip Video IC

佐藤哲雄\* Tetsuo Satō



VTRにおけるビデオ信号処理 VTRのビデオ信号処理は、Y・C1チップICによって行われる。

家庭用VTRやカメラ一体形VTRは、激しい機能、価格競争によって普及率が向上している。このけん引車となっているのが、ビデオ用ICである。

ビデオ信号処理の中心は、輝度信号(Y)処理と色信号(C)処理である。日立製作所では、二つの異なる信号処理を合理的にまとめた、Y・C1チップICが今後の主流と考え、いち早く開発に取り組んできた。

その結果、プロセス仕様、システム仕様を一新した第2世代Y・C1チップICを開発した。Y・C1チップICを使用したVTRブロック図を口絵に示す。従来比較で半分の低消費電力、フルHQ(High Quality)、簡易ハイバンド再生などの高性能、フィルタ内蔵などの高集積等を特長とし、VTRの合理化、カメラ一体形VTRの小形・低消費電力化に役だっている。

\* 日立製作所 半導体設計開発センター

## 1 はじめに

家庭用VTRの国内普及率は80%を超え、2台目または買い替え需要が主となってきている。新しい付加価値創生のため、新技術・機能の採用、合理化の推進がセットメーカーの重要課題となっている。一方、カメラ一体形VTRの国内普及率は20%で、購入目的も従来の育児記録などからアウトドアユースに拡大しつつある。カメラ一体形VTRに求められるのは、小形・軽量、低消費電力が

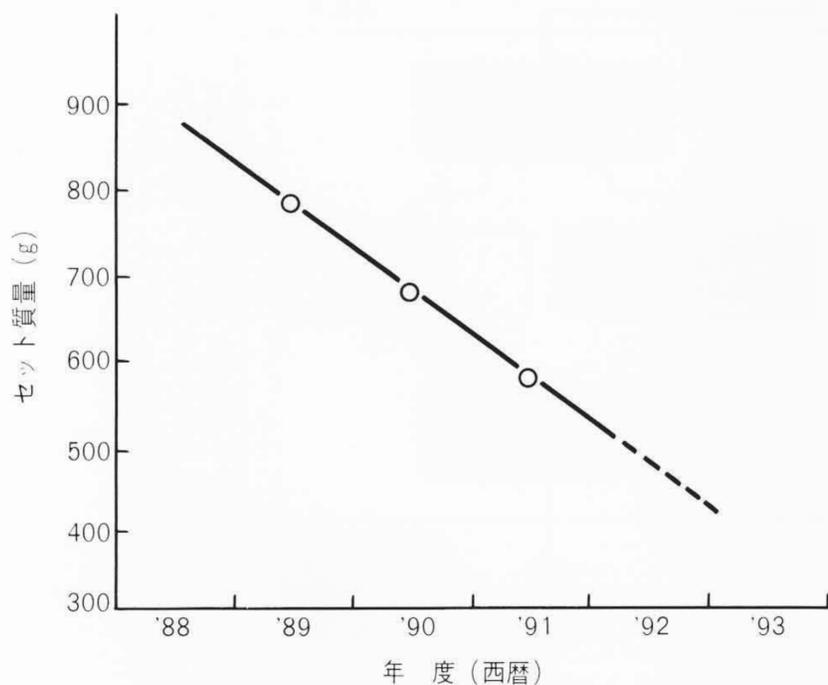


図1 ビデオカメラの質量推移 質量は約100 g/年の割合で減少している。

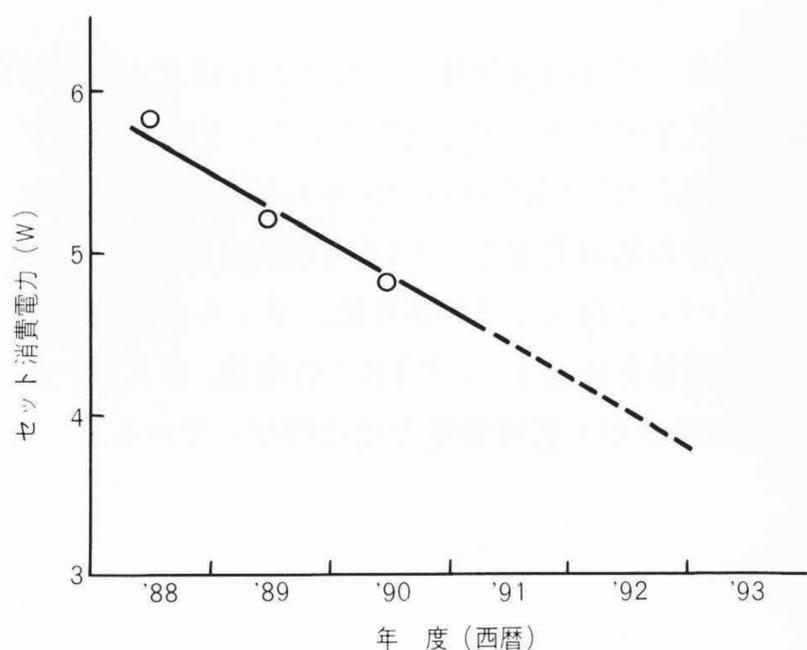


図2 ビデオカメラの消費電力推移 消費電力は約500 mW/年の傾向で減少している。

第一であり、質量では約100 g/年(図1)、電力では約500 mW/年(図2)の傾向で減少してきている。

キーパーツであるY・C1チップICも、それぞれに適した設計仕様が求められる。そこで、ここではY・C1チップICの設計技術と回路技術、および最新の製品について述べる。

## 2 ビデオ用信号処理ICの進化

VTRやカメラ一体形VTRに用いられるビデオ用信号処理ICの集積度は、急激に向上している。4年前の輝度、色信号処理2チップの時代から比較すると、集積素子数は約1.4倍/年の割合で急増している(図3)。これは合理化目的で、輝度、色信号処理を1チップ化したこと、フィルタなどの外付け部品を取り込んだこと、フルHQ (High Quality)・簡易ハイバンド再生などの高画質化技術対応を行ってきたことがその理由である。1チップ化により、両信号処理で共通に用いられるバイアス回路、入出力制御信号などが統合され、低消費電力化や実装面積の縮小に役だっている。

## 3 進化を支える技術

### 3.1 標準要素回路とブロック設計

1万素子程度のリニアIC回路を、効率よく設計するために、標準要素回路の利用とブロック設計手法を用いている。標準要素回路は、実績のある機能ブロックを入出

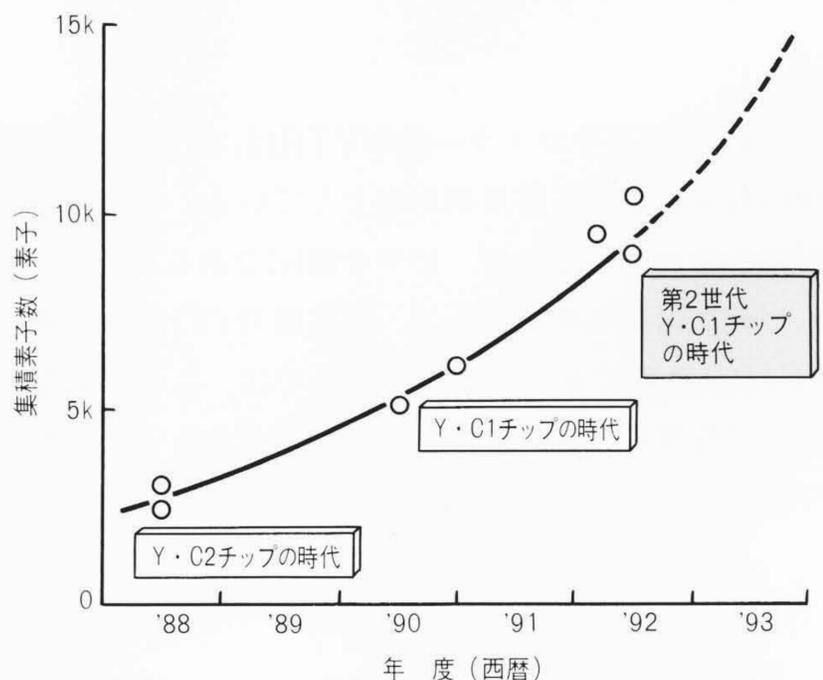


図3 ビデオ用信号処理ICの集積素子数推移 ビデオ用信号処理ICの集積素子数は、およそ2倍/2年の割合で増加してきている。

カインタフェースを考慮して、回路ベースで登録されたものである(図4)。Y・C1チップICでは60個の機能ブロックに分割されており、個々のブロックごとに目標仕様を定め、設計を行い、最後に全体をまとめて仕上げています。ブロック設計では、機能ブロックの目標仕様に合った標準要素回路を検索し、必要に応じて回路の微修正を施している(図5)。

このような設計手法を用いることにより、過去の回路ノウハウの利用、分担作業化、ブロックレイアウト化と製品展開の容易性などの利点が生じる。一方、全体の動作が見えにくくなり、ブロック間結線による禁止回路、不安定回路を見逃しやすいなどの欠点が生ずる。この対策としては、CADシミュレーションが力を発揮する。

### 3.2 シミュレーション技術

Y・C1チップの回路設計技術をサポートするCADシミュレーション技術を図6に示す。入力は階層化された回路図である。

機能シミュレータは、伝達関数記述、電子回路記述のいずれを用いても、また混合記述でも動作する<sup>1),2)</sup>。新しいシステム方式を採用したPLL(Phase Locked Loop)回路の応答特性評価などに短時間で答を出してくれる<sup>3)</sup>。

回路解析シミュレータは、計算機の大形・高速化と

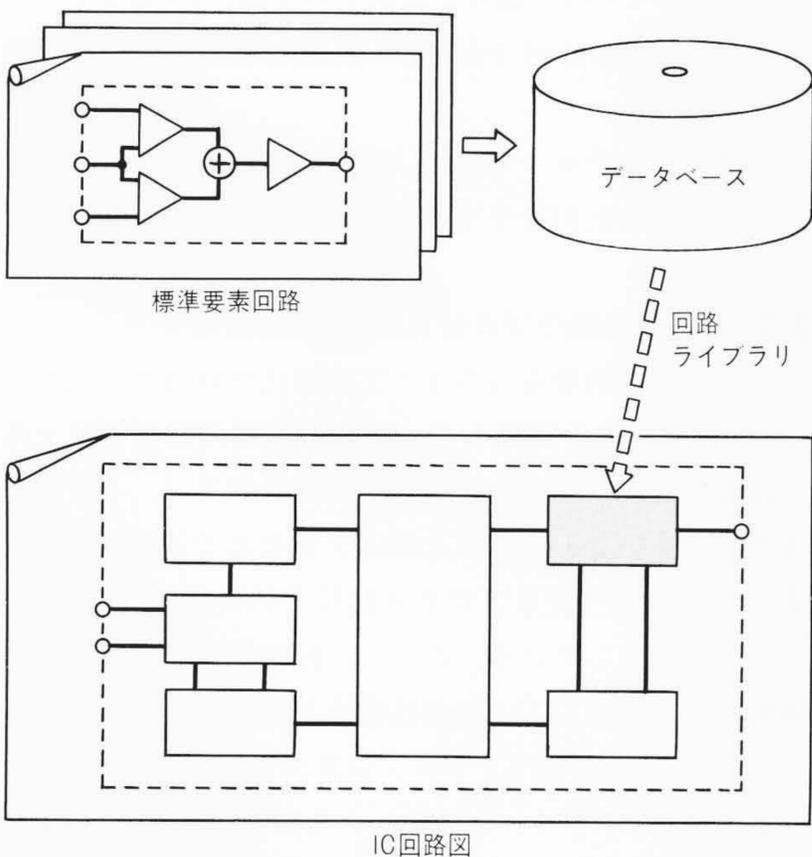


図4 標準要素回路と回路ライブラリ 実績のある回路は、機能別に標準要素回路として回路ライブラリに登録される。

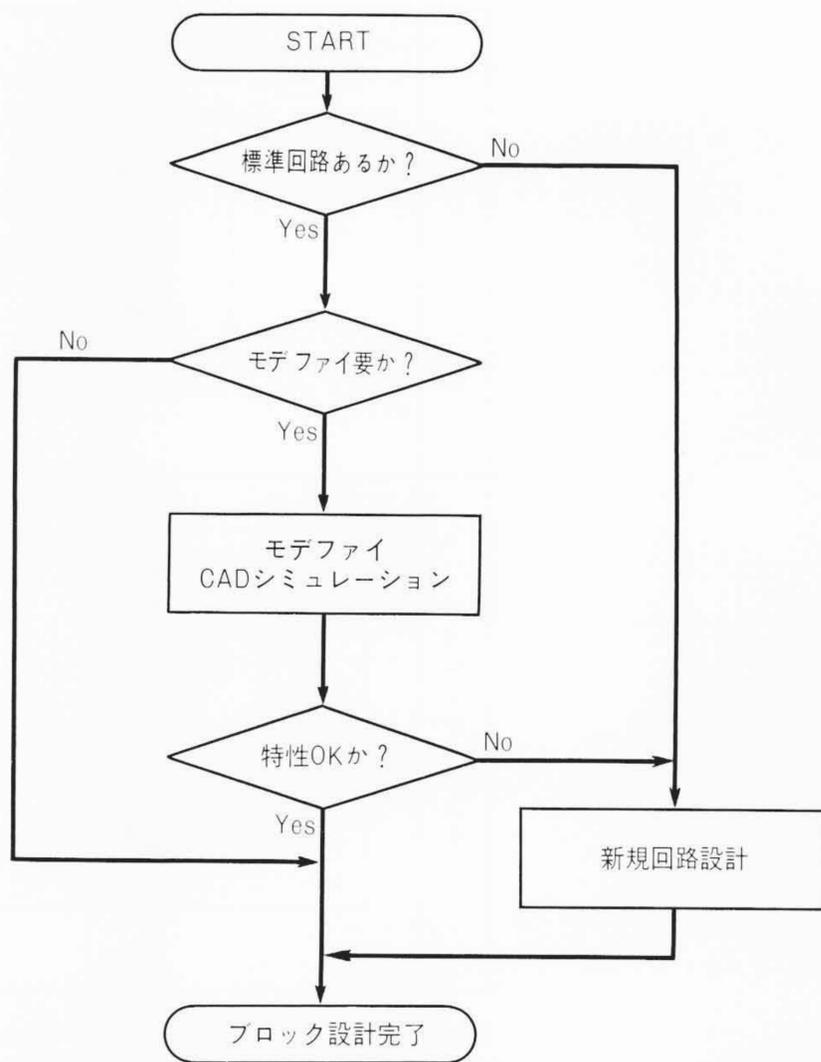
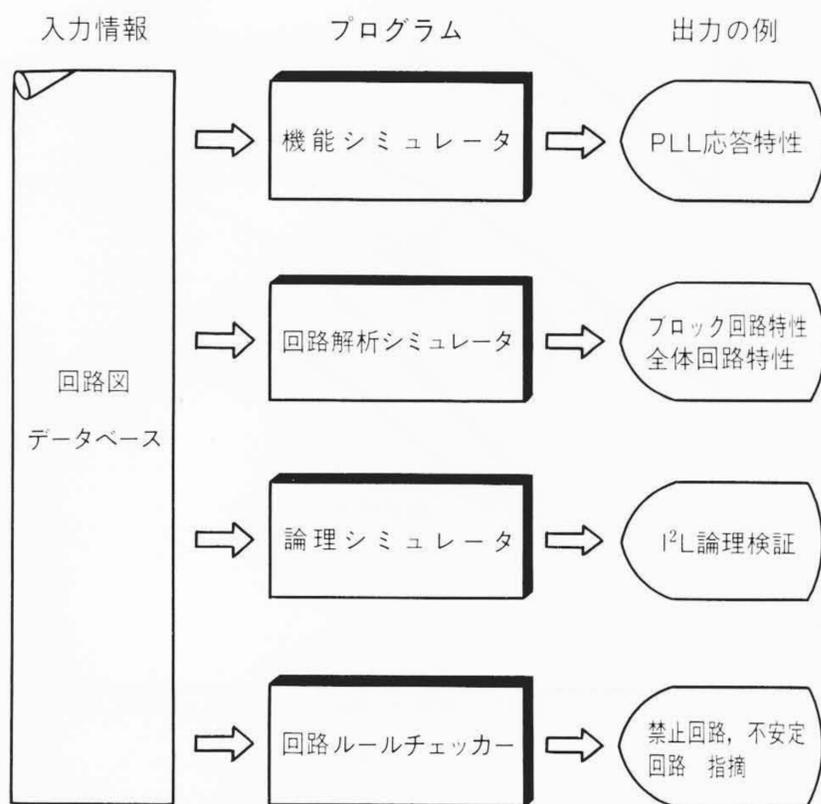


図5 標準要素回路を用いたブロック回路設計法 新規に設計された回路は、実績確認後に標準要素回路として登録され活用される。



注：略語説明 PLL (Phase Locked Loop) I<sup>2</sup>L (Integrated Injection Logic)

図6 シミュレーション技術 すべての入力情報は回路図そのものであり、マンマシンインタフェースが良好である。

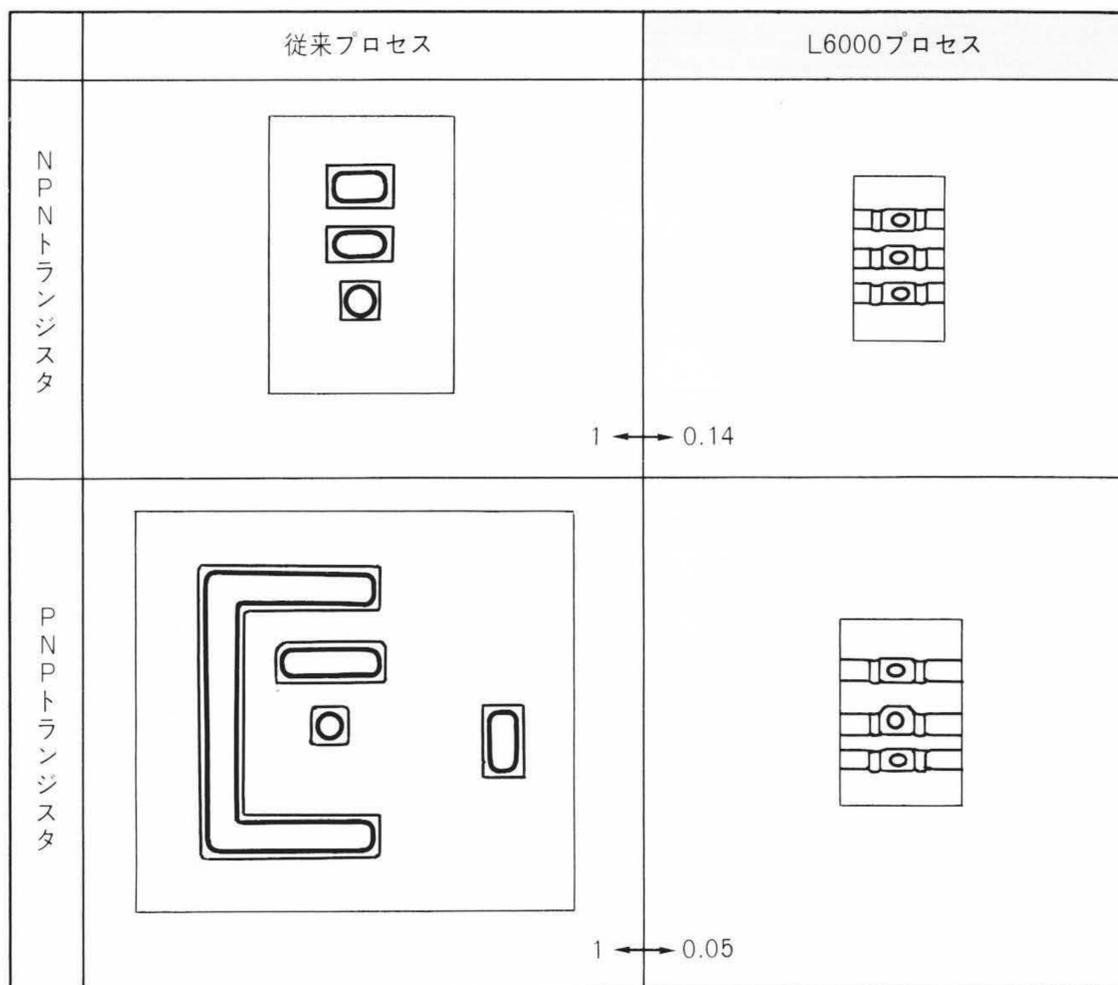


図7 トランジスタ外形比較 新しいL6000プロセスは、NPNトランジスタ、PNPトランジスタの占有面積バランスも良い。

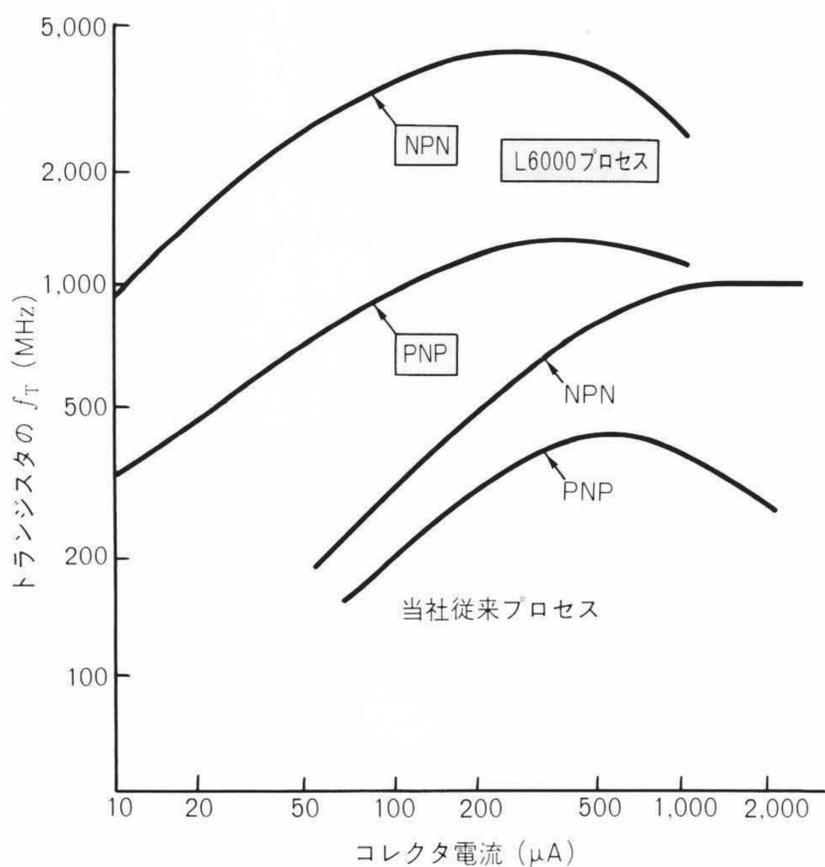


図8 トランジスタ  $f_T$  比較 新L6000プロセスは、低消費電力動作と高  $f_T$  PNPトランジスタに特長がある。

シミュレーションモデルの改良により、解析精度と解析スピードが向上している。Y・C1チップICの回路設計では、全体回路のシミュレーションで直流、交流、過渡解析を行っている。論理シミュレータは、Y・C1チップICのI<sup>2</sup>L(Integrated Injection Logic)論理回路の検証を行っている。

回路ルールチェッカーは、知識工学処理により、ブロック図内外の禁止回路や不安定回路を探し出し、指摘してくれる。

### 3.3 リニア微細化プロセス技術

高集積、低消費電力のリニア微細化プロセスとして、L6000プロセスを開発した。日立製作所の従来プロセスと比較して、トランジスタ外形比較を図7に、トランジスタ  $f_T$  比較を図8に示す。L6000プロセスでは、集積度450素子/mm<sup>2</sup>以上(従来プロセス比較で約3倍)、回路動作電流  $\frac{1}{4}$  を達成している。ただし、IC消費電流は外部回路駆動能力を考慮して、従来比約  $\frac{1}{2}$  となる。

また、高性能のPNPトランジスタもL6000プロセスの特長である。NPNトランジスタと同等に扱えるPNPトランジスタの実現により、高精度フィルタの内蔵や低電圧動作回路も可能となっている。

#### 4 特長ある回路技術

##### 4.1 ダイレクトVCO技術

色信号の低域周波数変換時、サブキャリア発生システムにダイレクトVCO(電圧制御発振器)方式を採用し、SN比の向上を図っている。

サブコンバータを用いた従来方式を図9に、ダイレクトVCO方式を図10に示す。従来の方式では、コンバータによる不要スプリアスが多く発生し、スプリアス除去のため高次のフィルタを用いて対応していた。ダイレクトVCO方式では、サブキャリアを直接発生させるため、不要スプリアスの発生がなく、色信号の記録、再生による

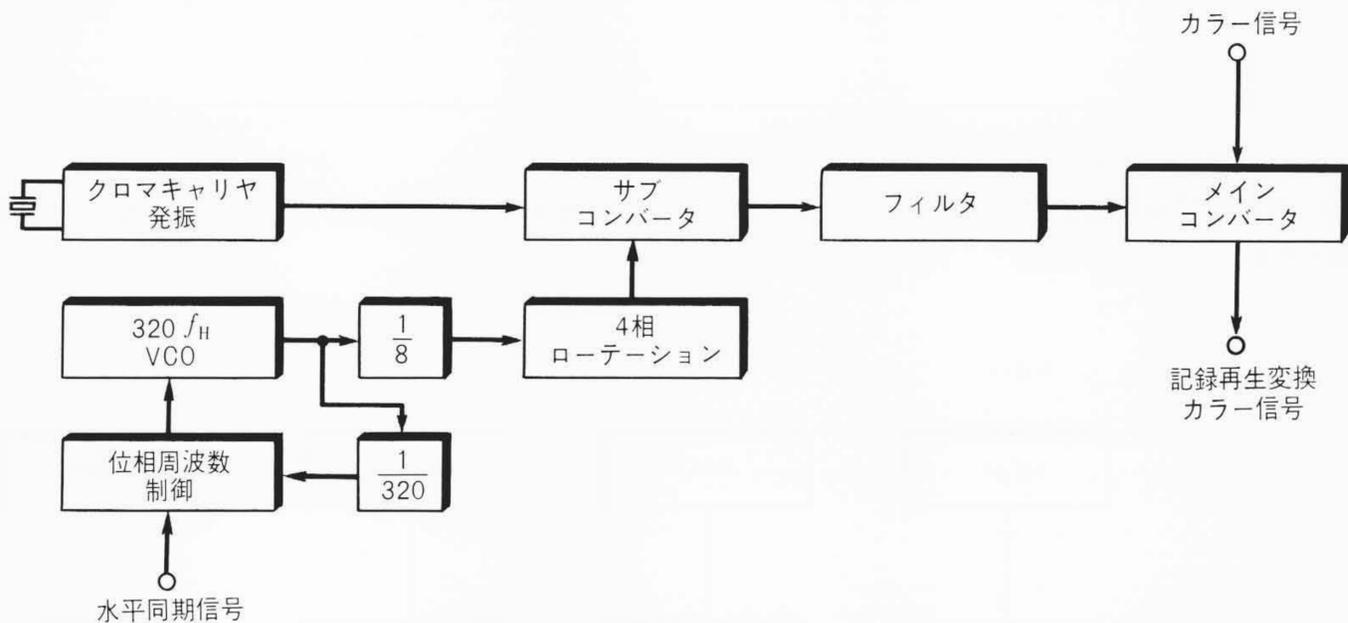
SN比の劣化を最小限にすることができる(図11)。

##### 4.2 テレビジョン信号方式簡易変換技術

VTRの全世界普及に伴い、テレビジョン信号方式の異なるソフトテープを鑑賞したいとする要望が強くなってきている。世界の主なテレビジョン信号方式と、テープ再生時に行う色信号の方式変換を図12に示す。

従来の簡易変換は、水平走査線1本おきに色信号を間引き、バースト信号をすげ替えていた。見掛けの色飽和度が低下し、不自然な再生画になることが欠点であった。

新しい簡易変換方式を図13に示す。バースト信号のすげ替えとR-Y軸反転回路を組み合わせることにより、完全な色信号の変換を行っている。



注：略語説明 VCO (電圧制御発振器),  $f_H$  (水平同期周波数)

図9 サブコンバータ方式サブキャリア発生システム

従来のVTR用色信号処理ICで用いられたサブキャリア発生方式である。

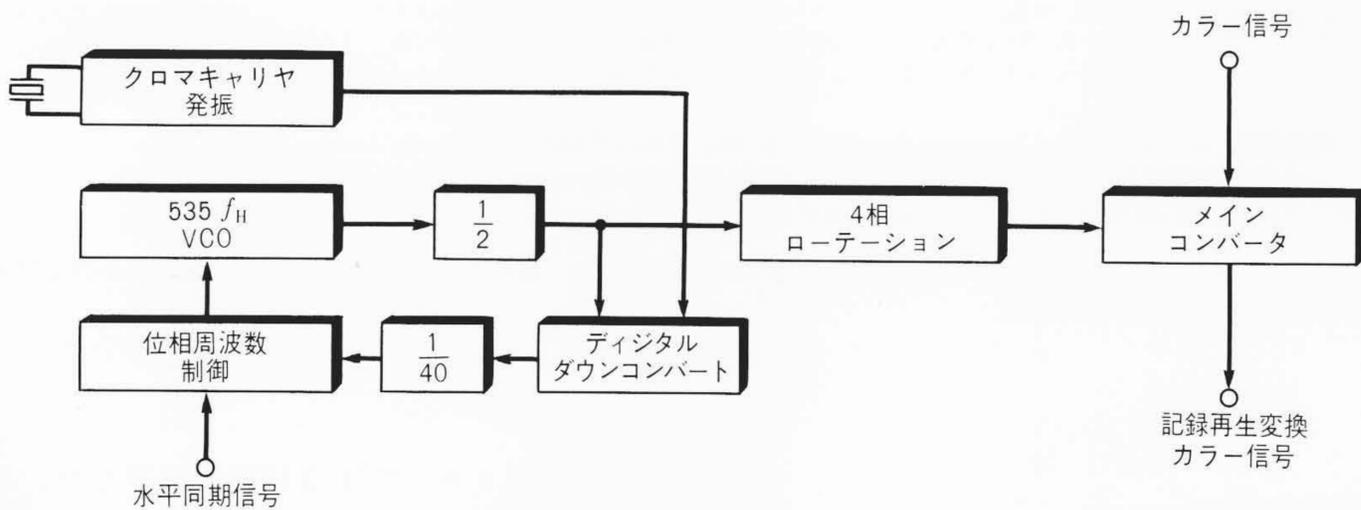


図10 ダイレクトVCO方式サブキャリア発生システム

新しいサブキャリア発生方式である。サブコンバータを用いずに直接サブキャリアを発生させており、スプリアスが少なくローテーション精度も向上する。

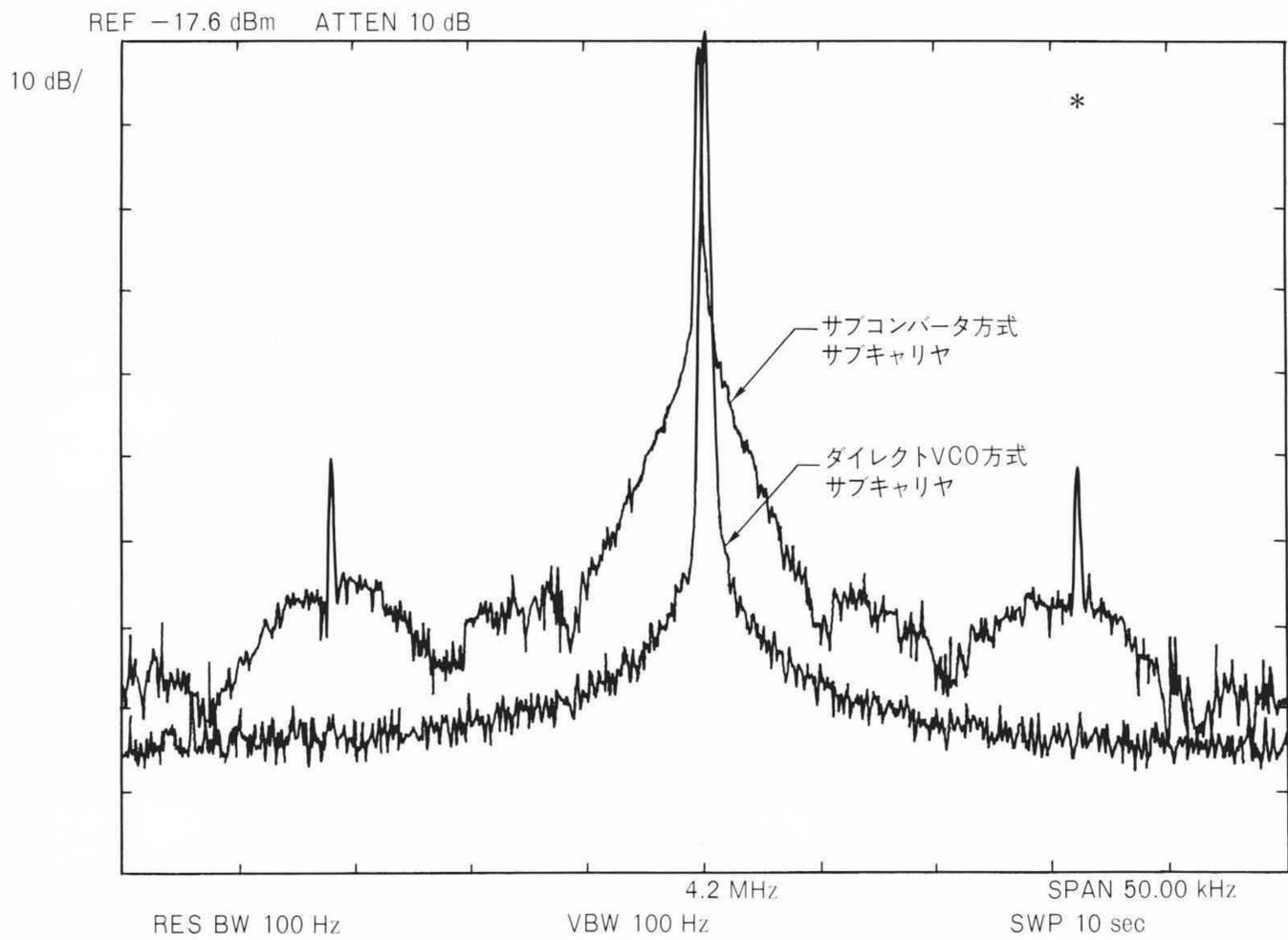
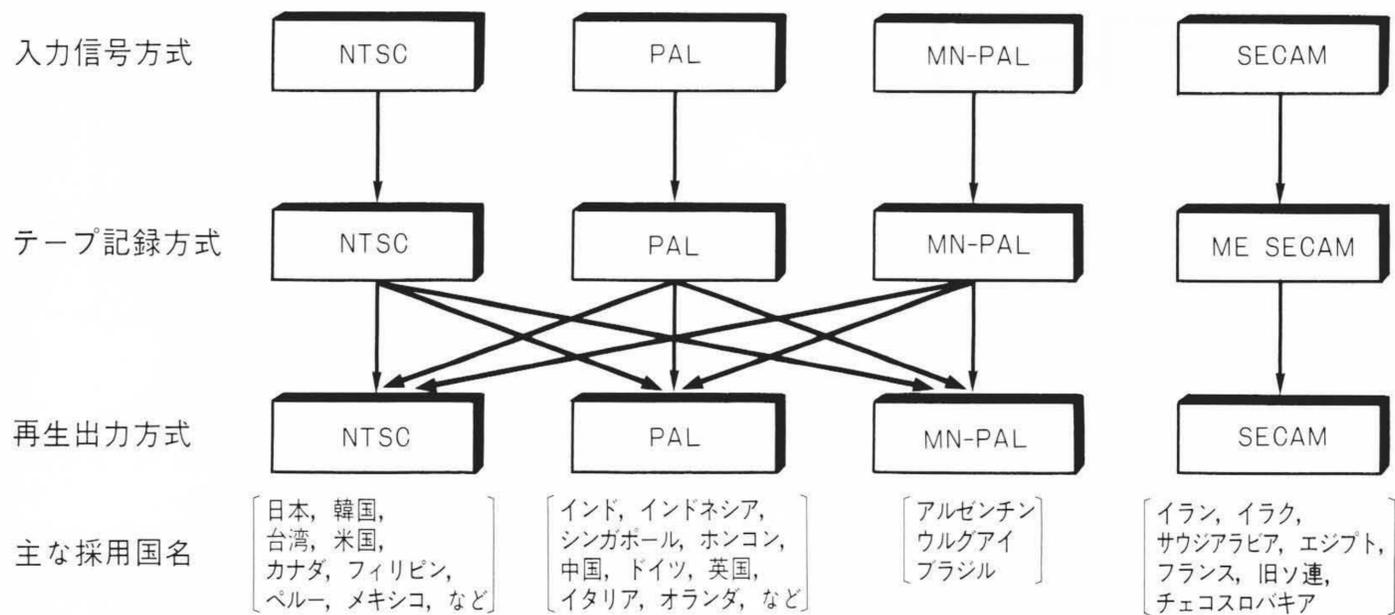


図11 サブキャリアのスペクトラム ダイレクトVCO方式サブキャリアは不要スペクトラムが少なく、高画質が得られる。



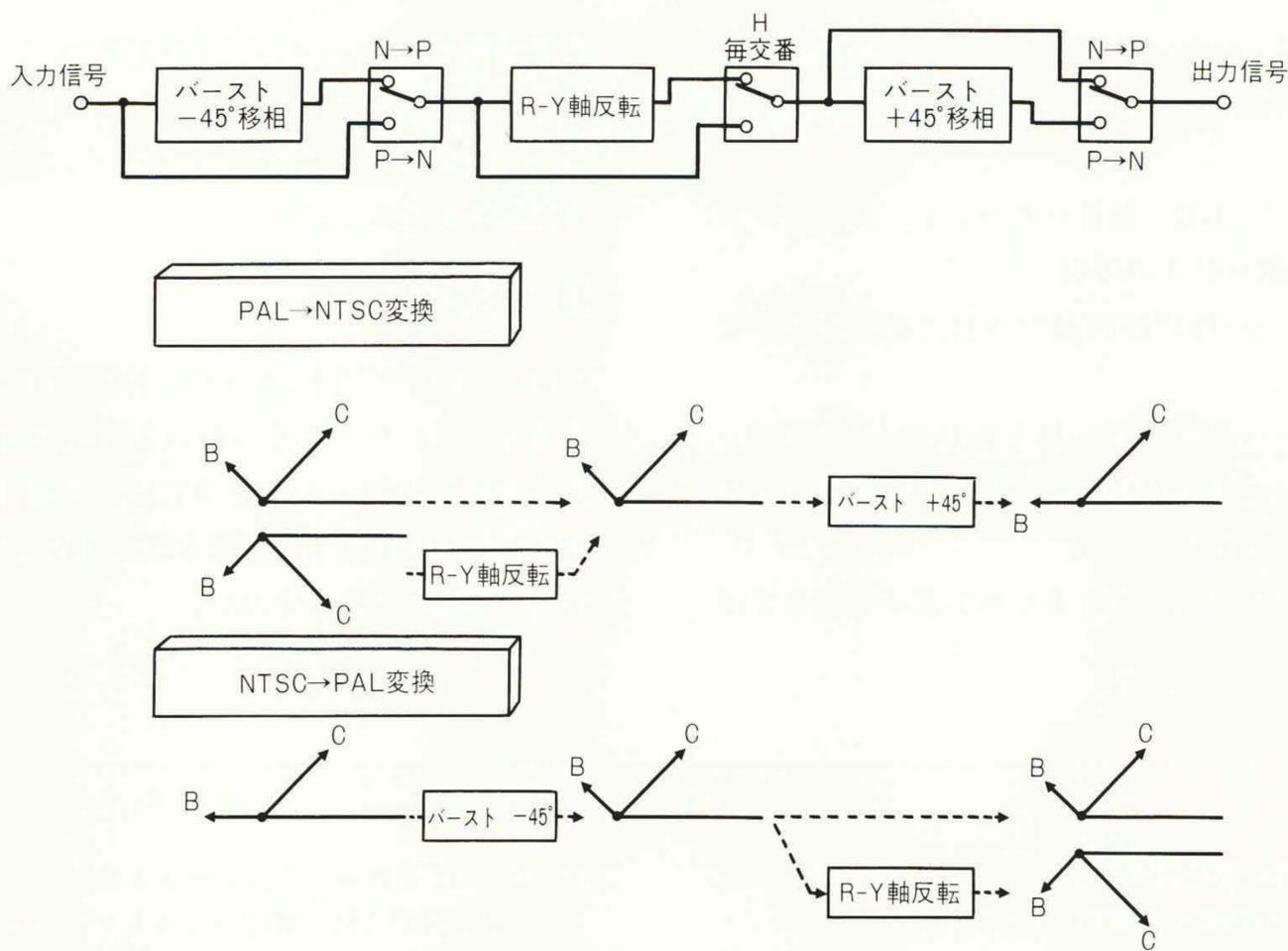
注：略語説明 NTSC (National Television System Committee), PAL (Phase Alternation by Line), MN-PAL (MN-Phase Alternation by Line), SECAM (Se'quentiel Couleur á Mémoire), ME SECAM (ME Sequentiel Couleur á Mémoire)

図12 テレビジョン信号方式と簡易変換 SECAM方式を除き、異なるテレビジョン方式で記録済みのソフトテープを再生することができる。

## 5 最新の信号処理IC

新しい要素回路技術とL6000プロセスを用いた、VTR

用Y・C1チップIC3品種を開発した。コア仕様ICがHA118180, NTSC(National Television System Committee)高級仕様はHA118170(図14), PAL(Phase



注：略語説明 N (NTSC), P (PAL), H (水平同期信号)

図13 テレビジョン信号簡易方式変換 Y・C IチップICには、方式変換に必要なパースト抜き取り信号、水平同期信号、パースト信号に位相同期したR-Y軸反転信号などが存在しており、容易にシステムが構成できる。

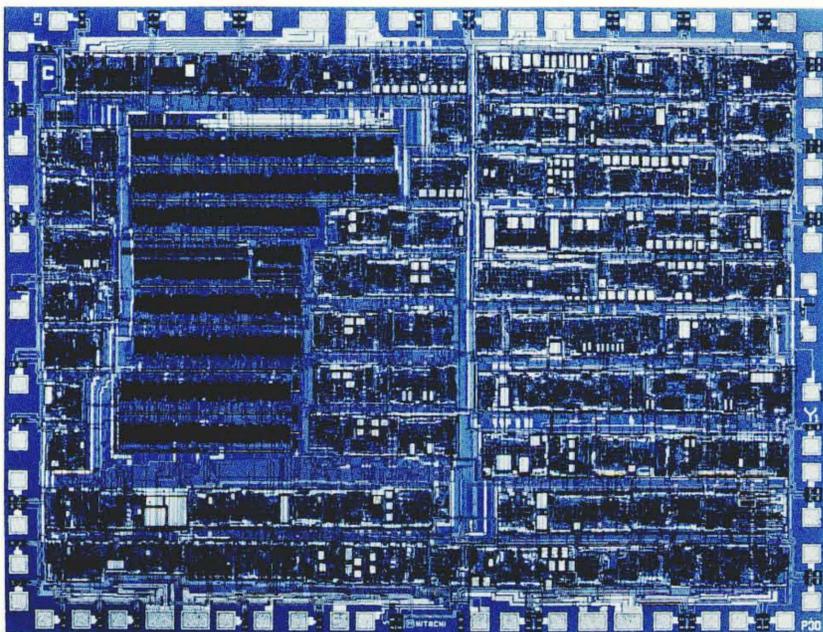
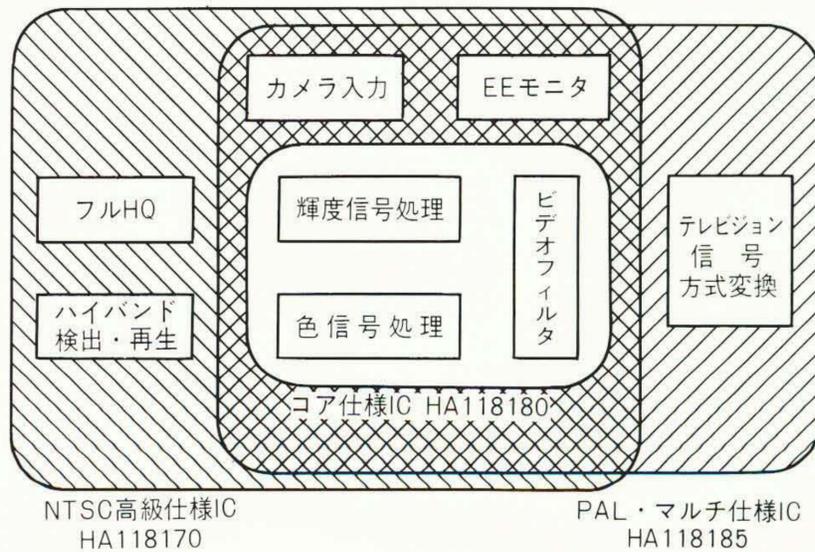


図14 Y・C IチップIC HA118170チップ 5.2×4.0 mm<sup>2</sup>に約1万素子を集積している。ブロック設計に従った整然とした分割レイアウトを採用しており、IC仕様変更に伴うブロックの入れ替えに対し柔軟性を持つ。



注：略語説明 EEモニタ (再生時にビデオ入力信号をモニタとして出力できる機能)

図15 最新の信号処理ICの包括機能 NTSC普及用(コア仕様)IC HA11810をベースチップにして、NTSC高級仕様、PAL・マルチ仕様のICを展開している。

Alternation by Line)/マルチ仕様がHA118185である。その包括機能を図15に示す。これらのICは基本的にピン互換性がありお客様側で基板図の共用化が可能であり、

セット設計の合理化に役だつと考える。その特長は次のとおりである。

- (1) 多機能……シリアルコントロールを用いた高効率制

御

- (2) 全世界対応……テレビジョン方式変換機能付きマルチ仕様IC
- (3) 高性能……フルHQ, 簡易ハイバンド, ダイレクトVCOなどの高画質化技術の採用
- (4) 合理化設計……外付け部品が当社比40%減と少ない。
- (5) 低消費電力……300~350 mWと従来比 $\frac{1}{2}$ の省電力
- (6) カメラ対応……Y・C分離入力端子付き, カメラ記録モード250 mWと小電力

現状のL6000プロセスで, 2万リニア素子程度までは

集積可能であり, ハイバンド対応Y・C1チップなどの次世代の大規模アナログ・デジタルICが可能である。ビデオ用ICの今後の課題は, いっそうの低消費電力化と完全無調整化である。

## 6 おわりに

以上, 家庭用VTR, カメラ一体形VTRのキーパーツであるY・C1チップICの動向と設計技術について述べた。今後は開発したICをコアにして周辺回路を取り込み, さらに高機能・高性能なICに発展させ, 時代の新しい要求にこたえていきたい。

## 参考文献

- 1) 大沢, 外: 回路/機能混在シミュレーション, 平成2年電気学会, 電子回路研究会資料, ECT-90-17
- 2) 大沢, 外: アナログ回路/機能混在シミュレーション, 平成3年電子情報通信学会軽井沢ワークショップ
- 3) 林, 外: 連続系シミュレーション手法によるVTR用カラー信号処理LSIの機能シミュレーション, 電子情報通信学会(A)J72-A(1989-11)