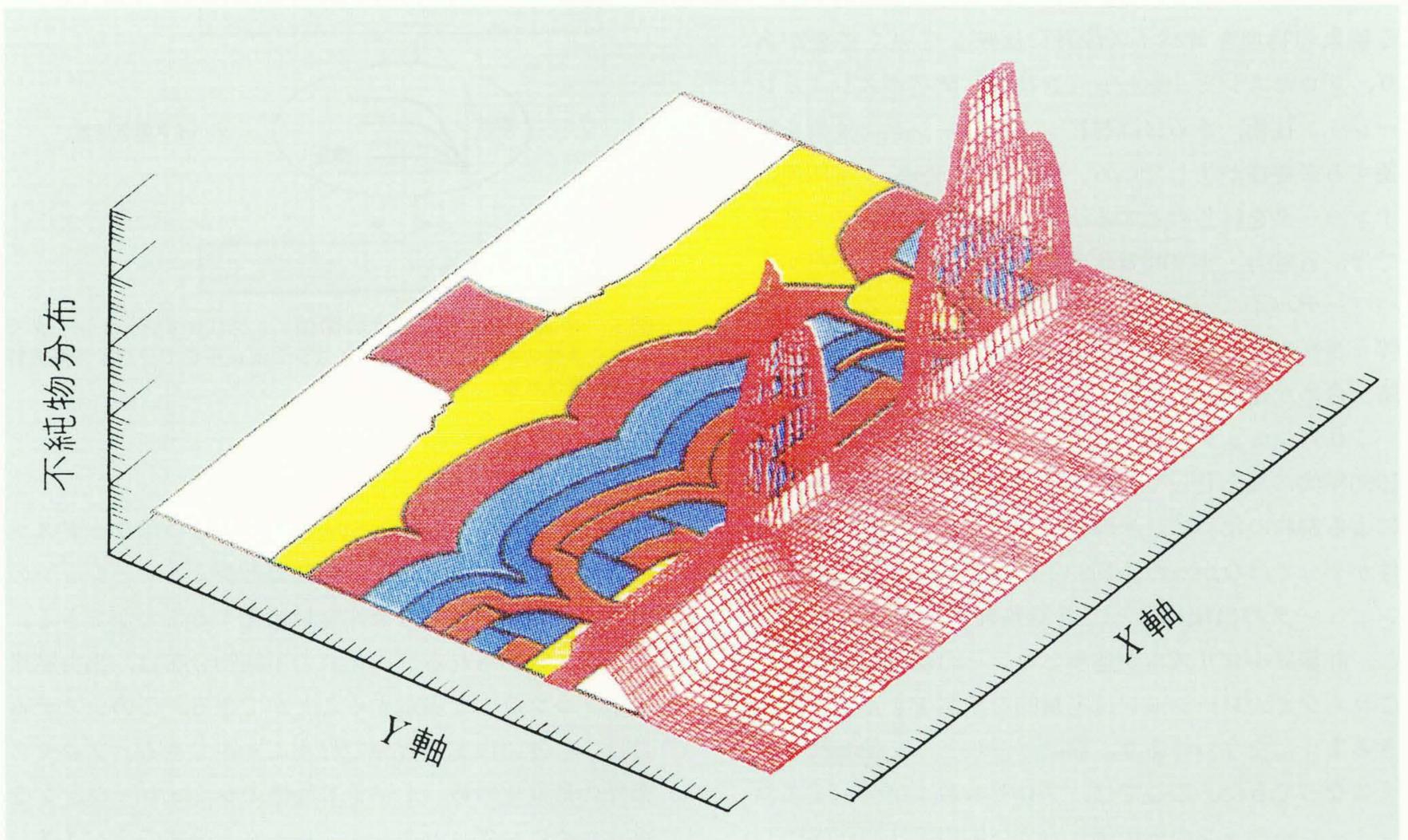


半導体プロセス・デバイスシミュレーション

Semiconductor Process and Device Simulations

鳥谷部 達* *Tôru Toyabe*
蒲原 史朗** *Shirô Kamohara*
小坂 広*** *Hiroshi Kosaka*
三島 彰**** *Akira Mishima*



プロセスシミュレータによって計算された素子構造および不純物分布

不純物分布を鳥観図で表示し、多層膜の構造を平面上に表示している。

スーパーコンピュータ、ワークステーションの進歩によって数値計算の可能な領域が拡大していくとともに、半導体開発へのシミュレータの利用もますます進んでいる。超LSIに使われる微細デバイスでは、観測の難しい微細領域での物理現象が特性に大きな影響を与えるため、設計には計算機シミュレー

ションによる現象の理解が非常に重要である。また電力機器、産業機器などの分野で広く用いられるパワーデバイスの設計では、外部回路まで含めた実使用状態に近い状態のシミュレーションが必要となっている。

* 日立製作所 中央研究所 工学博士 ** 日立製作所 中央研究所 *** 日立製作所 日立研究所 **** 日立製作所 エネルギー研究所 工学博士

1 はじめに

半導体デバイスは情報、通信、家電、電力、産業交通など広範な製品分野に用いられ、現在も性能の向上が急速に進んでいる。情報、通信、家電関連のマイクロエレクトロニクス装置で用いられる集積回路用デバイスの発展を支えてきたのはデバイス微細化技術であり、今や加工寸法はサブミクロン領域を越えてナノメータ領域に入るまでに進んできている。このため、超微細領域で生じる現象の物理をデバイス設計に反映していく必要があり、プロセスシミュレーション技術、デバイスシミュレーション技術、さらには材料シミュレーション技術を駆使する必要性が生じている。電力、産業交通、家電関連のインバータをはじめとするパワーエレクトロニクス装置では、省電力・小型軽量化のニーズが増大し、使用するパワーデバイスの高性能化が急速に進んでいる。これに伴う多様な設計課題に対応するため、デバイスと外部回路を含めた連成シミュレーションが重要となっている。

これらシミュレーションで用いられる手法の多くは、1960年代に端を発している。しかし、計算機の性能不足による制約のために、半導体設計用ツールとしては実用性が十分ではなかった。1980年代後半以降、スーパーコンピュータの出現によって計算処理能力が著しく向上し、計算アルゴリズムが進歩した。その結果、現在ではこれらシミュレーションは定量的な予測をすることができるようになりつつあり、設計ツールとして使われるようになってきた。ここでは、プロセスおよびデバイスのシミュレーションの応用例、および応用手法の一端について述べる。

2 プロセスシミュレーション

半導体設計でプロセス、デバイス、回路のシミュレータの役割を図1に示す。プロセスシミュレータは、プロセス条件とマスクパターンを入力データとして、膜堆(たい)積、エッチング、酸化、不純物イオン打ち込み、不純物拡散の各工程のシミュレーションを順次行い、形成されるデバイスの形状と不純物分布を出力する。これを用いて、プロセス条件を種々に変えたときのデバイスの構造を計算することができる。現在、100以上の工程が入力される場合もあり、プロセス条件最適化のターンアラウンドタイム向上のためには、計算時間の短い一次元プロセスシミュレータが利用される。

今回開発した一次元プロセスシミュレータを用いる

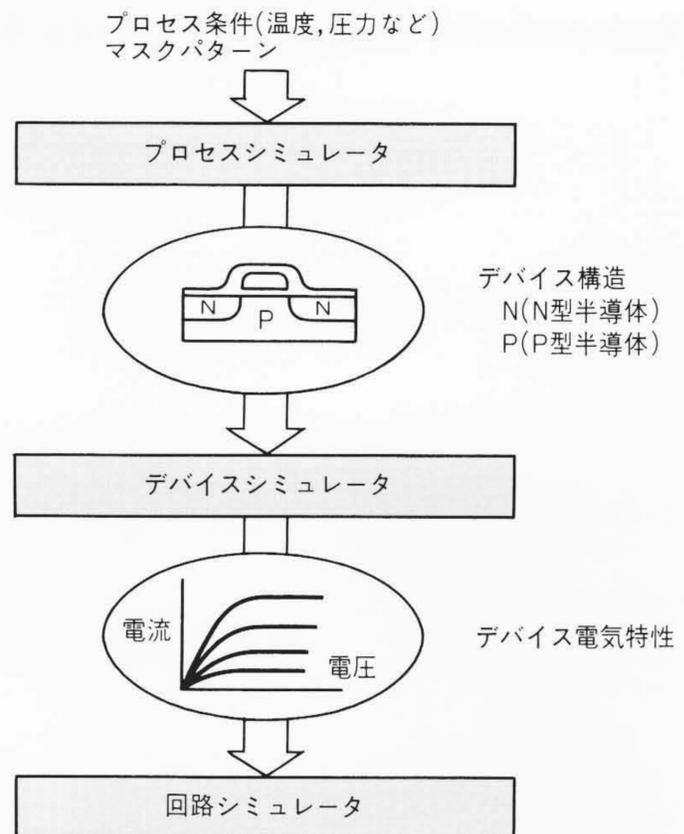


図1 半導体シミュレータの関係 プロセスシミュレータでデバイス構造が計算され、デバイスシミュレータでデバイス電気特性が計算される。

と、TSS(Time Sharing System)上あるいはワークステーション上でプロセス条件の変更とシミュレーションの実行を行い、プロセス条件を最適化することができる。こうして求められるデバイスの不純物分布は、出力結果表示プログラムで表示することができる。このシステムでは、一連の作業を数分で行うことができる。プロセス条件の最適化の後、デバイス特性のシミュレーションを行うために、プロセスシミュレータと後述のデバイスシミュレータをスーパーコンピュータ上で実行する。

一次元プロセスシミュレータは、上述した各種の工程の計算モデルを内蔵している。最近のバイポーラトランジスタの構成部分として重要な多結晶シリコン膜中の不純物拡散を取り扱うことができることが特長である。また、すべてのモデルパラメータの変更が容易であり、製造ラインに合ったパラメータ設定が行える。一次元プロセスシミュレータで計算した多結晶シリコン中の不純物分布を図2に示す。

上記システムでは、一次元シミュレーションの計算結果を二次元構造へ拡張する場合、解析式を用いて高速に二次元不純物分布を求める方法をとっている。しかし、素子の微細化に伴って二次元効果を正確にシミュレーションする必要性がでてきた。そこで、現在二次元効果を高精度に解析する二次元プロセスシミュレータも開発し

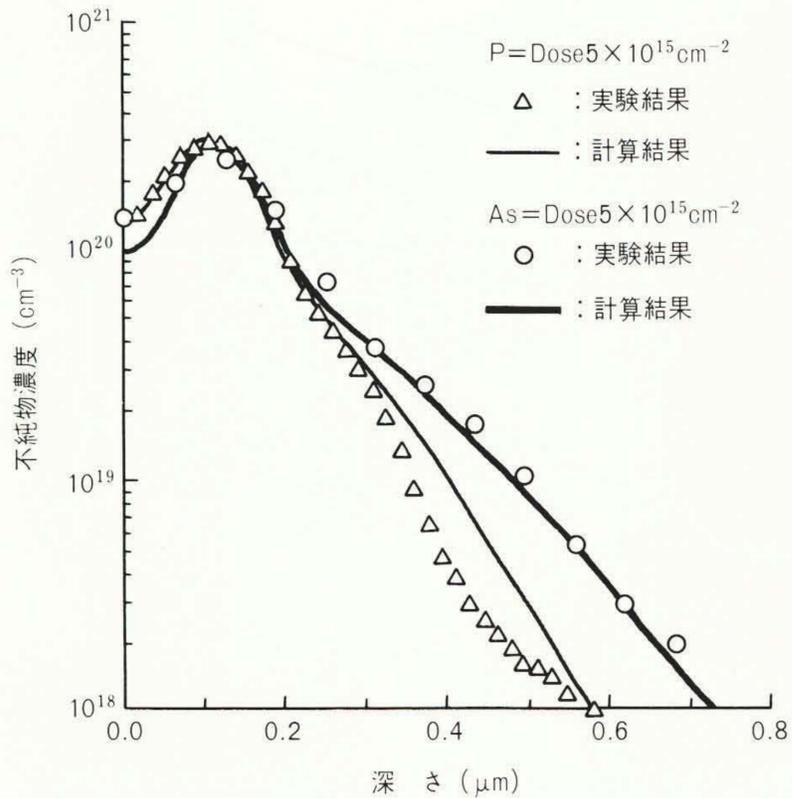


図2 多結晶シリコン中の不純物分布シミュレーション
P(リン)とAs(ヒ素)が不純物であるときの多結晶シリコン中の拡散を示す。

ている。二次元プロセスシミュレーションは、一次元シミュレーションと比較して多くの計算時間が必要となるため、スーパーコンピュータの利用が非常に有効となる。二次元プロセスシミュレータで求めた積層容量型DRAMセル製造過程のシミュレーション結果を図3に示す。

3 微細デバイスシミュレーション

デバイスシミュレーションはデバイス構造とバイアス条件を入力データとして、デバイス内部の電位分布や電子と正孔の運動を求める基本物理方程式を数値的に解いて、デバイスの電気特性を出力する。したがって、デバイス製造条件を種々に変えたときの電気特性の変化を実際にデバイスを試作して測定しなくても、プロセスとデバイスのシミュレーションを組み合わせることで予測することが可能になりつつある。

最近のLSIで使われる微細MOSデバイスは内部の電界強度が高くなるために、電界の集中するドレーン接合

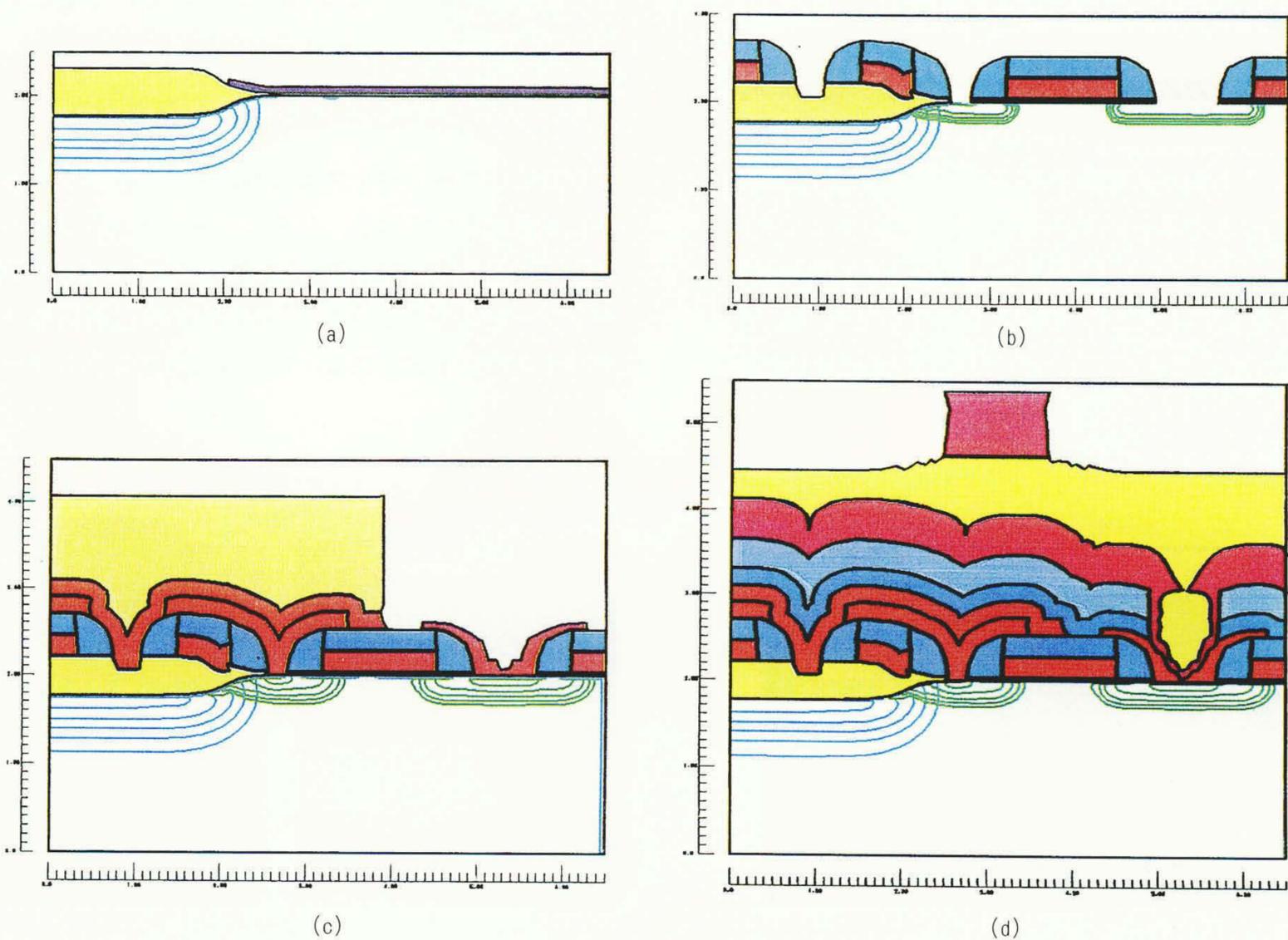


図3 積層容量型DRAMセル製造過程のシミュレーション (a)から(d)にかけてLOCOS(Local Oxidation of Silicon)酸化、トランジスタ形成、蓄積容量形成、配線形成の後の断面構造が表示されている。

やその周りの空乏層ではキャリアのエネルギーが高くなり、高温に加熱された状態になる。このホットキャリア現象を取り入れてデバイス電気特性の正確なシミュレーションを行うために、従来の基本方程式すなわち電位とキャリア密度に関する基本式のほかにキャリアのエネルギー保存則、運動量保存則および格子の熱伝導の基本式を加えて解くシミュレータを開発した²⁾。このシミュレータはキャリアのエネルギーの状態も扱えるために、その影響が強く現れる基板電流、ゲート電流などのシミュレーション精度が格段に向上する。MOSトランジスタの電子温度分布を求めた例を図4に示す²⁾。基本式の数が従来の3に比べて3倍以上に増えるため従来の10倍以上の計算時間を要したが、アルゴリズムの改良とスーパーコンピュータ向けベクトルコーディングによって計算時間を従来の約3倍までに抑えることができた。

最近、デバイスの構造微細化とともに構造立体化も著しくなったのは、限られた面積に集積する素子数を増やすために、縦方向の構造も盛んにくふうされるようになったからである。複雑な立体形状のデバイスのシミュレーション精度向上のために、従来の直交格子とは異なる曲線格子を使ってデバイスの形状を分割し、図5に示すような隣あう格子点間の2等分面で作られる多面体を使って、基本式を離散化する方法を開発した。3方向が曲線格子の一般三次元の場合は27点差分となり、2方向が曲線格子、1方向が直線格子で、プリズム型多面体の場合は11点差分となる。いずれもベクトルコーディングによって直交格子の7点差分に比べ2倍ないし4倍の計算時間でシミュレーションが可能となっている³⁾。素子間分離法の一つである局所酸化法のLOCOS(Local Oxida-

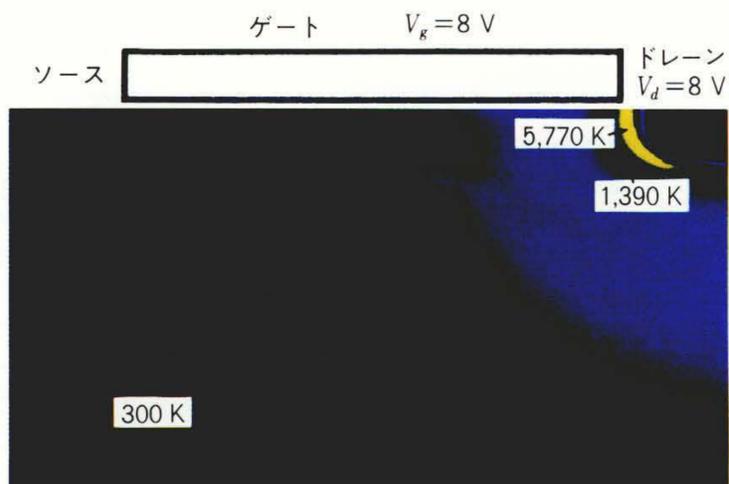


図4 MOSトランジスタ内の電子温度分布 ドレイン接合の一部で電子温度が高い領域が黄色で表されている。チャンネル長は1.1 μmである。

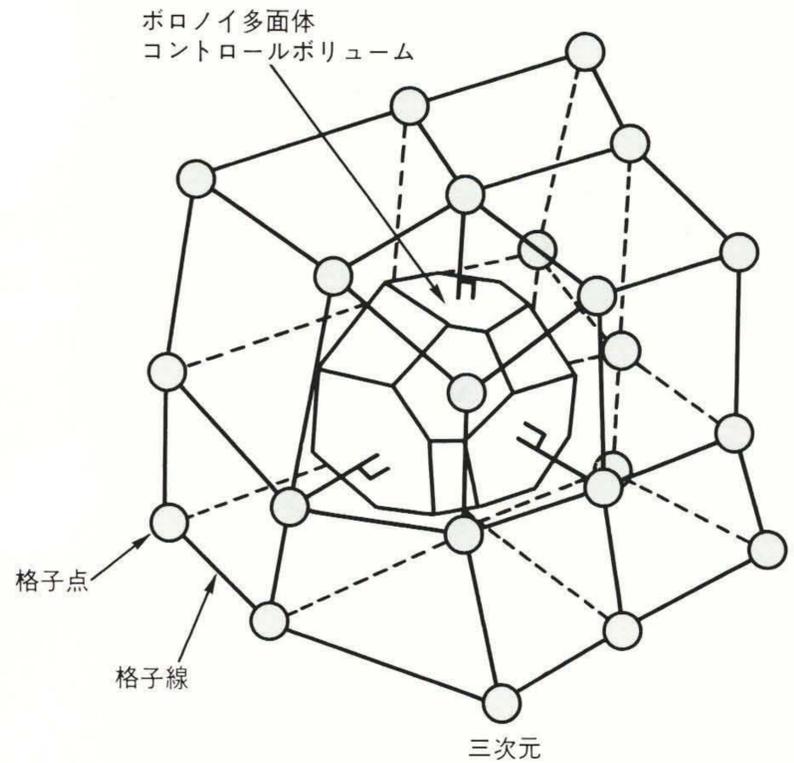


図5 格子点間の2等分面から作られるボロノイ多面体 一つの格子点の周りに26の格子点があり、最大26の2等分面からボロノイ多面体が作られる。

tion of Silicon)構造部分の電位分布と電子密度分布の計算結果を図6に示す³⁾。これによって、設計で重要な分離領域の漏れ電流を計算することができる。

4 パワーデバイスシミュレーション

一般にパワーデバイスは回路のスイッチングデバイスとして使用されており、シミュレーションにはデバイスと外部回路を一括して解く機能が必要である。GTO(ゲートターンオフサイリスタ)のような自己消弧型パワーデバイスの性能向上には、電流遮断時すなわちターンオ

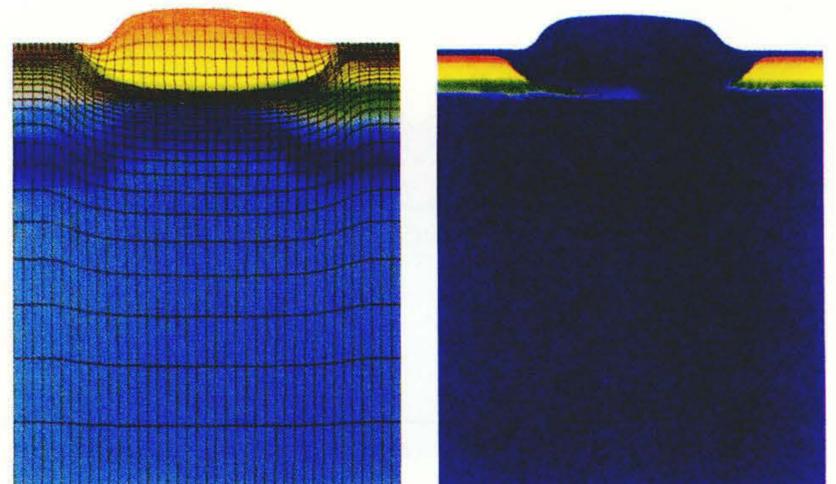


図6 LOCOSアイソレーションの電位分布(左)と電子密度分布(右) 界面に反転層電子が現れようとしている。電圧は3.3 V、漏れ電流は10 nAである。

フ時での電力損失の低減が重要な課題である。ターンオフの過渡過程では外部回路と素子が密接に相互作用するため、シミュレーションによる解析が有効である。

今回開発した汎(はん)用パワーデバイスシミュレータでは、スーパーコンピュータ向けベクトル化アルゴリズムを採用しており、93%以上のベクトル化率を保持している。このため、数値的に不安定で多くの計算が必要となる外部回路を含むターンオフ動作の解析でも、格子点数1,000程度の二次元GTOモデルで、約10分で計算できる(スーパーコンピュータ S820/モデル60, 1.5G FLOPS)。プリポスト環境に関しても、ワークステーション上で動作する専用グラフィックインタフェースを持っており、マウスを主体とした操作によって回路や素子データの入力、電圧波形や素子内状態の表示が可能である。

GTOのターンオフ過程のシミュレーションで求めた電流波形と電圧波形を図7に示す。電圧波形に現れるスパイク電圧や遮断後も流れ続けるテール電流が再現され

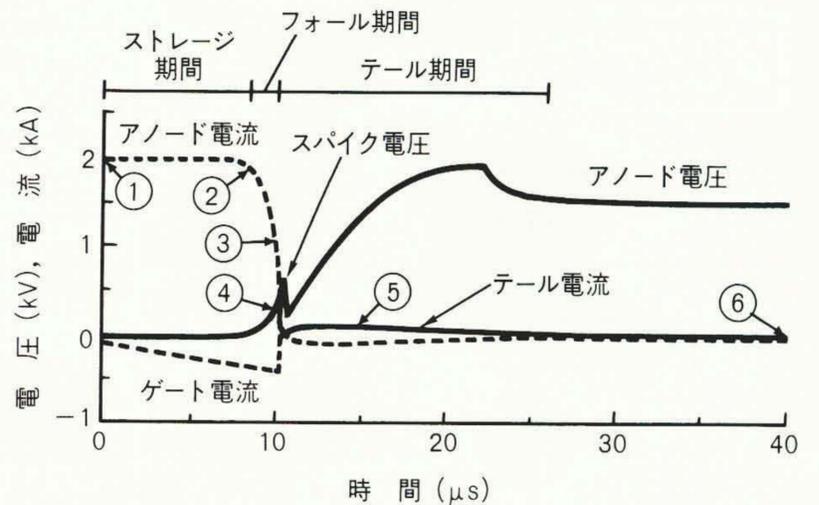


図7 GTO(ゲートターンオフサイリスタ)のターンオフ計算波形 残存キャリアがあるため、テール電流が流れ続ける。

ている。これらはいずれも損失の大きさを決定づけるものであり、デバイス開発で重要な指標となるターンオフ時の損失を、シミュレーションによって評価することが可能となりつつある⁴⁾。このターンオフ過程での素子内

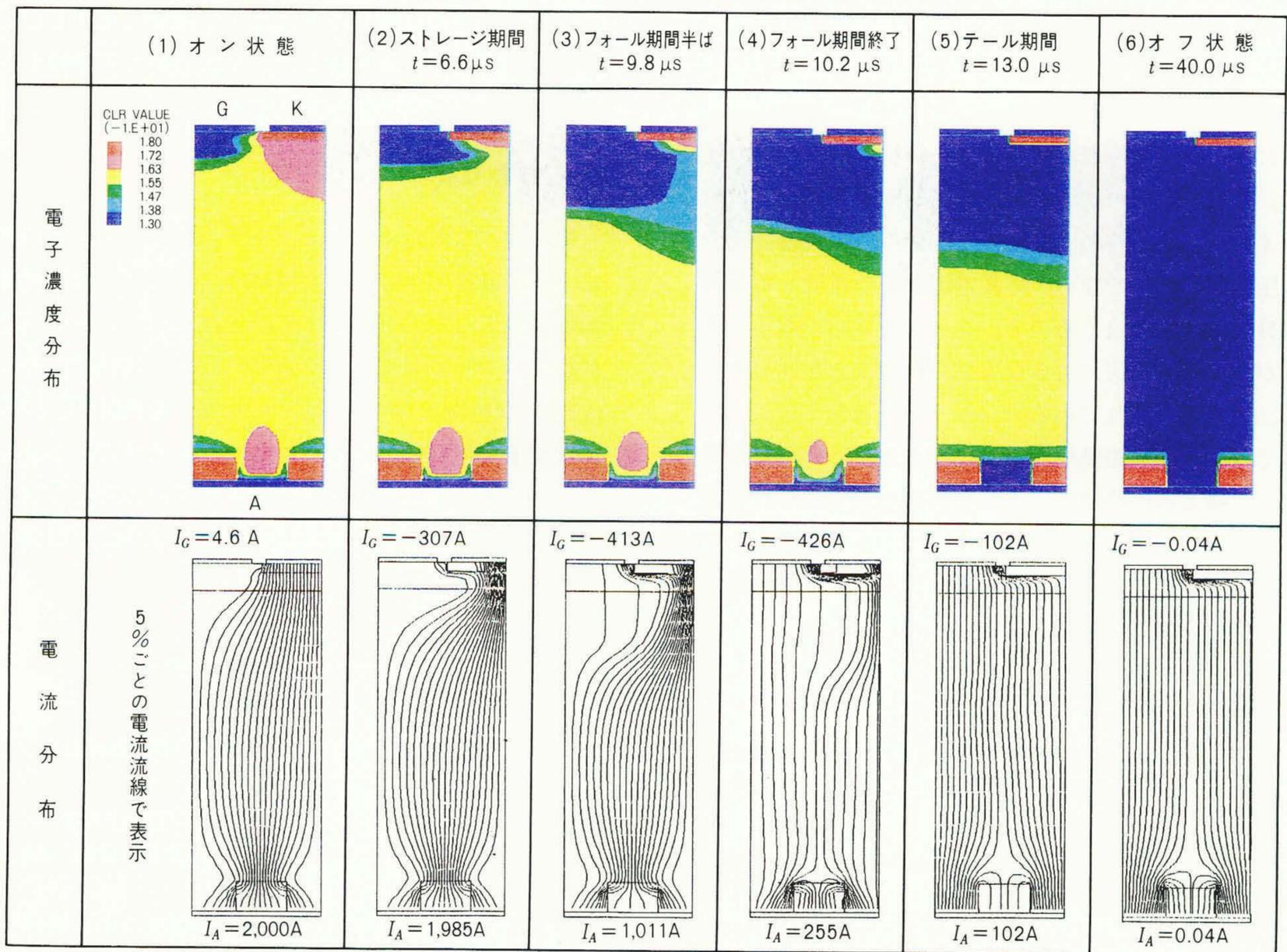
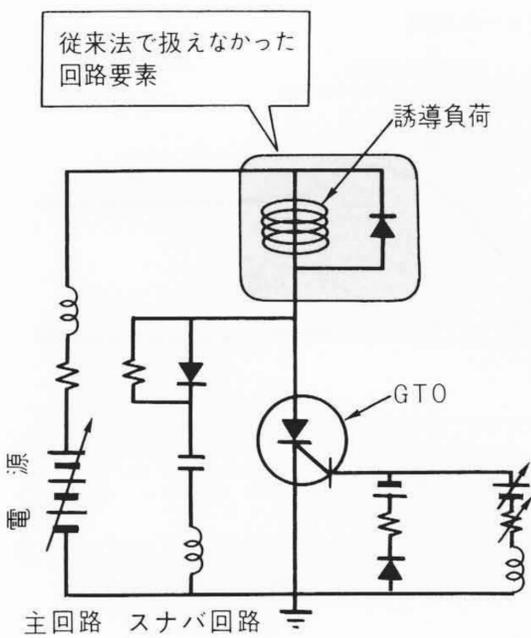
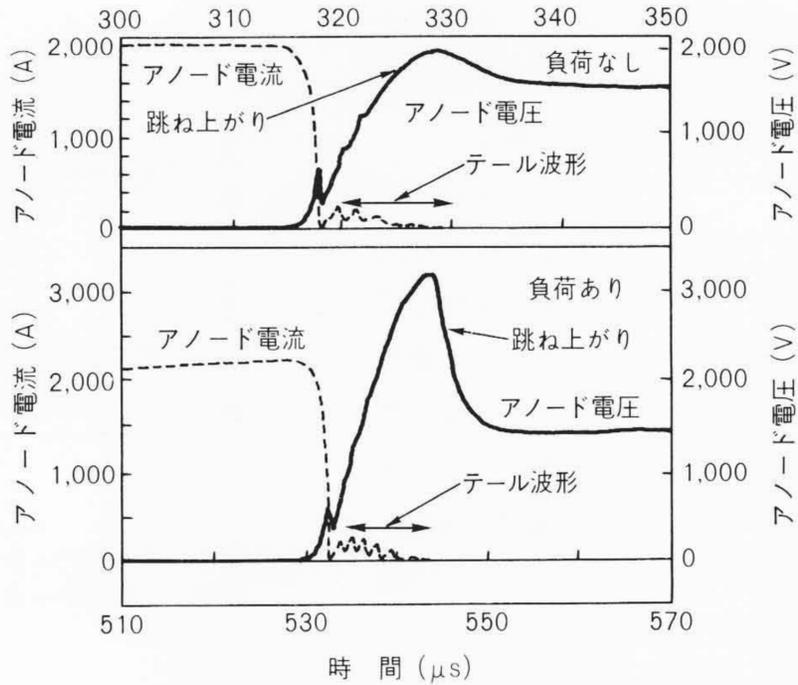


図8 GTOのターンオフ過程における素子内部特性変化の計算結果がっていく様子がわかる。

上段の電子濃度分布で青色で表された空乏層が徐々に広がっていく様子がわかる。



(a) インバータの誘導負荷試験回路



(b) インバータ誘導負荷試験回路のターンオフ波形

図9 インバータ等価試験回路の解析 (b)の上下の図を比べると、誘導負荷があるときに大きな電圧の跳ね上がりが生じることがわかる。

部の状態変化を電流分布と電子濃度分布について表したものを図8に示す。計算に用いたGTOユニットの断面図上で表示してある。ターンオフ過程初期のキャリアが蓄積したストレージ期間での電流集中の様子、テール電流の原因となる残存キャリアの分布の様子が視覚的にとらえられており、低損失化の改良を考える上で参考になる。

次にインバータ等価試験回路での解析の例について述べる。インバータの誘導負荷等価試験回路を図9(a)に示す。インバータ回路のターンオフ時の電力損失は、電流と電圧が共にゼロでないテール電流期間の電流・電圧積の積分値によって決まるので、ターンオフ時の電圧の跳ね上がりが電力損失に大きな寄与を持つことが知られている。従来発表されているパワーデバイスシミュレータの多くは、外部回路構成が複雑になると多くの計算時間を要し、扱える回路構成に大きな制限があるので、現実の誘導負荷を含んだ試験回路をそのまま正しく扱えなかった。このため、最近実際の回路条件での解析を実現す

るための試みがいくつか提案されている。このシミュレータでは、任意の外部回路構成の扱いを可能とし、実際の誘導負荷を含んだ状態での解析を実現した⁵⁾。同図(b)に示すように、誘導負荷状態で計算された電圧の跳ね上がりは無負荷の状態のときに比べて非常に大きくなり、外部回路を正しく取り扱うことが電力損失を評価する上で重要であることがわかる。

5 おわりに

以上述べてきたように、スーパーコンピュータの出現によって計算アルゴリズムは格段に進歩し、計算可能な領域が拡大した。プロセスデバイスシミュレータは設計に役立つツールとなりつつあり、ここでは微細デバイス、GTOの解析例について示した。今後、並列計算機によってますます計算機は高速に、しかもメモリ容量も大きくなりつつある。スーパーコンピュータの果たす役割もデバイスの微細化・高機能化に合わせてますます重要になると思われる。

参考文献

- 1) S. Kamohara, et al. : New Models for the Simulation of Polysilicon Impurity Diffusion Sources for a Wide Range of Process Conditions, Proceedings of the Bipolar/BiCMOS Circuits and Technology Meeting, pp.126~129(1992)
- 2) K. Katayama, et al. : A New Hot Carrier Simulation Method based on Full 3D Hydrodynamic Equations, IEDM Tech. Digest, pp.89~135(1989)
- 3) 井原, 外 : 電気系CADへの応用, 電子情報通信学会誌, Vol.75, 148~154(1992)
- 4) 小坂, 外 : 2次元過渡シミュレータSTAP2-BMによるパワーデバイス特性解析, 電気学会研究会資料, SPC-91-59(1991-12)
- 5) 三島, 外 : 電力用半導体素子の過渡解析技術の開発, 平成5年度電気学会全国大会(平5-3)