

エレクトロニクス

半導体の分野では、2種類のRISC型32ビットマイクロプロセッサを製品化した。すなわち、キャッシュ内蔵型と低消費電力型である。前者はマルチメディア用途向けに、後者はオフィス機器用途向けに活用が期待される。メモリでは、今回新たに64 MビットDRAMを開発した。また、高速用途に適したシンクロナス型と、低電力用途に適した3.3 V対応の16 MビットDRAMを製品化し、DRAM系列の充実化を図った。

ディスプレイの分野では、奥行きの短い29型カラーブラウン管、17型超高精細ディスプレイ管および画面の明るい投写型ブラウン管を開発した。また、カラー液晶ディスプレイの分野でも、26万色表示のTFT型と、ノート型PC向けSTN型を実用化した。

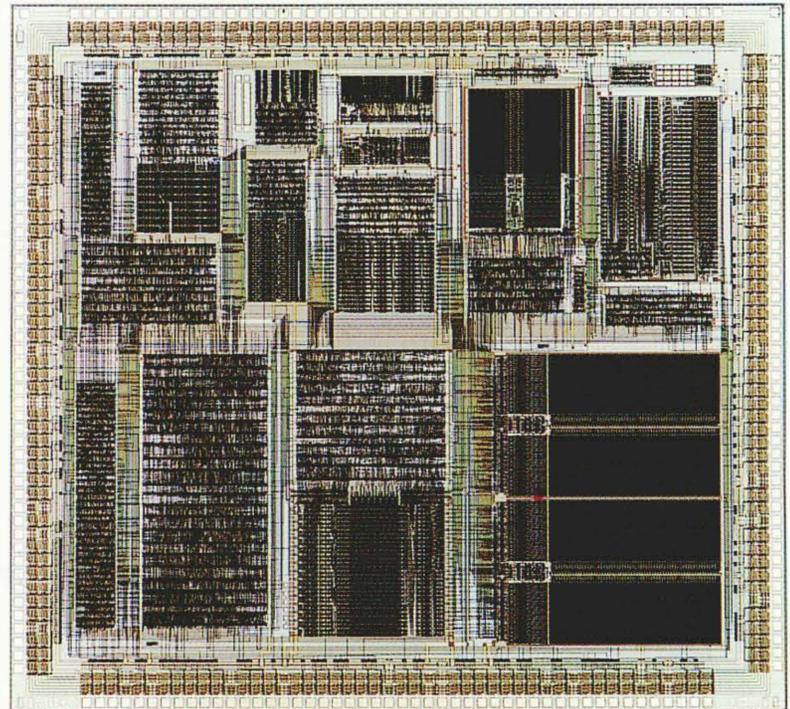
製造装置の分野では、高スループットの電子ビーム直接描画システム、コストパフォーマンスの高いマイクロ波プラズマエッチング装置など、次世代の半導体プロセスに適した特徴のある装置を製品化した。

キャッシュ内蔵型のシングルチップRISCコントローラSH-2

マルチメディア分野など高速性と経済性を要求されるコンシューマ用途のニーズに対応するため、演算能力を強化しキャッシュを内蔵したコントローラを開発した。

アミューズメント機器や、双方向ケーブルテレビジョン用ボックス、電子手帳などのマルチメディア分野では、高速でコストパフォーマンスに優れ大容量データを扱えるプロセッサを必要としている。こういったニューメディア時代の要求にこたえるために、高速マイクロプロセッサ技術と量産指向のマイクロコントローラ技術とを融合したSHシリーズの第二弾を開発した。

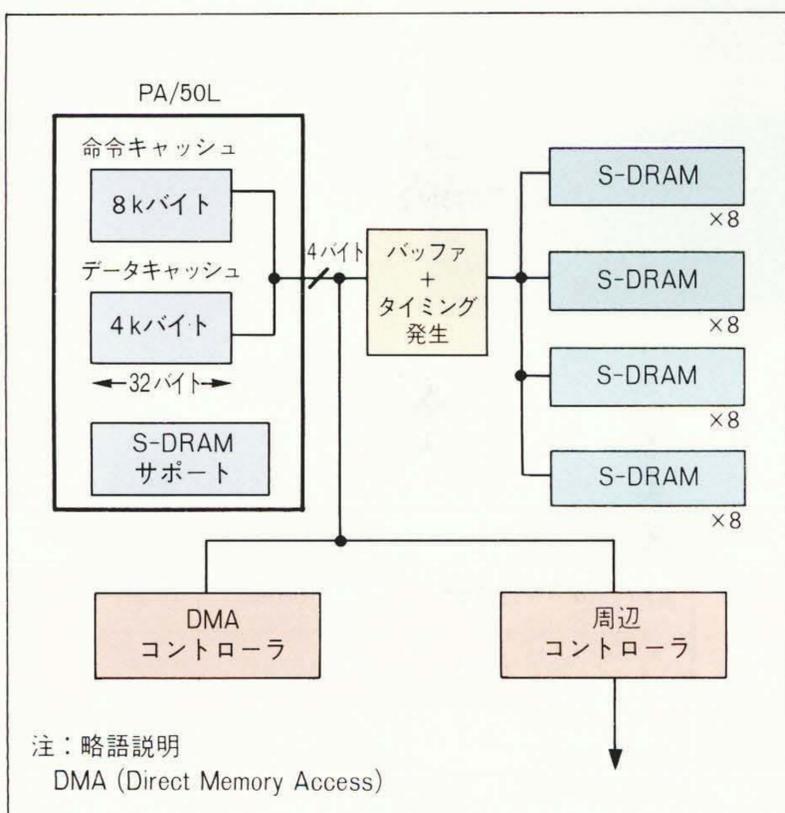
28.6 MHz動作時の消費電力が0.1 Wという超低消費電力キャッシュ(4 kバイト, 命令データ共用)により、25 MIPSを消費電力0.6 Wで達成した。プラスチックの低価格パッケージを実現し、電池駆動で長時間動作する。低価格高性能のシンクロナス型DRAMインタフェース、32ビット×32ビット+64ビット→64ビットの積和算を70~140 nsで演算する並列乗算器、64ビット÷32ビット→32ビットの除算器、DMAコントローラ、シリアルインタフェース、タイマなどを内蔵する。



SH-2のチップ

低消費電力のPA-RISCチップPA/50 L

WS(Workstation)と組み込み機器応用をターゲットとし、ヒューレットパッカード社のPA-RISC[®]アーキテクチャと互換性を持つ低消費電力マイクロコンピュータPA/50 Lを開発した。



コンパクトなシステム構成

小型WSや端末などの組み込み機器向けにPA-RISCチップ(PA/50L)を開発した。内部に低消費電力回路を採用するとともに、電源電圧と動作周波数を抑え、低消費電力を特長としている(3.3 V, 33 MHz, typ. 1.5 W)。0.6 μm CMOSプロセスを用い、プロセッサ本体に加え仮想記憶制御機能や浮動小数点演算器を内蔵している。さらに12 kバイトのキャッシュメモリを内蔵し、42 MIPSの性能を実現している。

上記低消費電力による電源小型化、面実装低熱抵抗プラスチックパッケージ(160ピン)採用による実装面積低減により、PA/50Lを用いて装置の小型化を実現できる。

図に示すように、PA/50Lでは外部キャッシュメモリを設ける代わりに、主メモリにシンクロナスDRAMを用いて高性能システムをコンパクトに構成できる。

※) PA-RISC(Precision Architecture Reduced Instruction Set Computer)は、米国ヒューレットパッカード社が開発したプロセッサ名称である。

最新半導体メモリ(DRAM)製品系列の拡充

最先端の0.3 μmプロセスを適用し、64 MビットDRAMを開発した。また、4 Mおよび16 MビットシンクロナスDRAMを製品化したほか、3.3 V汎用DRAM製品を充実させた。

半導体メモリ、とりわけDRAMは、搭載される機器の多様化、高機能化および低消費電力化を背景に、高集積、高速および低電圧化の要求が多く、多世代多品種共存の傾向がますます強まっている。こうした顧客の要求に対応するため、DRAM製品系列のいっそうの拡充を図っていく。

(1) 高集積化…64 MビットDRAM*

最先端0.3 μm微細加工CMOSプロセスを用い、64 MビットDRAMを開発した。電源電圧は、低電力化のためJEDEC標準の3.3 Vとし、この低電圧のもとで高速アクセスタイム(60 n・70 n・80 n)を実現した。パッケージでは、500 mil幅SOJを実現した。今後、幅広いビット構成展開(×4ビット・×8ビット・×16ビットほか)を行うとともに、多様なパッケージ展開(SOJ・TSOPほか)を図っていく。メモリセルは4 Mビットで業界初の実用化に成功し、16 MビットDRAMで継続採用しているSTC(スタックドキャパシタセル)をベースに、さらに改良を加えた。

(2) 高速化…シンクロナス4 M/16 MビットDRAM

CPUの高速化に対応して高データスループットを実現するシンクロナス4 M/16 MビットDRAMを実現した。汎用DRAMで実績あるプロセス(4 Mビットは

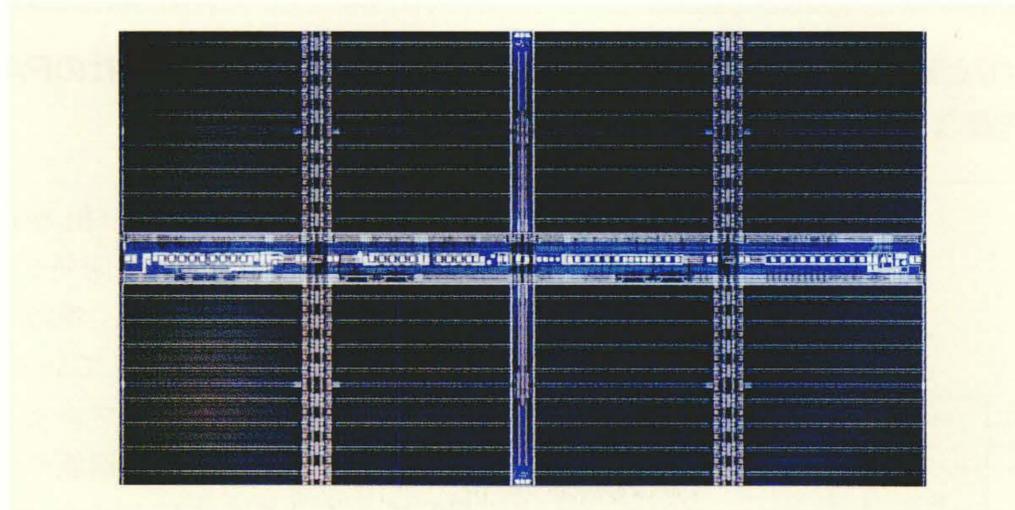
0.8 μm, 16 Mビットは0.5 μm)および高速化方式としてカラム系パイプライン方式を採用し、高速動作を実現した。また、2バンク方式、パルスRAS方式の採用で使いやすさを向上させた。電源電圧は3.3 V、入出力インタフェースは低振幅で高速のLVTTTL/(GTL)とした。以上により、高速CPUのキャッシュレスメインメモリ、画像用メモリほか高速分野対応を可能にした。

(3) 低電圧化

PC(Personal Computer)の低電力化で、搭載されるメモリの電源電圧の低電圧化が進行している。汎用品の4 MビットDRAM(×4・×8・×16)に続き16 MビットDRAMで3.3 V版の製品化を図った。それぞれ5 V版と同一世代プロセスを使用している(4 Mビットは0.8 μm, 16 Mビットは0.5 μmプロセスを採用)。これにより、低電圧DRAMの需要増大に向け十分な供給能力を確保していく。

今後、DRAM分野でこれらの製品を軸に、顧客ニーズにさらにこたえていく考えである。

※) テキサスインスツルメンツ社と日立製作所が共同開発したものである。



64 MビットDRAMのチップ

構成	16 Mビット 1 M×8×2バンク	4 Mビット 128 k×16×2バンク
動作周波数	(100)/80/66 MHz	66 MHz
アクセスタイム	RASアクセス	(60)/70/80 ns
	CASアクセス	(29)/33/38 ns
	CLKアクセス	(9)/11/13 ns
Burst Mode	CAS Latency	1/2/3
	Burst Type	Sequential/Interleave
	Burst Length	1/2/4/8
電源電圧	3.3 V	3.3 V
インタフェース	LVTTTL/(GTL)	LVTTTL

表1 シンクロナスDRAM

Vcc : 3.0~3.6 V				
容量	構成	形名	アクセスタイム	パッケージ
4 M ビット	×16	HM51W4260A	70/80/100 ns	TSOP
	×8	HM51W4800A	70/80/100 ns	TSOP
	×4	HM51W4400B	60/70/80 ns	TSOP/SOJ
16 M ビット	×4	HM51W16400	60/70/80 ns	TSOP/SOJ
64 M ビット	×8	HM51W64800	60/70/80 ns	SOJ

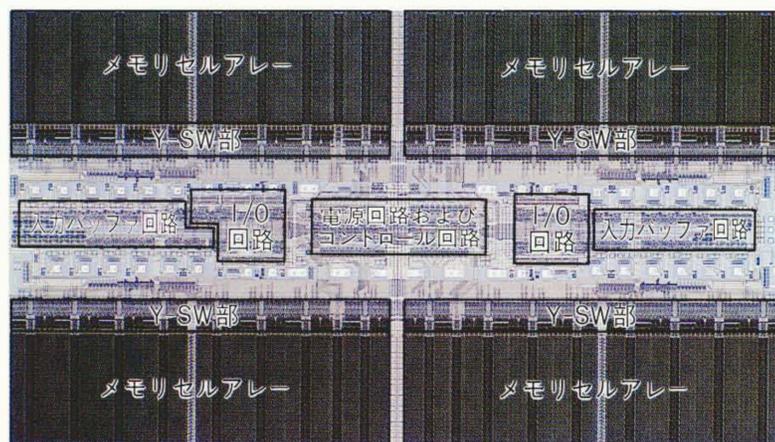
表2 3.3 V汎用DRAM

超高速BiCMOS-SRAM系列の拡充

WSの高性能化ニーズにこたえるため、1 Mビット超高速SRAM(最大アクセスタイム10 ns)を開発し量産化した。

WSの高性能化に伴って使用されるプロセッサの高性能化はますます進み、最近では100 MHz以上のプロセッサも出現している。プロセッサの高速化はより高速のキャッシュメモリを必要とし、アクセスタイムが10 ns以下の大容量キャッシュメモリの要求がますます強くなってきている。

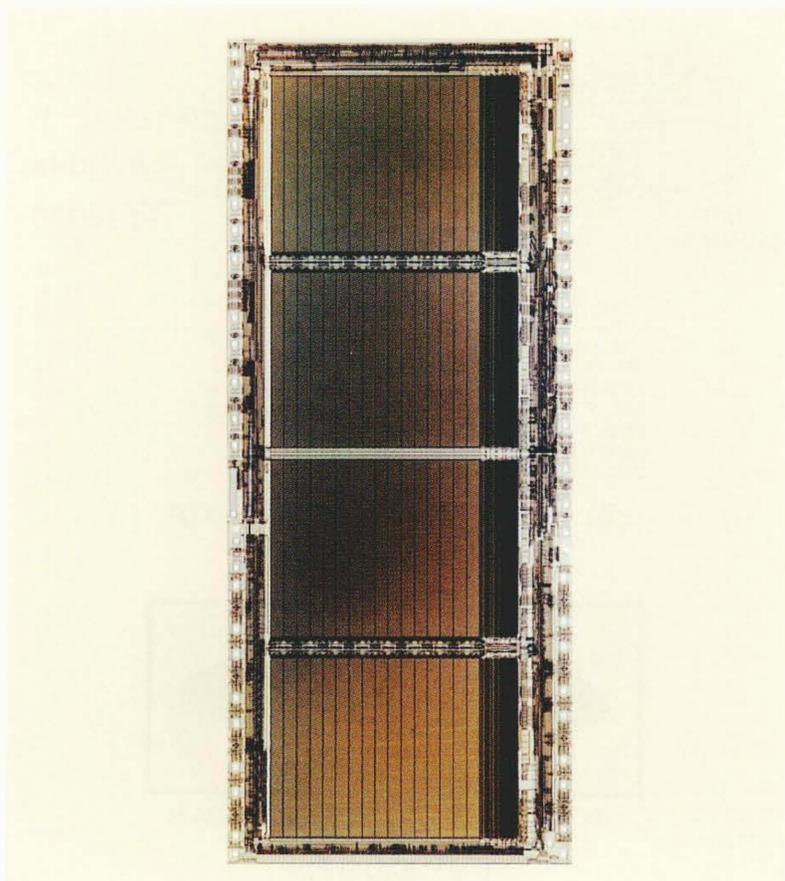
この要求にこたえるため、今回0.5 μm Hi-BiCMOSプロセス技術を採用し、1 Mビット超高速SRAM(最大アクセスタイム10 ns、ビット構成 $\times 4/\times 8$)を開発し量産化した。今後はWSのいっそうの高性能達成のために、キャッシュメモリとして必要となる(1)低電圧化(3.3 V)、(2)シンクロナス化、(3)多ビット化($\times 16/\times 32$)を含めた、より高速のキャッシュメモリの開発を進め、多様なシステムニーズにこたえていく計画である。



1 Mビット超高速SRAM

セクタ消去機能付き16 Mビットフラッシュメモリ

実績のあるメモリセル技術を適用して、メモリカードやSiファイル用途に適した仕様のセクタ消去機能付き16 Mビットフラッシュメモリを開発した。



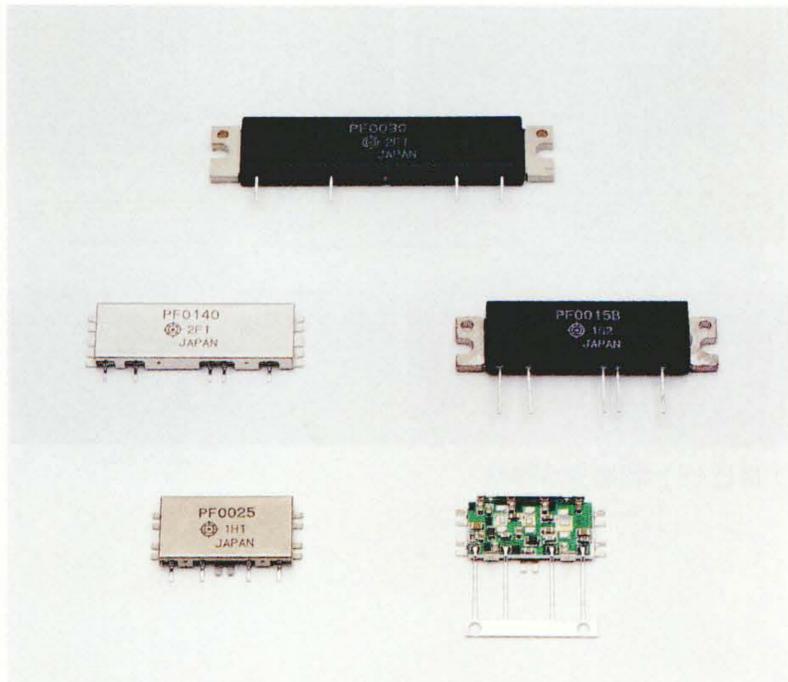
16 MビットフラッシュメモリHN28 F1600チップ

高集積化に適した小さなメモリセルサイズで電氣的消去機能を持ったフラッシュメモリは、EPROM/EEPROM置き換えの他メモリカードへの応用を期待されている。今回、0.5マイクロプロセス技術を採用して、16 Mビットフラッシュメモリを開発した。この16 Mビットフラッシュメモリは、メモリカードなどでの使用を考慮して設計されており、ステータスレジスタ、消去サスペンド機能など装備されている。さらにSiファイル用途に適した小分割セクタ消去機能を実現したので、今後期待されているファイル分野に最適な素子といえる。

なお、現在では、チップ一括消去仕様の1 Mビットフラッシュメモリが主にEPROM置き換えのプログラム格納用として使われている。16 kバイト単位の自動ブロック消去機能を備えていっそう使い勝手が向上した4 Mビットフラッシュメモリも量産を開始している。

セルラ電話機用高周波パワーモジュール

MOS型高周波電力トランジスタの特長を生かしたデジタルセルラ対応のパワーモジュールを開発し量産化した。従来のアナログ用に加えて、ラインアップを充実した。



高周波パワーモジュール(PF0140が、欧州デジタルシステム対応品)

セルラ電話機の送信部に用いる高周波電力増幅器として、MOS FET(電界効果トランジスタ)を採用した高周波パワーモジュールを製品化している。さらに、欧州デジタルシステム対応品を開発してラインアップの充実化を図った。

欧州デジタルシステムでは、高出力電力および出力電力の高速制御特性、出力信号の低ひずみ特性などが鍵(かぎ)となる。MOS FETの高周波特性の改善と高出力化の実現および増幅器の制御回路の改良により、デジタル対応の高周波パワーモジュールを製品化した。これらの製品は大出力にもかかわらず効率が35~45%と高く、負荷変動に対する優れた安定性を兼ね備えているため、セットでの回路構成が簡単となる。

さらに、携帯電話機用として出力3.6 Wの製品を小型パッケージに搭載し、かつ溶融はんだのリフロー実装を可能とし、セットの高密度実装に寄与した。

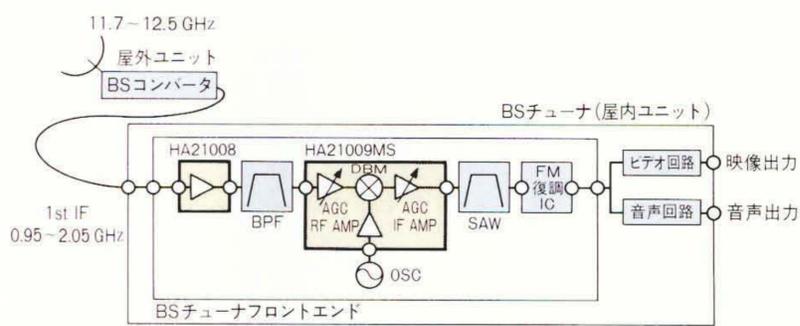
衛星放送受信チューナ用の5 V動作ガリウム・ヒ素IC

衛星放送受信チューナ(以下、BSチューナと言う。)の小型化、省電力化に対応した5 V動作のGaAs(ガリウム・ヒ素)IC2品種を量産している。

BSチューナの高周波回路は1~2 GHzと高い周波数を扱い、その特性がセットの性能を左右する。一方、BSチューナの内蔵化によって小型化、高性能化および低消費電力化の動向にある。これに対応するため、テレビジョンチューナ用ICで実績のある1 μmGaAs FET(電界効果トランジスタ)プロセスを用い、5 V動作のGaAs IC 2品種を量産中である。HA21008は低ひずみの高周波増幅器IC、HA21009MSは利得制御増幅器付きのミキサICである。

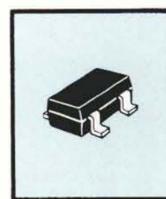
GaAs FETは周波数特性、雑音特性、ひずみ特性に優れ、高周波増幅、周波数変換回路に最適なデバイスである。合わせて信号漏れ特性を考慮した回路構成で高性能化を実現した。これらICの使用により、部品点数の削減ができ小型化、高性能化が可能である。

この製品以外にも復調IC、バイポーラトランジスタ、バリキャップダイオードなど品ぞろえを行っている。

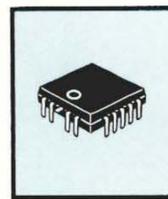


注：略語説明
 BPF (バンドパスフィルタ)
 AGC RF AMP (自動利得調整回路付き高周波増幅器)
 AGC IF AMP (自動利得調整回路付き中間周波増幅回路)
 DBM (ダブルバランス型ミキサ)
 OSC (発振器)
 SAW (表面弾性波フィルタ)

図1 DBS受信システムブロック図



HA21008



HA21009MS

図2 ICの外形

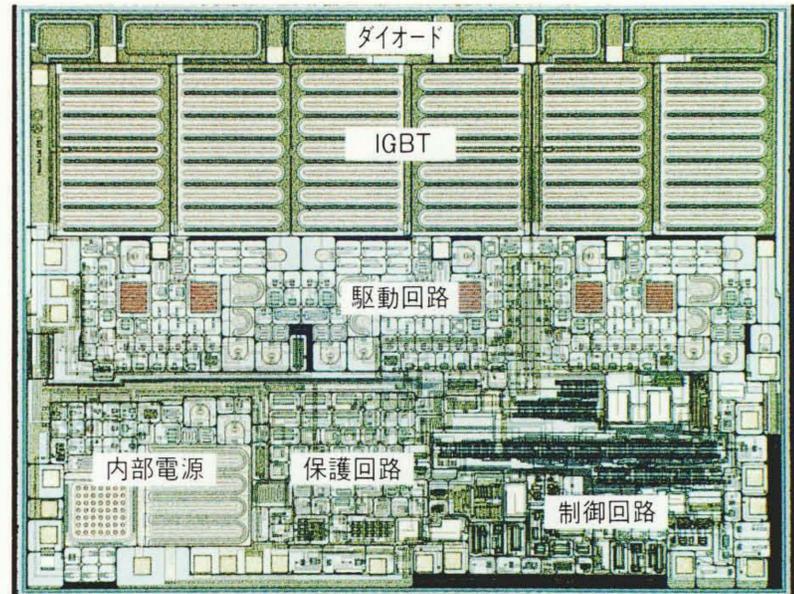
交流220 V対応のモノリシック3相インバータIC

小型モータ応用製品の高出力・高機能化に対応した、モータの可変速制御が可能な交流220 V対応モノリシック3相インバータICを開発した。

家電・OA機器などの小型モータ応用製品の分野では、高出力化・小型化・低騒音化というニーズが強い。これらのニーズにこたえるため、交流220 Vへの対応や高い周波数でのモータ制御が求められている。そこで、交流220 Vを整流した高電圧でモータを直接インバータ制御でき、かつモータ内部に搭載できるインテリジェントパワーICを開発した。

このICは、モータ駆動用の高耐圧パワースイッチング素子(IGBT)や、駆動回路、PWM制御回路および各種保護回路(短絡・過温度など)を内蔵したモノリシックICであり、50 W級直流ブラシレスモータを20 kHzまでPWM可変速制御できる。

開発したICは、デバイス構造や回路構成のくふうにより、500 V・1 A級の高耐圧・大電流にもかかわらず、チップサイズは交流100 V対応インバータIC(ECN3010シリーズ)と同じ5.8 mm×4.5 mmである。



500 V・1 A級モノリシック3相インバータICのチップ

エレクトロニクス

単結晶Si支持体を用いた新誘電体分離(DI)基板

高耐圧パワーIC用DI基板の大口径化や生産スループット向上のため、単結晶Si支持体を用いた新構造DI基板を開発した。

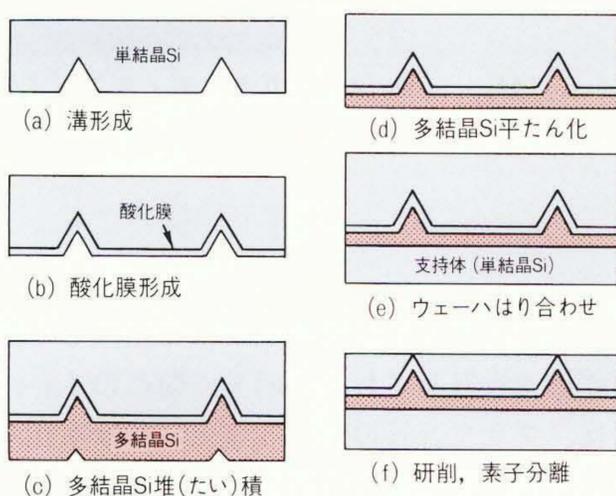


図1 新誘電体分離基板のプロセスフロー



図2 新誘電体分離基板の断面

素子を形成する単結晶島を誘電体膜で分離したDI基板は、素子間の分離耐圧やノイズ耐量が大きく、電話交換機やモータ制御用のパワーICなどに実用化されている。しかし、多結晶Siを支持体とする現構造は、ウェーハの反りが大きく5インチを超える大口径化が困難であった。また、厚い多結晶Siを堆(たい)積するため、生産スループットもよくなかった。このため、単結晶Siを適用した強固な支持体の開発が要望されていた。

今回開発した単結晶Siを支持体とする新DI基板のプロセスフローを図1に示す。単結晶Siを支持体に適用する場合の最大の課題は、はり合わせ面でのボイドの発生を防ぐことである。そのため、はり合わせ面に介在する多結晶Siの極微細構造とボイドの関係を究明し、ボイドの発生しないはり合わせ技術を開発した。この技術の適用により、DI基板の彎(わん)曲低減とスループットの大幅向上を図った。

ディスプレイデバイス

高度化する情報機器・システムのインタフェースの多様化, 高品質化にこたえて, より高い情報密度, 視覚的な見やすさ, 省スペース性とそれぞれの要求・用途に応じた特長のある画像デバイスを製品化している。

68 cm(29型)短全長カラーブラウン管



68 cm(29型)短全長カラーブラウン管 “A68 LAY40×”

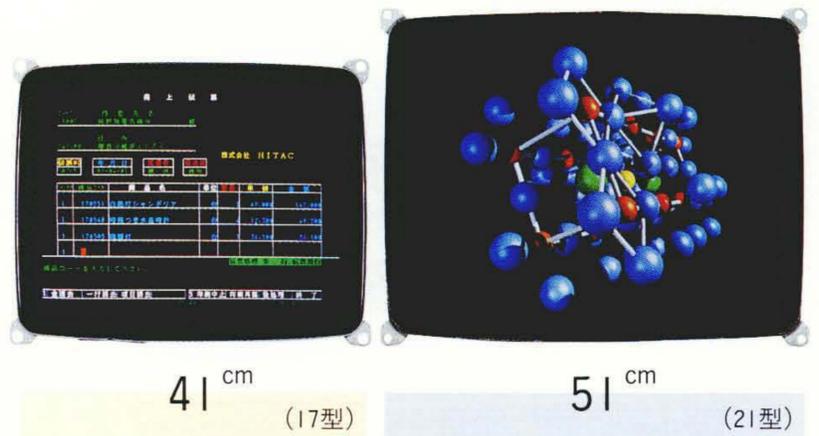
カラーブラウン管は, 大画面・フラット化の動向が進展し, 省スペースのため奥行き短いテレビジョンセットの要求が強くなってきている。今回, 68cm(29型)カラーブラウン管で, 従来仕様より最大全長が30 mm短いカラーブラウン管を製品化した。

最大全長を423.5 mmとすることにより, テレビジョンセットの奥行きが45 cm以下と省スペース設計が可能となる。さらにコントラストの向上と, 黒の再現性をよくするため, ダークティントパネルを採用した。フラット化・偏向角拡大に伴うフォーカス・ドローミング特性の劣化は, 新電子銃(EA-F2)および低膨張シャドウマスク(アンバー材)を導入して解決した。

17型, 21型超高精細カラーディスプレイ管

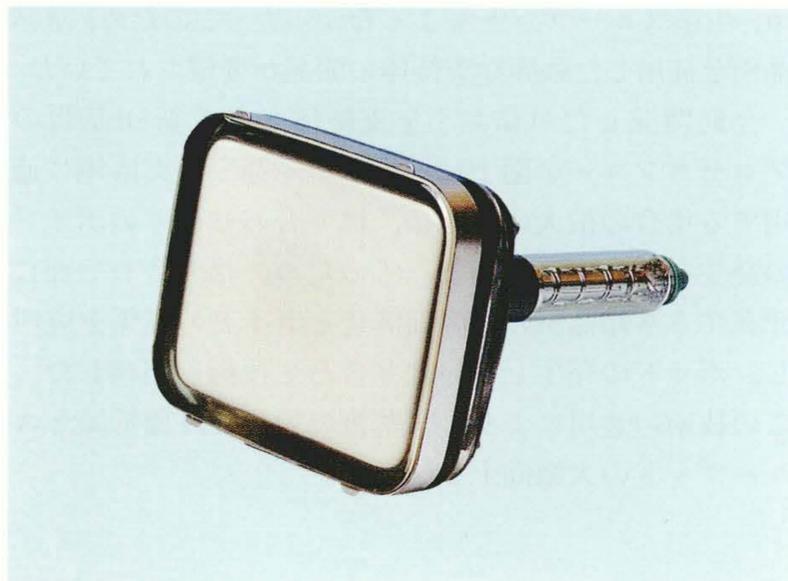
成長を続けるWSおよびPC用に向けて, 高密度, ペーパーイメージ表示に対応したカラーモニタ用ブラウン管として, 17型, 21型カラーディスプレイ管を開発した。

ディスプレイ用モニタは見やすさの面から性能の要求レベルは高い。このディスプレイ管は, 画面のフラット化, 高コントラスト化, 高輝度化, 高解像度化を低膨張ファインピッチシャドウマスク, 静電四重極大口径電子銃および高精度偏向ヨークによって実現した。また, エルゴノミクスの観点から, ディスプレイ管に管面帯電防止, 反射低減および電磁界輻射低減機能を付加するものとした。



41 cm(17型), 51 cm(21型)カラーディスプレイ管

7型高輝度・高解像度投写型ブラウン管



7型高輝度, 高解像度投写型ブラウン管 “I80CGB22”

投写型テレビジョンはブラウン管に出画した画像をレンズで拡大投写しており, 明るく切れのよい画像を得るには, ブラウン管の高輝度化と高解像度化が必要である。今回, 輝度特性の優れた緑蛍光体とHi-UPF (High Focus Voltage - Unipotential Focus)電子銃を採用した高輝度, 高解像度投写型ブラウン管を製品化した。

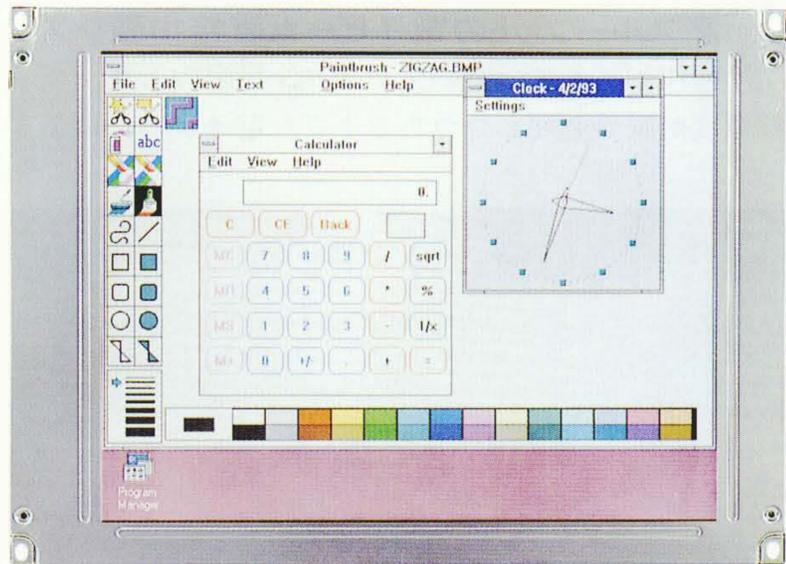
このブラウン管は高電流域で特に明るく, カソード電流5 mAで 1.3×10^5 cd/m²の輝度が得られる。また, 低電流域(カソード電流0.5 mA)で0.2 mm, 高電流域(カソード電流5 mA)で0.3 mmのビームスポット径が得られ, 優れた解像度特性を示す。

カラーSTN液晶

ノート型PC用カラーSTN(Super Twisted Nematic)液晶を開発し、量産を開始した。

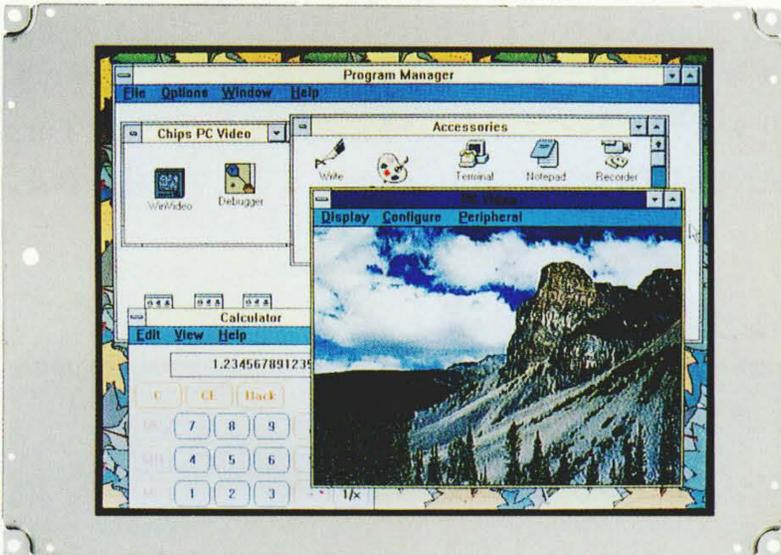
画面は横640×3(R.G.B)×縦480ドットで構成し、サイズは9.4型である。液晶パネルと駆動回路の高精度接続技術の開発により、2画面駆動($\frac{1}{240}$ デューティ)が可能になり、コントラスト比、色合いなど表示性能を大幅に改善した。

STN液晶のカラー化により、PC関連機器の開発、製品化がより促進され、それに伴って要求仕様も多様化(外形寸法、画面サイズ、低消費電力化など)してくるものと思われる。



カラーSTN液晶モジュール

26万色表示のTFT液晶モジュール



26万色表示のTFT液晶モジュール

超高感度撮像管のスーパーハーピコン

映像入力の情報量を増すためには、高感度・高画質の撮像素子が必要である。日本放送協会放送技術研究所と日立製作所が共同で開発したハーピコン®は、従来の撮像管サチコン®の10倍以上の高感度を実現できる素子として、これまで野球中継・夜間報道などの放送用に採用されてきた。

スーパーハーピコンはその感度をさらに高め、サチコン比60倍以上の超高感度を達成したものである。これにより、ハーピコンの応用分野は、天体撮影・水中撮影などの自然観察・資源開発用、防災監視・夜間監視などの監視用および顕微鏡観察等工業計測・理科学機器用をはじめとする産業分野にまで広がっている。

TFT液晶モジュールは、薄型、軽量、低消費電力という特長を生かして、携帯に便利なノート型PCへの適用が急速に広まっている。

今回、マルチメディアにも応用できる26万色表示のTFT液晶モジュールを開発した。主な特長は次のとおりである。

(1) 6ビットドライバの採用により、26万色表示が可能で、自然画に近い画質が得られる。(2) 透過率、バックライト効率を向上し、5W以下の低消費電力を実現した。(3) パネル表面の反射率を低減し、見やすい画面とした。(4) DC/DCコンバータを内蔵し、5V単一電源としたインターフェースが容易である。

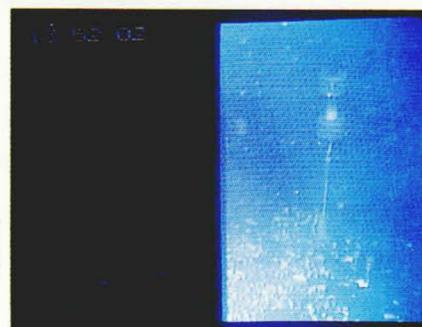


図1 スーパーハーピコンによるオーロラ撮像
[写真提供：日本放送協会]

図2 スーパーハーピコンによる海中撮影

[従来素子ではほとんど映らない海中の様子(左)も鮮明に撮影することができる(右)。]

[写真提供：海洋科学技術センター、日本放送協会]



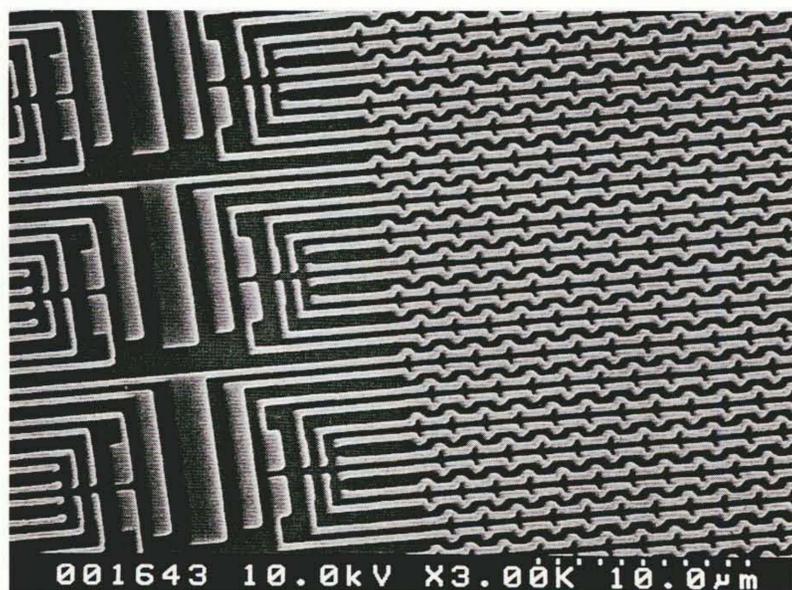
量産および次世代に対応する電子デバイス製造装置

電子デバイス製造の形態として、多品種・多世代デバイスの複合生産の傾向が見られる。それに対応して、高いコストパフォーマンスとフレキシビリティを持った製造装置およびシステムのラインアップをそろえている。

プロセス用処理装置

高スループットの電子ビーム直接描画システム

半導体デバイスの微細化が進み、従来のステップの解像度が限界を迎えつつある中で、電子ビームによる



64 Mビット DRAM相当デバイス描画例

直接描画システムが注目されている。“HL-800D”シリーズはこのようなニーズに対応するために開発したものであり、高い解像度を持つほか、ASIC用としてマスク露光によるローコストデバイス生産への適用メリットがある。

電子ビーム直接描画装置は、従来、解像度・高精度の点で高い評価を得ている。この装置は、(1)セルプロジェクション露光方式、(2)可変速連続移動ステージ、(3)大角偏向電子光学系、(4)直接描画用レジストの高感度化、などの新技術の採用により、デバイス量産に十分対応できる10~20ウェーハ/時(6インチ)の高スループット化を実現した。

このシリーズは、(1)64~256 Mビット DRAM対応メモリ描画機、(2)ロジック素子に代表されるASIC描画機、で構成され、それぞれの生産ラインで従来の光ステップと混用することによって、設備投資の低コスト化およびデバイス開発段階でのQTAT(Quick Turn Around Time)化に威力を発揮することが期待される。

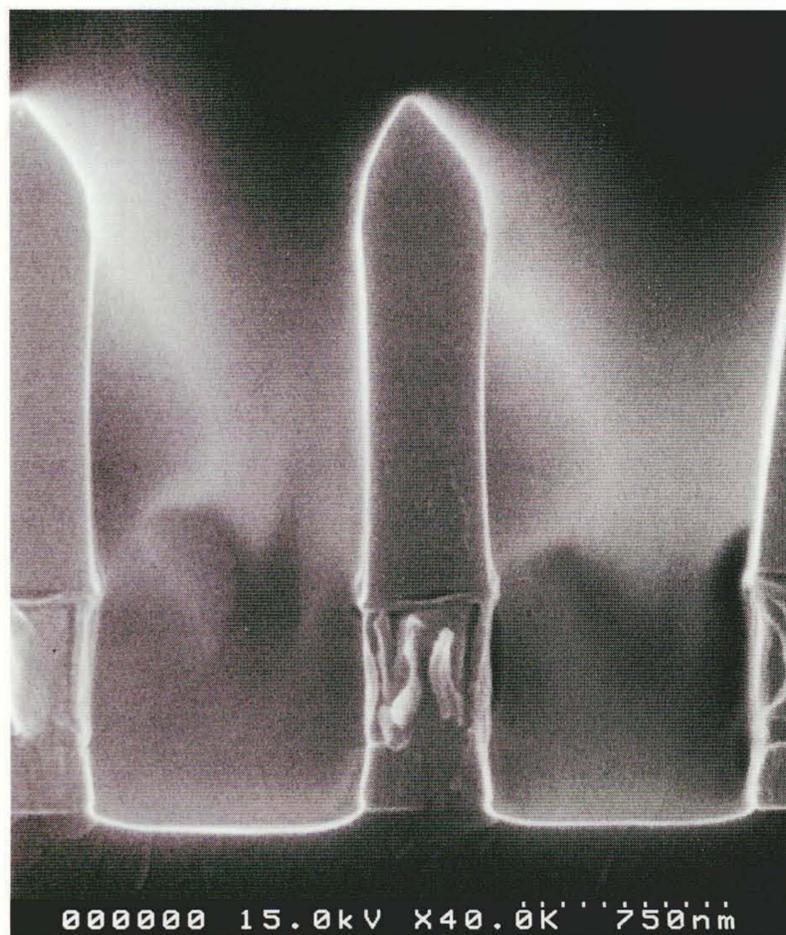
高コストパフォーマンスのマイクロ波プラズマエッチング装置

この装置は、昭和63年に発売以来、多数の納入実績のあるAl配線用ドライエッチング装置“M-308AT”のバージョンアップ版であり、高コストパフォーマンスへの強いユーザーニーズに沿って開発したものである。

主な特長は次のとおりである。(1)エッチング処理室に新型リアクタを採用し、プラズマ密度を高めたことにより、エッチング速度を従来比で1.5倍とした。(2)エッチング処理室の大口径化により、プラズマの利用効率を高め、エッチング速度を従来比で約3倍とした。これらの新技術により、エッチングとアッシングの連続処理で、装置の総合スループットを約1.5倍に向上した。

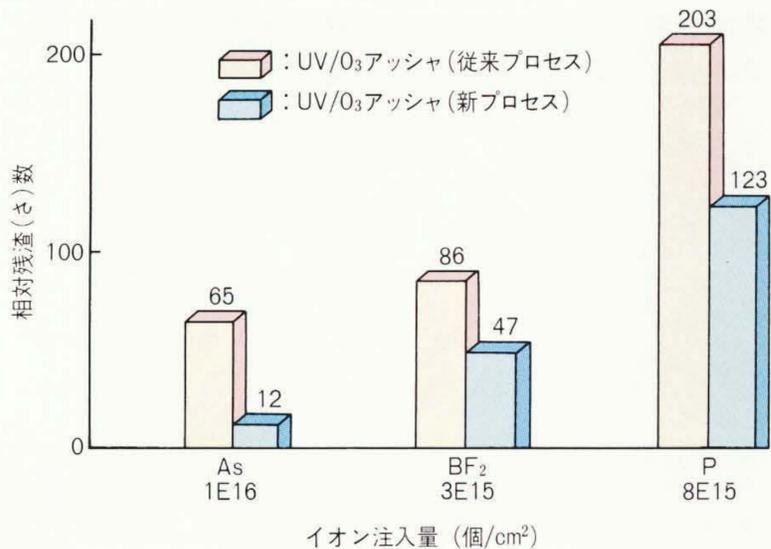
また、(1)メンテナンス時間の大半を占めるウェットクリーニングの頻度を、従来の約 $\frac{1}{4}$ に低減できる新しいクリーニングプロセス、(2)部品のメンテナンス周期を延ばすためのハードウェアの改良、(3)プラズマ光量の減衰に追従する終点検出機能の採用、などによって装置の総合稼働率を約10%向上した。

以上、スループットと稼働率の向上により、月当たりの処理能力で、当社従来機に比べ1.5倍以上の高コストパフォーマンスを得ている。



Al-Si-Cu/TiNエッチング例

変質レジスト対応の新プロセス搭載光アッシング装置



イオン注入後の変質レジスト除去性能比較

デバイスの高集積化・超微細化での製造装置の低汚染・低ダメージ化は、普遍的な要求である。このことはアッシング装置についても例外ではない。これらの要求に対して、光アッシングは理想的な低汚染・低ダメージプロセスとして定着しつつある。

“UA-3150B”型光アッシング装置は、従来のUV光とO₃を使用する光アッシングプロセスに加え、さらに新プロセス機能(ガス添加)を搭載した最新機である。

主な特長は次のとおりである。(1) 新プロセス搭載によるイオン注入後の変質レジストの除去性能の向上、(2) スループットの向上、(3) 荷電粒子をまったく使わない低ダメージ・低汚染アッシングの実現。

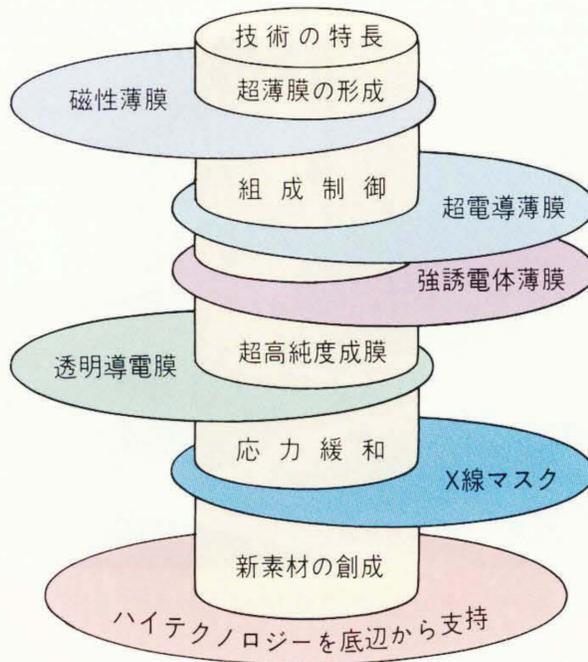
世界初の枚葉式イオンビームスパッタリング装置

最近、薄膜形成時の膜厚・膜組成の高制御性や、真空中での成膜などのニーズが特に強い。一方、それらの優れた成膜性能を満足するイオンビームスパッタ装置を、量産に適用する要求が高まってきている。

この要求にこたえて、世界初の枚葉式装置を開発した。量産装置として、従来にない機能・性能を持っており、磁性多層膜などの量産に威力を発揮するものと期待される。

この装置の特長は次のとおりである。

- (1) イオンビームスパッタ装置としては、世界初のロードロック付き枚葉式
- (2) 高性能イオン源および長寿命ニュートライザを搭載
- (3) 成膜中に常時基板に平行な磁場印加可能な機構付き



イオンビームスパッタリング装置の特長と応用分野

検査・評価装置

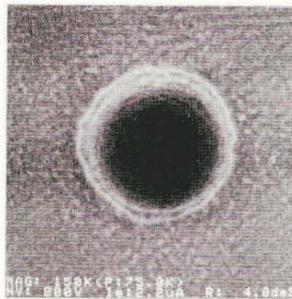
高分解能のFEB測長装置

半導体デバイスは微細化が急速に進んでおり、プロセスの総合評価、条件設定およびインライン寸法測定のために、電子線応用の測長走査電子顕微鏡とその利用技術がきわめて重要になってきている。

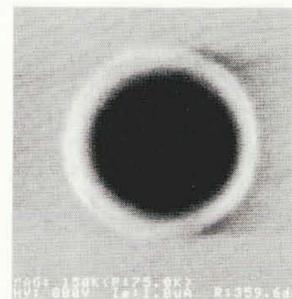
「S-6000Hシリーズ」は、フィールドで高い評価と実績を持つ測長走査電子顕微鏡の最新装置で、新たに開発した縮小レンズ系による高分解能観察(6 nm)、高い測長再現性(0.01 μm)、深穴観察に威力を発揮するFCM(Field Control Method)レンズの搭載などを主な特長としている。

またオートアドレッシング、オート軸調機能など、

各種の自動化を図り、操作性の一段の向上とともに全自動測長を実現した。



試料：レジスト(PFI-15)Si
機種：S-6000H



試料：レジスト(PFI-15)Si
機種：従来形

0.4 μmホールパターンの観察

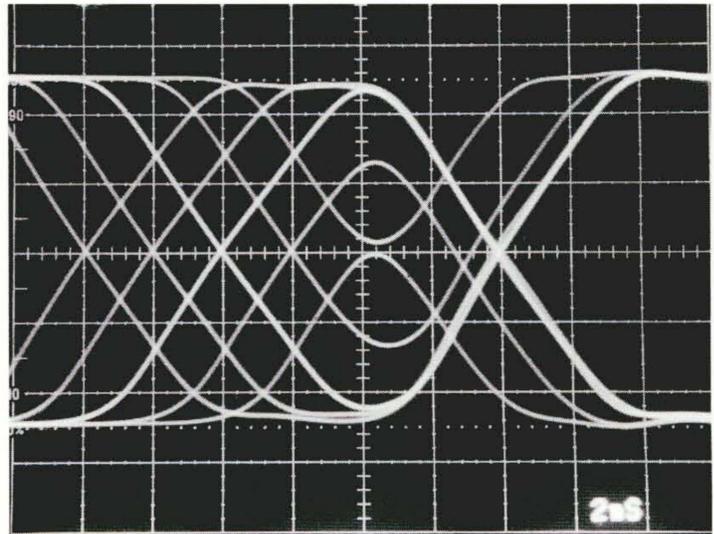
高速・高機能メモリ用のICテストシステム

メモリデバイスは、64 Mビット DRAM世代に向けてさらに高速・高機能が要求されている。メモリICテストシステム「HA5060シリーズ」は、60 MHzまたは120 MHzのテストサイクルで、これらの高速・高機能メモリデバイスを測定できるシステムである。

最新の“HA5060H”型は、さらに1,000ピンクラスの超多ピンのテストヘッドにより、最大64個までのデバイスを同時にテストすることができるシステムである。

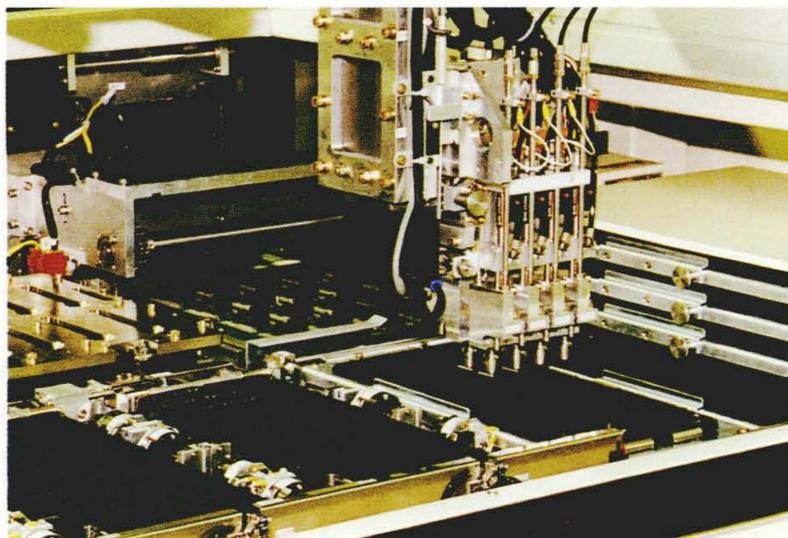
高スループットでありながら、このクラス最小のボデーサイズで、省スペースなシステムレイアウトが可能である。また、徹底した省電力化を図り、標準構成で26 kVA以下の低消費電力を実現した。

(日立電子エンジニアリング株式会社)



メモリデバイスに印加する高速波形例

薄型・軽量デバイス用のメモリICハンドラ



薄型デバイスをハンドリングする機構

メモリデバイスは、TSOP (Thin Small Outline Package・厚さ1 mm以下) に代表されるように、ますます小型で薄く、軽量になっていく傾向にある。メモリICハンドラ「EH1640シリーズ」は、これらの薄型・軽量のメモリデバイスに対応し、同時に64個テストできる搬送機構を持つシステムである。

従来の自重落下方式とは異なり、搬送基板を使った水平搬送方式を採用し、多品種少量の製品にも向くように、チェンジキットの交換が10分以内の短時間でできる新しいタイプのマルチハンドラである。

測定温度は -55°C から $+125^{\circ}\text{C}$ まで広範囲をカバーする。(日立電子エンジニアリング株式会社)

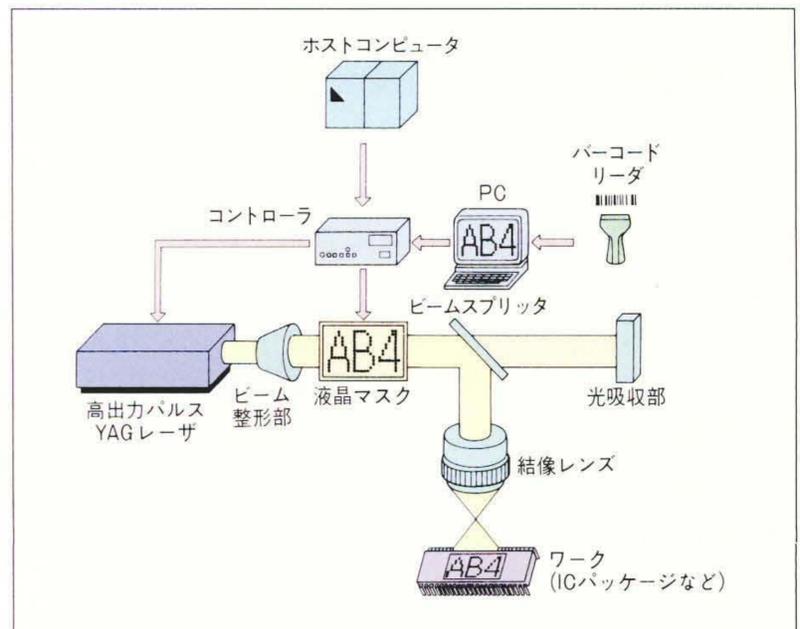
組立用装置

CIM化対応の液晶マスク式レーザーマーカ

ICパッケージへのレーザーマーキングは、印字内容の変更の容易さ、外部通信によるCIM構築が可能という点から、液晶をマスクに用いた方式への需要が高まってきている。

今回開発した液晶マスク式レーザーマーカ“HL-104 LA”は、YAGレーザーの発振周波数を5パルス/s(従来は2~4パルス/s)とし、印字のスループットを向上させた。

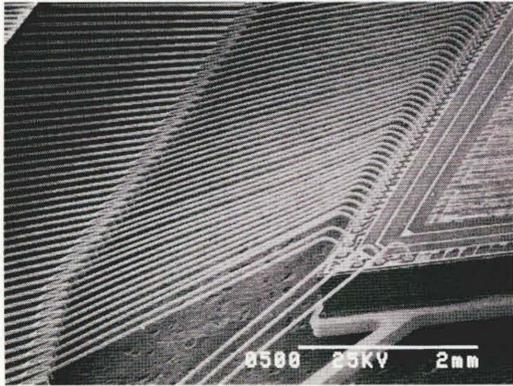
(1) コンピュータによる年・週などの印字内容の自動設定、(2) バーコードによる印字内容の自動登録、(3) 上位コンピュータとの通信による離れた場所からの印字作業の管理、などCIM化のための種々のソフトツールを備えている。



レーザーマーカシステム構成

高速全自動ワイヤボンダ

LSIは多ピン化傾向が進み、パッドピッチの縮小と高精度のワイヤループ形成が要求されている。これに



超多ピンデバイスのボンディング

こたえるために開発したのが、超多ピン対応高速全自動ワイヤボンダ“WB-500”である。主な特長は次のとおりである。

- (1) 狭いパッドピッチ対応(パッドピッチ：80 μ mまで)
- (2) 品種に応じて最適なループ形状を実現する高精度ワイヤループ制御(ワイヤ長：最大8mm)
- (3) 品種切り替えの容易な高いフレキシブル性(品種切替え時間：5分以内)
- (4) 高スループットを実現する高速ボンディング(0.1s/ワイヤ：ワイヤ長2mmの場合)

(日立東京エレクトロニクス株式会社)

ユーティリティ

ドライターボ真空ポンプ「スカイトール」

ドライ真空ポンプは、真空系を汚さず、メンテナンスが容易なことから、半導体製造装置へ広く適用されている。スカイトールは、真空度と静粛性に優れ、エッチング装置を中心に使用されている。このたびさらに大幅な信頼性の向上を図った。

- (1) 従来のステンレス製ロータ・ステータに対し、特殊メッキを全機種に適用し、耐食性のいっそうの向上を図った。
- (2) 二重の過回転防止機構を設け、安全性を向上させた。
- (3) 漏電遮断器の設置、多重瞬時停電対策などの実施により、電氣的信頼性を向上させた。

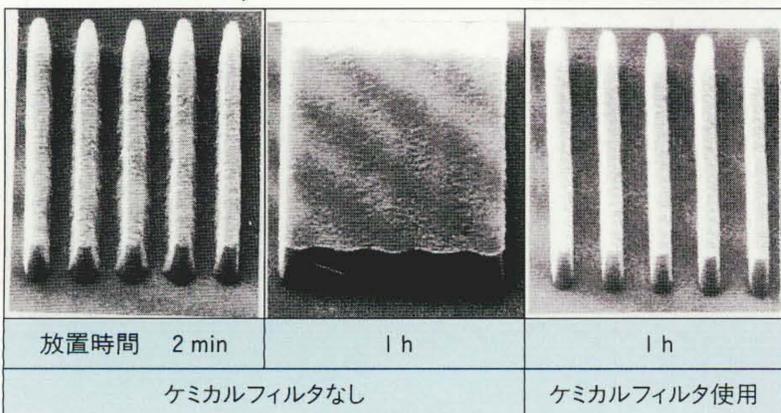


ドライターボ真空ポンプ

クリーンルーム用のアンモニア除去フィルタ

線幅・間隔0.25 μ m

X15.0K 2.00 μ m



ホトレジストの解像性低下防止効果

ハニカム状の活性炭に特殊薬品処理を施すことが、クリーンルーム内に存在する微量アンモニア濃度の低減に有効なことを見いだした。

アンモニア濃度、数ナノグラム毎リットル(ng/l)に対し除去率90%以上の性能を約2年間維持可能である。効果の確認のために、空気中に存在する微量の塩基性物質によって、解像性が低下する化学増幅系のレジストを用いた。線幅0.25 μ mのパターンを露光した現像前のウェーハを1時間、クリーンルーム内の空気中に放置した。フィルタの有無に対するアンモニア濃度は、それぞれ0.2 ng/lおよび2 ng/lであった。フィルタの効果はパターン解像性に表れている(図参照)。

(日立プラント建設株式会社)