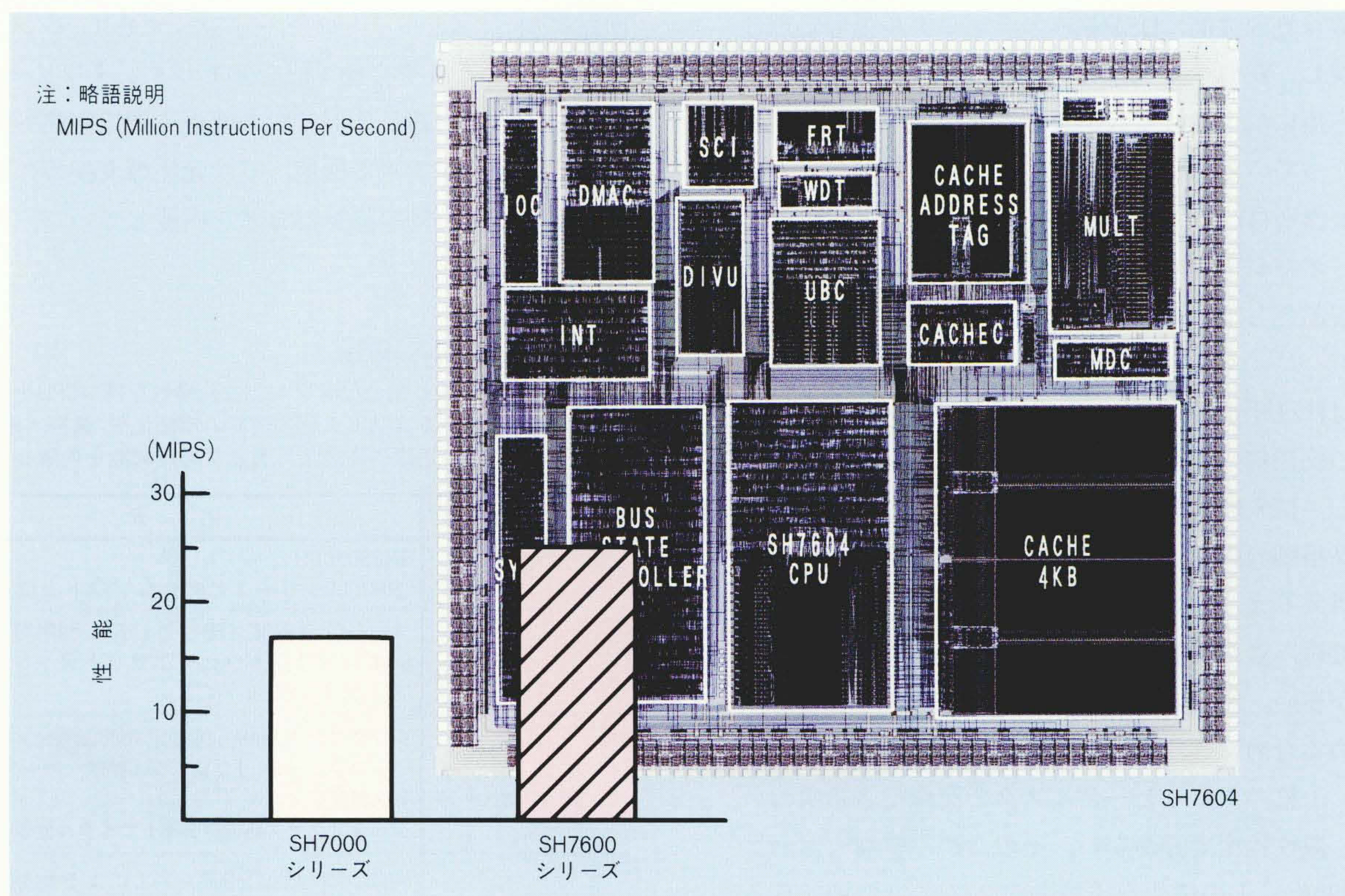


パーソナル情報通信機器用低電力RISC型 マイクロコンピュータ

New-Generation RISC Microcomputer
Suited for Personal Communication & Information Equipments

野口孝樹* *Kouki Noguchi* 赤尾 泰* *Yasushi Akao*
河崎俊平* *Shumpei Kawasaki* 岩下裕之* *Hiroyuki Iwashita*



CPU性能を向上させたSHマイコン(マイクロコンピュータ) チップ外部のデータに対するアクセス速度、デジタル信号処理などの演算性能を向上させ、個人向け情報・通信機器などのニーズにこたえた。

最近、パーソナル通信用の自動車電話や携帯電話などが一般化しつつあり、また、一般消費者向けのマルチメディア機器による大規模な需要動向も活発になっている。これら個人向け情報・通信機器のニーズに合わせ、オリジナル32ビットRISC(Reduced Instruction Set Computer)マイコンSH7600シリーズを開発した。

シンクロナスDRAM(Dynamic RAM)にも直結可能なメモリインタフェースと内蔵キャッシュは、大量データの高速アクセスを可能にする。能力強化

を図ったDSP(Digital Signal Processor)機能を活用すれば、より自然で高精細な音声や画像などのデジタル情報を、快適に操作性よく加工処理し、短時間で簡単に通信データのやり取りを行うこともできるようになる。このような高い処理性能と同時に、マイクロコントローラ並みの低価格、携帯機器応用に耐えられる低消費電力を実現した。今後も、低消費電力・高速動作、システムコスト低減など、情報・通信機器のニーズに対応した製品展開を積極的に進める。

* 日立製作所 半導体事業部

1 はじめに

近年、音声や画像データなどの大量デジタルデータを流通、活用する情報化社会の到来が現実化しつつある。そのため、通信機能を取り込んだ個人用携帯情報機器やマルチメディア機器などが注目を集めている。これらの個人向け情報・通信機器に搭載するマイコンでは、RISC並みの演算処理性能、DSP並みのデジタル信号処理性能を実現し、かつマイクロコントローラ並みの低価格、携帯器応用に耐えられる低消費電力を実現することがニーズとなっている。

日立製作所は、このようなユーザーのニーズにこたえるため、オリジナルの32ビットRISC、SHシリーズを開発し、製品化している。最初の製品ラインアップであるSH7000シリーズのCPU(中央演算処理ユニット)性能は、20 MHz動作時16 MIPSで、従来のシングルチップマイコンの約10倍の性能を達成した。

しかし、個人向けの情報・通信機器では、より自然な音声や高精細の画像情報を、低価格で、さらに簡単に気持よく扱えるようにすることが求められている。これらの装置では、音声や画像情報をデジタル信号として扱う場合が多い。デジタル化したこれら情報の音質、画質を高めるためには、膨大な量のデータが必要となる。例えば、1枚のフロッピーディスクで記録できる美しい写真は、数枚程度でしかない。そのため、フロッピーディスク400枚以上の情報を1枚のディスクに格納できるCD-ROM(Compact Disk-ROM)なども活用され始めている。大量なデジタルデータを扱う場合、データ転送に要する時間を短縮して装置の操作性などを向上させるため、データをコンパクトに圧縮することも行われている。このデータの圧縮や、音声・画像データの加工・修正などは、積和演算などを使ったデジタル信号演算処理などによって行われている。そのため、個人情報・通信機器のマイコンに対するニーズとして、次の2点を主としたCPUの大幅な性能向上が求められている。

- (1) チップ外部のデータに対するアクセス速度
- (2) デジタル信号処理などの演算性能

こうしたユーザーのニーズにこたえるため、SHシリーズの上位プロセッサ、SH7600シリーズを開発した。ここでは、このSH7600シリーズの最初の製品であるSH7604の構成、SH7600シリーズのCPU、さらにSHシリーズの展開について述べる。

2 SH7600シリーズ“SH7604”の構成

SH7600シリーズの第一弾として開発したSH7604の仕様概要を表1に、内部ブロック構成を図1に示す。SH7604は、SH7000シリーズと完全なソフト上位互換性を持ったCPUを中心に、従来提供してきたタイマ、DMAC(Direct Memory Access Controller)などの周辺回路に加え、4 kバイトのキャッシュメモリ、シンクロナスDRAMとも直接接続可能なメモリインタフェース、ソフトウェアで内部動作周波数の変更や周辺回路へのクロック供給停止ができる機能、三次元座標変換等の画像処理高速化にも有効な除算器などを内蔵している。使用ブ

表1 SH7604の仕様概要
SH7000シリーズと完全なソフト上位互換性を持つCPUを中心に、大量データに対する実効アクセス時間の短縮化や、音声・画像などのデジタル信号処理の高速化に有効な周辺機能を内蔵した。

項 目	内 容
C P U	SH7600CPU (SH7000シリーズと完全なソフト上位互換)
キ ャ ッ シ ュ メ モ リ	4 kバイト(内蔵メモリとしても利用可能) 64エントリ、4ウェイ：セットアソシアティブ、ライン長16バイト
バ ス ス テ ー ト コ ン ト ロ ー ラ	シンクロナスDRAM、DRAM、PSRAM直結メモリ インタフェース(リフレッシュ機能、バーストアク セス機能) データアクセス時のウェイトサイクル制御機能
動 作 モ ー ド コ ン ト ロ ー ラ C P G	内部クロックの倍周、PLLによる同期化およ び位相90度変更機能 スリープ、スタンバイ、モジュールストップ の低消費電力状態サポート マルチプロセッサ構成サポート
除 算 器	64 b÷32 b→32 b…32 b、32 b÷32 b→32 b…32 b オーバーフロー割込み機能
割 込 み コ ン ト ロ ー ラ	外部割込み：5本 内部割込み：11本 優先順位：16レベル
ユーザープレーク コ ン ト ロ ー ラ	CPU、DMACの命令・データアクセス監視機能 (セルフデバッグなどで適用可)
D M A C	2チャンネル デュアル・シングルアドレスモード アドレス空間4 Gバイト
タ イ マ	16ビットフリーランニングタイマ：1チャンネル (インプットキャプチャ入力、アウトプットコンパ ア出力) ウォッチドックタイマ：1チャンネル
S C I	1チャンネル(調歩同期・クロック同期)
パ ッ ケ ー ジ	144ピン プラスチックQFP
プ ロ セ ス	CMOS 0.8 μm

注：略語説明 PSRAM(Pseudo Static RAM)、PLL(Phase Locked Loop)、CPG(Clock Pulse Generator)、SCI(Serial Communication Interface)、QFP(Quad Flat Package)

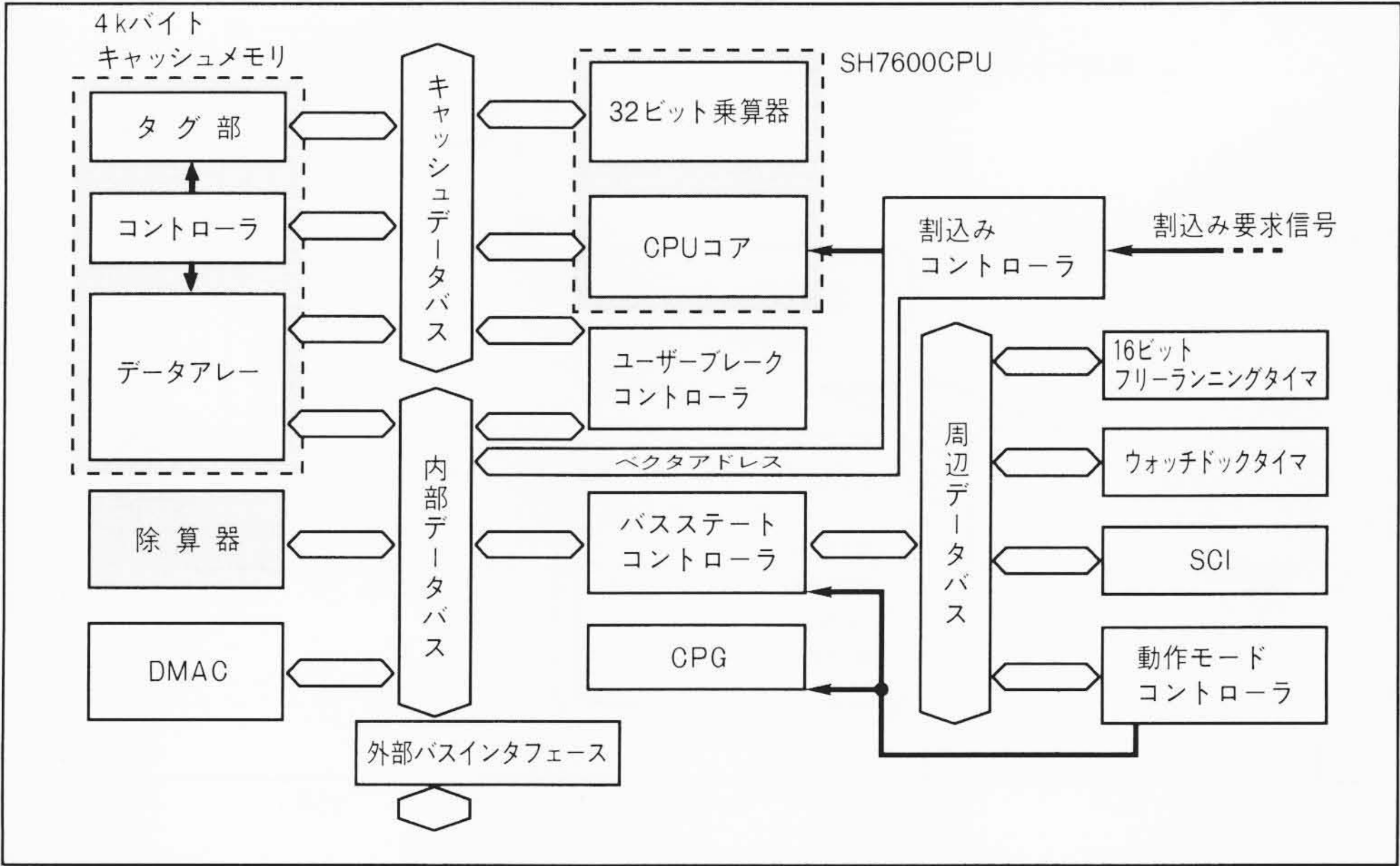


図1 SH7604内部ブロック図 チップ内で3分割したデータバスをそれぞれ独立に動作させることにより、チップ全体の電力消費を低減することも可能となった。

ロセスは0.8 μ mCMOS (Complementary Metal Oxide Semiconductor)技術により、45万トランジスタを9.52×8.66 mm²のチップ上に集積化している。

キャッシュメモリでは、出力センスアンプのくふうや有効なデータアレーの限定動作などにより、消費電力を当社従来比で約 $\frac{1}{6}$ の100 mW以下とした。データ書込みは、比較的小容量のキャッシュでは高性能なライトスルー方式を採用し、外部メモリの実効アクセス時間を短縮した。シングルライト機能を付加させたシンクロナスDRAMとの組み合わせにより、大容量で高速アクセス可能な外部メモリを持った低消費電力のシステムを低価格で実現することができる。

3 SH7600シリーズのCPU

SH7600CPU (SH7600シリーズのCPU)は、SH7000シリーズと完全なソフト上位互換性を持っている。新たに32ビットの乗算命令や遅延条件分岐命令など6命令の新設および3命令の機能拡張追加を行い、さらに16ビットの乗算および積和演算の実行サイクル数を減少させた。新設および機能拡張された命令を表2に示す。この命令強化と動作周波数向上により、演算性能は25 MIPS (28.7 MHz、5 V動作時)を達成している。3.29 mm²の32ビット乗算器を含んだCPUの面積は約10 mm²で、ASIC (Application Specific IC)でも使用できる大きさになっている。

32ビットの乗算および積和演算をサポートしたことにより、32ビット精度が要求されるレーザプリンタなどでのアウトラインフォント展開処理や、24ビット精度が必要な一部の音声処理などが高速に実行できるようになる。また16ビット精度のデジタル信号処理も、実行サイクル数を減少させた16ビットDSP機能命令や遅延条件分岐命令などを活用することにより、実行時間の削減を図ることができる。サーボ制御などのデジタル信号処理では一般的となっている、16ビット精度のFIR (Finite Impulse Response)およびIIR (Infinite Impulse Response)フィルタの処理時間を表3に示す。SH7600

表2 SH7600シリーズでの命令強化
デジタル信号処理などの高速化を実現するため、倍長精度の乗算および分岐命令を中心に命令の新設追加、および機能拡張を行った。

分類	オペコード 二モニック	機能
新設追加命令	DMULS	符号付き倍長(32ビット)精度乗算
	DMULU	符号なし倍長精度乗算
	MUL	32ビット×32ビット→32ビット
	DT	デクリメント後テスト
	BRAFL	無条件分岐[32ビット・ディスプレイメント(Rn)付きPC相対]
	BSRF	サブルーチンプロシジャへの分岐(同上)
機能拡張	MAC.L	倍長精度積和演算
	BF/S	遅延条件分岐(T=0で分岐)
	BT/S	同上 (T=1で分岐)

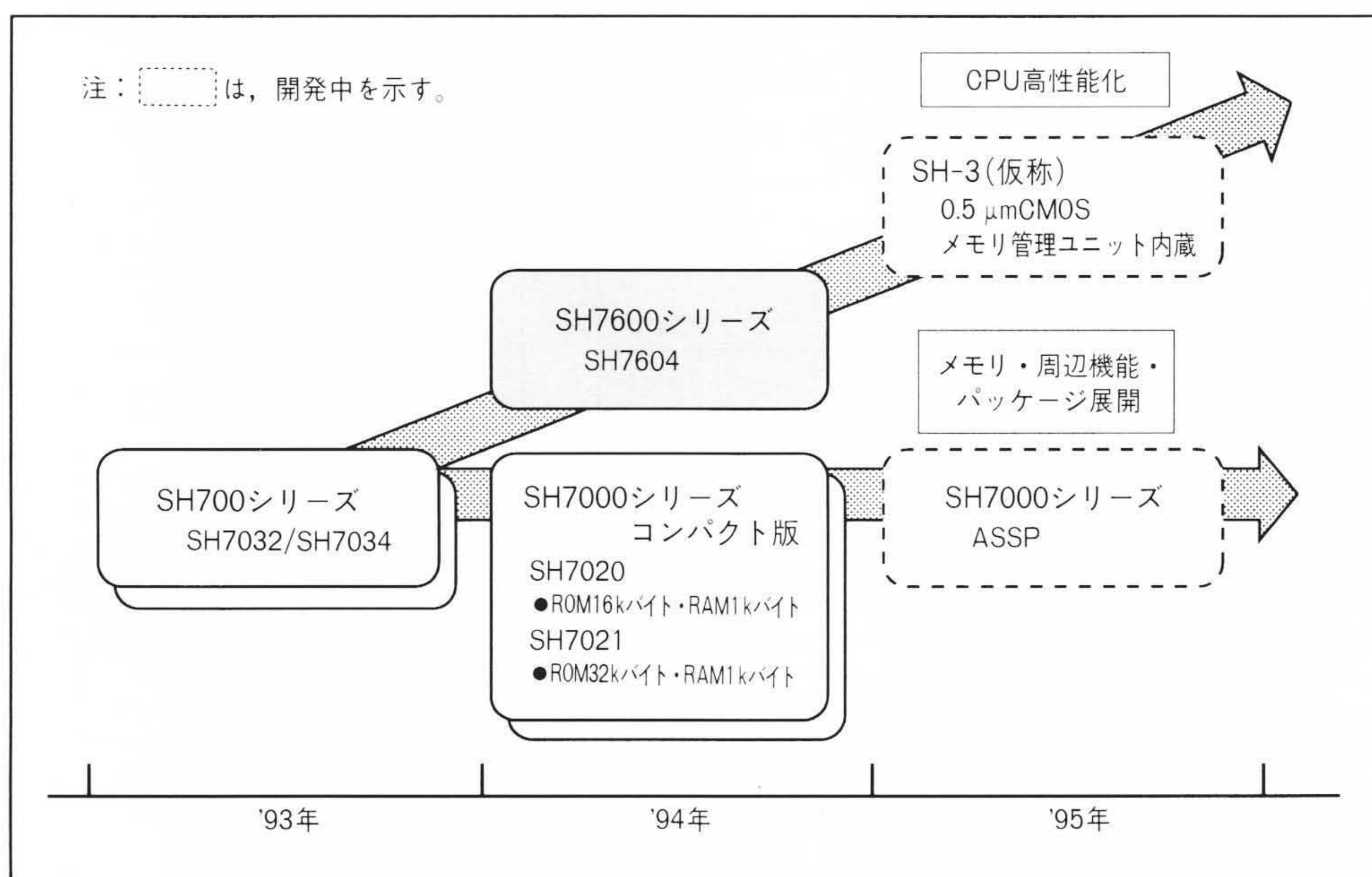


図2 SHシリーズの展開計画 SHシリーズでは、CPUの性能向上を行う垂直展開と、メモリや周辺機能などによってASSPの拡充を図る水平展開の二つの方向の展開を予定している。

CPUは、SH7000シリーズの約60%の処理時間でこれらを行うことができ、約1.6倍の性能向上を実現している。

表3 16ビット精度・フィルタ演算の処理時間

サーボ制御などのデジタル信号処理での、一般的な二つのフィルタ演算の処理時間を示す。SH7600シリーズでは、SH7000シリーズの約1.6倍の性能向上を実現した。

デジタルフィルタの名称	SH7600シリーズ	SH7000シリーズ
FIRフィルタ	87.5 ns/TAP	150 ns/TAP
IIRフィルタ	1.09 μ s/ステージ	1.70 μ s/ステージ

4 SHシリーズの展開

SHシリーズでは、個人向け情報・通信機器などからのニーズに対応して、CPUの高性能化を図っていく垂直展開と、主として機器制御などの組込み用途からのニーズに、周辺機能やメモリ容量などを対応させていくシングルチップタイプの水平展開という2方向の展開を行う予定でいる。SHシリーズの展開計画を図2に示す。

ここで述べてきたSH7600シリーズは、垂直展開の一環として開発した。現在は、いっそうのCPUの性能向上を実現するため0.5 μ mCMOS技術を用いて、メモリ管理

ユニットを内蔵するSH-3（仮称）を開発している。

一方、水平展開ではSH7000シリーズの性能(16 MIPS, 5 V)を維持しながら、内蔵メモリの容量削減とA-Dコンバータの削除によって、チップサイズおよびパッケージサイズの小型化を図った、SH7020(ROM16 kバイト, RAM 1 kバイト), SH7021(ROM32 kバイト, RAM 1 kバイト)を開発した。100ピンTQFP(Thin Quad Flat Package)の適用により、パッケージサイズは従来製品(SH7032, SH7034)と比較して、面積比で約50%のコンパクト化を実現している。今後も、ユーザーのニーズにこたえるASSP(Application Specific Standard Product)を積極的に開発し、製品化していく。

5 おわりに

ここでは、個人向け情報・通信機器への対応を重視して開発を進めたSH7600シリーズを中心に、32ビットRISC, SHシリーズへの取組みについて述べた。今後、さらにシリーズ製品としての品ぞろえを強化するとともに、ユーザーサイドでの開発効率向上を支援するためのC言語を中心としたマイコン開発ツールや、OS(Operating System)サポートを充実していく。