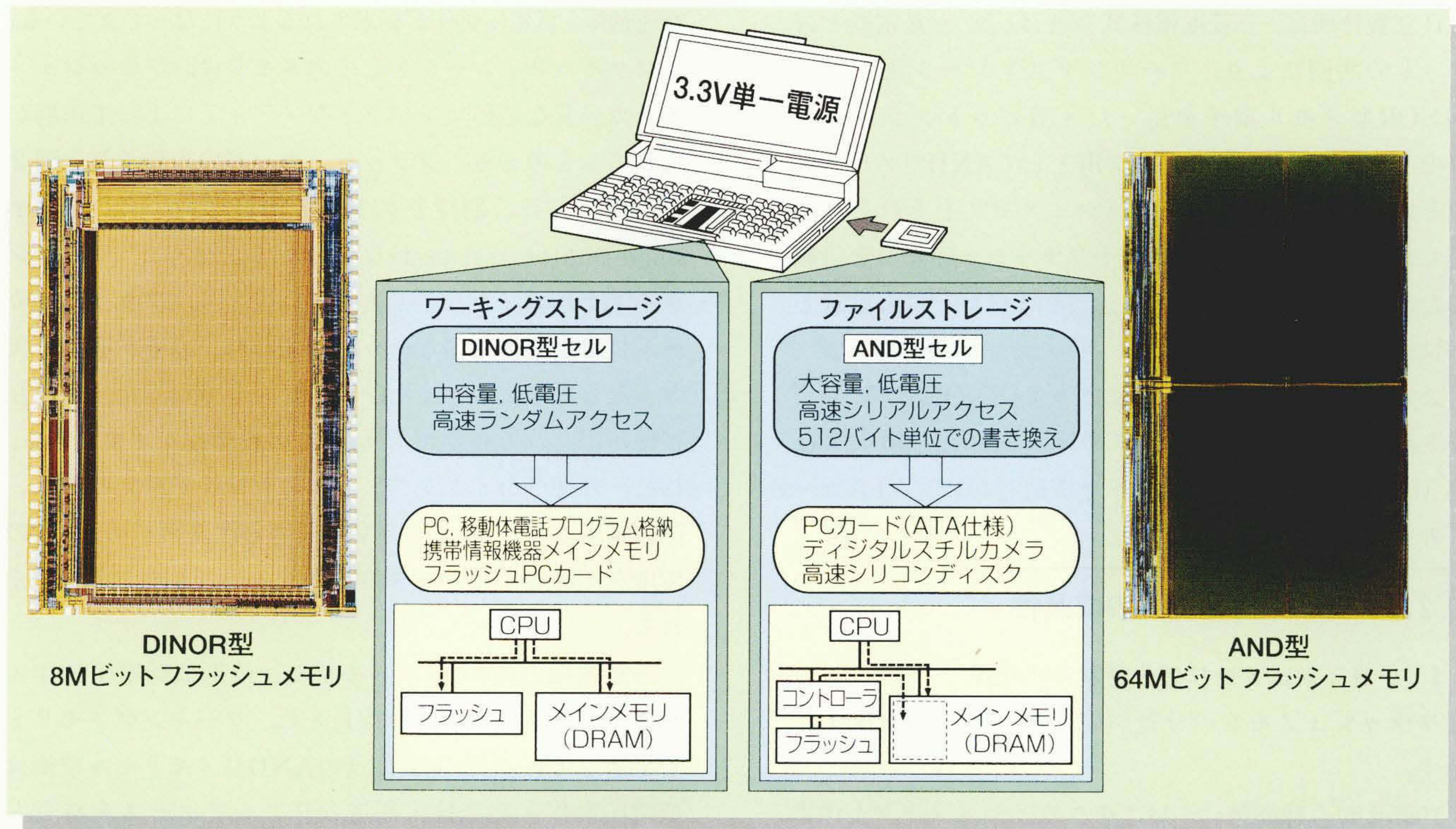


3.3 V単一電源フラッシュメモリと フラッシュメモリ搭載カード

AND Type and DINOR Type Flash Memories and Flash Memory Card

武藤 匡志* Tadashi Mutô
井上 清* Kiyoshi Inoue



注：略語説明 DINOR(Divided Bit Line NOR), PC(Personal Computer), CPU(Central Processing Unit)
ATA(Advanced Technology Attachment Bus), DRAM(Dynamic Random Access Memory)

3.3 V単一電源フラッシュメモリ

ワーキングストレージ用に適したDINOR型 8 Mビットフラッシュメモリとファイルストレージ用に適したAND型64 Mビットフラッシュメモリを製品化した。

最近、通信分野で高度情報化が急速に進展しているため、通信・ネットワーク・情報処理機器などのインフラストラクチャー市場が急成長の中核となっている。フラッシュメモリは、デジタルセルラ・セットトップボックスを含めたネットワーク関連機器のプログラムメモリ・データメモリとして使われている。民生分野ではゲーム、ナビゲーションシステム、デジタル スチル カメラなどのアプリケーションのプログラムメモリ、データメモリが有望である。

このような状況の中で日立製作所は、1994年1月から三菱電機株式会社とともにフラッシュメモリの共同開発を進めてきた。

フラッシュメモリは、その用途によりCPUの入出力バスに直結して高速ランダムアクセスを必要とするプログラム格納に適したワーキングストレージと、ハードディスクと同様にコントローラによって入出力バスを経由してDRAM上に高速シリアル転送して使用するファイルストレージに分化してきている。ワーキングストレージとして適している三菱電機株式会社のDINOR型メモリセル技術、およびファイルストレージとして適している日立製作所のAND型メモリセル技術によって幅広いユーザーニーズにこたえることができるフラッシュメモリを製品化した。

*日立製作所 半導体事業部

1. はじめに

フラッシュメモリは電氣的に書き換え可能な不揮発性メモリであり、セルサイズをDRAMと同等以下にできるため、種々のシステムのプログラムメモリ、データメモリとして適している。このような状況からフラッシュメモリ市場が最近急成長している。

日立製作所は、三菱電機株式会社(以下、三菱電機と言う。)との共同により、ワーキングストレージ用としてDINOR型メモリ素子を用いた8 Mビットフラッシュメモリを、ファイルストレージ用としてAND型メモリ素子を用いた64 Mビットフラッシュメモリをそれぞれ開発した。また、この64 Mビットフラッシュメモリを搭載したPC-ATAカードを開発し、75 Mバイトの大容量と一世代先の価格を実現した。

ここでは、共同開発した8 MビットDINOR型、64 MビットAND型フラッシュメモリの特徴と適用技術、および64 Mビットフラッシュメモリを搭載したPC-ATAカードの主な特徴について述べる。

2. フラッシュメモリの成長性

2.1 フラッシュメモリの分野別市場規模

フラッシュメモリの分野別売上高推移予測を図1に示す。

1995年から1998年にかけてのフラッシュメモリ全体の年平均市場成長率は160%にも上る。その中でも通信分野・民生分野が著しく成長している。

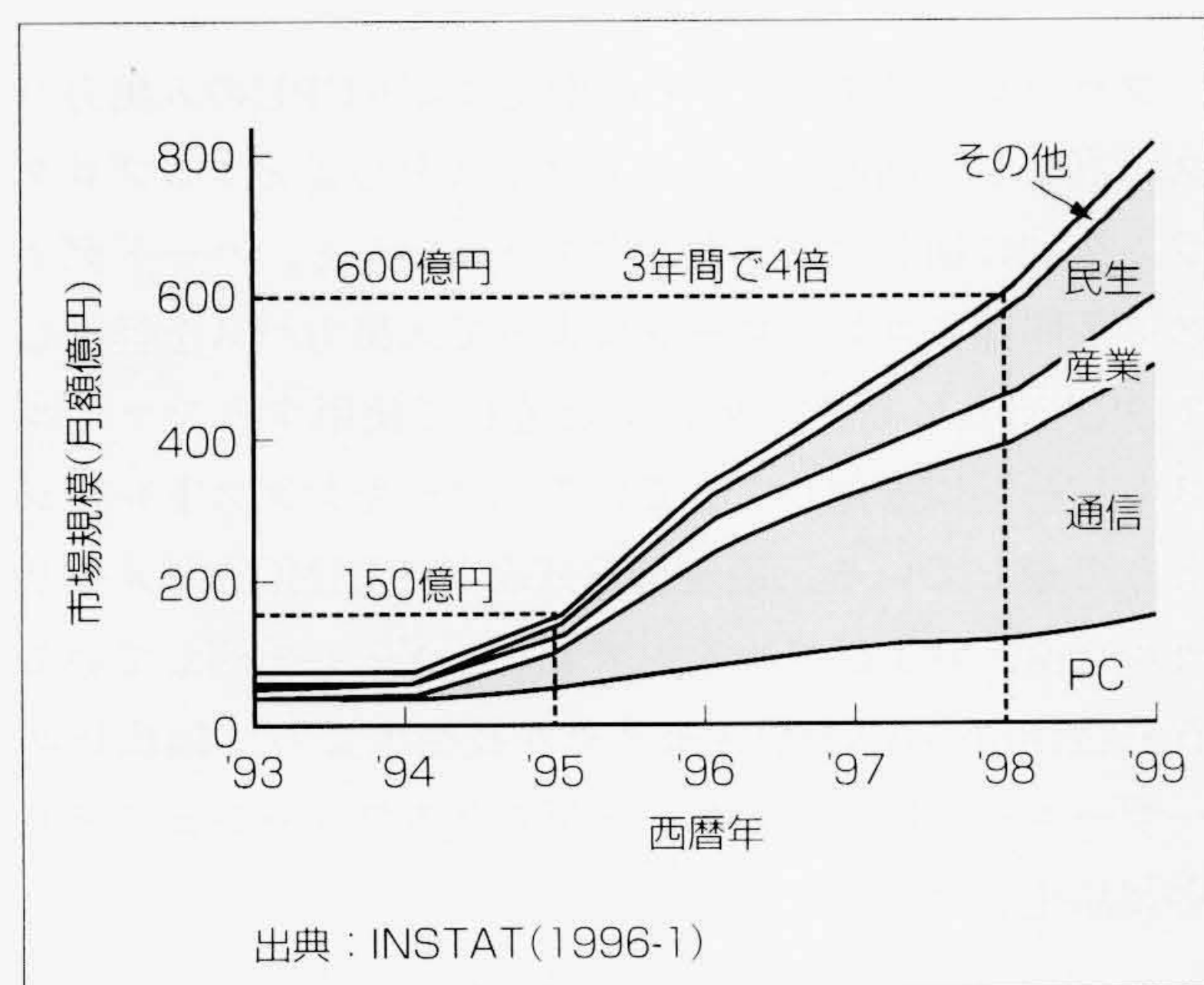


図1 フラッシュメモリの分野別市場規模予測

通信・民生分野が急速成長を牽(けん)引し、3年間で成長率は4倍と予測されている。

2.2 フラッシュメモリへのニーズ

携帯機器を中心に用いられるワーキングストレージ用のメモリは、電池寿命の改善のために低電圧化・低消費電力化が強く要求される。また、CPUの入出力バスに直結してリアルタイムでデータ処理をする用途であるため、読み出し時の高速性が要求されている。特に、最近のシステムの高性能化と低消費電力化に伴って、サブ100 nsの高速動作と低電圧動作が要求されるようになってきている。

ファイルストレージとしてのメモリは、フラッシュメモリカードなどのコンパクトなメディアによって市場が成長すると考える。フラッシュカードの市場予測を図2に示す。成長の期待されている分野はPC・PDA(Personal Digital Assistant)などの外部拡張メモリやデジタルスチルカメラなどである。今後とも、フラッシュカードにはより高集積なチップが使われ、カード容量が大きくなると考える。また、市場が大きくなるためには互換性が保たれる必要があり、仕様の標準化が重要である。特に、外部へのインタフェースの互換性が重要である。動作電圧も、PCなどの5 Vの環境と携帯機器の3.3 Vの環境を意識せずにデータのやり取りができることが望まれる。

三菱電機のDINOR型メモリセル技術は低電圧動作・高速ランダムアクセスを特長とし、ワーキングメモリとして適している。日立製作所のAND型メモリセル技術は低電圧動作・高集積・高速シリアルアクセスを特長とし、ファイルメモリとして適している。

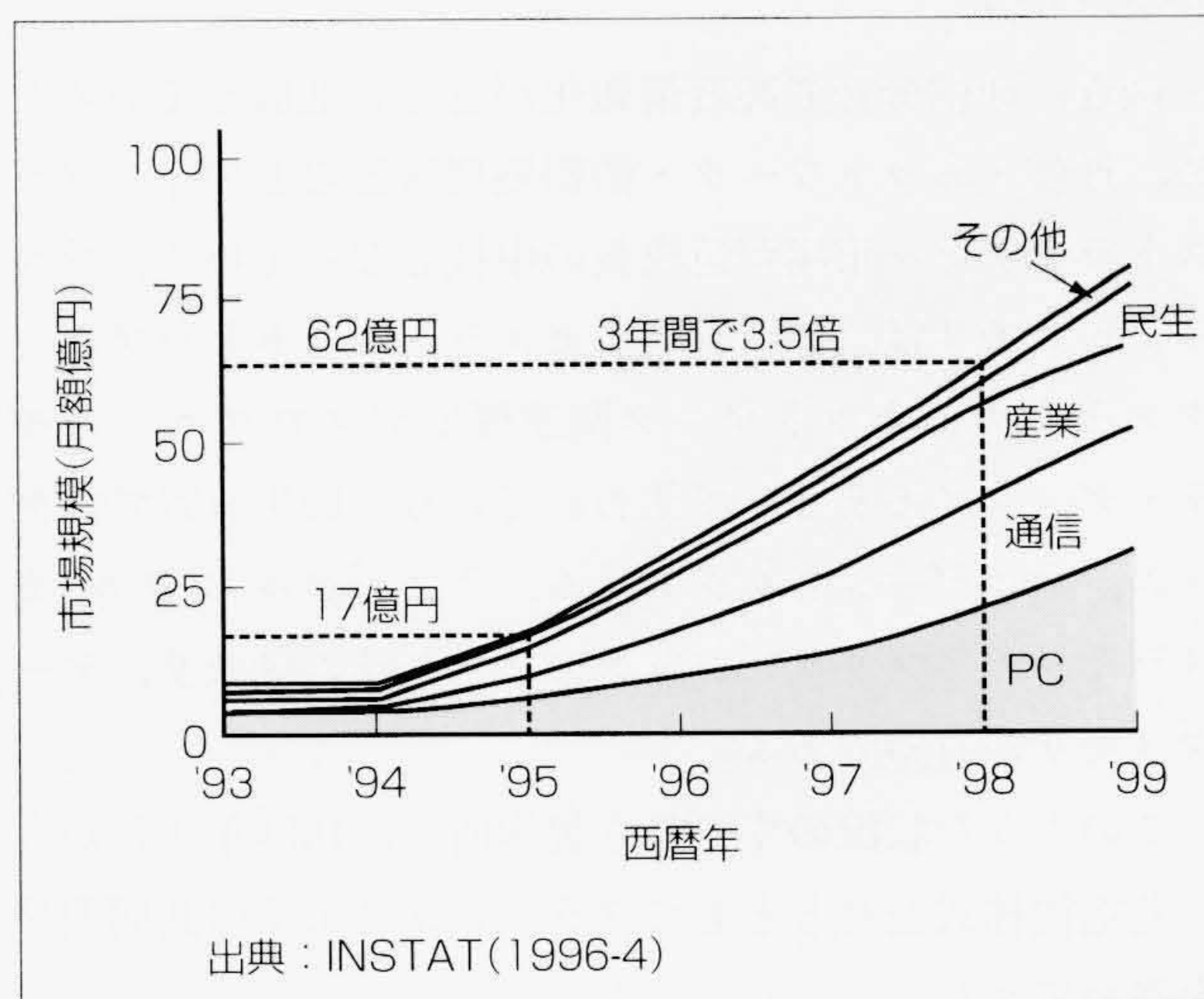


図2 フラッシュカードの市場規模予測

PC分野が急速成長を牽引し、3年間で成長率は3.5倍と予測されている。

3. フラッシュメモリの開発

3.1 要求仕様

フラッシュメモリに対する要求仕様を図3に示す。低電圧、低消費電流、高速ランダムアクセスを要求されるワーキングストレージ用に対応するためには、動作電圧3.3 V単一およびアクセス時間サブ100 nsを実現した8 Mビット、16 Mビットフラッシュメモリが必要である。また、大容量、高速書き換え、高速データ転送が要求されるファイルストレージ用には、書込み・消去時間が高速で、シリアルアクセス時間50 nsを実現した大容量のフラッシュメモリが必要である。

3.2 適用技術

開発した8 Mビットと64 Mビットフラッシュメモリには、低消費電流動作のために、書込み・消去ともに動作電流が原理的に数ナノアンペア以下であるトンネル現象を用いた書込み・消去技術を適用している(図4参照)。

また、低電圧動作のためには読み出し時のワード線(メモリゲート)電圧を低電圧化する必要がある。このために、両メモリとも低電圧側のメモリ素子のしきい電圧“V_{th}”のばらつきの低減を図っている(図5参照)。書込み状態のV_{th}を低電圧側に定義して、メモリ素子に最適な時間の書込みパルスを与えることとデバイス構造の最適化により、メモリセルのV_{th}を狭い範囲内(0.5 V~1.5 V)に収めている。これにより、読み出し時の電圧“read V_{cc}”を3 Vに設定できるため低電圧(3 V)での動作が可能となる。

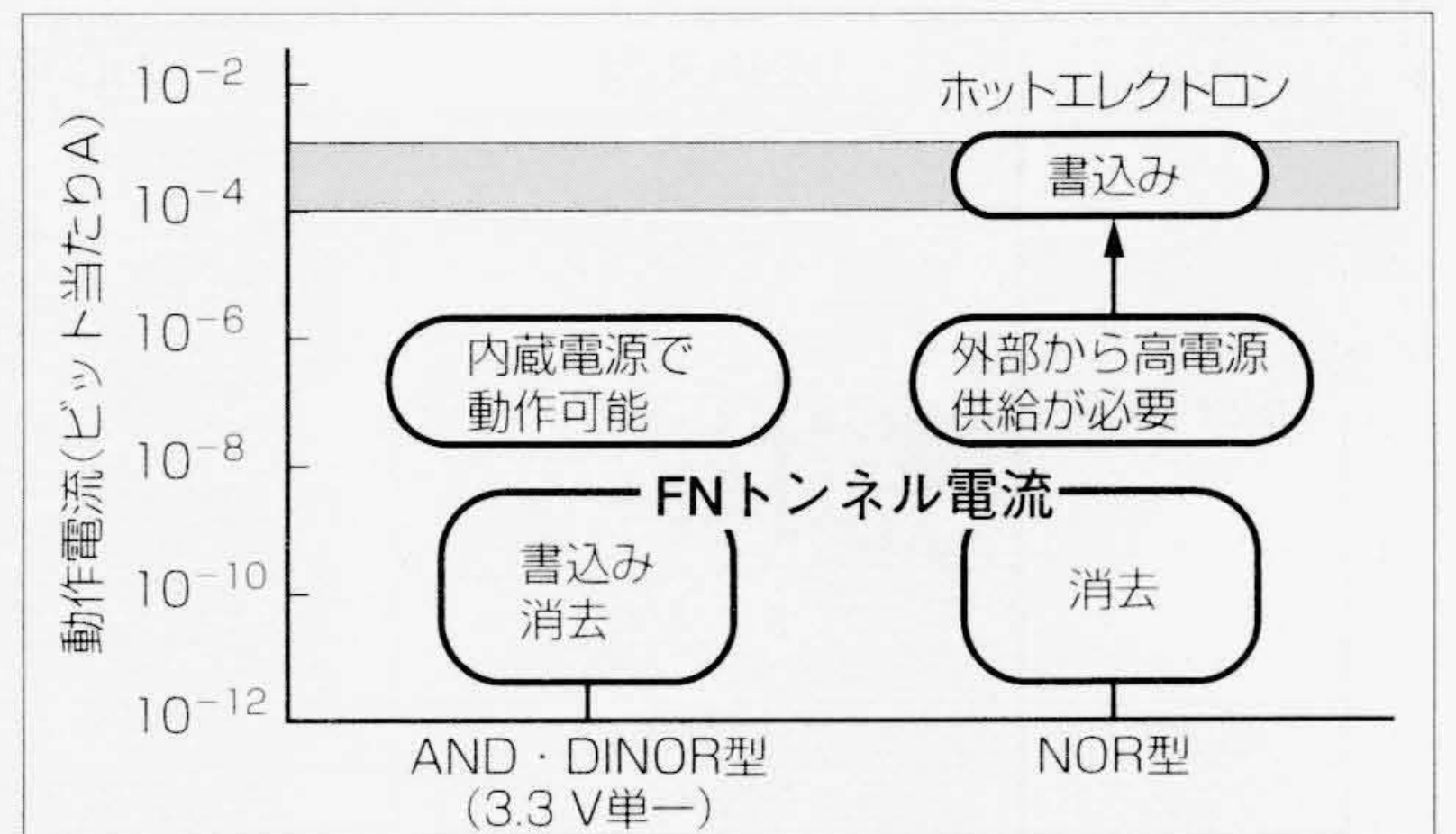
応用分野	記憶内容	要求性能	対応製品
ワーキングストレージ 内部記憶	ROM 置き換え ブートコード アプリケーションデータ	高速ランダムアクセス 低電圧単一電源	DINOR
	RAM 置き換え OS アプリケーションデータ		
ファイルストレージ 外部記憶	HDD・FDD 置き換え データ アプリケーションデータ	高集積・大容量 小さいブロックサイズ	AND

注：略語説明

ROM(Read-Only Memory), OS(Operating System)
HDD(Hard Disc Drive), FDD(Floppy Disc Drive)

図3 要求仕様

アプリケーションによってフラッシュメモリに対する要求仕様が異なる。DINOR型とAND型で要求仕様をカバーできる。



注：略語説明 FN(Fowler-Nordheim)

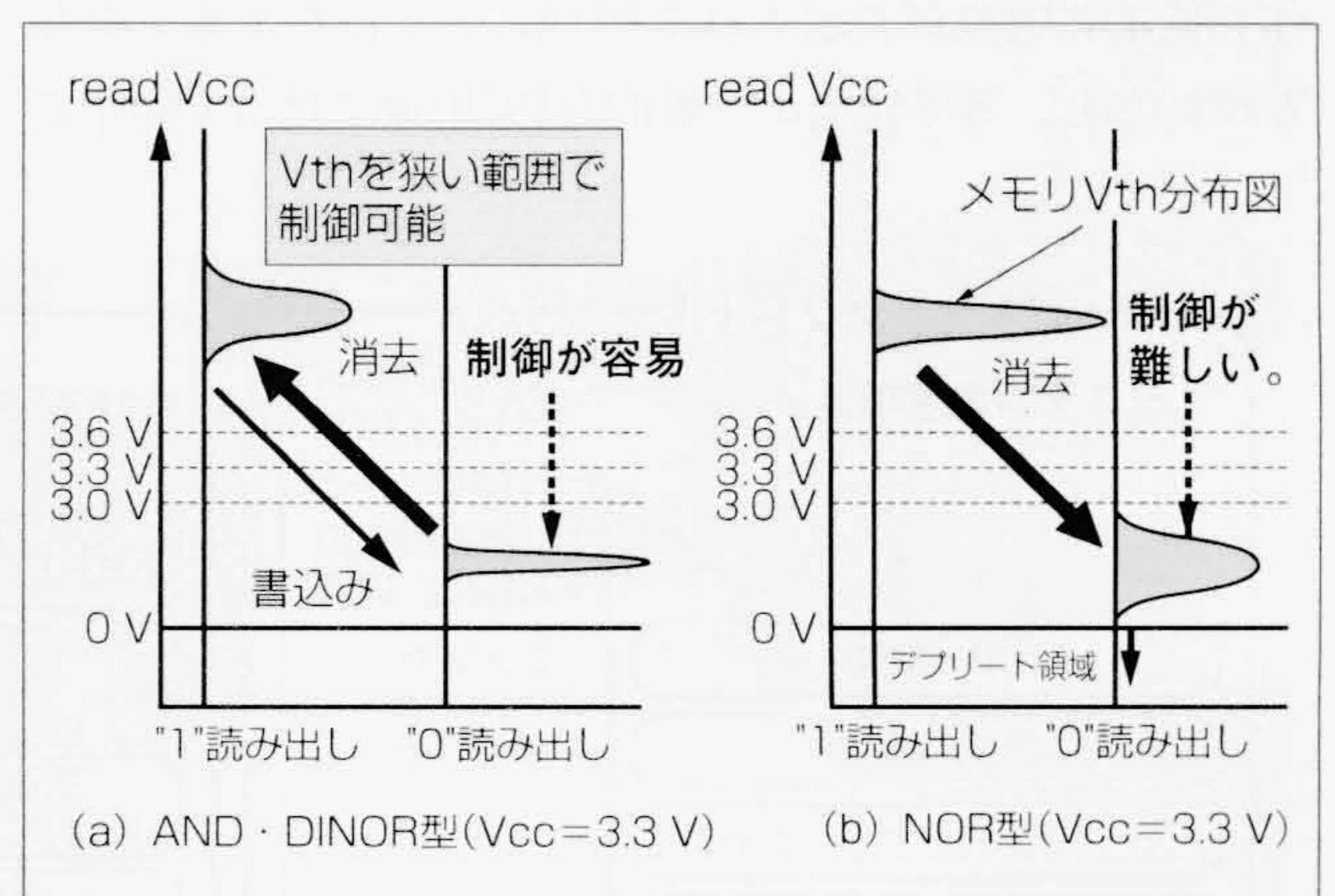
図4 フラッシュメモリの動作電流比較

AND・DINOR型とNOR型メモリ素子との動作電流の比較を示す。トンネル現象のためすべて低動作電流で低電圧動作に有利である。

能となる。

8 Mビットフラッシュメモリでは、ポリシリコンを用いたサブビット線を設けることにより、ビット線の低容量化とメモリ素子の縮小を図ったDINOR型のメモリ素子およびメモリアレーを採用して、ランダムアクセスの高速化と高集積化に対応している(図6参照)。ビット線容量は従来のNOR型の20%程度まで低減でき、ランダムアクセスは80 ns以下が実現可能である。

64 Mビットフラッシュメモリは、書き換えを頻繁に行うメモリカードをターゲットにしているため、消去も含めた書き換えの速度とシステム側での管理の容易さが重要である。消去時間を書込みと同程度の1 ms typ.とすることによって高速化に対応している。また、書込みと消去単位が同一であると、書き換える必要のあるプロ



注：略語説明 read V_{cc}(読み出し時電圧), V_{th}(しきい電圧)

図5 低電圧化技術

ビットごとに最適な書込み時間が設定できるため、AND・DINOR型はNOR型メモリに比べてV_{th}の制御性が良い。

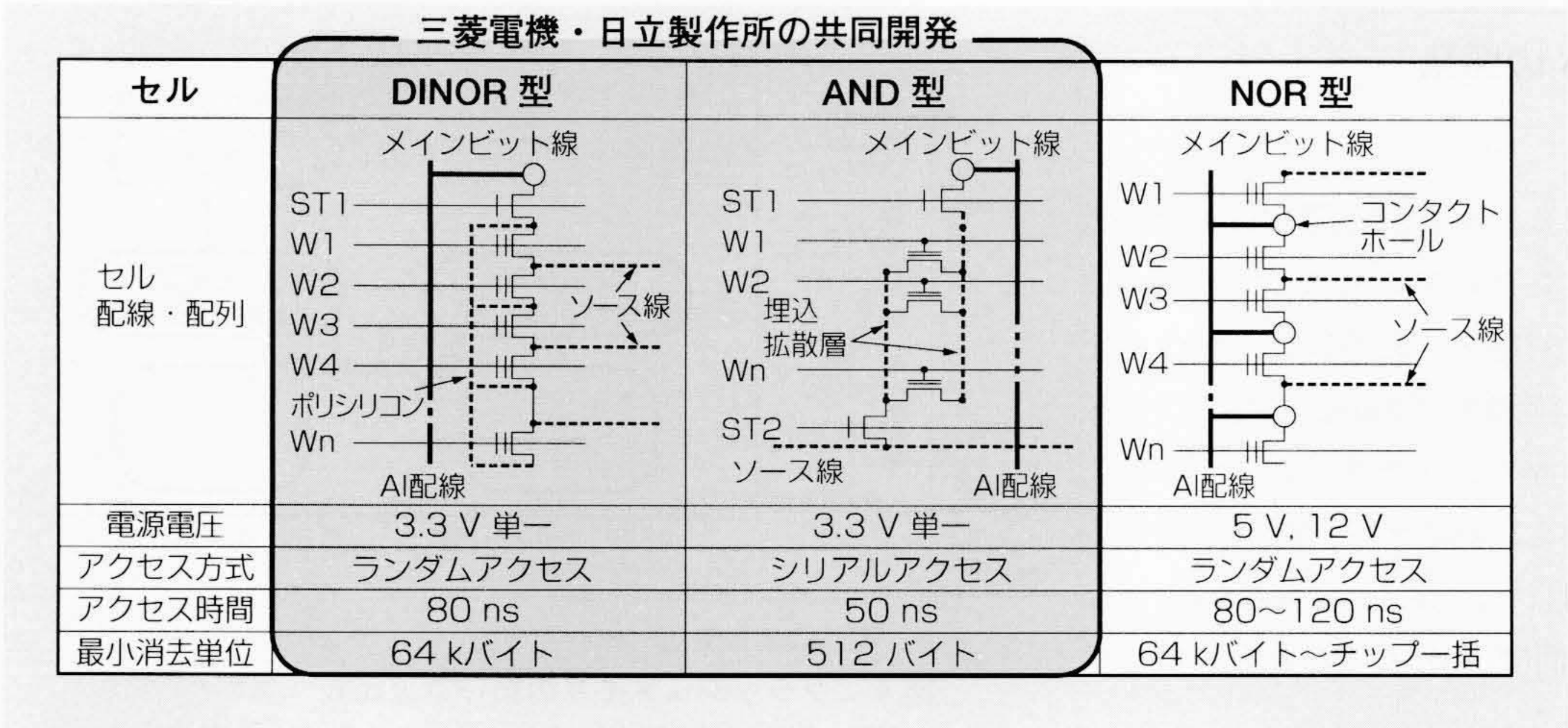


図6 メモリ素子別の特徴
DINOR型, AND型, NOR型メモリ素子の特徴を示す。DINOR型, AND型ともにドレーンコンタクトを無くすことによってセル縮小が実現できる。

ックそのものを消去すればよいので、システムからの管理が容易となる。このため、消去単位を書込みと同じ512バイトとしている。この場合、消去単位が大きい場合のように、書き換える必要のない部分を消去することがないため、その部分の再書込みも不要となり、実行的な書き換え時間を向上することができる。

64 Mビットフラッシュメモリでは、埋込拡散層を用いたサブビット線を設けることによって高集積化を可能としたAND型のメモリ素子とメモリアレーを用いている(図6参照)。この方式ではワードライン単位の書込みと消去が可能であるため、512バイト単位の書込み・消去を実現している。

3.3 特 徴

64 Mビットフラッシュメモリは、PC-ATAカードへの応用に特化した仕様となっている(図7参照)。動作電圧は3.3 V単一および5 V単一に対応している。3.3 V動作で低消費電流が要求されるPDA、デジタルカメラなどに対応し、5 V仕様が一般的なPC用途には5 V動作で

対応している。また、システムへの転送速度はシリアルアクセス最高50 nsを達成することにより、読み出しは10 Mバイト/sを達成している。書き換えは、書込み消去時間を1 ms以下とすることにより、最大256 kバイト/sを達成することが可能である。

書き換え回数は、10万回以上に対応している。また、システム側でのECC(Error Check and Correction)などを用いたエラー救済に対応するために、1セクタ当たり16バイトの管理メモリを設けている。セクタはメモリ512バイトと管理メモリ16バイトで構成している。

消去についてもセクタ単位で可能であるため、ハードディスクと同じレベルのファイルマネジメントが可能である。

DINOR型フラッシュメモリセルの技術を用いた8 Mビットフラッシュメモリは、3.3 V単一電源、80 nsの高速ランダムアクセス、ブートプログラムの格納に最適なブートブロック構成の消去単位、語構成は1 Mワード×8ビットまたは512 kワード×16ビット構成などの特徴を

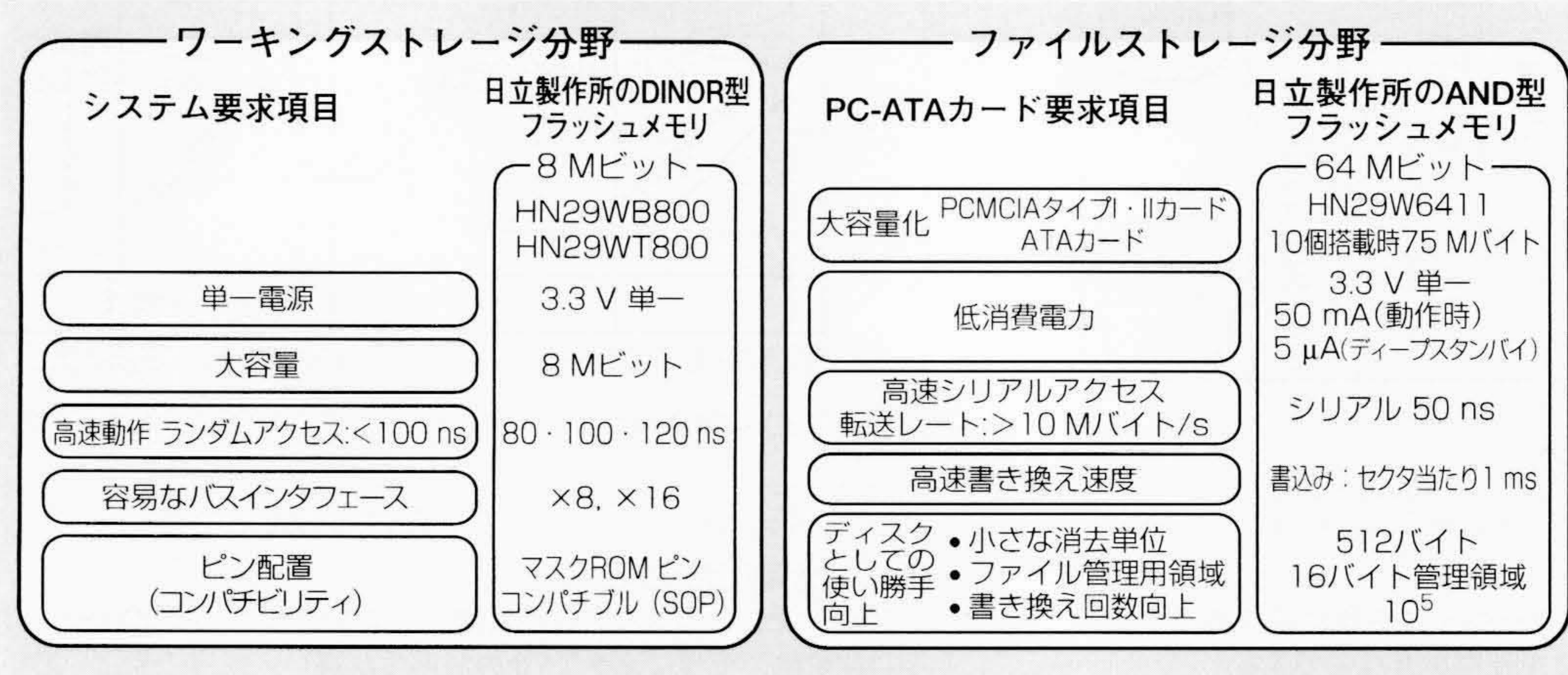


図7 フラッシュメモリ製品仕様
日立の製品の仕様はアプリケーションからの要求項目に対応している。

持っている。さらに、256バイトまたは128ワード単位での自動ページ書込み、自動ブロック消去、書込み・消去途中での動作の中断・再開機能、およびブロック単位での書込み・消去の禁止・許可機能を内蔵している。

また、従来のスタンバイモードとは別に、ディープパワーダウンモードを備えており、このモードを使用することによって消費電流を1.0 μ A type.と少なくすることができ、システムの低消費電力化を図ることができる。

4. フラッシュカードの開発

電子スチルカメラ、PDA、パームトップPCなどの電池駆動の小型情報通信機器用の記憶装置として、小型・低消費電力のフラッシュカードが注目されている。

フラッシュカードはHDDに比べて高価であり、ビットコストを下げるのが大きな課題である。日立のAND型64 Mビットフラッシュメモリは、機能・ピン配置などを大容量ファイル用途に特化してチップサイズを小さく抑え、ビットコストを優先した設計としている。

今回、日立製作所は64 Mビットフラッシュメモリを搭載したPC-ATAカードを開発した(図8参照)。64 Mビットフラッシュメモリを搭載することにより、PCカードタイプIIで75 Mバイトの大容量と一世代先の価格を実現した。

4.1 PC-ATAカード

PC-ATAカードは、MPU(Microprocessor Unit)とコントローラLSI、および64 Mビットフラッシュメモリで構成する。ブロック図を図9に示す。コントローラLSIは、ホストバスとのインタフェースの制御とフラッシュメモリの制御、およびフラッシュメモリとホストバスの間のデータ転送制御を行う。また、データの信頼性を高める



図8 PC-ATAフラッシュカード

64Mビットフラッシュメモリを搭載したPC-ATAフラッシュカードを示す。PCカードタイプIIで75Mバイトの大容量を実現した。

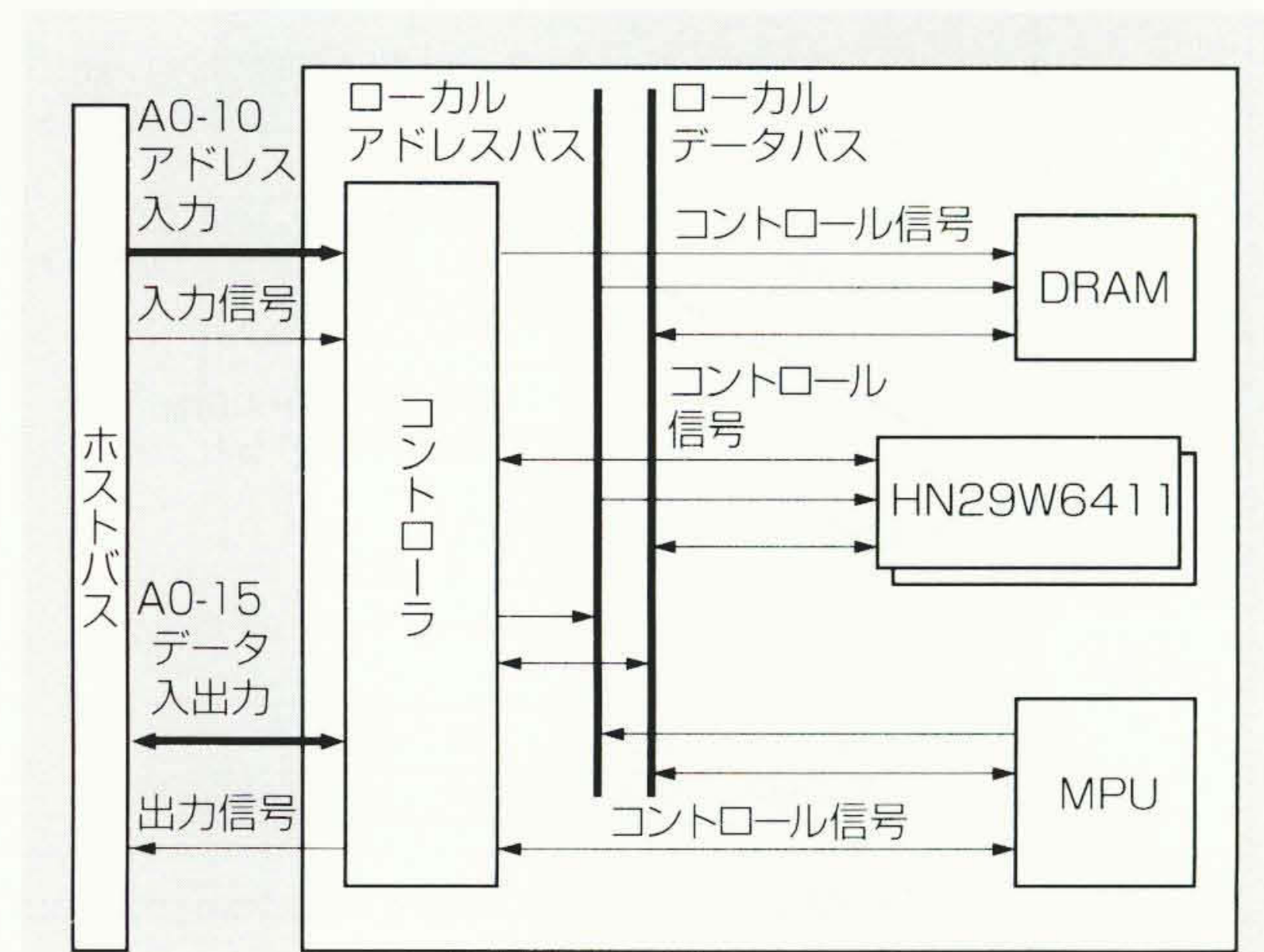


図9 PC-ATAカードのブロック図

コントローラLSIが、ホストバスとのインタフェース制御とフラッシュメモリの制御、およびカード内データ転送制御を行う。ホスト側はATAインタフェースのプロトコルで利用できる。

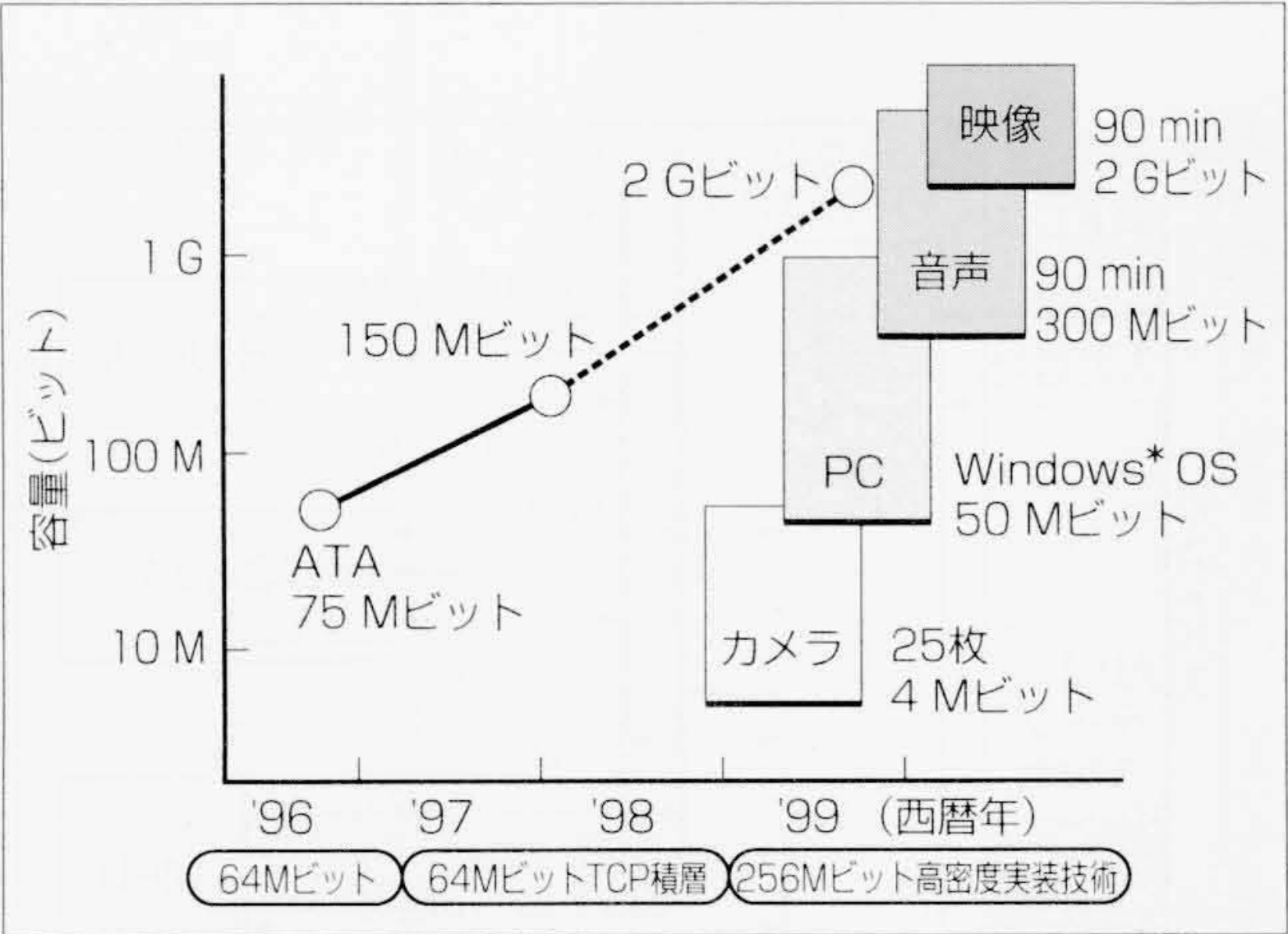
ためのECC演算処理も行う。

MPUは、ホストシステムからコマンドを受けてカードとしての応答を出すまでのシーケンスを制御する。また、書き換え耐性を高くするために、システム的な書き換え回数の平準化を行う。DRAMはデータバッファとして使用し、データ転送を高速化している。

ATAカードの大きな特徴の一つは、コントローラをカードに内蔵することにより、カードのインタフェースをATA標準インタフェースにできることである。これにより、ホストシステム側は意識せずにフラッシュメモリへの書込み・読み出しをATAインタフェースのプロトコルで利用することができる。これに対し、リニアカードではFFS(Flash File System)やFTL(Flash File Translation Layer)に代表されるメモリドライブ用の専用ソフトウェアが必要となる。フラッシュメモリがタイプや世代によって仕様が異なると、このソフトウェアもメモリに合わせて変更する必要があるため、互換性を維持するのが難しい。

4.2 大容量化トレンド

第2世代では、チップセット構成デバイス数を減らし、TCP(Tape Carrier Package)積層技術を用いて、最大150 Mビットの大容量を実現する計画である。フラッシュカードの大容量化トレンドを図10に示す。大容量化により、音声では300 Mビットで90分、映像ではMPEG-2(Moving Picture Experts Group 2)によるデータ圧縮の場合、2 Gビットで90分のデータを記憶することができる。将来は256 Mビットフラッシュメモリと高集積実



注：*Windowsは、米国およびその他の国における米国Microsoft Corp.の登録商標である。

図10 大容量化のトレンド
大容量化によって音声、映像など新しい応用が広がる。

装技術を使って、PCカードタイプIIで2 Gビットの容量が実現できる見込みであり、新しいアプリケーションが広がる可能性がある。

4.3 カードの性能

カメラ用途ではライト(Write)転送速度が重要である。画像データの大きさを圧縮後で100 kバイト程度とすると、1秒1枚の撮影には最低100 kバイト/sのライト転送速度が必要となる。PC-ATAカードのライト転送速度は、フラッシュメモリの書込み・消去速度とコントローラのオーバヘッドで決まる。現在の64 MビットAND型フラッシュメモリの性能では、メモリチップの書込み・消去時間でカードのライト転送速度が決まっている。書込み・消去時間がセクタ当たり1 msの場合、ライト転送速度はコントローラオーバヘッドが0でも256 kバイト/sとなる。今回開発したカードでは、ライト転送速度を上げるためにライトインタリーブ機能を取り入れて400 kバイト/sの性能を実現した。

4.4 今後の製品展開

業界で初めて64 Mビットフラッシュメモリを搭載したPC-ATAカードを開発した。今回開発した製品と次世代製品の仕様を表1に示す。第1世代の製品では、コン

表1 フラッシュカードの仕様
第2世代では、消費電力の低減と読み出し転送速度の高速化を行う。

項目		PC-ATAカード 第1世代	PC-ATAカード 第2世代
電源電圧		3.3 V±5 % 5 V±10%	3.3 V±5 % 5 V±10%
インターフェース		PCカードATA	PCカードATA
転送速度	書込み	400 kバイト/s	同 左
	読み出し	10 Mバイト/s	20 Mバイト/s
消費電力 (@3.3V)	読み出し書込み	215 mW	140 mW
	スリープ	3 mW	1 mW
機能		ECC, ウェアレベリング	同 左
容量		15, 30, 45, 60, 75Mバイト	同 左
外形		PCカードタイプII	PCカードタイプII

トローラチップセットとして、マイクロコンピュータ“SuperH”とゲートアレーおよび4 Mビット DRAMの構成とした。第2世代ではアーキテクチャを改良し、さらに消費電力を低減するとともに、読み出し転送速度の向上を図る。また、チップセット構成デバイス数を減らし、ビットコスト低減を進める考えである。

5. おわりに

ここでは、日立製作所が三菱電機株式会社と共同開発した8 MビットDINOR型および64 MビットAND型フラッシュメモリの特徴と適用技術について、また、64 MビットAND型フラッシュメモリを搭載したPC-ATAカードの主な特徴について述べた。

高度情報化社会の進展を支えるキーデバイスであるフラッシュメモリには、ワーキングストレージ用の高速・低消費電力化、ファイル用の大容量・低ビットコスト化のニーズがますます強まると考える。これらの要求にこたえるために、今後も新技術の開発・製品適用と製品シリーズの拡充を図っていく考えである。終わりに、フラッシュメモリの開発を進めるにあたっては、三菱電機株式会社の関係各位からご協力をいただいた。ここに深く感謝する次第である。

参考文献

1) H.Miwa, et al. : A 140 mm² 64 Mb AND Flash Memory with A 0.4 μm Technology, ISSCC Digest of Technical Papers, pp.34~35(1996-2)
2) A.Nozone, et al. : A 3.3 V High- Density AND Flash Memory with 1 ms/512 B Erase and Program Time, ISSCC Digest of Technical Papers, pp.124~125(1995-2)
3) H.Kume, et al. : A 1.28 μm² Contactless Memory Cell Technology for a 3 V Only 64 Mbit EEPROM, IEEE Technical Digest of International Electron Device Meeting, p.991(1992-12)