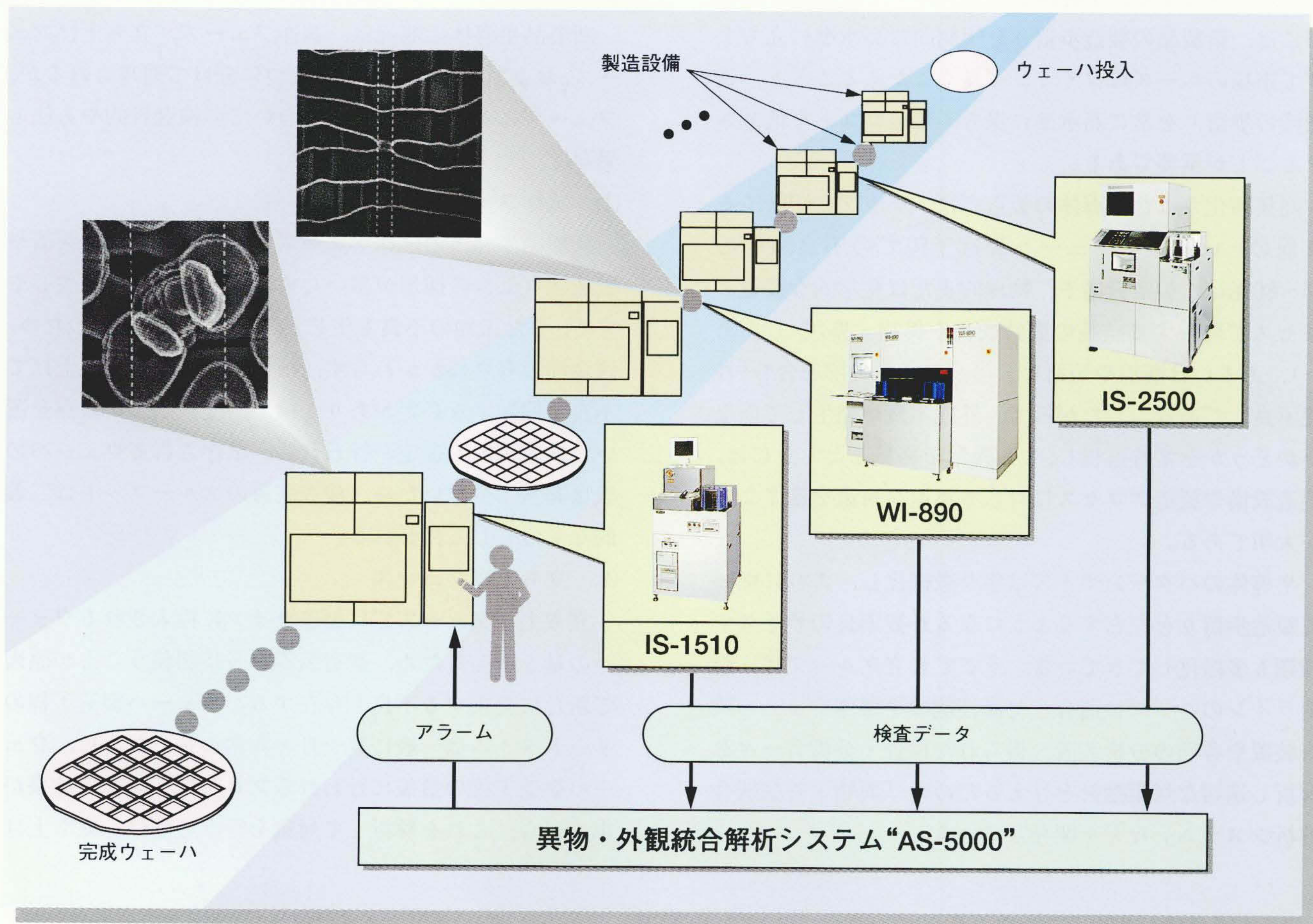


半導体ウェーハ外観不良検査の効果的運用

Effective Operation of Pattern Defect/Particle Inspection Systems for VLSI Wafers

芝 正孝	Masataka Shiba	窪田仁志	Hitoshi Kubota
見坊行雄	Yukio Kembô	平塚信次	Shinji Hiratsuka
前田俊二	Shunji Maeda		



注：略語説明 IS-1510 (小型異物モニタ), WI-890 (ウェーハ外観検査装置), IS-2500 (パターン付きウェーハ異物検査装置)

半導体製造ラインにおける効果的な外観不良検査

検査する工程に合わせて、使用する検査装置と、検査のためのウェーハ抜き取り率を最適化する。

半導体製品の多様化と短ライフサイクル化に伴い、半導体製造ビジネスを成功させるためには、新製品の製造歩留りの早期立ち上げと、量産時の高歩留り安定生産の実現が重要である。

高集積化された半導体ウェーハの不良原因の60～80%は、製造設備やプロセスで発生する結晶異常成長や異物、それに断線や短絡などのパターン欠陥を含む「外観不良」である。したがって、外観不良の発生の有無を常時監視し、異常発見時には、製造設備や製造プロセスに対して迅速な対策を施すことが大切である。

新製品の試作から量産までの各フェーズで、外観不良の検査目的や方法も異なる。日立グループは、経済的に効率のよい半導体製造ラインを構築するための異物・外観統合管理システム“AS-5000”を開発している。刻々と変化する状況に合わせて最適な検査装置の選定とウェーハ抜き取り率の決定を行う「総合損失最小化法」や、ウェーハ外観検査装置“WI-890”，パターン付きウェーハ異物検査装置“IS-2500”，小形異物モニタ“IS-1510”などの検査装置をこの“AS-5000”に接続して活用することにより、経済的かつ高効率の検査を行うことができる。

1. はじめに

半導体の設計・製造技術が成熟するに従って、用途に合わせてさまざまな半導体製品が作られるようになったが、その一方で、個々の半導体製品のライフサイクルは急速に短くなってきている。

このような中で、半導体製造ビジネスを成功させるためには、新製品の製造歩留りを短期間に高水準に立ち上げて市場のニーズにタイミング良くこたえることと、量産時の歩留りを常に高水準に保ち、製造コストを低減させることが重要である。

高集積化された半導体の製造では、チップに切断する直前の、いわゆるウェーハ製造工程での不良原因の60～80%は、製造設備や、物理的または化学的な製造プロセスで発生する結晶の異常成長や異物・塵埃(じんあい)、あるいは断線や短絡などのパターン欠陥を含む「外観不良」である。したがって、外観不良が発生していないかどうかを常時監視し、もし異常を発見したときには、製造設備や製造プロセスに対して迅速な対策を施すことが大切である。

半導体のパターンサイズは年々微細化し、これに従って製造歩留りを左右するようになる外観不良のサイズや種類も多様化してきている。そこで日立グループは、製造ラインのニーズに適合した高性能の半導体ウェーハ検査装置や各種の分析装置、得られた検査・分析データを解析し適切な対策指針を与えるための「異物・外観統合解析システム」などを開発している。

ここでは、まず、経済的にも効率のよい半導体製造ラインを構築するため、外観不良検出のための半導体ウェーハ検査装置の運用戦略と、その助けとなる「総合損失最小化法」について述べる。さらに、開発した半導体ウェーハ検査装置のラインアップの概要に触れる。

2. ウェーハ外観不良検査の考え方¹⁾

新製品半導体の開発は、試作フェーズ、立ち上げフェーズ、および量産フェーズの三つに分けて進められるが、フェーズによって外観不良についての検査目的や方法も異なる。

(1) 試作フェーズ

新製品半導体の試作フェーズでは、新しい製造装置や製造プロセスの採用が多いため、多様な不良が発生しやすく、また未知の不良も生じる可能性が高い。このため、致命性の有無にかかわらず、検出感度を極限まで上げて不良を検知する必要がある。検出感度の高さに重点を置いた検査装置の選定が行われる。試作されるウェーハの数は非常に少ないため、検査装置のスループットは二義的なものとして扱われる。

(2) 立ち上げフェーズ

立ち上げフェーズでは製造ラインに投入されるウェーハの量も増えるため、製造装置を長時間使うことが原因で新たに発生する不良も存在する。ウェーハ製造工程のリードタイムは一般に数十日と非常に長いために、ウェーハ製造工程の最後に行われるプローブテストの結果が出てから、これを解析して対策を行うのでは、立ち上げ

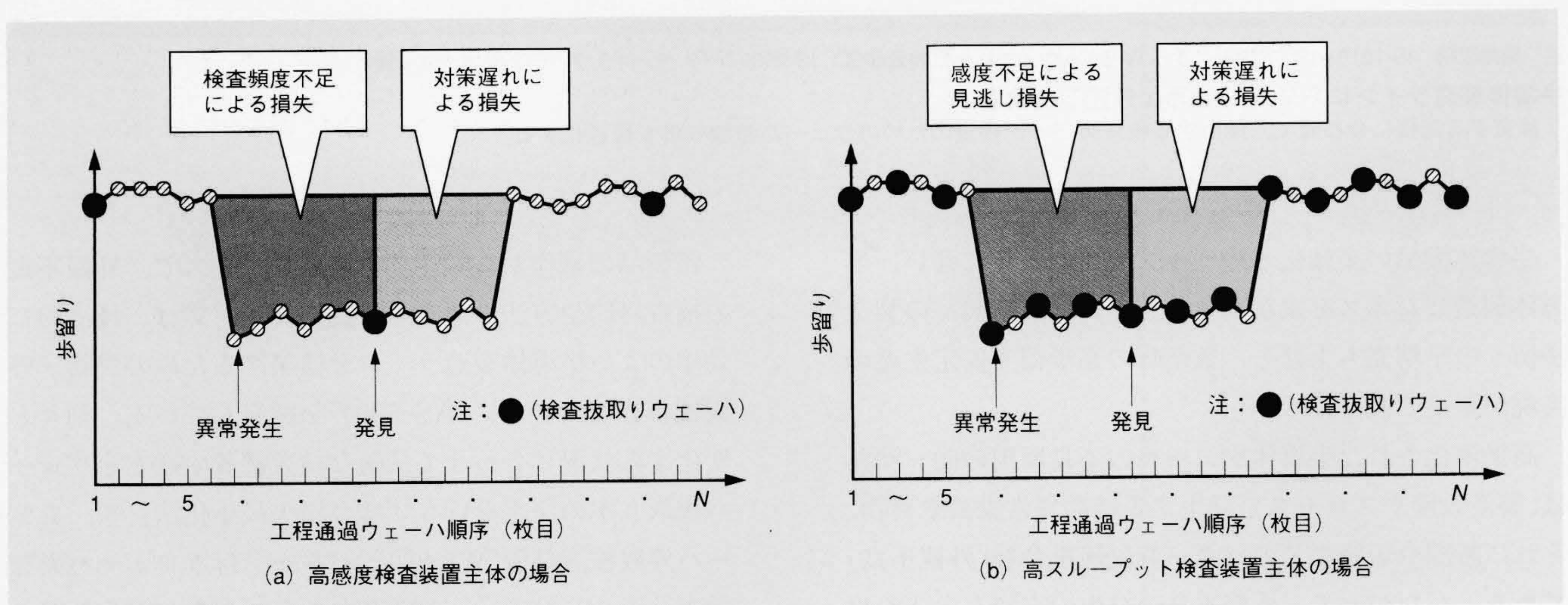


図1 検査装置選定と大量不良の発生メカニズム

半導体ウェーハ検査装置の選定では、検査したい工程に応じた適切な検出感度を備えていることと、必要なウェーハ抜き取り率を確保できるだけのスループットを持っていることの双方に配慮することが大切である。

期間の短縮を図ることができない。

ウェーハ製造工程の上流から、検査工程数や検査頻度を上げ、きめ細かい検査を実施し、異常の発生を早い段階で発見して対策することが必要となるため、検査装置のスループットも重要である。また、未知の不良の発生に対処するために、比較的高い検出感度が要求される。

(3) 量産フェーズ

量産フェーズでは、例えば成膜装置やエッチング装置からの発塵といった、装置やプロセスの原理上、完全に回避することの困難な突発的な大量不良による歩留りの低下を防止することが検査の目的となる。製造ラインに投入されるウェーハの量も大幅に増加するため、これに対応することも大切である。

一般に、検出感度に力点を置いた検査装置は高価格なため、導入台数の制約を受ける。また、スループットも低いために、製造ラインへのウェーハ投入量が増加すると、必然的に、検査のためのウェーハ抜き取り率(検査頻度)が低下する。したがって、不良が発生してから発見するまでに時間がかかり、不良の大量作り込みが避けられない〔図1(a)参照〕。

一方、スループットに力点を置いた検査装置は低価格でもあり、製造ラインへの多数台の導入が可能である。しかし、これによって大幅にウェーハ抜き取り率を高めることができたとしても、その工程で発生する致命的な不良を検出するだけの十分な感度を持っていない場合には、やはり不良を大量に作り込んでしまう〔図1(b)参照〕。

したがって、量産フェーズでの検査装置の選定では、検査したい工程に応じた適切な検出感度を持つことと、必要なウェーハ抜き取り率を確保できるだけのスループットを持つことの双方に配慮することが大切である。

3. 「総合損失最小化法」による検査の最適化

外観不良について、どの検査装置をどのように使用すればいいかを決定するのは、これまでは熟達した検査工程担当者の経験と勘に頼っていた。

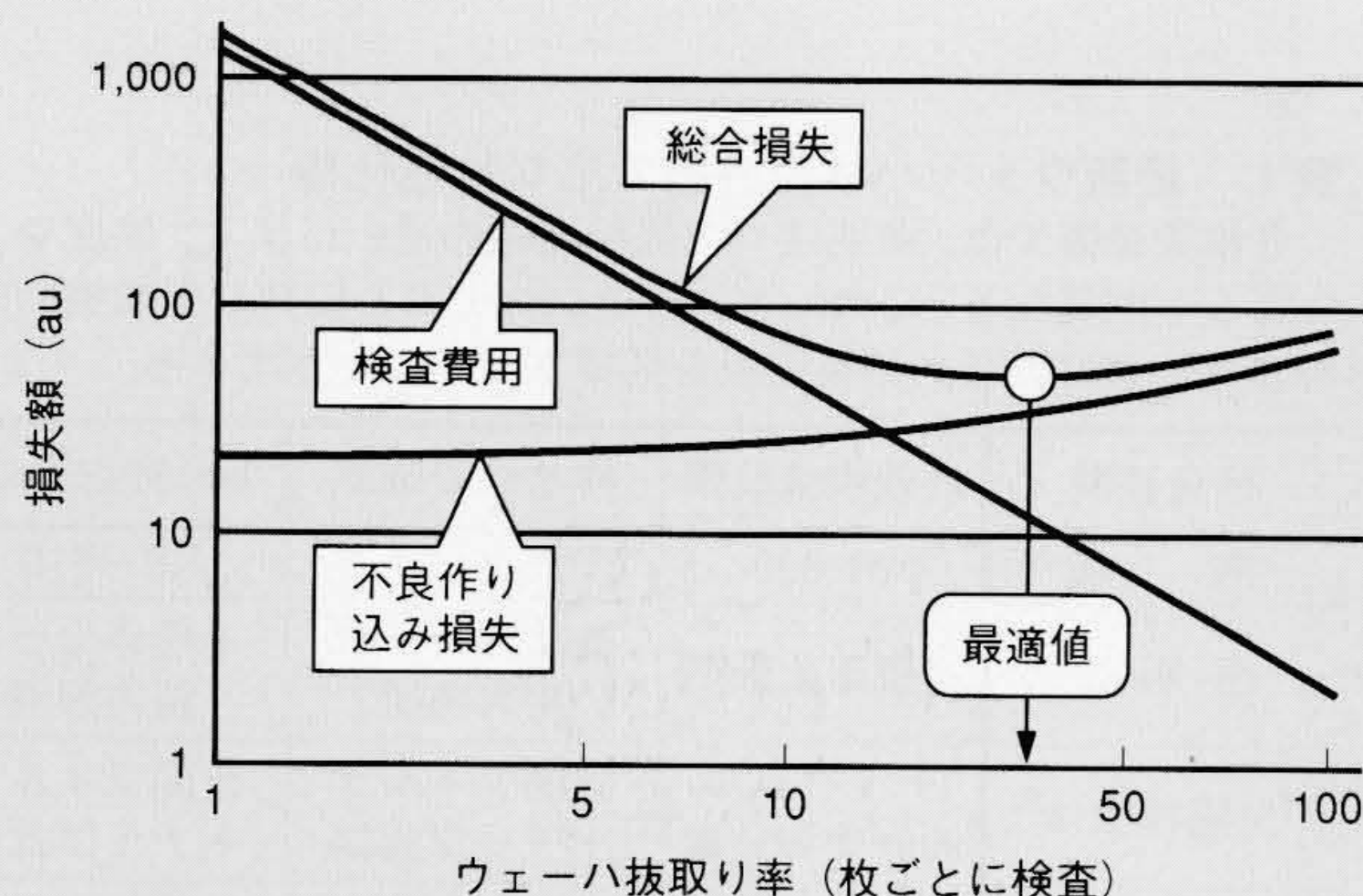
しかし、半導体製品の多様化、半導体製造工程の複雑化と、そこで発生する不良の多様化、そして半導体ウェーハ検査装置自体の多様化が著しい今日では、検査工程担当者の負担が限界を越えるようになってきた。

そこで、新製品半導体の立ち上げフェーズから量産フェーズにかけての、外観不良についての半導体ウェーハ検査装置の使い分けと、最適なウェーハ抜き取り率の決定を行うための指針を与えるために、「総合損失最小化法」を考案した。

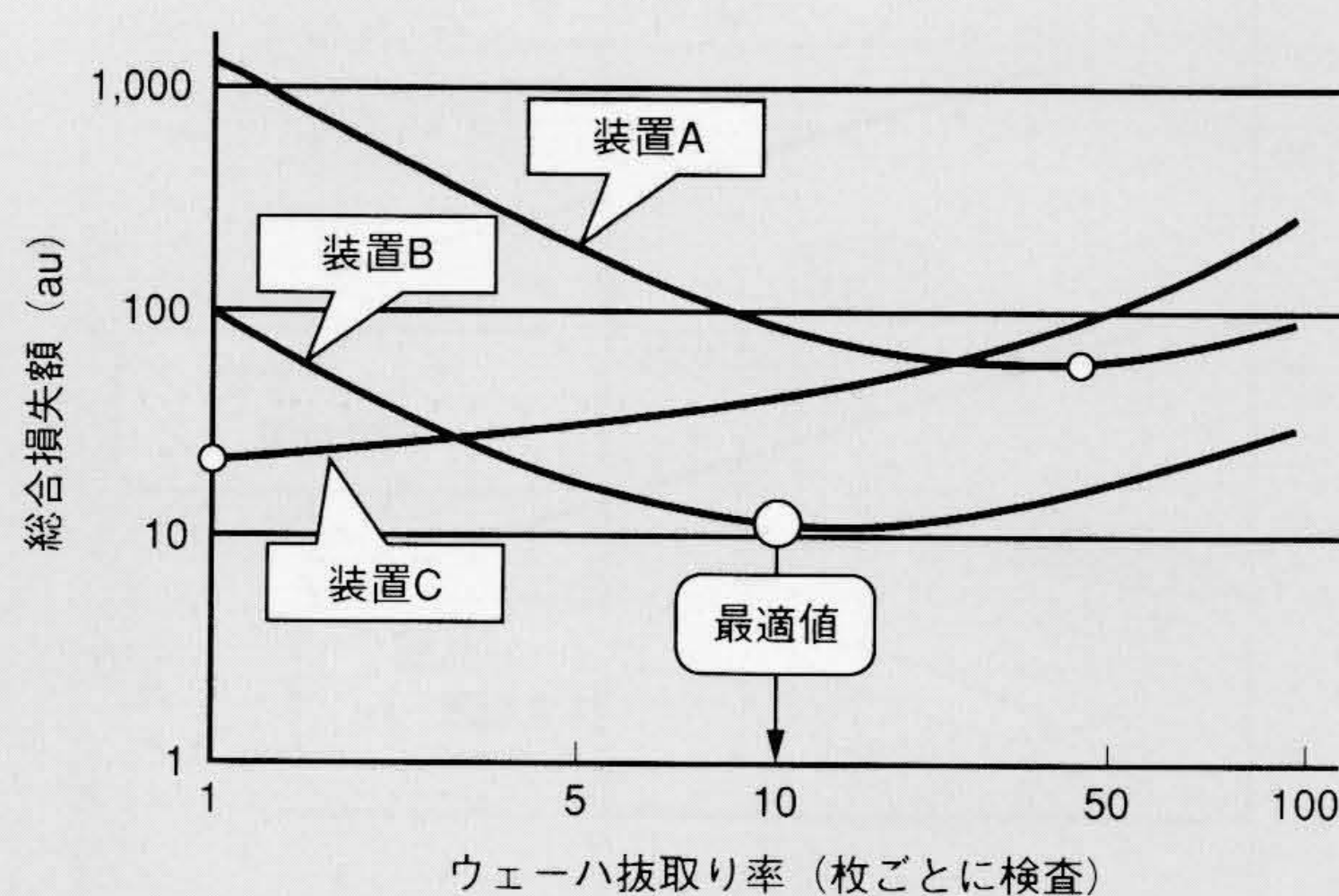
「総合損失」とは、ある工程で行う検査に必要な総費用である「検査費用」と、確率論的に求められる「不良作り込み損失」の和として定義する指標である。

まず「検査費用」は、(1)検査装置の価格、(2)検査装置の運用コスト(人件費、保守費)、(3)検査装置のスループット、(4)検査装置の実稼動率、(5)ウェーハ抜き取り率、(6)検査エリア率(ウェーハの一部だけ検査する場合)、(7)平均不良発生間隔の各データを基に計算する。

一方、図1で示したように、不良発見や対策の遅れに



(a) ウェーハ抜き取り率の最適化



(b) 最適検査装置の選定法

注：略語説明 au(任意単位)

図2 総合損失最小化法による検査の最適化

検査費用と不良作り込み損失の和が総合損失である。この値を用いて、検査装置の選定やウェーハ抜き取り率の決定を行うことができる。

よって発生する「不良作り込み損失」は、次のようなデータを基に計算する。

- (1) その工程での重要な致命的不良の捕そく率(検査装置の感度を客観的に示す指数)
- (2) その工程で評価したウェーハの価格
- (3) アラーム発生のための判定基準(チップ不良率など)

ウェーハ抜取り率を低くする(検査頻度を下げる)と、**図2(a)**に示すように検査費用は低減するが、不良発見の遅れによる損失が逆に増大する。そこで、検査費用と不良作り込み損失の和である総合損失が最小となるウェーハ抜取り率が、最適ウェーハ抜取り率となる。

半導体ウェーハ検査装置が異なれば、スループット、感度または装置価格も異なる。そこで、その工程でどの検査装置を用いるべきかを決定するために「総合損失最小化法」を適用した。その例を**図2(b)**に示す。

半導体ウェーハ検査装置では、外観不良の検出方法が異なると、検出できる外観不良にも得手、不得手が出てくる。そこで、検査装置の感度を客観的に示す指数として、その工程での重要な致命的不良の捕そく率を用いている。

半導体ウェーハ検査装置ごとに総合損失のカーブを求め、その中で総合損失値が最小となる検査装置の選定とウェーハ抜取り率の決定とが、経済的に見て最も効率の良い組合せとなる。

検出すべき致命的な不良のモードや平均発生間隔は刻々と変化するが、総合損失を計算することにより、そ

の時点で最適な検査装置の選定や、ウェーハ抜取り率の決定を容易に行うことができる。

4. 半導体ウェーハ検査装置の最新ラインアップ

投資当たり処理能力(検査装置の価格と検査スループットから求める。)と外観不良の検出感度の異なる半導体ウェーハ検査装置を「総合損失最小化法」を用いて使い分けると、経済的にも効率のよい検査戦略が立てられる。

そこで日立グループは、検出感度の高いものから順に、「ウェーハ外観検査装置」、「パターン付きウェーハ異物検査装置」、および「小形異物モニタ」の三つのグループに分けて装置の開発を行っている(**図3**参照)。最新のラインアップの主な仕様を**表1**に示す。

4.1 ウェーハ外観検査装置“WI-890”

最新鋭のウェーハ外観検査装置は、ウェーハ上の回路パターンの濃淡像を高輝度照明と高解像レンズを用いてリニア イメージ センサで検出した後、隣接する同一パターンを参照データとする画像の比較処理によって外観不良を検出するものである。比較処理は、参照するパターンの違いにより、「チップ比較」と「セル比較」の二つに分けられる(**図4**参照)。

ウェーハ上には、十数ミリメートル単位の同一チップが繰り返し配列されている。隣接するチップを参照データとして比較処理を行う「チップ比較」は、ロジック系やメモリ系を問わず、ほとんどすべての半導体の検査に適用することができる。

メモリ系の半導体では、数マイクロメートル単位で記憶素子が繰り返し配置されるメモリセル部が全体の大き

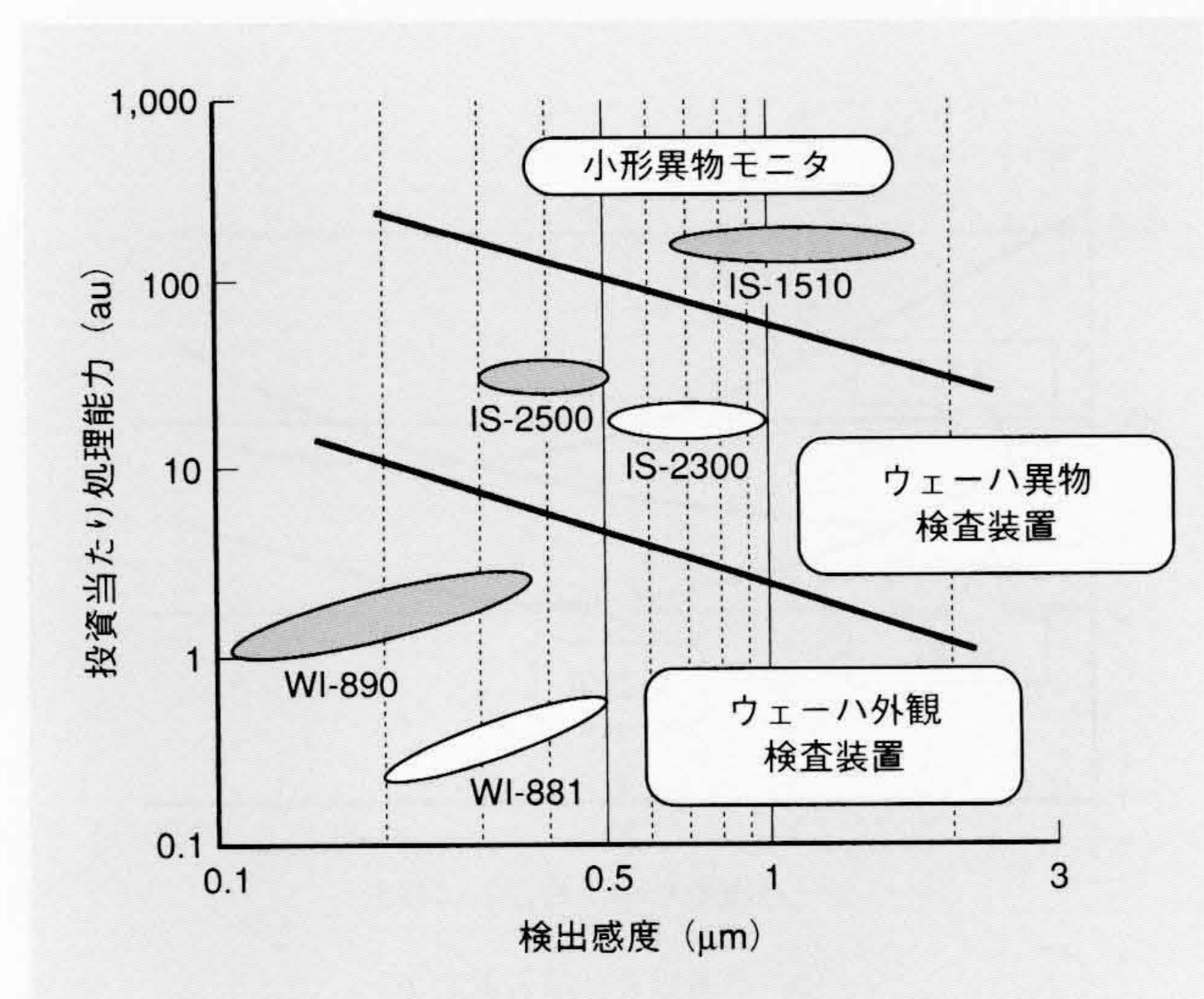


図3 日立グループの検査装置ラインアップ

ユーザーの目的に応じた装置選定が行えるように、投資当たり処理能力と検出感度をパラメータにして三つのグループに分け、装置の開発を行っている。

表1 最新ウェーハ検査装置の主な性能仕様

各検査装置では、照明法や欠陥検出法の違いにより、感度やスループットが異なる。これらを、解析システムと接続して有機的に活用することにより、相乗効果を発揮させることができる。

検査装置	外観検査装置	異物検査装置	小形異物モニタ
機種	WI-890	IS-2500	IS-1510
照明法	白色落射照明	半導体レーザー斜方照明	半導体レーザー斜方照明
欠陥検出法	チップセル同時並列比較	空間フィルタ+チップ比較	空間フィルタ+チップ比較
感度(μm)	0.15~(感度可変)	0.35(一層)~0.5(多層)	1
スループット(8インチウェーハ)	WI-881の4倍以上(検査モードによる)	120 s	40 s
解析システム	接続可	接続可	接続可

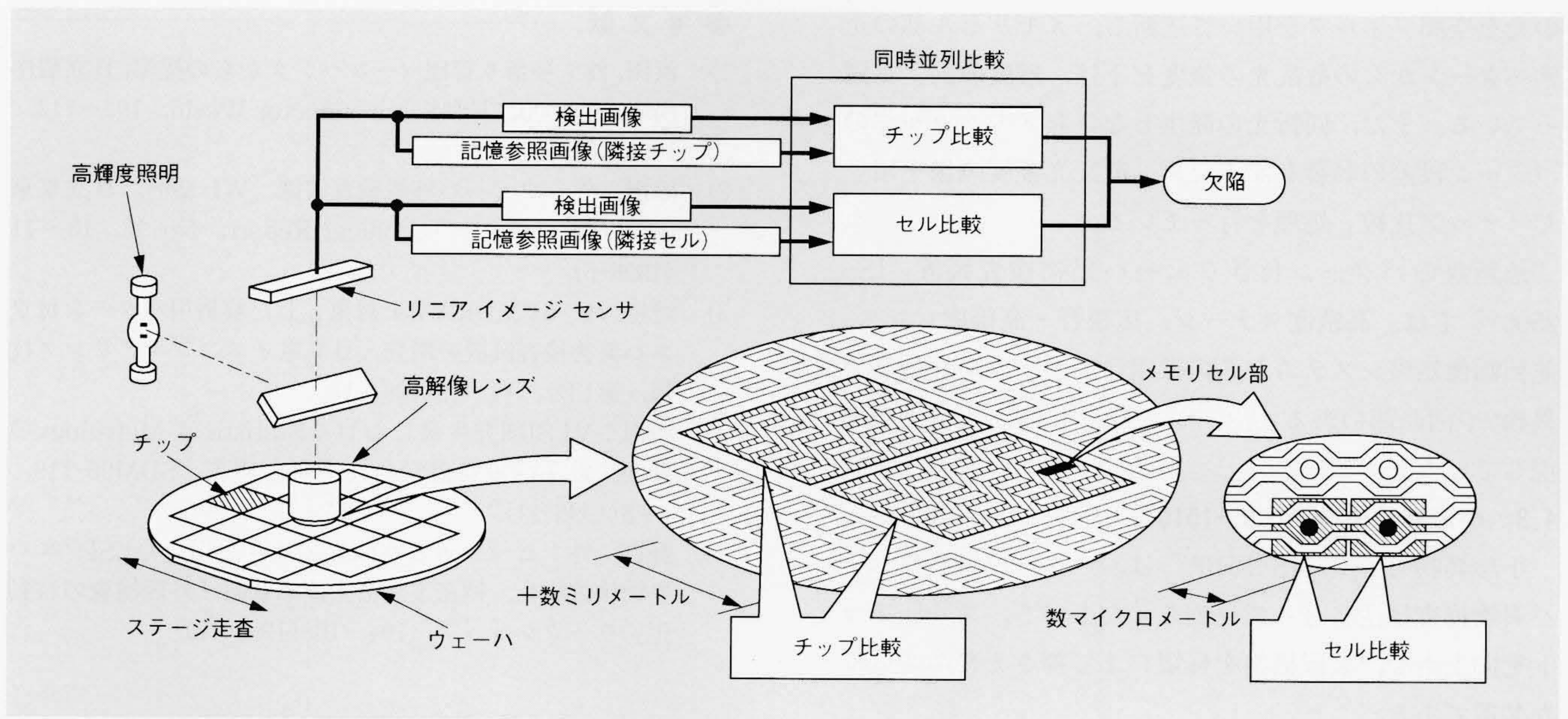


図4 ウェーハ外観検査装置の検出原理

“WI-890”では、チップ比較を実行する際、スループットを落とすことなく、メモリセル部の高感度化が図れるセル比較を実行することができる。

な面積を占める。参照するパターンとして、隣接するセルの情報を用いる「セル比較」では、ステージ走行誤差やアラインメント誤差、膜厚の違いによる色むらなどさまざまな外乱の影響を受けにくく、「チップ比較」に比べて感度を約2倍に向上させることができる。

“WI-890²⁾”では、高精度ステージの採用と、色むらの大きなCMP(Chemical-Mechanical Polishing)プロセスへの適用も可能な広帯域白色照明を採用することにより、「チップ比較」および「セル比較」双方の感度の向上を図っている。

また、従来は別々に行わなければならなかった「チップ比較」と「セル比較」を、画像処理回路にくふうを凝らすことによって同時に行う「同時並列比較処理機能」を実現した。これにより、「チップ比較」と同じ検査時間内で、メモリセル部も非メモリセル部もおのの最高感度で検査できるようになった。特に、これからのメモリ・ロジック混載半導体などの検査には大きな威力を発揮するものと考えられる。

4.2 パターン付きウェーハ異物検査装置“IS-2500”

パターン付きウェーハ異物検査装置や小形異物モニタでは、装置の高スループット化と低価格化を実現するため、濃淡画像検出のウェーハ外観検査装置と異なり、光学系の解像度以下の微小な異物の検出が可能な「散乱光検出法」を採用している。

微小な異物はレーザ光をウェーハに照射し、異物など

の凹凸部から発生する散乱光を、広視野レンズを用いてリニアイメージセンサで検出するが、正常パターンの段差部からも散乱光が発生するために、これを分離する技術が重要である(図5参照)。

パターン付きウェーハ異物検査装置や小形異物モニタでは、メモリセル部の繰り返し性によって光学系のひとみ上に回折光のパターンが形成されることに着目し、こ

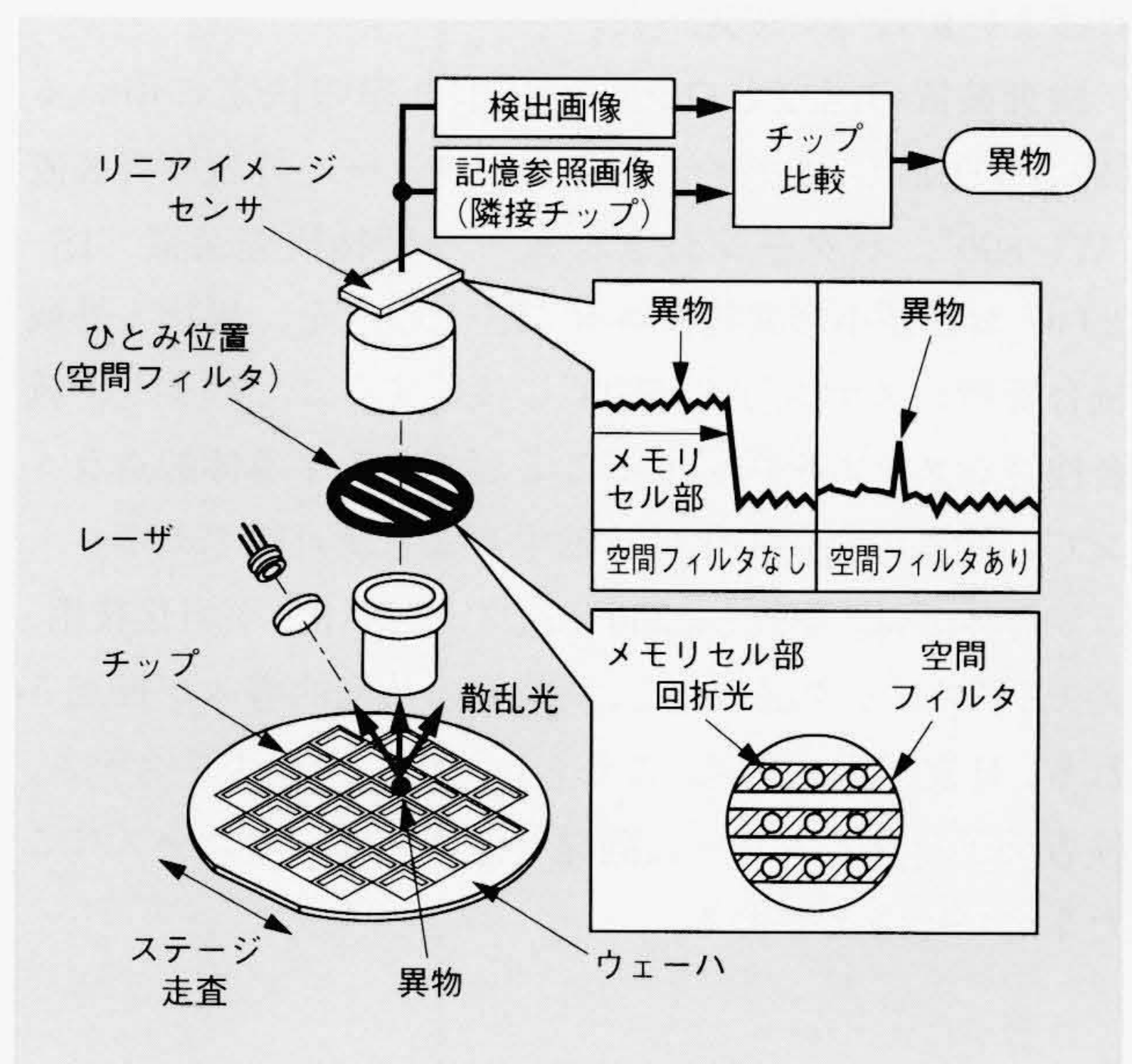


図5 異物検査装置・モニタの検出原理

「ISシリーズ」では、チップ比較処理を行うほか、メモリセル部では空間フィルタを用いて高感度化を図っている。

の光を空間フィルタを用いて遮断し、メモリセル部の正常パターンからの散乱光の強度を下げ、感度の向上を図っている。また、回折光の発生しない非メモリセル部のパターン段差の影響を除くため、散乱光強度画像を用いた「チップ比較」処理を行っている。

最新鋭のパターン付きウェーハ異物検査装置“IS-2500³⁾”では、高精度ステージ、広視野・高倍率レンズ、並列画像処理システムなどの採用により、致命性の高い異物⁴⁾や凹凸部のあるパターン欠陥などの高速検出を実現している。

4.3 小形異物モニタ“IS-1510”

小形異物モニタ“IS-1510⁵⁾”は、パターン付きウェーハ異物検査技術によって発展させたもので、スループットを向上させ、装置価格を極限にまで押さえたユニークな装置である。

半導体のパターンが微細化しても、例えば配線工程では、比較的大形の異物が歩留りを左右している。量産フェーズでは、不良の発見遅れによる損失を可能なかぎり押さえたいため、このような場合、ウェーハ抜取り率を高めることのできる小形異物モニタはきわめて便利である。

5. おわりに

ここでは、半導体新製品の製造歩留りの早期立ち上げと高歩留り安定量産を実現するために、外観不良を検出するための半導体ウェーハ検査装置をどのように活用すればよいかについて述べた。

検査装置の選定とウェーハ抜取り率の決定に用いる「総合損失最小化法」や、開発したウェーハ外観検査装置“WI-890”，パターン付きウェーハ異物検査装置“IS-2500”および小形異物モニタ“IS-1510”を、異物・外観統合管理システム“AS-5000”に接続することにより、統合検査システムを構築することができ、半導体製造ラインでの検査の高効率化に貢献することが可能である。

半導体では、今後も、300 mmウェーハ化、平坦化技術、メモリ/ロジック混載化と、新技術の積極的導入が推進される。日立グループは、これらに対応した検査システム、検査装置をタイムリーに開発し、ユーザーのニーズにこたえていく考えである。

参考文献

- 1) 浜田, 外: 歩留り管理ツールベンダからの提案, 日立製作所のAS-5000, 月刊Semiconductor World, 102~112, 1996年8月号
- 2) 添田, 外: ウェーハ外観検査装置 [WI-890], 日立東京エレクトロニクスTechnical Report, No.13, 10~11 (1996-5)
- 3) 渡邊, 外: 64 MDRAMを対象とした解析用パターン付ウェーハ異物検査装置の開発, 日立電子エンジニアリング技報, 第13号, 14~19(1997-1)
- 4) 増田: VLSI開發生産におけるStatistical Metrologyの動向, 電子情報通信学会技術研究報告, SDM96-119, 1~8(1996-11)
- 5) 野口, 外: ピッチ可変空間フィルタを用いたLSIウェーハ異物検査技術, 精密工学会主催第6回「外観検査の自動化」ワークショップ, 104~108(1994-12)

執筆者紹介



芝 正孝

1980年日立製作所入社, 生産技術研究所 プロセスFA部(前 検査システム部) 所属
現在, 半導体生産システムの研究・開発に従事
工学博士
精密工学会会員, Optical Society of America会員
E-mail: mshiba@perl.hitachi.co.jp



見坊行雄

1975年日立製作所入社, 生産技術研究所 検査システム部 所属
現在, 異物検査技術の研究・開発に従事
精密工学会会員
E-mail: kembo@perl.hitachi.co.jp



前田俊二

1980年日立製作所入社, 生産技術研究所 検査システム部 所属
現在, ウェーハパターン外観検査技術の研究・開発に従事
電子情報通信学会会員, 映像情報メディア学会会員, 精密工学会会員
E-mail: maeda@perl.hitachi.co.jp



窪田仁志

1973年日立製作所入社,
1996年日立東京エレクトロニクス株式会社入社,
電子装置事業部 前工程装置設計部 所属
現在, ウェーハ外観検査装置の開発に従事
精密工学会会員, 計測自動制御学会会員
E-mail: kubota@cm.hitachi-hte.co.jp



平塚信次

1971年日立電子エンジニアリング株式会社入社,
電子デバイス装置事業部 第一装置部 所属
現在, ウェーハ異物検査装置の開発に従事
E-mail: hiratsuka@cm.hitachi-deco.co.jp