

# ネットワークを支える半導体実装技術

Hitachi's Semiconductor Assembly Technologies for Network Equipment

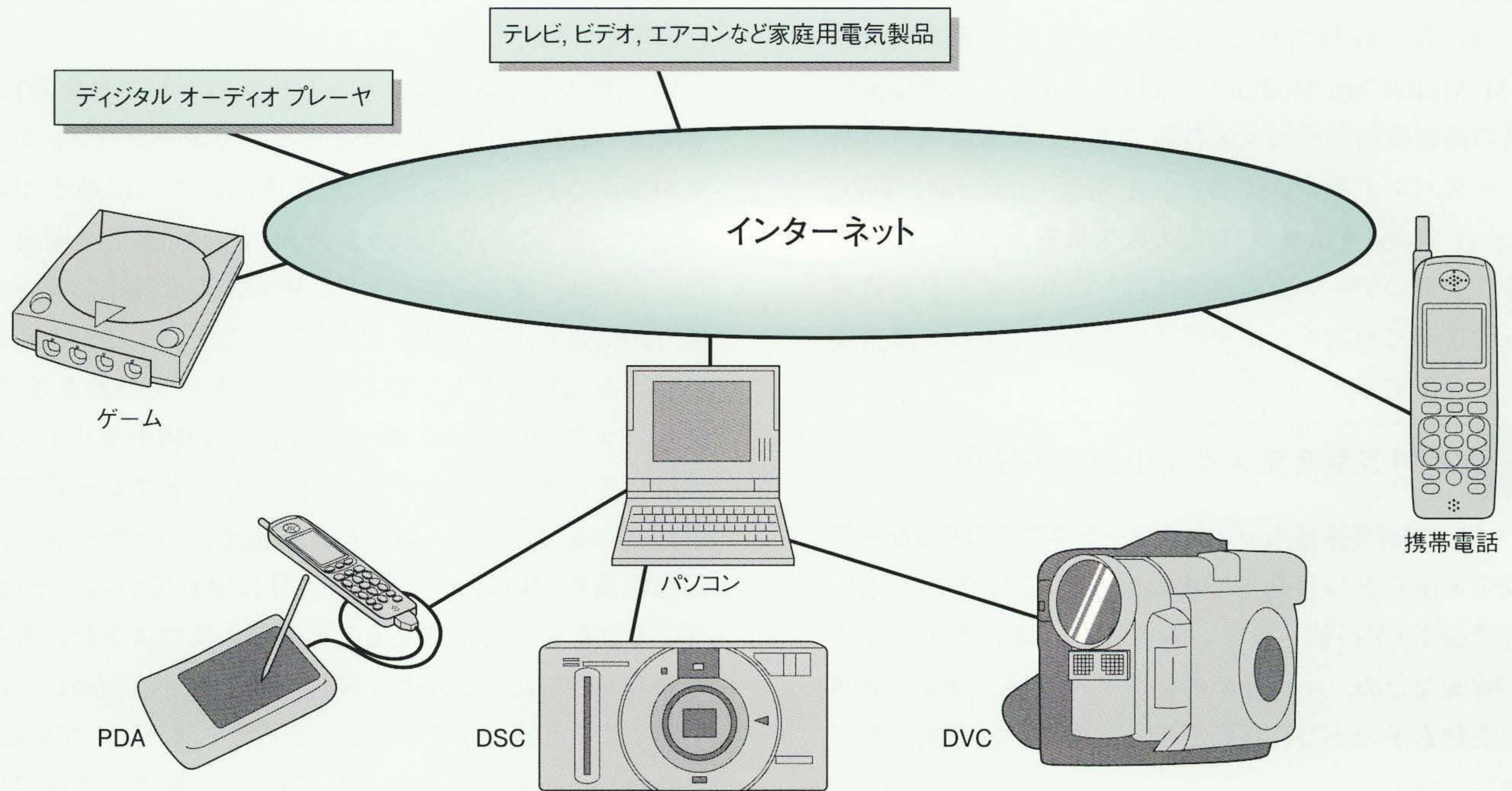
佐藤 俊彦 Toshihiko Satô

中村 篤 Atsushi Nakamura

戸井田徳次 Tokuji Toida

赤沢 隆 Takashi Akazawa

岸本 宗久 Munehisa Kishimoto



注：略語説明 PDA(Personal Digital Assistant)、DSC(Digital Still Camera)、DVC(Digital Video Camera)

## ネットワーク社会を支えるさまざまなデジタル機器

今後のインターネット社会では、外出先から自宅のエアコンやビデオを操作したり、インターネットを使ってゲームで対戦したり、新曲を入手したり、また、子どもの運動会のビデオをパソコンに転送して遠距離に住む家族に送ることもできるようになる。

本格的なネットワーク時代が到来しようとしている。すべての機器がネットワークで結ばれ、情報やデータが交換できるようになる。従来の携帯電話が音声中心の情報交換機器であったのに対し、次世代携帯電話では画像や動画の情報交換が可能となり、今後ますます大量のデータを高速で処理するため、通信速度・情報処理の高速化が必要となる。

また、携帯電話に代表される携帯機器では、気軽に持ち運べる軽薄短小の小型化に加え、できるだけ多くの機能を搭載できるようにするための高密度実装と低消費電力への要求も強い。

これらのニーズにこたえるため、半導体実装技術は、従来の面実装用パッケージから、それぞれの用途に向けた技術に変わろうとしており、日立製作所は、この実装技術の開発に力を注いでいる。

## 1 はじめに

携帯電話の普及により、いつでもどこでも連絡が取れるようになった。今後は写真や動画をやり取りできるサービスも開始され、通信に必要なデータ量がますます増大するものとする。また、外出先から自宅のエアコンやビデオを操作したり、子どもの運動会のビデオをブル

ートゥースでパソコンに転送し、インターネット経由で遠距離に住む家族に送ることもできるようになる。

このように、いつでもどこでも相手とつながるネットワーク時代を支えるのが半導体であり、半導体を支える技術が半導体実装技術である。この技術は、今後ますます重要になるものと思われる。

ここでは、「半歩先の半導体」を提案する日立製作所の



半導体実装技術について述べる。

## 2 半導体実装技術へのニーズ

「いつでもどこでも相手とつながる技術」を実現するため、半導体に要求される実装技術のテーマは、大容量、高集積、および小型軽量化である。

最近、特に注目されているのは、超小型実装技術とMCM(Multi-Chip Module)実装技術である。前者は携帯電話の高周波用の小型実装技術であり、後者は携帯電話のベースバンド部やDSC(Digital Still Camera)、DVC(Digital Video Camera)などの携帯機器を支える技術である。大量のデータを高速で処理したり、データを格納する用途別に複数チップを搭載することによって高密度実装を実現する。

## 3 高周波部を支える超小型実装技術

### 3.1 電圧制御発振器用ディスクリート半導体のパッケージ

携帯電話などの移動体情報通信機器には、VCO(電圧制御発振器)が搭載されている。このVCOはその部品構成が特殊なため、小信号半導体素子や抵抗、コンデンサなど受動素子の小型化技術をけん引する役割を果たして

きている。日立製作所は、この小型化の要求にこたえるために、リード端子の形状をガルウィングからフラットとし、トランジスタにはCMPAK(Compact Mini-Package)からMFPAK(Miniature Flat Lead Package)を、また、ダイオードにはURP(Ultra-small Resin Package)からUFP(Ultra-small Flat Package)をそれぞれ適用してきた。

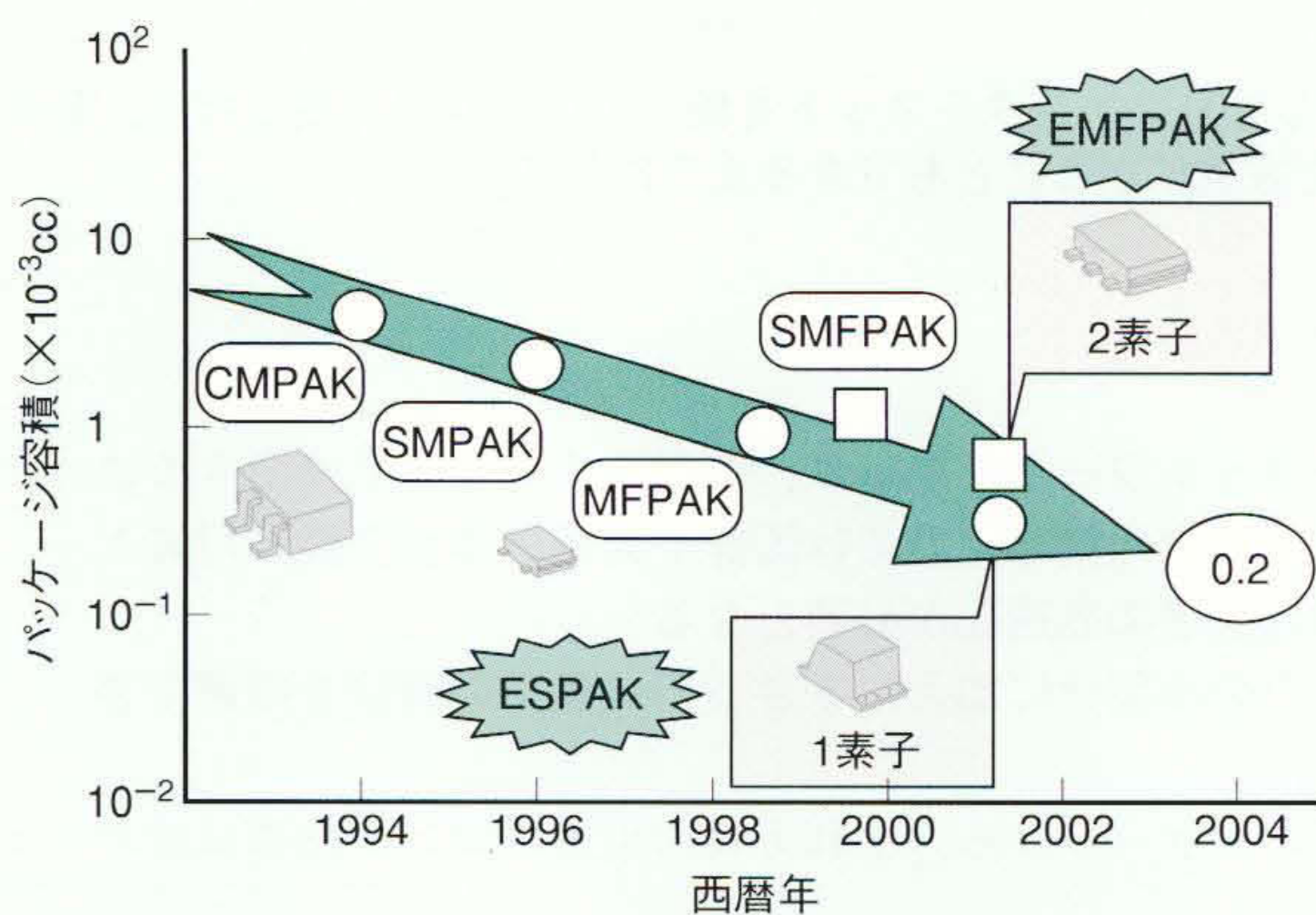
VCO用のトランジスタパッケージのトレンドを図1に示す。一般に、VCO用には高周波バイポーラトランジスタが搭載されている。日立製作所は、さらに超小型のパッケージ“ESPAK(Extra-small Package)”を開発した。これは、従来のリードフレーム構造を採用しながら横方向に張り出したリードをなくすことにより、さらに小型化を実現したものである。パッケージの大きさは、長さ0.6×幅1.0×厚さ0.55(mm)(最大)の超小型サイズを実現している。ESPAKでは、銅系リードフレームを使用している。これは、電気抵抗が低く、パッケージの内部配線長も短いため、高周波特性に優れている。また、リードフレーム構造であることから、低コスト化に有利である。さらに、はんだ接続性を向上させるために、端子サイズを可能なかぎり大きく形成するようにしている。

今後は、ラインアップとして2素子搭載タイプへの展開や、極限を目指した薄型化を推進していく考えである。

### 3.2 高周波特性を改善したパッケージ(グランド強化QFN)

携帯機器に使用される高周波アナログICに対して、QFN(Quad Flat Non-leaded)構造のパッケージが多用されつつある。QFNは、従来のQFP(Quad Flat Package)と基本的に同じ部材と組立プロセスで形成されることから、低コストであるというメリットが大きい。また、アナログICは一般的にI/O(Input-Output)ピン数が少ないので、CSP(Chip Size Package)などのように接続端子がエリアアレー状に配置されているよりも、ペリフェラルに配置されているほうが扱いやすいという利点もある。

QFNとQFPの実装サイズを比較したものを図2に示す。横方向に張り出したリードをなくすことにより、小型化が実現され、ピン数が少ないほどその効果が大きい。QFNではQFPに比べリードの長さが短縮され、インダクタンスが低減されるが、さらに、グランドを強化することにより、パッケージの高周波電気特性を改善することができる。“TSSOP14(Thin Shrink Small Outline Package 14 Pins)”とグランドを強化した“SON14(Small Outline Non-leaded Package 14 Pins)”の電気特性を比較したものを図3に示す。



注：略語説明

CMPAK (Compact Mini-Package)  
SMPAK (Super Mini-Package)  
MFPAK (Miniature Flat Lead Package)  
SMFPAK (Super Miniature Flat Lead Package)  
EMFPAK (Extra-Miniature Flat Lead Package)  
ESPAK (Extra-small Package)

図1 電圧制御発振器用トランジスタパッケージの外形トレンド

トランジスタ用のパッケージは、小型化の要請に対して、リード端子のガルウィングからフラット形状へ、また横方向に張り出したリードをなくす構造へと推移してきている。表示は当社の外形コード名による。



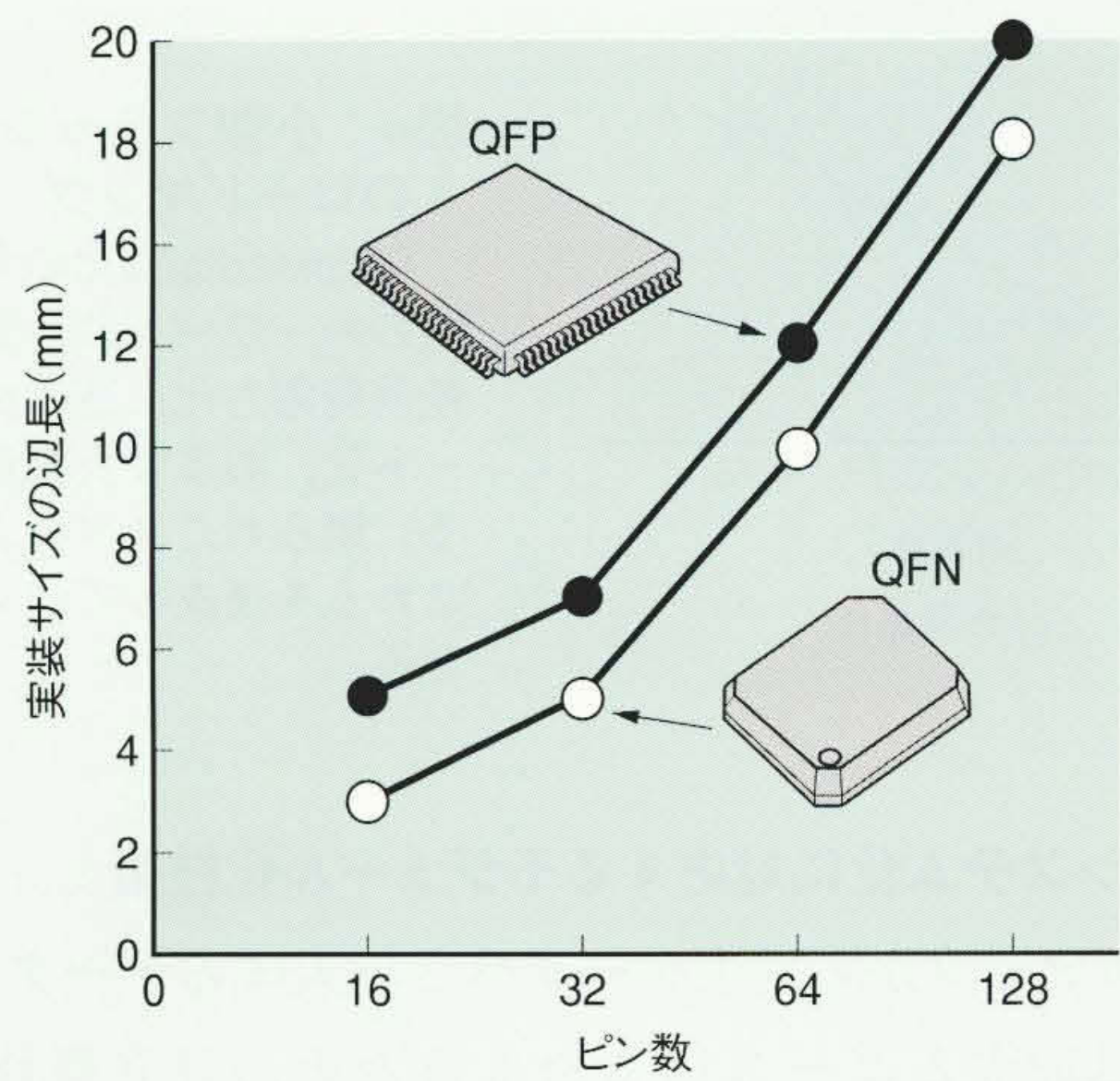


図2 QFNとQFPのサイズ比較(0.5 mmピッチ)  
QFNはQFPのガルウィング形状の端子を切断した構造であり、実装サイズの一辺の長さを2 mm低減することができる。

今後は、小型、薄型、低コスト、および高周波特性にも優れたパッケージとして、QFNとSONの展開を図っていく考えである。

4 ネットワーク時代を支えるマルチチップ実装技術

4.1 大容量に対応するMultiMediaCard<sup>※)</sup>

小型フラッシュメモリカードは、デジタルカメラやデジタルオーディオプレーヤ、携帯情報端末、携帯電話、PHSなどの機器の外部メモリとして主に使用されている。小型フラッシュメモリカードは、音楽配信などで必要となるコンテンツ保護機能を持つものと持たないものに大別され、大きさと質量でも分けられる。このよう

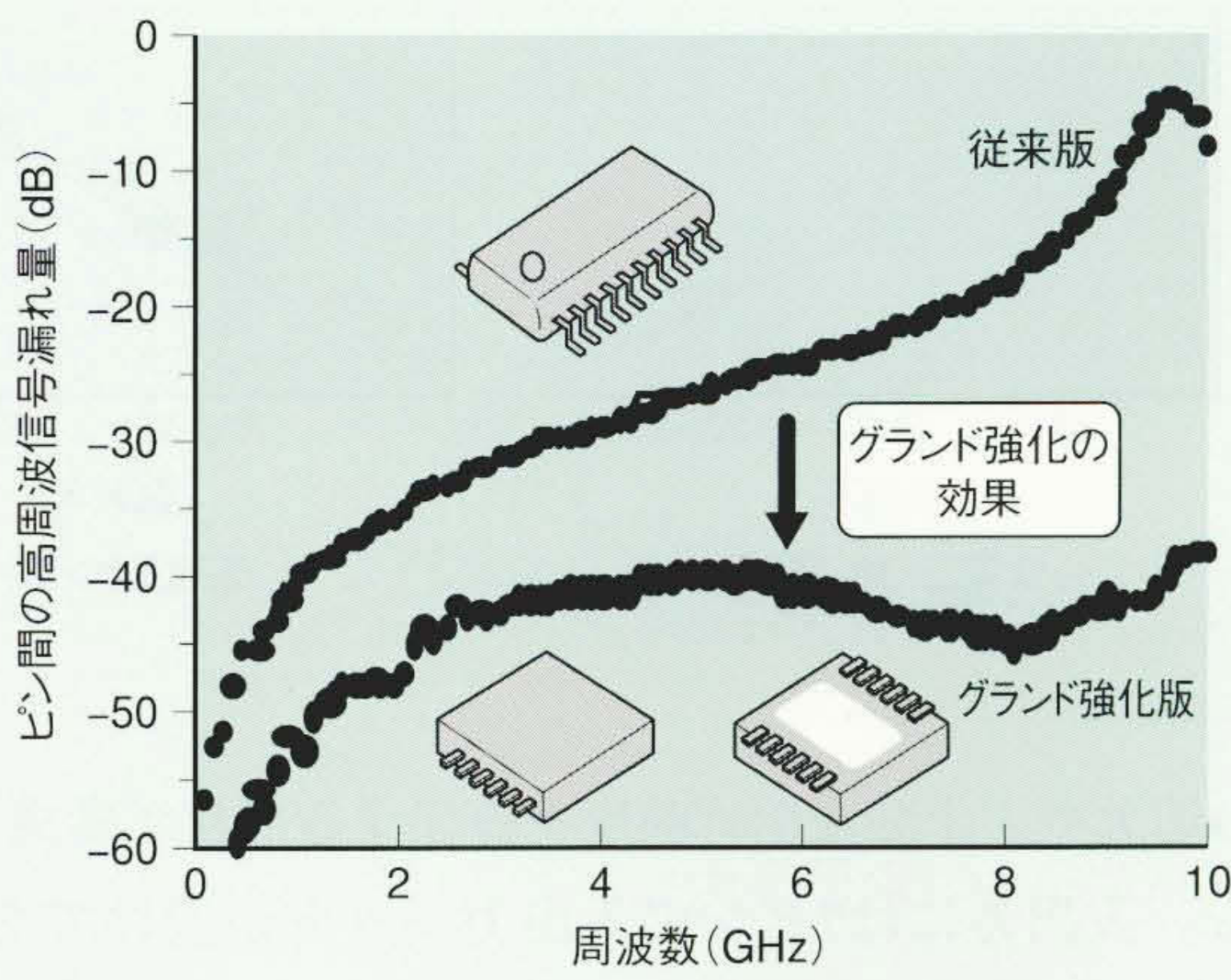


図3 グラウンド強化による高周波特性の向上  
グラウンドを強化したSONパッケージの高周波電気特性の向上を検証した例を示す。

なフラッシュメモリカードの中でも、面積比で世界最小、最軽量でありながら、大容量のものがMultiMediaCardである(表1参照)。

これは、外形寸法32.0×24.0×1.4(mm)の2層のガラスエポキシ基板をベースに、フラッシュメモリとコントローラ用チップをマルチ実装して片面モールドした上にプラスチックキャップを接着し、商品表示シールをはったものである。簡単な構造ではあるが、専門知識のない個人ユーザーでも安心して取り扱えるように、逆差し防止

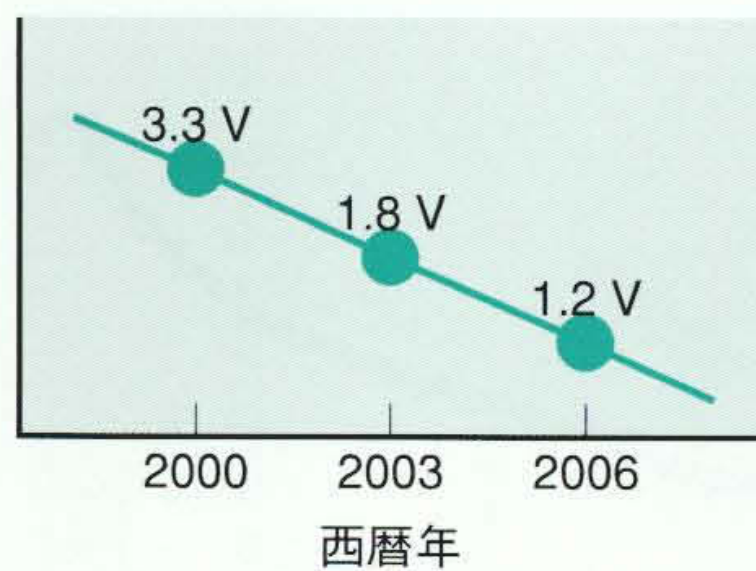
※) MultiMediaCardは、独Infineon Technologies AGの商標である。

表1 小型フラッシュカードの仕様比較  
各種の小型フラッシュカードの仕様を示す。

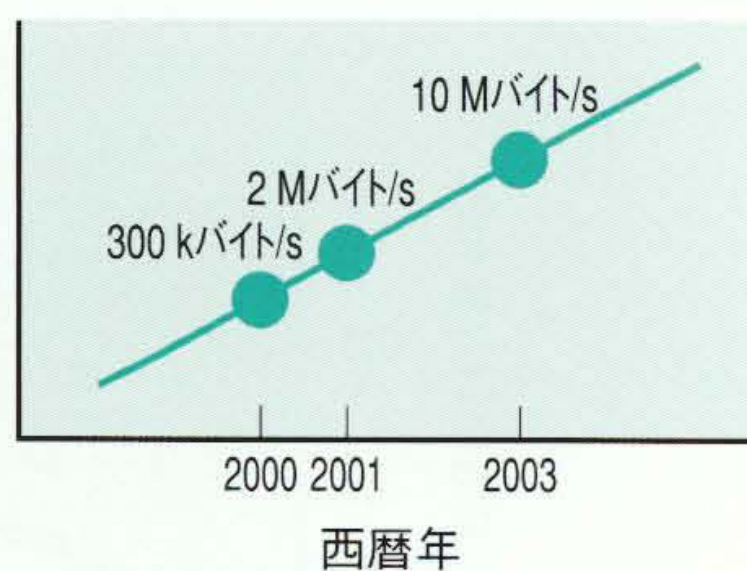
| 名 称        | CompactFlash (CF) カード <sup>*1</sup> | Smart Media <sup>*2</sup> | MultiMediaCard | Secure MultiMediaCard | メモリースティック <sup>*3</sup> | マジックゲートメモリースティック <sup>*4</sup> | SDメモリーカード <sup>*5</sup> |
|------------|-------------------------------------|---------------------------|----------------|-----------------------|-------------------------|--------------------------------|-------------------------|
| サ イ ズ (mm) | 42.8×36.4×3.3                       | 45.0×37.0×0.76            | 32.0×24.0×1.4  |                       | 50.0×21.5×2.8           |                                | 32.0×24.0×2.1           |
| 質 量 (g)    | 10                                  | 2                         | 1.5            |                       | 4                       |                                | 2                       |
| ピ ン 数      | 50                                  | 22                        | 7              | 7                     | 10                      | 10                             | 9                       |
| データピン数     | 15                                  | 8                         | 1              | 1                     | 1                       | 1                              | 4                       |
| 著作権保護機能    | なし                                  | なし                        | なし             | あり                    | なし                      | あり                             | あり                      |

注：\*1 CompactFlashは、SanDisk Corporationの商標である。  
\*2 Smart Mediaは、株式会社東芝の商標である。  
\*3、4 メモリースティック、マジックゲートメモリースティックは、ソニー株式会社の登録商標である。  
\*5 SDメモリーカードは、株式会社東芝、松下電器産業株式会社、およびSanDisk Corporationによって規格化されたメモリカードである。

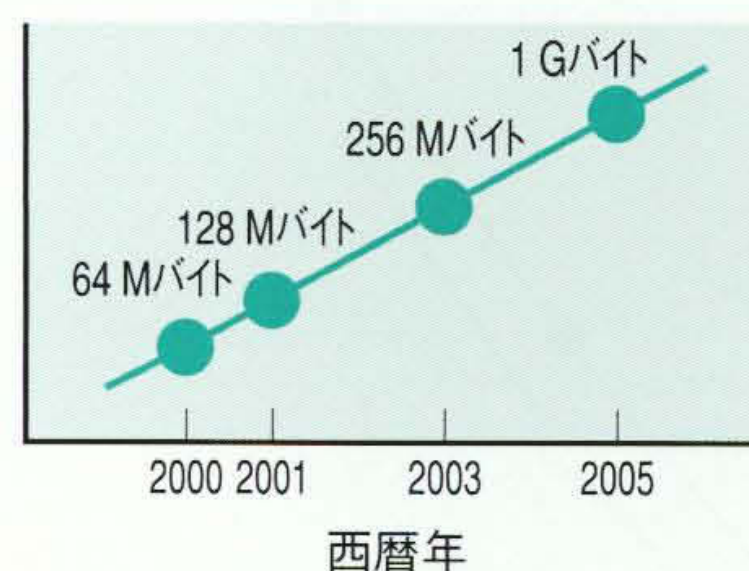




(a)低電圧・低消費電力化



(b)高速ダウンロード化



(c)大容量化

図4 小型フラッシュカードのロードマップ

MultiMediaCardの今後の展開のキーワードは、低電圧・低消費電力化、高速ダウンロード化、および大容量化である。限られたスペースの中でこれらを達成していくことになる。

用の切欠や、十分な曲げ強度を確保する部材で構成している。入出力には7ピンの入出力パッドが設けてあり、これで機器と接続する。

信頼性については、長期寿命テストのほか、端子の抜き差し耐久性や腐食テストなどを行い、MMCA (MultiMediaCard Association)の基準をクリアして、一般的な使用条件下で十分な性能を発揮できるものとしている。

MultiMediaCardの今後の展開のキーワードは、低電圧・低消費電力、高速ダウンロード化、および大容量化である。これらを、この限られたスペースの中で達成していくことになる。このため、多段積層技術として、薄チップ化、多段ペレット付け、多段ワイヤボンディング技術などの開発によって大容量化に対応していくだけでなく、高速化への対応として、最適配線レイアウトなどの最適化設計を行う必要がある(図4参照)。

#### 4.2 システム化に対応するモジュール化技術

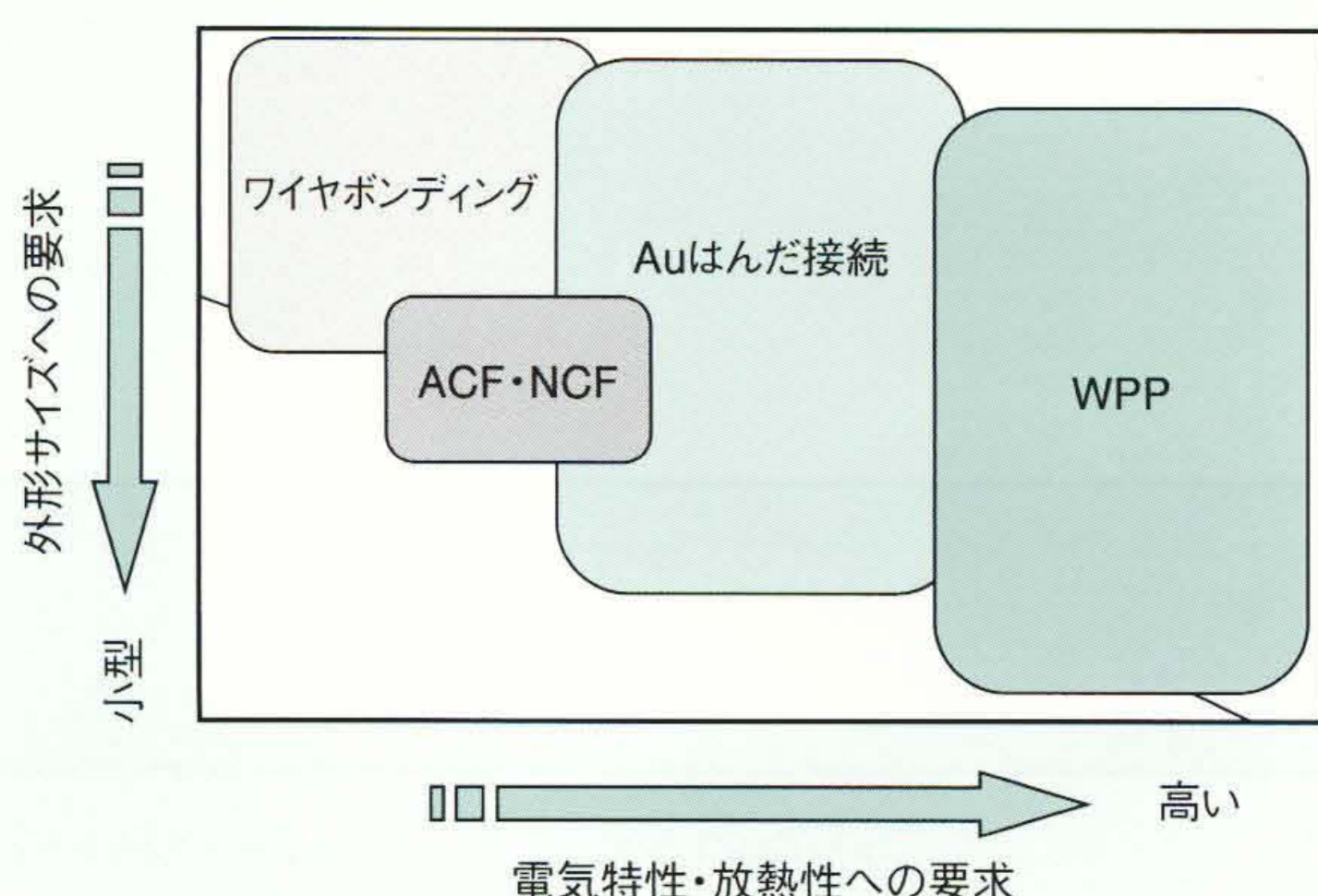
音声データから画像データへと増大するデータ量を高速に処理するニーズにこたえるため、日立製作所は、SuperHマイコンとさまざまなメモリの組合せにより、小型BGA (Ball Grid Array)/CSPに納めるMCM (マルチチップモジュール)技術に力を入れている。

複数のLSIチップを一つのパッケージに納めて小型化を実現するためには、チップとパッケージを電氣的に接続する技術が重要となる。そのため、従来一般的に使われていた金線を用いたワイヤボンディング技術に加えて、ワイヤを使わないフリップチップ技術を適用した(図5参照)。

日立製作所は、すでに製品化しているチップのボンディングパッドにAuバンプを形成して実装するACF (Anisotropic Conductive Film)/NCF (Non-conductive Film)技術を用いたACF/NCF-MCMを、Auバンプをはんだで接続するAuはんだMCMに加え、チップ全面からはんだバンプの接続端子を取れるWPP (Wafer Process Package)技術を用いたWPP-MCMを開発した(図6参照)。

#### 4.3 ノイズ低減の有効性

MCM化した場合、個別にパッケージングされたLSIを基板実装してシステム構築する通常方式と比べて、実装系の電気特性に関連する各種ノイズが低減でき、性能が向上するという利点がある。中でも、CPUからメモリまでの距離の短縮による反射とクロストーク改善が信号波形の品質を向上させ、速度限界を高める。通常方式で高速信号(目安として100 MHz以上)を扱うには、メモリバスやクロックといった配線で、送端、分岐、受端などの特性インピーダンスが不連続とならないようにしなければならない。また、分岐以降が等長配線となるようにレイアウトしないと、誤動作や製品の開発時期の遅延につながる。この問題の本質は「距離」と「時間」にあり、MCMで実現できる短配線(通常約 $\frac{1}{5}$ )上では、100 MHz程度



注: 略語説明

ACF (Anisotropic Conductive Film)

NCF (Non-conductive Film)

WPP (Wafer Process Package)

図5 日立製作所のMCMの展開

サイズ低減に効果のあるさまざまなフリップチップ技術の採用により、多様なニーズに対応している。



|      | ACF/NCF-MCM                                               | Auはんだ-MCM                                              | WPP-MCM                                            |
|------|-----------------------------------------------------------|--------------------------------------------------------|----------------------------------------------------|
| 接続構造 |                                                           |                                                        |                                                    |
| 特徴   | (1) Auスタッドバンプの使用により、<br>バリヤメタルが不要(従来技術)<br>(2) アンダフィル工程不要 | (1) Auスタッドバンプの使用により、<br>バリヤメタルが不要(従来技術)<br>(2) 接続信頼性良好 | (1) はんだによるセルフアラインメント<br>効果があり、実装が容易<br>(2) 接続信頼性良好 |
| 製品例  |                                                           |                                                        |                                                    |

図6 MCMに用いるフリップチップ技術の特徴  
サイズ低減に効果のあるさまざまなフリップチップ技術を採用し、SHマイコンとメモリを組み合わせた各種のMCMを製品化している。

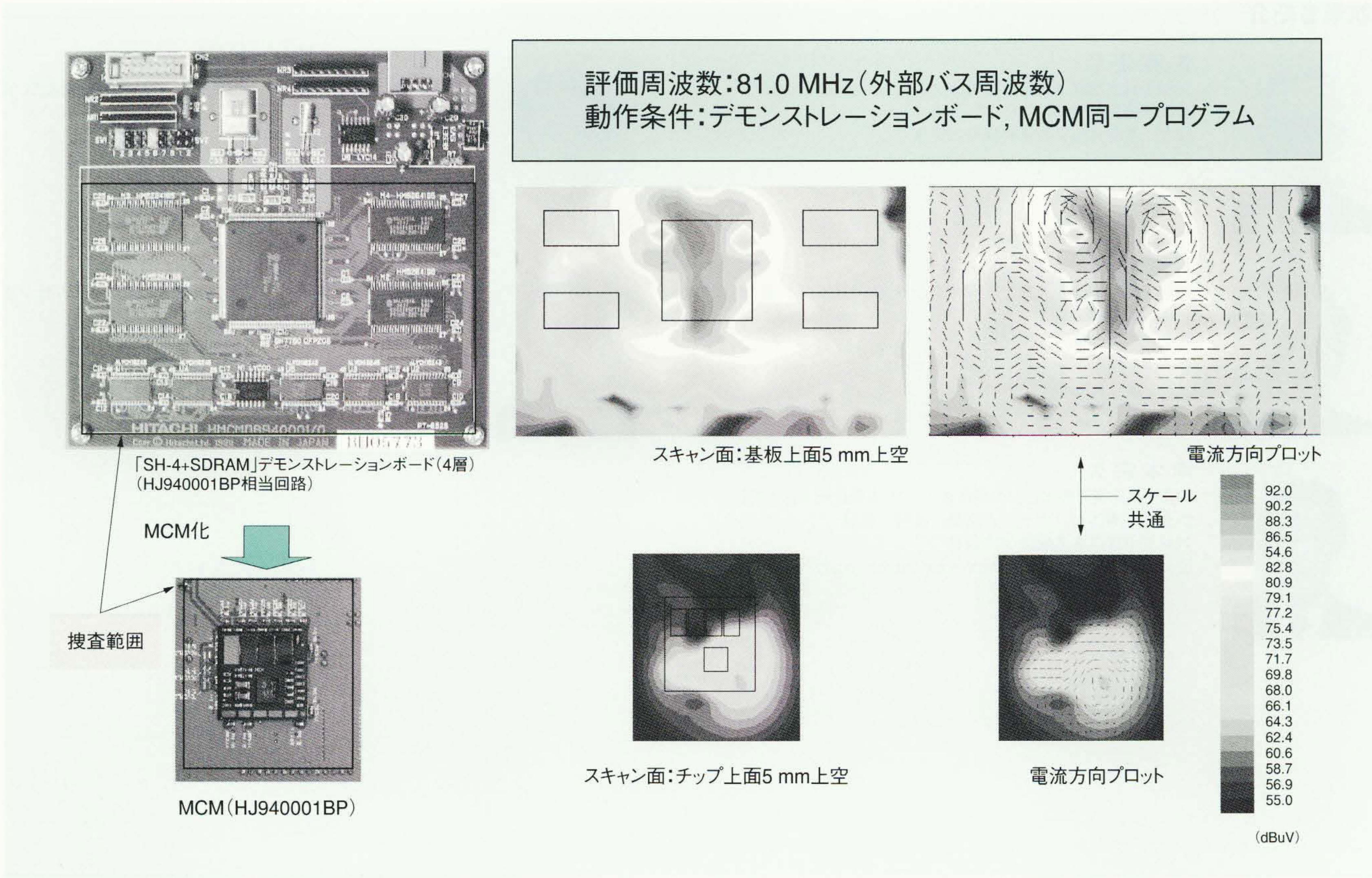


図7 MCM化によるノイズ電流分布範囲の縮小  
MCM化により、ノイズ電流の分布範囲を縮小し、レベル低減が図れる。回路基板からの放射ポテンシャルを低減する。



の信号は誤差がなく届くため、問題にならない。

MCMがEMI(Electromagnetic Interference: 不要電磁ノイズ)に対しても有利であることは、あまり知られていない。高速デジタル回路の動作時に発生するEMIは、LSIの周期的動作が発生する電磁ノイズが回路基板を伝搬し、基板や外部ケーブルなどをアンテナとして空間に放射されることが多い。最近の研究によると、LSIのコア回路に流れる電流(電源系)や、クロック出力(信号系)などが周期的に動作しているため、これらの速度を基本周波数とする高調波スペクトルが、基板やケーブルの共振と相まって強い放射を引き起こしていることが明らかになってきた。このため、電磁エネルギーをLSI周辺に閉じ込め、アンテナに届かない構造とすることにより、EMIを低減することができる。これには配線構造の最適化が有効であり、MCMで実現したりターン配線近接化や小型化などにより、電磁エネルギーの分布範囲を大幅に縮小することができた。従来の実装とMCMを同一条件(チップ、動作)下で比較した近磁界プローブ走査結果を図7に示す。

## 5 おわりに

ここでは、ネットワークを支える半導体の実装技術として、超小型実装技術とMCM実装技術について述べた。

これらの技術により、今後のネットワーク社会にマッチしたシステムに貢献できるものと考ええる。

今後は、常に最新の半導体実装技術を開発し、顧客のニーズを実現するため、ソリューション提供の強化を図っていく考えである。

## 参考文献

- 1) 安生：WPP，エレクトロニクス実装技術，2000臨時増刊号，pp.102～107(2000)
- 2) Y. Kado, et al.：Multi Chip Module Assembly with an Anisotropic Conductive Film, SEMICON Japan 2000 Symposium, pp.557-562(2000)
- 3) 中村，外：EMC設計の展望と最近の話題，エレクトロニクス実装学会誌，Vol. 2, No. 7(1999.11)

## 執筆者紹介



### 佐藤 俊彦

1980年日立製作所入社，半導体グループ 実装技術本部 実装技術開発部 所属  
現在，半導体実装技術の開発に従事  
E-mail：sato-toshihiko @ sic. hitachi. co. jp



### 戸井田 徳次

1974年日立製作所入社，半導体グループ 実装技術本部 第一実装設計部 所属  
現在，半導体技術の開発に従事  
E-mail：toida-tokuji @ sic. hitachi. co. jp



### 岸本 宗久

1972年日立製作所入社，半導体グループ 実装技術本部 所属  
現在，半導体パッケージの開発，設計に従事  
エレクトロニクス実装学会会員  
E-mail：kishimoto-munehisa @ sic. hitachi. co. jp



### 中村 篤

1982年日立製作所入社，半導体グループ 実装技術本部 実装技術開発部 所属  
現在，高速・低ノイズ実装技術の開発に従事  
エレクトロニクス実装学会会員，IEEE会員  
E-mail：nakamura-atsushi4 @ sic. hitachi. co. jp



### 赤沢 隆

1973年日立製作所入社，半導体グループ カスタムビジネスユニット MCMデザインチーム 所属  
現在，システムモジュール製品の開発に従事  
E-mail：akazawa-takashi @ sic. hitachi. co. jp