

# 半導体デバイスの高品質・高効率生産を支援する検査・解析ソリューション

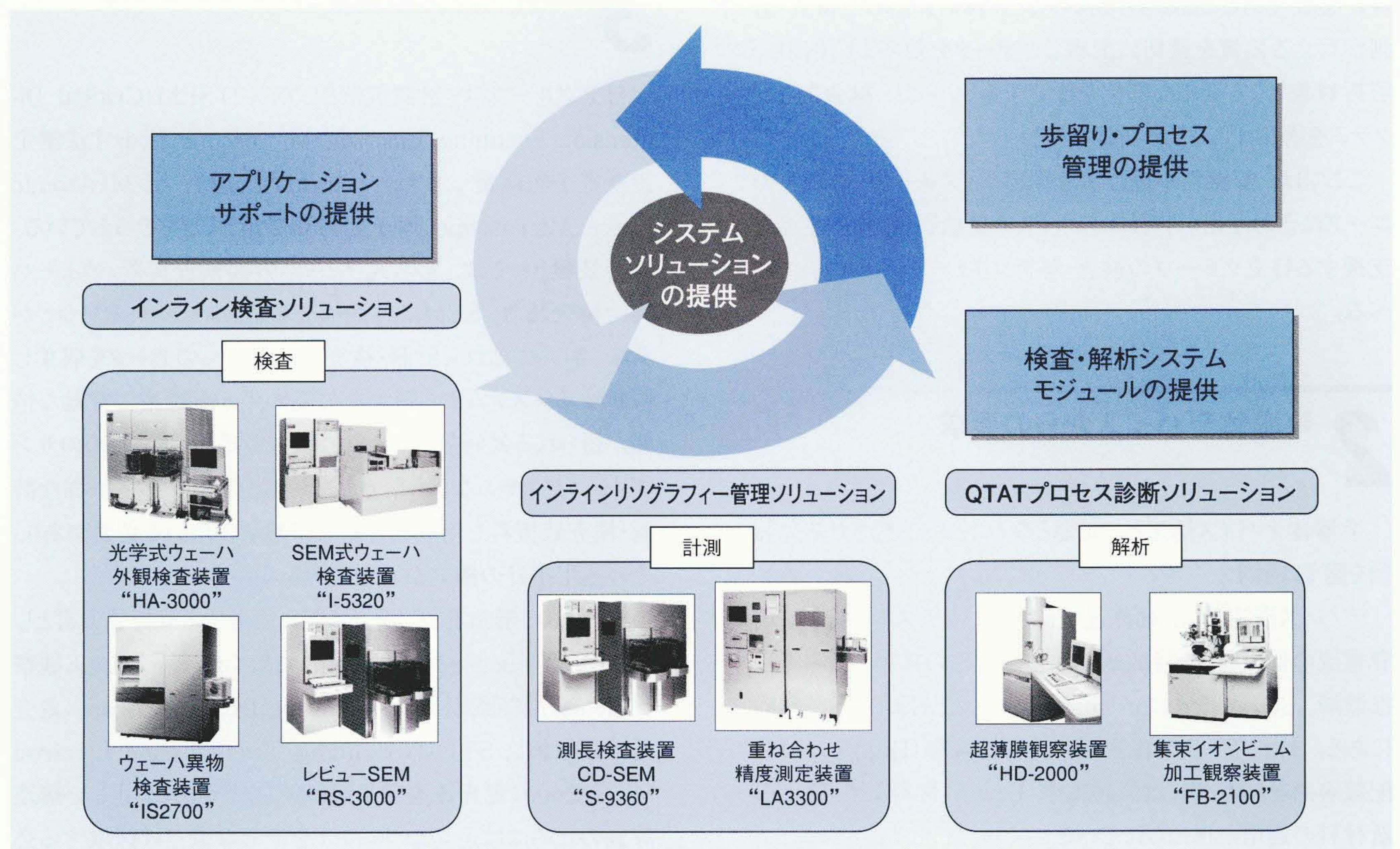
## Inspection-Analysis Solutions for High-Quality and High-Efficiency Semiconductor Device Manufacturing

渡辺 健二 Kenji Watanabe

野副 真理 Mari Nozoe

杉本 有俊 Aritoshi Sugimoto

宇佐見康継 Yasutsugu Usami



注：略語説明 SEM (Scanning Electron Microscope)、QTAT (Quick Turnaround Time)、CD-SEM (Critical Dimension SEM)

### 日立グループの半導体デバイス計測、検査、解析システム

日立グループは、半導体デバイスの高品質・高効率生産を支援するための計測、検査、解析用個別機器に加え、これらを有機的に結合するためのシステムを組み込んだモジュール化により、全体的な管理システムとの統合化を図っている。

2003年には90 nmノードの半導体製品の量産が始まろうとしており、さらに、65 nmノード製品の開発も進められている。このような半導体デバイスの高品質・高効率生産のためには、(1) CD-SEM (微小寸法測定走査電子顕微鏡) などの計測装置、(2) ウェーハ外観検査装置などの検査装置、(3) データ収集・解析システム、(4) SEMやTEM (透過電子顕微鏡) などの

解析機器をトータルな検査・解析システムとして効率よく活用していかなければならない。

このため、日立グループは、計測、検査、解析などの高性能な機器の開発にとどまらず、多様化が進む各デバイスメーカーの個別の事情に応じた支援を、検査・解析ソリューションとして提案する。

## 1 はじめに

半導体デバイスの分野では、ここ数年間2年に1世代という

スピードで微細化が進み、2001年には0.13  $\mu\text{m}$  ノード製品の量産化が始まった。このペースはやや鈍りつつあるものの<sup>1)</sup>、2003年には90 nmノード製品の量産が始まろうとしており、さらには65 nmノード製品の開発も進められている<sup>2), 3)</sup>。



半導体デバイスの量産化では、きわめて短期間の試作を繰り返しながら量産プロセスを確立し、量産開始後も、品質と信頼性を含めた早期歩留り向上が必須の課題となる。

このような量産プロセスの確立と早期歩留り向上には、デバイス設計情報に基づいたインラインでのパターン形状評価や欠陥確認を行ったうえで、デバイスの電気特性評価を行い、最終的な微細構造の完成レベルを確認する技術が求められる。

このためには、微細デバイス構造解析を行う種々の計測技術が必要であることはもちろんのこと、目的に応じた検査・計測が行える装置を適切に配置し、データを効率よく抽出し、解析対象となる微細な部位を特定するといった、総合的なシステムを構築することが重要である。

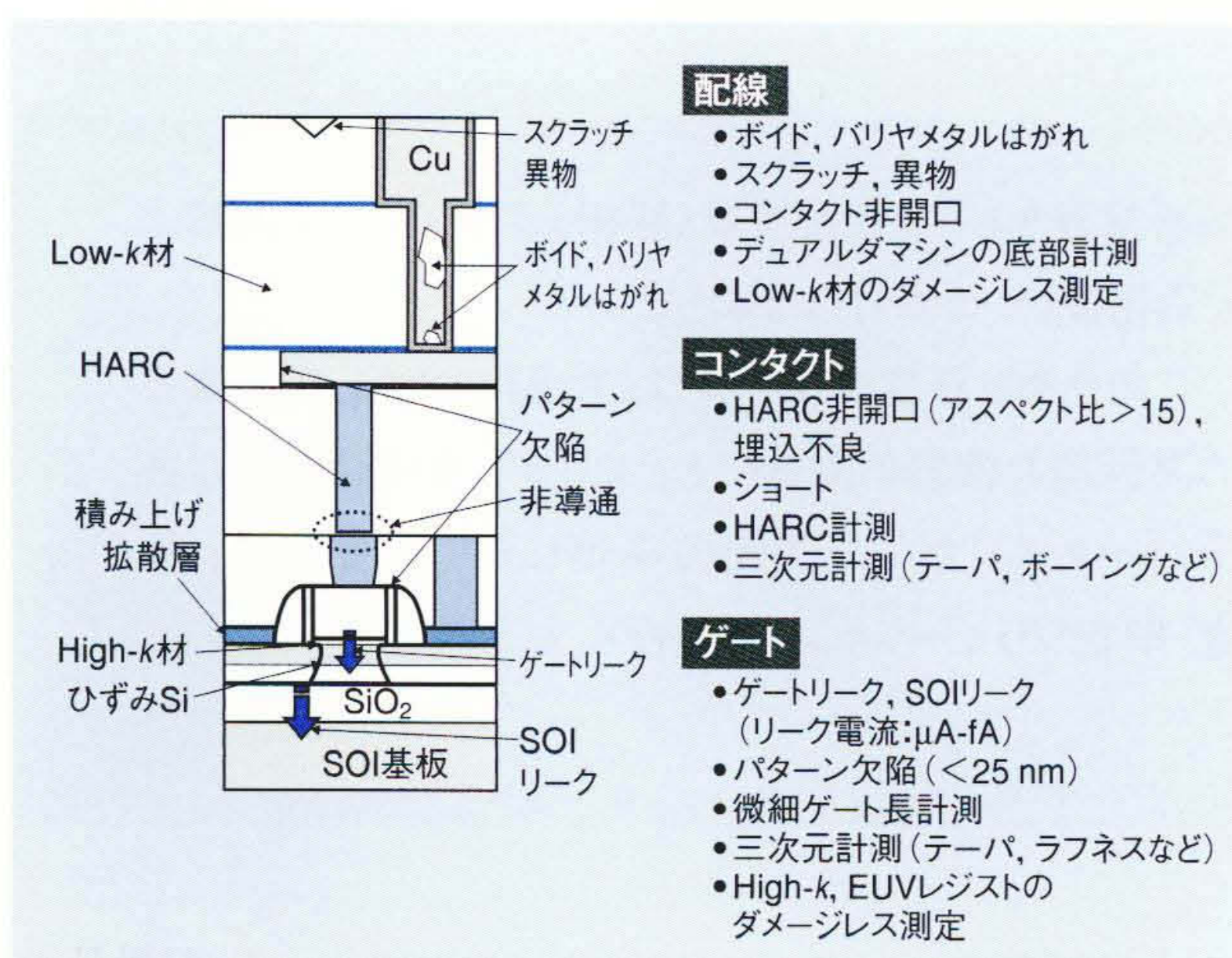
ここでは、多様化が進む半導体デバイスメーカーの個々のニーズに合わせた、半導体デバイスの高品質・高効率生産を支援する日立グループの検査・解析ソリューションについて述べる。

## 2 半導体デバイスからの要求

半導体デバイス構造と、問題となることが予想される欠陥例を図1に示す。

デバイス構造では、動作速度向上、パンチスルー抑制、消費電流の低減などを目的として、ひずみSiの採用、積み上げ拡散層、SOI(Silicon on Insulator)などが採用される傾向にある。また、ゲート絶縁膜用には高誘電率(High-*k*)材料、配線層間絶縁膜用には低誘電率(Low-*k*)材料など、種々の新材料の適用が進められている。

これらに伴って発生が予想されている欠陥や、必要とされている計測・検査の項目には、MOS(Metal-Oxide Semi-



注：略語説明 HARC(High Aspect Ratio Contact)  
EUV(Extreme Ultraviolet)

図1 半導体デバイスからの要求

90nmノードで予想される半導体デバイス構造と欠陥の種類を示す。Low-*k*やHigh-*k*などの新材料が増え、さまざまな欠陥や計測課題が予想される。

conductor)トランジスタ部の寸法と断面形状、ドーパントのプロファイル、リーク電流などがある。主な欠陥としては、Low-*k*やHigh-*k*などの新材料に対応する膜質、膜厚、ダマシン配線用の溝形状、高アスペクト比コンタクトの形状と非導通、パターン欠陥、異物、スクラッチ、ボイド、バリヤメタルはがれなどが考えられ、これらに対応できる計測・検査技術が求められている。

## 3 検査・解析システムのラインアップ

日立グループは、計測装置として、CD-SEM(Critical Dimension Scanning Electron Microscope:微小寸法測定走査電子顕微鏡)、重ね合わせ精度測定機、AFM(Atomic Force Microscope:原子間力顕微鏡)などをそろえている。検査装置としては、光学式ウェーハ外観検査装置、ウェーハ異物検査装置、SEM式外観検査装置、レビューSEMなどがある。さらに、これら計測・検査装置群からのデータを収集し解析するシステムや、膨大な欠陥の中から対策に有効な情報が得られる欠陥を効率よく抽出してレビューするためのサンプリングシステムなども用意している。これら多種多様な計測・検査装置群を用途に合わせて適切に用いる必要があり、その運用指針の確立が重要である。

デバイスの構造評価、分析などに使用する解析装置群としては、FIB(Focused Ion Beam:集束イオンビーム)加工観察装置、高分解能SEM(Scanning Electron Microscope:走査電子顕微鏡)、STEM(Scanning Transmission Electron Microscope:走査透過電子顕微鏡)などがある。正しい構造評価のためには適切なサンプルを十分な数だけ採取する必要があり、そのためのサンプリングシステムが重要となる。また、検査装置群によって検出された膨大な数の欠陥解析を行う際にも、同様な効率的サンプリングが求められる。

## 4 検査・解析ソリューション

### 4.1 歩留り向上への取り組み

量産工場が目指すべき生産とは、初期からウェーハの歩留りが高く、また、設備稼働率を高いレベルで維持することである。このため、デバイスの開発試作段階では、デバイス評価とプロセス評価を中心に行い、デバッグを行いながら、量産時のプロセス条件や装置条件設定をマージンを含めて決定していく。量産立ち上げから本格量産に至る段階では、開発試作結果に照らして決められたプロセス条件や装置条件設定を基に、量産工場でのプロセスと装置に対するデバッグが行われる。高額な投資をした量産工場では、設備の最大稼働を実現するための計測・診断評価技術が必要となる(図2参



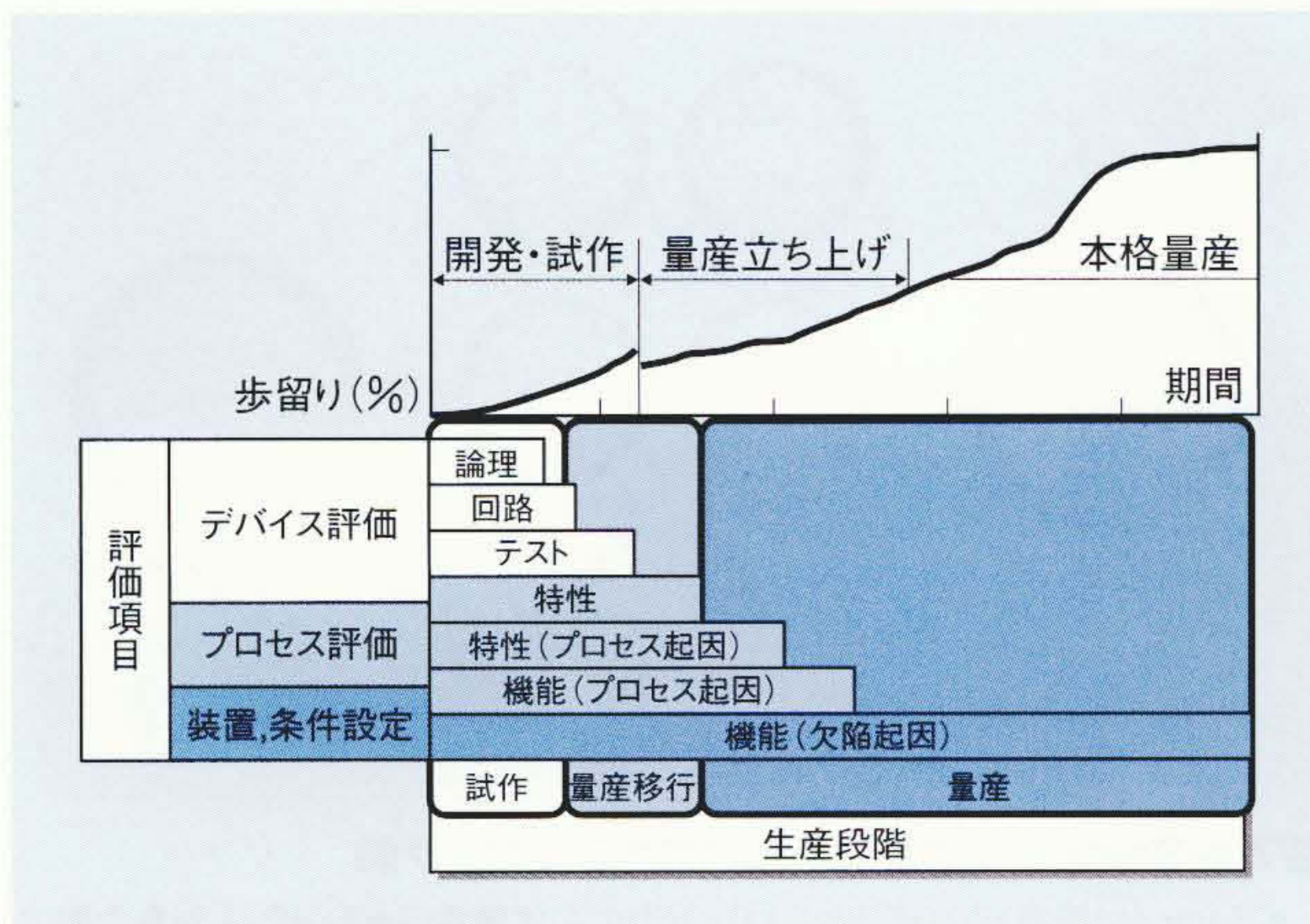


図2 デバイス生産段階と評価すべき項目

生産段階によって評価すべき項目は異なる。開発・試作段階ではデバイス評価が中心であり、量産段階では装置や条件設定の評価に基づく異物、欠陥対策などが中心となる。

照)。このような評価を効率よく行っていくためには、CD-SEMなどの計測装置、ウェーハ外観検査装置などの検査装置、データ収集・解析システム、SEM、TEM(透過電子顕微鏡)などの解析機器をトータルな検査・解析システムとして効率よく活用していかなければならない。このようなシステムを駆使しながら、SoC(System on a Chip)の時代に合う、各デバイスメーカーの個別の事情に応じた支援を行っていくことが検査・解析ソリューションとして重要である。

## 4.2 デバイス評価

開発・試作段階では、主としてデバイス評価とプロセス評価が行われる。デバイス特性は、設計やプロセスに左右されるものであることから、デバイスが完成してからの電氣的テストによって評価される。例えば、デバイスの電流-電圧特性に問題が発生した場合など、実際のデバイスでの不純物元素の分布状態が測定できれば、イオン注入などのプロセス条件見直しに有効な対策を効率よく検討することが可能となる。STEMである“HD-2000”には、時間的なドリフトを補正しながら

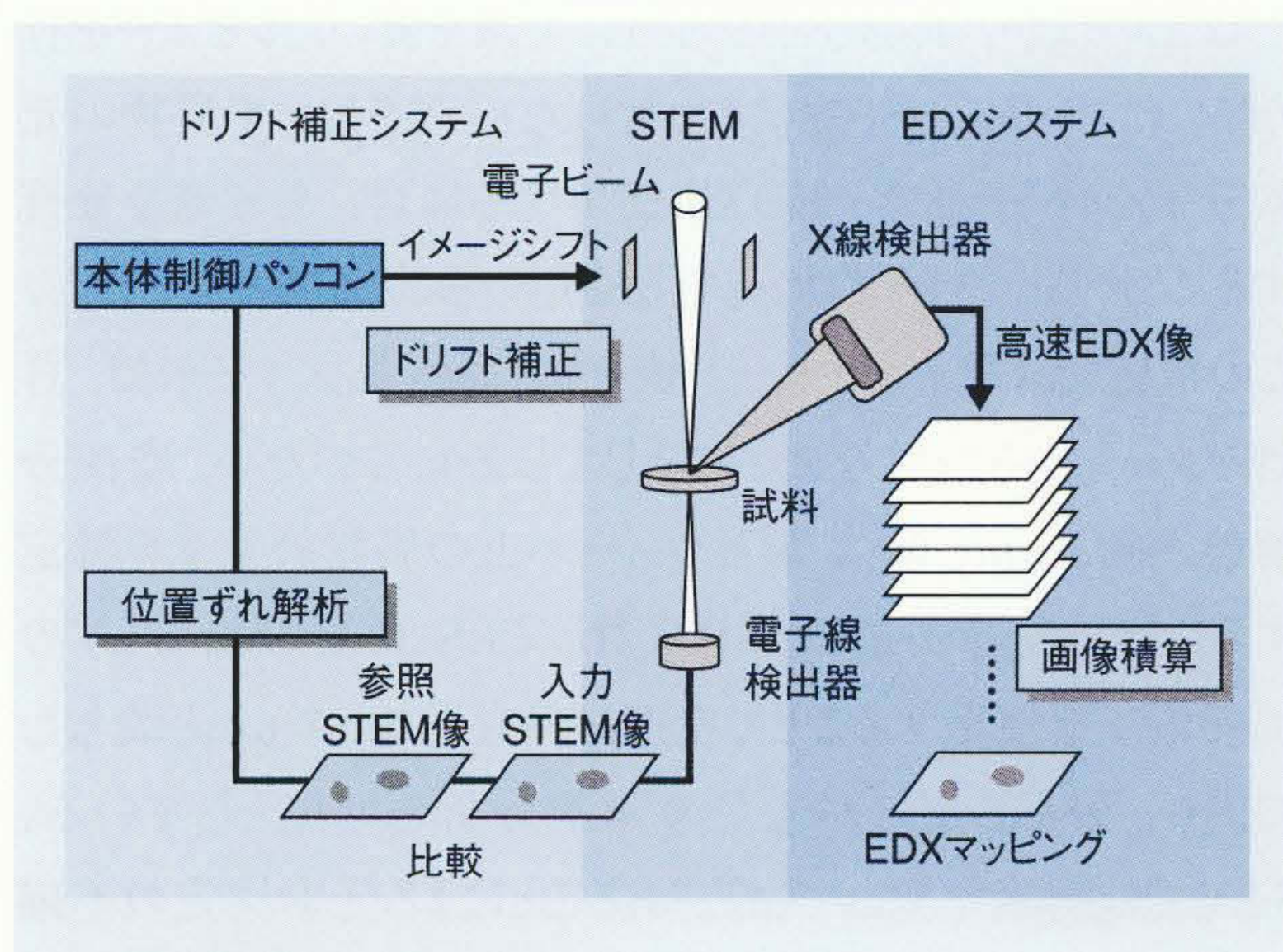


図3 ドリフト補正機能付きEDX

位置補正を行いながら画像を積算し、高感度な元素分析を行う。

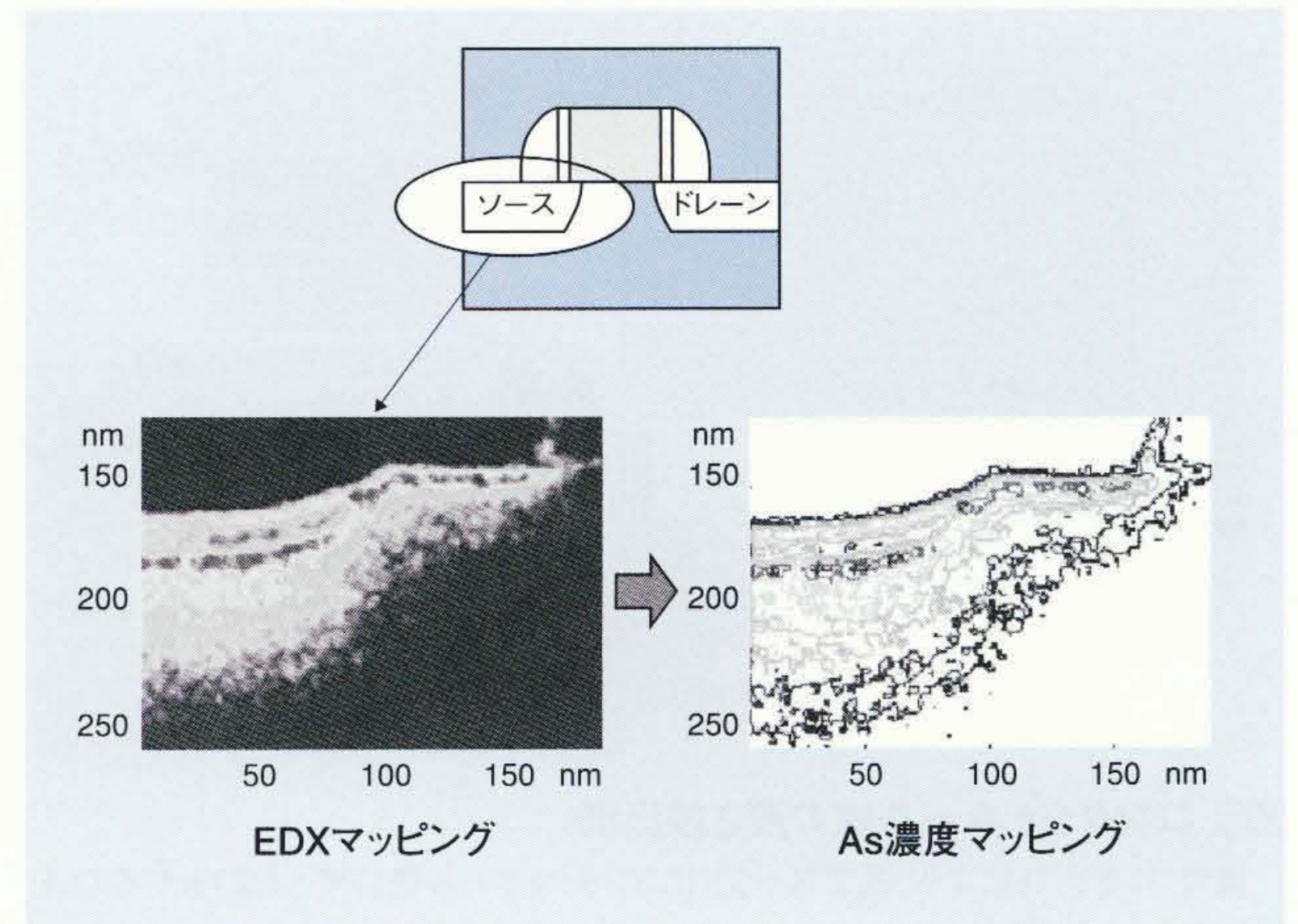


図4 As濃度マッピング例

トランジスタソース部のEDXのマッピングデータからAs(ヒ素)濃度マッピングを作成した例を示す。

ら高精度な元素分析を行うことができるEDX(Energy Dispersive X-ray Spectroscopy:エネルギー分散型X線分析)システムを搭載している(図3参照)。この機能を活用して実際のデバイスで $10^{20}/\text{cm}^3$ オーダーのAs(ヒ素)の分布を測定した例を図4に示す。この例は、シミュレーションの結果ともよく一致している<sup>4)</sup>。

また、同じくHD-2000では、結晶格子ひずみを測定することにより、内部応力分布状態を測定することも可能であり、ひずみSiの計測などへの応用が期待できる<sup>5)</sup>。さらに、従来の平面的解析に加え、数マイクロメートル角のマイクロピラーサンプルによる立体構造観察も可能となっており、いっそうの微細化にも対応することができる<sup>6)</sup>。

このような解析データの活用により、デバイスの高効率な生産が可能となるだけでなく、高品質化に大きく寄与できるものと考えられる。

## 4.3 欠陥検出

量産立ち上げから本格量産の段階では、欠陥によって発生する機能不良への対策が中心となる。この欠陥の検出手段としては、スクラッチ、異物、パターン欠陥といったウェーハ表面で形状異常として検出できるものに対しては光学式ウェーハ外観検査装置、異物検査装置などが有効である。ボイド、バリヤメタルはがれといった表面からは見えにくい欠陥や、非導通、リークなどの電氣的な欠陥に対してはSEM式外観検査装置が非常に有効であり<sup>7)</sup>、これらを効率よく使い分ける必要がある。

SEM式外観検査装置は、ウェーハ表面に電子ビームを照射し、放出される二次電子を検出するものであるが、さらに、デバイス内部配線の導通状態によって変化する二次電子の放出量を画像コントラストとして検出する(電位コントラスト検出)<sup>8)</sup>。ウェーハ表面の帯電電位を制御することにより、検出感度や検出対象を制御することができるのが特徴であり、高



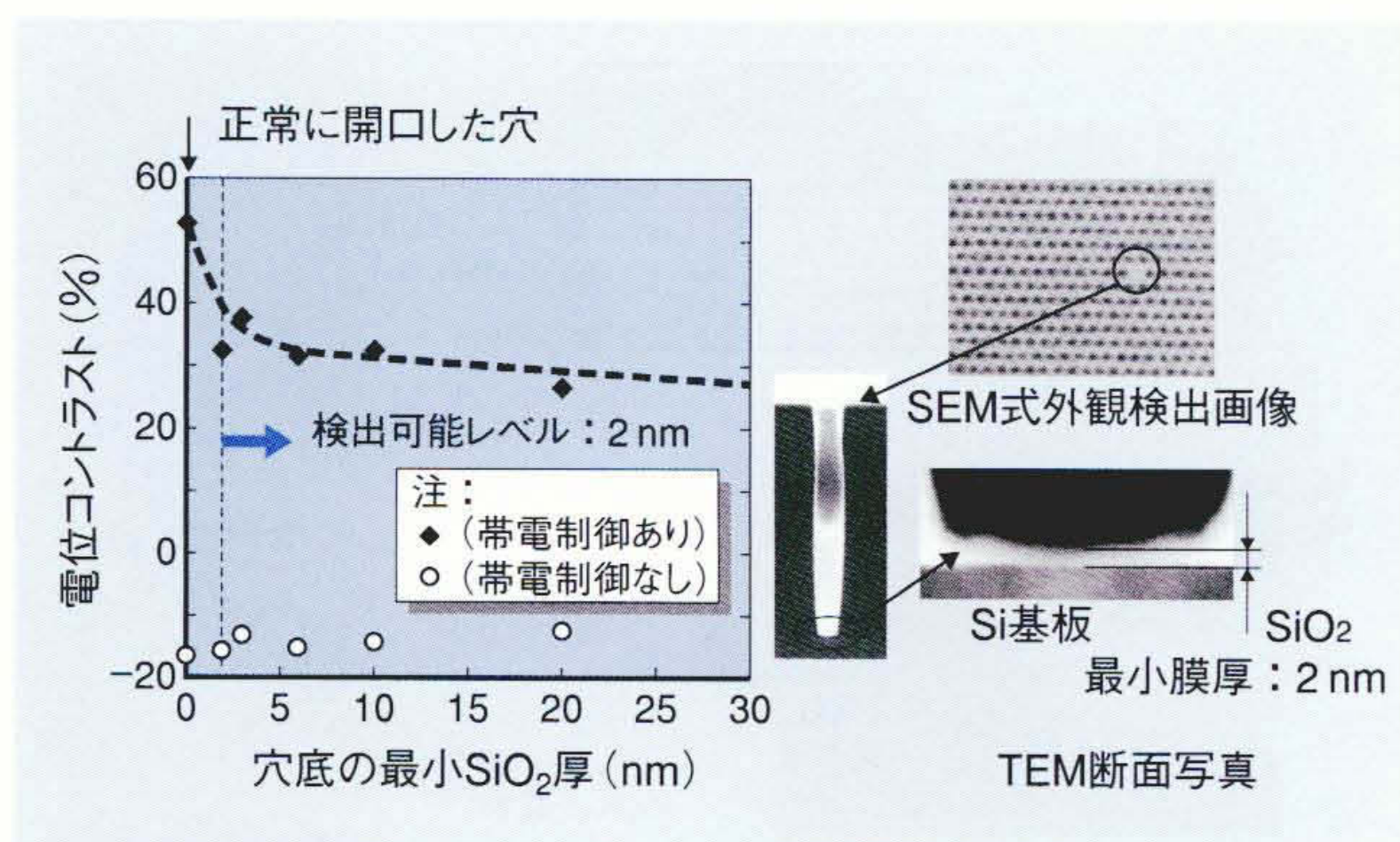


図5 コンタクトホール底の残さ検出例

電位コントラストにより、高アスペクト比コンタクトホール底に残った2 nmのSiO<sub>2</sub>を検出することができる。

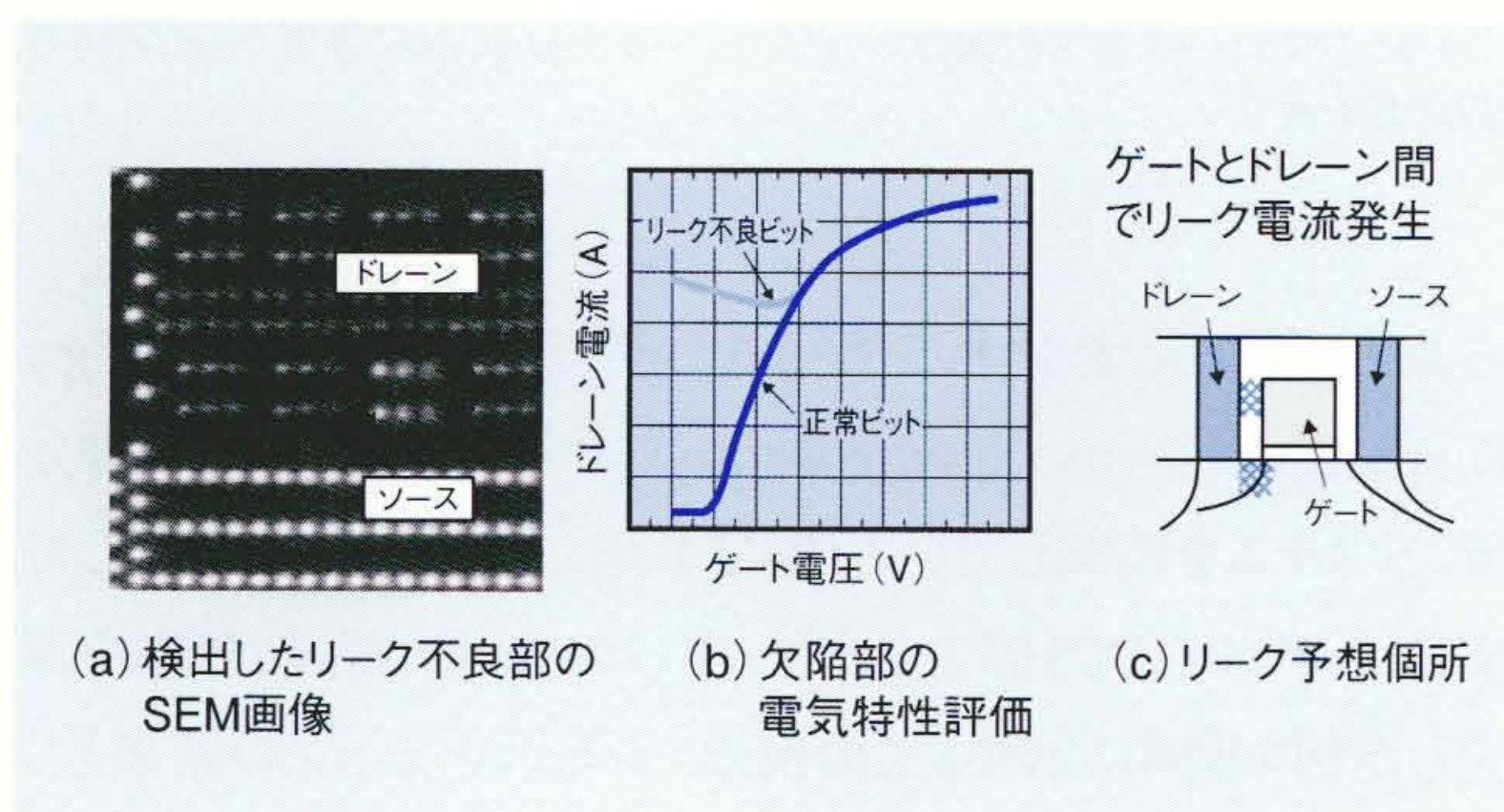


図6 リーク不良検出例

実デバイスの電気特性を測定することによってSEM式外観検査装置でのリーク不良検出結果を検証し、リークパスを推定した例を示す。

アスペクト比コンタクトホールの穴底の導通状態を検出する場合、負帯電モードにより、約2 nm厚のSiO<sub>2</sub>残さを検出することができる(図5参照)。また、ショート(短絡)や電流リークなどの欠陥検出にも有効であり、表面形状では見えない内部の電気特性不良を顕在化することができる。実際のリーク不良検出例を図6に示す。将来的には回路設計情報を活用して、検出条件との関係から内部欠陥の種類や原因を直ちに特定することができるようになることが期待されている。

#### 4.4 欠陥レビュー

欠陥レビューでは、検査装置によって検出された欠陥位置情報に基づき、不良内容を観察、分類するためのレビュー作業を実施する。開発・試作段階では多種多様の欠陥が発生するので、その中から解析すべきポイントを効率よく抽出し、レビューすることが重要である<sup>9)</sup>。レビュー支援システム“RI-1000”のe-Sampling機能を用いれば、欠陥種類別の発生頻度を統計的に信頼性のあるデータとしてサンプリングすることができる<sup>10),11)</sup>(図7参照)。e-Samplingの有効性を示すデータとして、全欠陥2,647点の約3.25%に相当する86点を抽出してレビューしたところ、全欠陥レビューとほぼ同じ結果を得ることができた。この例を図8に示す。

SEM式外観検査装置では、電位コントラスト欠陥だけでなく、通常のパターン欠陥や異物なども検出する。電位コントラスト欠陥に対する重点的な対策を施すような場合には、レビュー

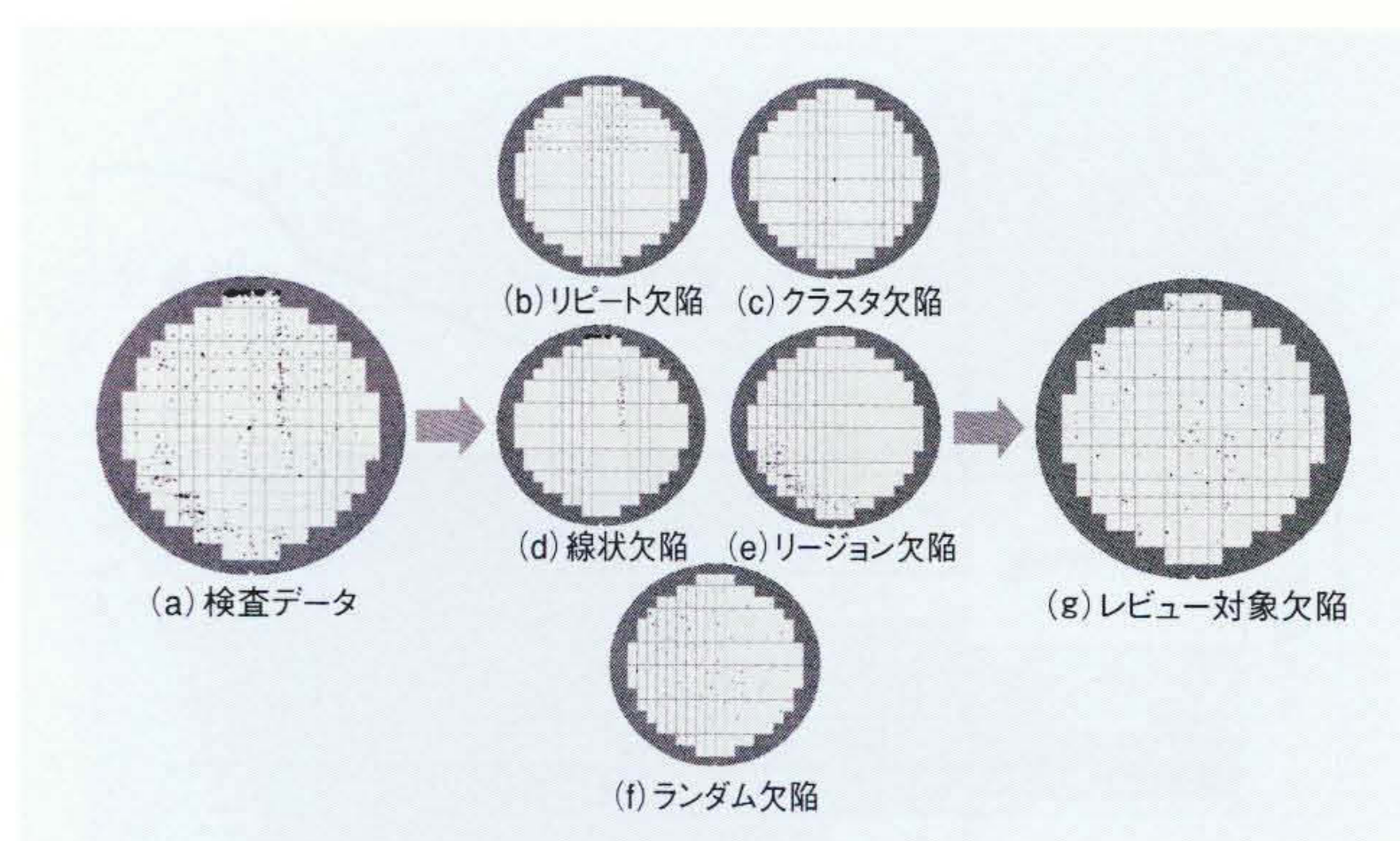


図7 e-Sampling機能による欠陥サンプリング例

e-Sampling機能を用いることにより、統計的に信頼性のあるレビュー対象欠陥のサンプリングを行うことができる。

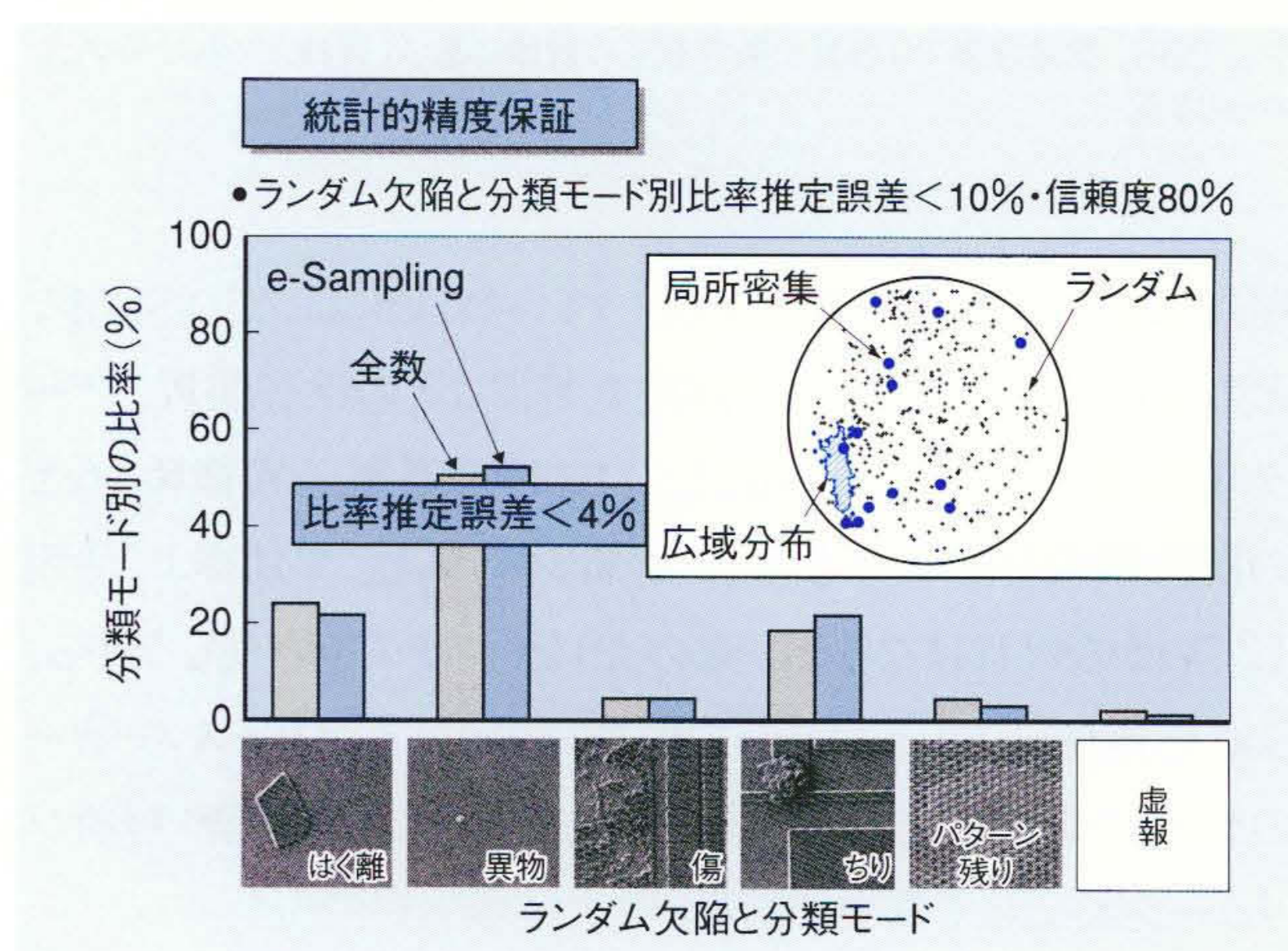


図8 e-Samplingの有効性を示すデータ例

全欠陥2,647点から86点をサンプリング(誤差10%以下、信頼度80%以上)してレビューした結果(全点レビュー結果からの誤差実績4%)を示す。

SEMにより、電位コントラスト欠陥だけを抽出する必要がある。SEM式外観検査装置では1回のスキャンで高SN比の画像を取得する必要があることから、最大100 nAという大電流ビームを用いている。このため、通常のSEMでは電位コントラスト欠陥を再検出できないことがある。これに対し、レビューSEM“RS-3000”では、帯電制御電極を用いることにより、電位コントラスト欠陥の観察能力を高めており、レビューを効率よく行うことができる<sup>12)</sup>。

以上のほか、異物などの対策に主眼を置いたレビューを行う際には、レビューSEMに取り付けたEDXを用いて異物の元素分析を行う。通常、EDXを使用する場合、全元素を分析することから、15 kVの加速電圧を用いることが多い。しかし、この電圧では電子がウェーハ表面内に深く進入するので、背景パターンからの信号をカウントしてしまう。このため、空間分解能が約3 μmと低く、製品ウェーハ上の異物の元素を特定することはできなかった。これに対してRS-3000では、5 kVの加速電圧を使用することで空間分解能を約0.7 μmと改善しており、製品ウェーハ上での元素分析を可能としている。5 kVでは励起できないX線があることによる元素同定の不確かさに対しては、スペクトルパターンマッチング法が有効であることが確認されている<sup>13)</sup>。



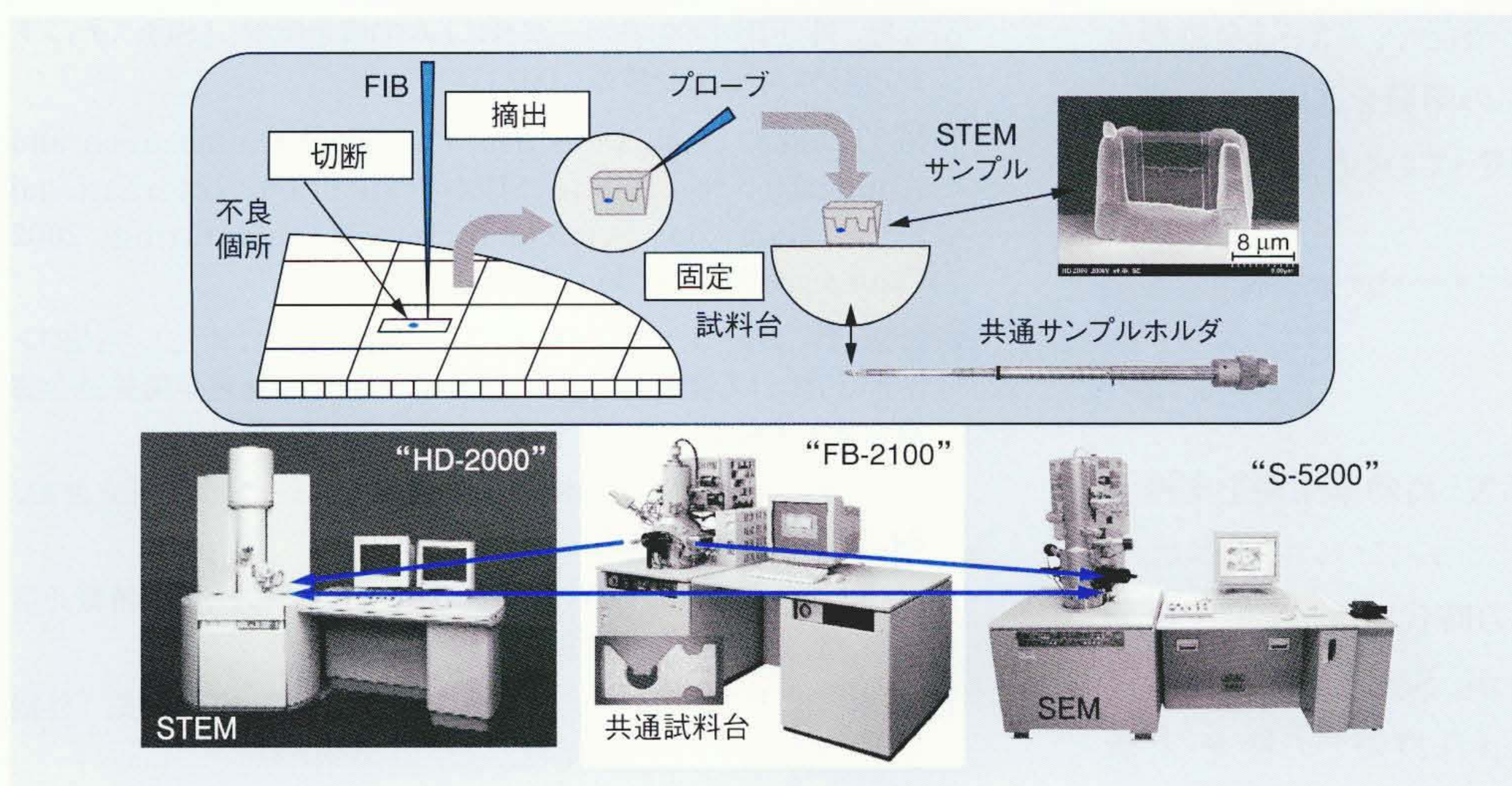


図9 マイクロサンプリング

FIBで切り出したサンプルをプローブに固着させて抽出し、これを試料台に搭載して観察する。これにより、短時間での特定個所の高分解能観察が可能となる。

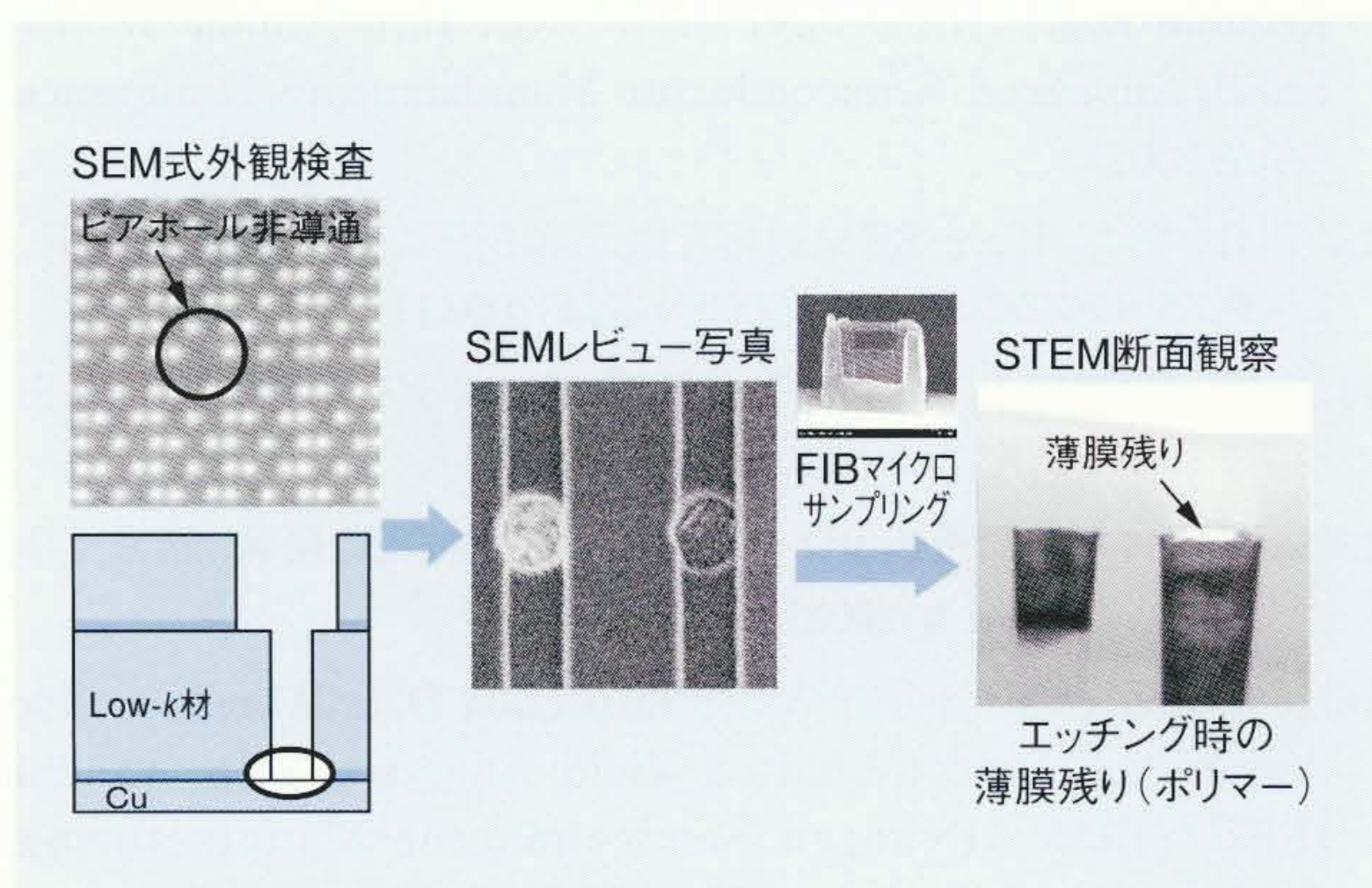


図10 欠陥検出から原因特定までの例(Cuダマシン)

SEM式外観検査装置で検出したCuダマシン非導通欠陥部をSEMでレビューし、マイクロサンプリング法で抽出したものの断面をSTEMで観察した結果、エッチング起因と判明した。

#### 4.5 欠陥解析

表面から見えにくい欠陥の不良原因を特定するためには、最終的に、高分能SEMやTEMによる解析が必須となる。この場合も欠陥個所近傍から複数のサンプルを抽出したり、切り出す方向の異なるサンプルを抽出したりするなどのくふうが必要であり<sup>14)</sup>、マイクロサンプリング法<sup>15)</sup>が有効である(図9参照)。

上述した欠陥検出、欠陥レビュー、欠陥解析という一連の流れの中で、これらすべての手法を用い、ビアホール非導通不良の検出から対策まで一貫して行ったCuダマシン配線での例を図10に示す。これは、SEM式外観検査装置“I-5320”により、(1) ビアホール非導通の検出、(2) e-Samplingを活用したレビューSEM“RS-3000”での確認、(3) FIB加工観察装置“FB-2100”に搭載したマイクロサンプリングによる欠陥部位のサンプリング、および(4) STEM“HD-2000”での観察という一連のシステムチックな処理を行い、数日という短期間でLow-k絶縁膜エッチング時のポリマー残りが原因であったことを突き止めた、実際の製品デバイスでの例である。このほか、配線工程のQTAT(Quick Turnaround Time)評価のために、配線TEG(Test Element Group)を用いることも有効である。

#### 4.6 データ解析

デバイスの高品質・高効率生産のために扱われるデータには、パターン寸法値や重ね合わせ精度のような計測データ、欠陥データ、デバイス特性データ、デバイステストデータなどの品質関連データのほか、いつ、どの装置、どのチャンバで処理されたのかという着工履歴データがある。データ収集・解析システム“MI7000”には、これらのデータを収集し、解析する機能を持たせている。中でも特徴的なのは、幾つかの相関解析を高速に行う機能を持っている点である。例えば、外観欠陥の発生状態を各レイヤでの検査結果と付き合わせることによって発生工程を特定し、そのうえでデバイス特性データや電気テスト結果との相関をリアルタイムで求める「TraceReport機能」が代表的なものである(図11参照)。これは、必要な解析のための前処理をあらかじめリアルタイムで行っておくという「データウェアハウス」<sup>16)</sup>という方式を採っているために可能となっている機能である。今後は、プロセス処理が、どのような温度、ガス種、流速といった条件で行われたのかというような細かな情報も活用することが必要になる。MI-7000については、このような大量のデータから問題に対処するために必

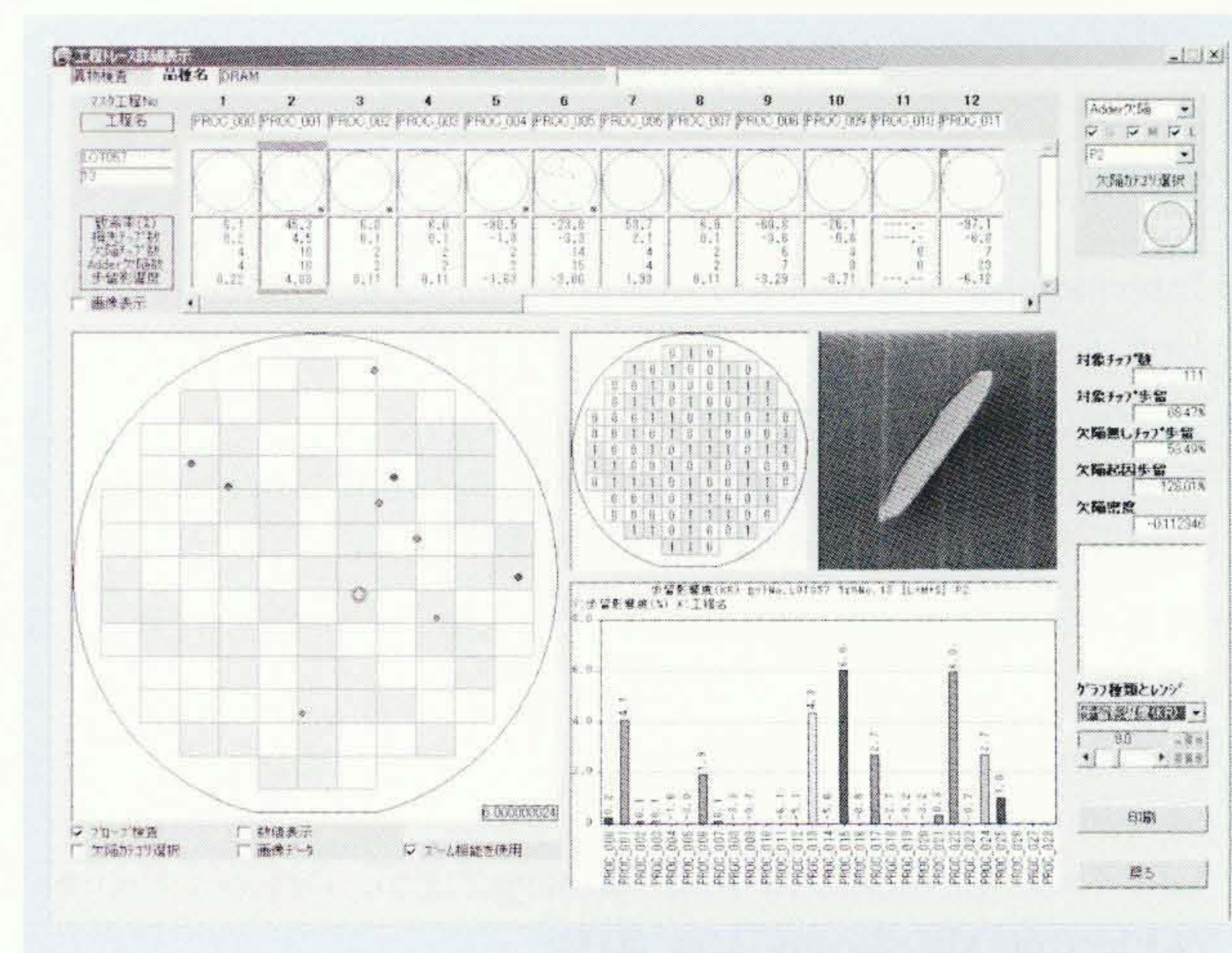


図11 外観欠陥のリアルタイム歩留りインパクト計算例

MI7000の特徴であるデータウェアハウス化により、各検査工程の外観欠陥と、それらの歩留りインパクトをリアルタイムで求めることができる。



要な情報を抽出するデータマイニング機能や、さまざまな処理を高速に行うためのデータウェアハウスの開発を進め、ユーザーのニーズに合わせた機能の向上を図っていく考えである。

## 5 おわりに

ここでは、半導体デバイスの高品質・高効率生産を支援する日立グループの検査・解析ソリューションについて述べた。

メモリなどの汎用製品大量生産の時代には、量産工場での歩留り向上活動が中心であったが、SoCなど多品種少量生産傾向の強い現在では、開発・試作段階での検査・計測から解析に至る流れが重要となっており、これを効率化することが短期間での歩留り向上に有効となる。このためには、半導体デバイスの設計情報とリンクした、より高度な歩留り向上手法が重要である。例えば、シミュレーションなどによってデバイス特性や欠陥発生状態を予測し、それを基に検査、計測を行っていく必要がある。

また、故障解析の観点からは、故障個所を特定する技術が非常に重要であるが、現在の技術では、SRAM(Static Random Access Memory)のどのメモリセルが故障しているかを特定できても、複数個のトランジスタのうちのどれが故障の原因であるのかを特定することはなかなか困難である。この課題を解決するために、個別のトランジスタの電気特性を測定できるような技術が求められている。このような技術を駆使することにより、半導体デバイスの信頼性向上に寄与できるものと考ええる。

最近では、各デバイスメーカーの製品でも多様化が進み、歩留り向上のニーズも多種多様となってきている。このため、画一的なシステムやツールを提供するだけでは不十分であり、それぞれのユーザーニーズをよく理解し、それぞれに適したソリューションを提案できるようにすることが求められており、日立グループは、このような期待にこたえていく考えである。

## 参考文献

- 1) International Technology Roadmap for Semiconductors 2002 Update
- 2) N. Yanagiya, et al.: CMOS Technology (CMOS5) with High Density Embedded Memories for Broadband Microprocessor Applications, Proceedings of IEDM 2002 (Dec. 2002)
- 3) 長島, 外: DRAM混載65 nmが早くも登場, 日経マイクロデバイス (2003.1)
- 4) R. Tsuneta, et al.: A Specimen-Drift-Free EDX Mapping System in a STEM for Observing Two-Dimensional Profiles of Low Dose Elements in Fine Semiconductor Devices, Journal of Electron Microscopy (Mar. 2002)
- 5) M. Koguchi, et al.: High-Resolution Stress Mapping of 100 nm Devices Measured by Stress TEM, Proceedings of SSDM 2001 (Sep. 2001)

- 6) 今野, 外: FIBマイクロピラー試料による3D構造解析, LSIテストングシンポジウム/2002会議録 (2002.11)
- 7) M. Tanaka, et al.: Detection Threshold Optimization and Application to In-line SEM Inspection, International Symposium on Semiconductor Manufacturing 2002 Conference Proceedings (Oct. 2002)
- 8) 野副, 外: ディープ サブミクロン プロセス評価解析技術 (2), 電位コントラスト像による導通孔不良の解析, 第46回応用物理学関係連合講演会講演予稿集 (1999.3)
- 9) 江口, 外: 次世代半導体歩留り向上支援ソリューション, 日立評論, 84, 3, 261~266 (2002.3)
- 10) 高木, 外: 点群分布形状の識別手法に関する検討, 電子情報通信学会, 電子情報通信学会技術研究報告 (2001.6)
- 11) 高木, 外: 欠陥点サンプリング技術を利用した外観検査手法, 「外観検査ワークショップ」予稿集, 精密工学会 (2001.12)
- 12) K. Watanabe, et al.: Efficient Killer-Defect Control Using Reliable High-Throughput SEM-ADC, 12th Annual IEEE/SEMI Advanced Semiconductor Manufacturing Conference (Apr. 2001)
- 13) 落合, 外: レビューSEM対応X線元素分析の高分解能化技術, LSIテストングシンポジウム/2002会議録 (2002.11)
- 14) 古田, 外: TEMによる結晶欠陥起因電流リーク不良解析技術, LSIテストングシンポジウム/2002会議録 (2002.11)
- 15) 梅村, 外: 電子顕微鏡用マイクロサンプリング技術の開発, 精密工学会誌, Vol. 68, No. 6 (2002.6)
- 16) H. Iwata, et al.: In-line Wafer Inspection Data Warehouse for Automated Defect Limited Yield Analysis, 11th Annual IEEE/SEMI Advanced Semiconductor Manufacturing Conference and Workshop (Sep. 2000)

## 執筆者紹介



### 渡辺 健二

1978年日立製作所入社, 株式会社日立ハイテクノロジーズ 設計・製造統括本部 那珂事業所 エレクトロニクスシステム 第1設計部 所属  
現在, 検査・計測システムの開発に従事  
精密工学会会員  
E-mail: watanabe-kenji @ naka.hitachi-hitech.com



### 杉本 有俊

1979年日立製作所入社, 株式会社日立ハイテクノロジーズ デバイス製造装置事業統括本部 評価装置営業本部 所属  
現在, LSIの検査・解析応用技術開発業務に従事  
応用物理学会会員, IEEE会員  
E-mail: sugimoto-aritoshi @ nst.hitachi-hitec.com



### 野副 真理

1986年日立製作所入社, 中央研究所 ソリューションLSI開発センタ 先端技術開発部 所属  
現在, 電子ビームを用いた半導体の検査・解析技術の開発に従事  
応用物理学会会員  
E-mail: mnozoe @ crl.hitachi.co.jp



### 宇佐見康継

1984年日立製作所入社, 株式会社日立ハイテクノロジーズ デバイス製造装置事業統括本部 評価装置営業本部 製品技術部 所属  
現在, 半導体検査システムのマーケティング業務に従事  
日本真空協会会員, 日本電子顕微鏡学会会員  
E-mail: usami-yasutsugu @ nst.hitachi-hitec.com