

半導体デバイスの高品質・高効率生産を実現する検査・解析ソリューション

Inspection-Analysis Solutions for High-Quality and High-Efficiency Semiconductor Device Manufacturing

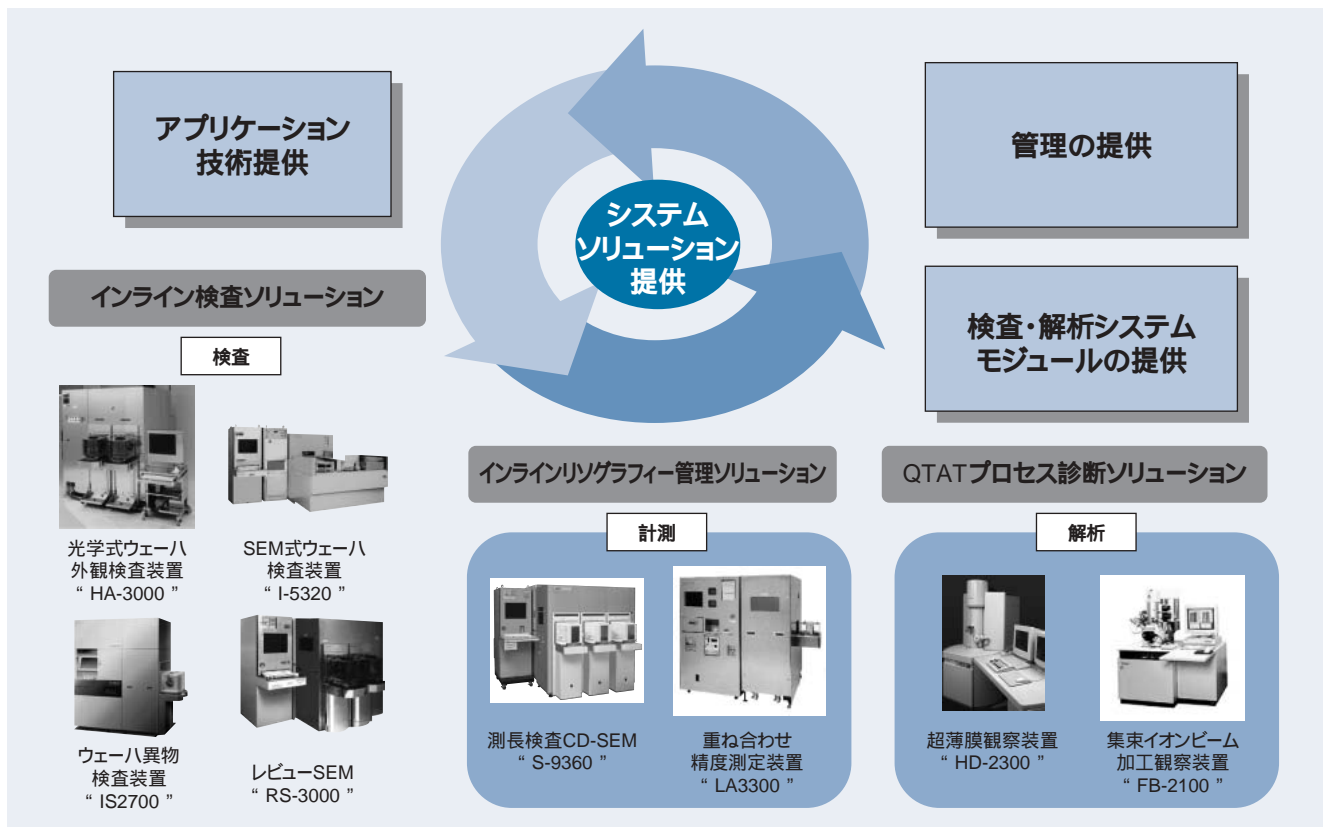
野副 真理 Mari Nozoe

二宮 拓 Taku Ninomiya

一安 洋二 Yōji Ichiyasu

品田 博之 Hiroyuki Shinada

磯貝 静志 Seiji Isogai



注:略語説明 SEM(Scanning Electron Microscope), QTAT(Quick Turnaround Time), CD-SEM(Critical Dimension SEM)

日立グループの半導体デバイス計測、検査、解析システム

日立グループは、半導体デバイスの高品質・高効率生産を実現するために、計測、検査、解析用個別機器に加え、デバイスとプロセスごとの検査・解析アプリケーションを提供している。

2004年に入り、90nmノード製品の量産と65nmノード製品の開発が本格化してきた。このような半導体デバイスの開発期間短縮と高品質・高効率生産では、特にデバイスの電気特性を評価し、プロセス条件の最適化や管理にフィードバックしていく技術が重要

となる。

このため、日立グループは、電気特性評価に着目し、多様なデバイスやプロセスに応じた検査・解析装置とアプリケーション技術を検査・解析ソリューションとして提案している。

1 はじめに

半導体デバイスの製造では、2004年から90nmノード製品の量産が始まるとともに、次世代の65nmノード製品の開発が本格化してきた。このように、きわめて短期間で製品の開

発と試作を繰り返しながら量産プロセスに早期に移行する垂直立ち上げを実現するためには、プロセス条件を早期に最適化することが必要となる。また、量産開始後も信頼性の確保や歩留り向上、品質管理が課題となる。このような製品開発、量産プロセスの確立、早期歩留り向上においては、半導体デバイス設計情報に基づいたインラインでのパターン形状評価や

欠陥レベルの評価を行う技術、デバイスの電気特性を管理する技術、歩留りを低下させる要因をいち早く突き止め、デバイスの製造条件や生産管理情報を提供する技術が求められている。

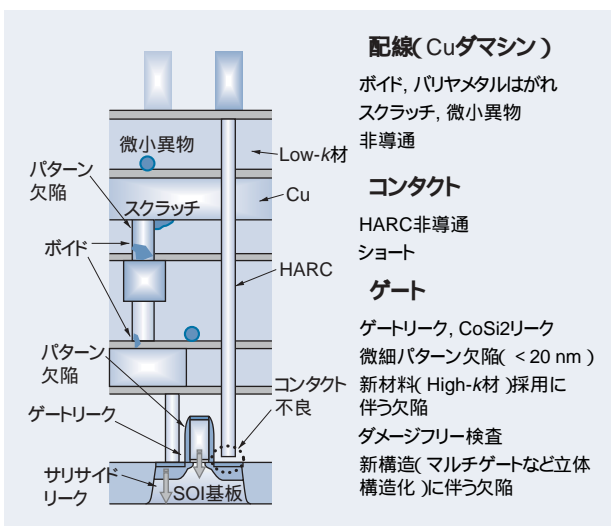
このためには、微細構造の形状を解析する種々の計測技術に加え、コンタクト抵抗やリークといったデバイスの特性に直接影響するパラメータを評価する技術を製造工程の途中に適用して早期に特性不良を検出し、原因を究明して歩留り向上につなげるための総合的な検査・解析ソリューションを構築することが重要である。

ここでは、半導体デバイスの高品質・高効率生産のための日立グループの検査・解析ソリューションについて述べる。

2 半導体デバイスへのニーズ

65 nmノードのデバイス構造の特徴と、検査項目を図1に示す。デバイス構造に関しては、高速動作を実現するため、ゲートではマルチ構造の採用が検討されている。また、パンチスルー抑制や消費電流の低減といった目的で、ひずみSiの採用、積み上げ拡散層、SOI(Silicon on Insulator)などが採用される傾向にあるほか、ゲート絶縁膜の信頼性確保のために、High-K(高誘電率)材料が採用されている。一方、ハイエンドデバイスの配線ではCuデュアルダマシンの多層配線が主流になり、配線層間絶縁膜用にLow-k(低誘電率)材料が採用されている。したがって、配線間をつなぐコンタクトホールが増加し、コンタクト形成プロセスが歩留りに与える影響が大きくなっている¹⁾。

このような傾向に伴い、検査に要求される項目(DOI :



注：略語説明 Low-k(低誘電率), HARC(High Aspect Ratio Contact), High-k(高誘電率), SOI(Silicon on Insulator)

図1 半導体デバイスの構造と欠陥の種類

65 nmノードで予想される半導体デバイスの構造と欠陥の種類を示す。Low-k, High-kなどの新材料が増えるとともに半導体デバイスへの要求性能も大幅に高まる。

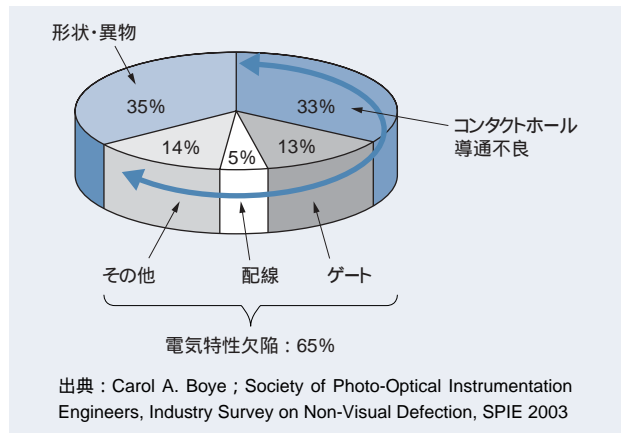


図2 欠陥のうち電気特性欠陥が占める割合とその内訳例

SEMATECHで歩留り低下の要因を解析した結果、65%が電気特性欠陥であった。

Defect of Interest)は(1)Cu配線のボイドや層間の導通不良の検出,(2)各種コンタクト形成工程では高アスペクトコンタクトの導通検査,ショート(短絡)欠陥の検出,(3)ゲート絶縁膜やCoSi₂のリーク,微小形状異常の検出,マルチ構造やLow-k, High-kなどの新材料に対応する検査などである。また、微細化に伴い、プロセスマージンがますます厳しくなるため、各種デバイス構造の計測とともに、ウェーハ全体の特性や形状の出来栄を把握することが求められている。問題となる欠陥のうち電気特性欠陥が占める割合とその内訳の例を図2に示す。コンタクトや配線などの電気特性欠陥が全体の60%以上を占めるという事例が報告されており、これらの不良を検査することの重要性がわかる²⁾。

3 電気特性不良に対応するソリューション

上述のニーズに対し、日立グループは、SEM(走査電子顕微鏡)式ウェーハ検査装置によって電気特性欠陥を検査する技術、レビューSEMを用いて電気特性不良と異物などを区別、分類する技術、原因を早期に究明するための短TAT(Turnaround Time)解析技術を提供している。これらの各技術について以下に述べる。

3.1 欠陥の検出

コンタクト導通不良や配線のショート、あるいはボイドのような、表面からは見えない電気特性不良を顕在化させて検出するためには、SEM式ウェーハ検査装置が有効である。SEM式ウェーハ検査装置は、ウェーハ表面に電子ビームを照射し、放出される二次電子を検出するもので、半導体デバイス内部配線の導通状態によって変化する二次電子の放出量を画像コントラストとして検出する(電位コントラスト検出)³⁾。この原理を図3に示す。例えば、コンタクト非導通不良が発生した個所に電子ビームを照射すると、正常なホールの底に

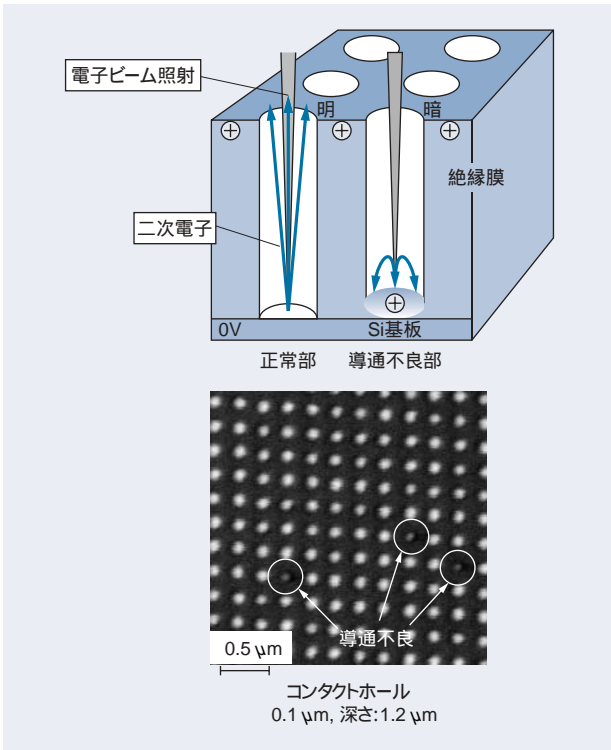


図3 電位コントラストの原理と導通不良の観察例

穴底の帯電状態によって検出器に到達する二次電子の数が変わるため、正帯電モードの場合、正常なホールは明るく、導通不良のホールは暗くなる。

比べて帯電電位が高くなることから、ホールの底から引き出される電子の数が正常部と不良部では異なる結果となる。絶縁膜を正に帯電させる条件では、正常なホールは明るく、導通不良部は暗くなる。このような原理、すなわち絶縁膜の帯

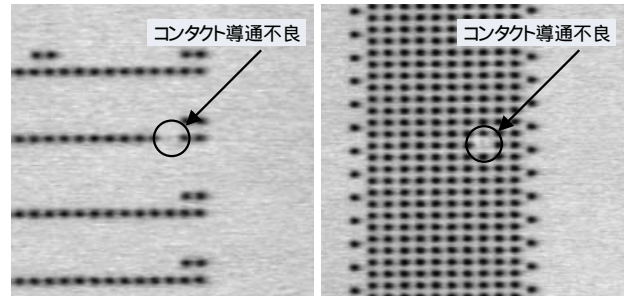


図4 DRAM周辺回路のコンタクト検査にSEM式ウェーハ検査を適用した例

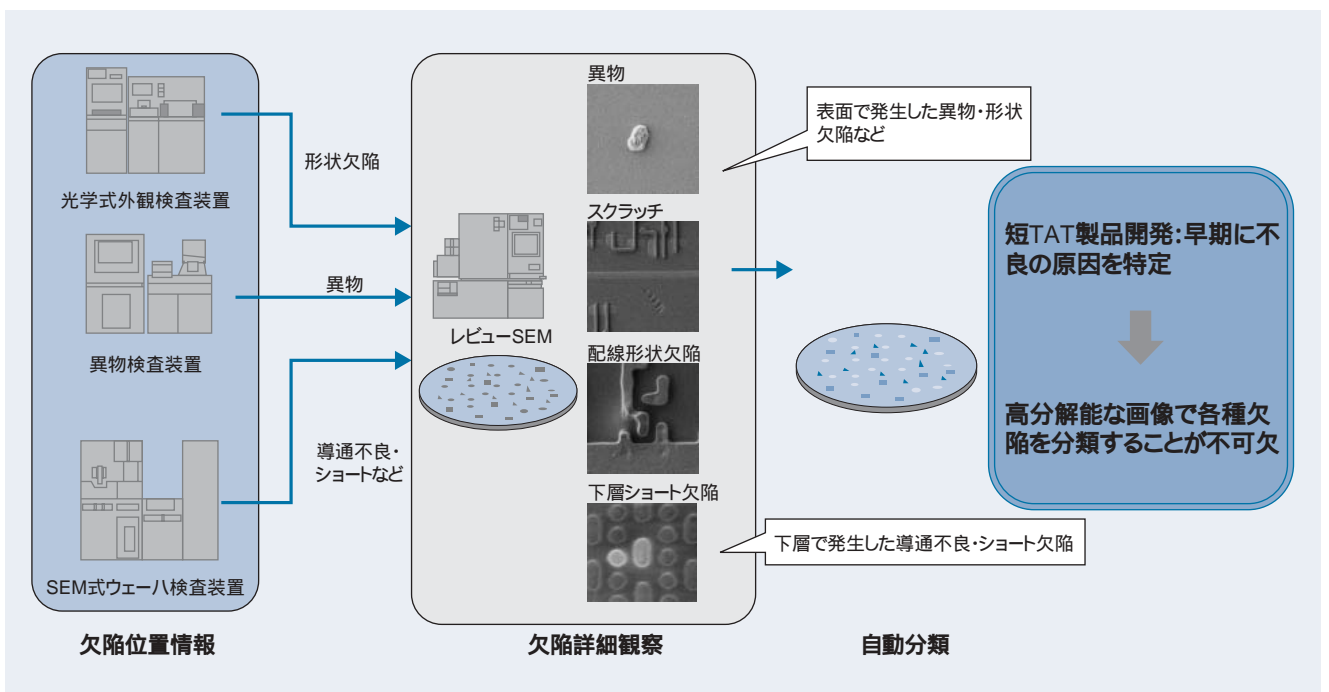
アスペクト比10以上のコンタクトホール検査に適用することにより、欠陥を安定して検出できる。

電が形成する電界による二次電子検出効率の変化を応用することにより、リークやショート、断線など、半導体デバイスの抵抗や容量といった電気特性の異常も顕在化させることができる。

最先端DRAM(Dynamic Random Access Memory) 製品でトランジスタと配線をつなぐ周辺回路のコンタクト検査にこの技術を適用した例を図4に示す。アスペクト比10以上のコンタクトホールで、安定して導通不良を検出できており、プロセスモニタとして有効であることがわかる⁴⁾。

3.2 欠陥の分類

レビューSEMは、検査装置によって検出された欠陥位置情報に基づいて不良内容を観察、分類する装置である。開発試作段階では多種多様の欠陥が発生するため、その中



注：略語説明 SEM(Scanning Electron Microscope) , TAT(Turnaround Time)

図5 レビューSEMの役割

各種の検査装置で検出した欠陥の中から、異物や形状不良、電気特性欠陥を分類し、致命的なものだけを抽出する。

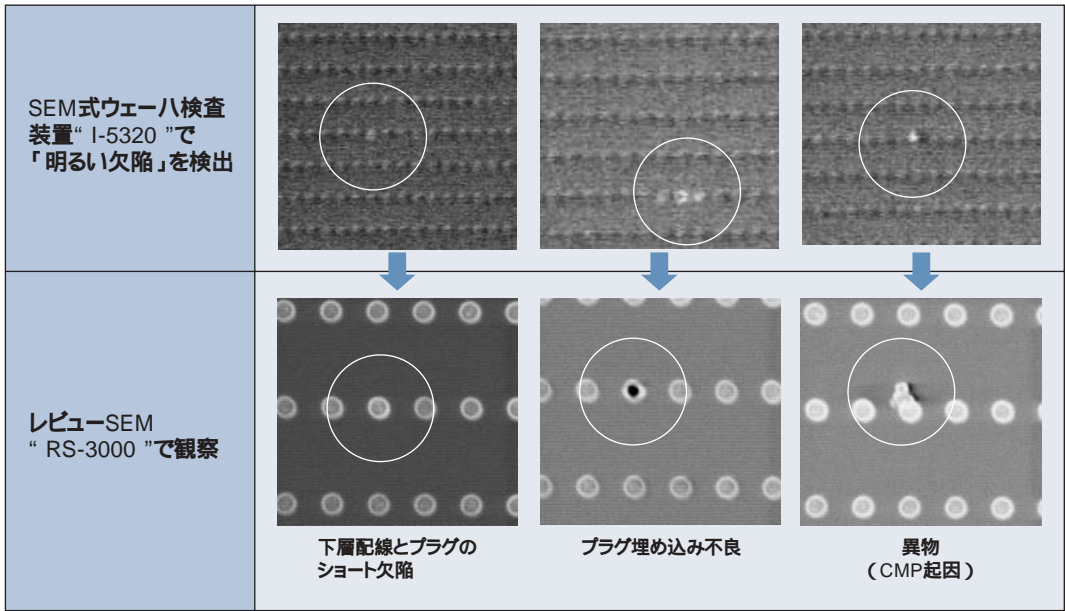


図6 SEM式検査で「正常部よりも明るい欠陥」として検出された欠陥をレビューSEMで観察した例

高分解能なレビューSEMで観察することで、不良の詳細な内容を把握することができる。

注：略語説明
CMP(Chemical-Mechanical Polishing)

から解析すべきポイントを効率よく抽出し、レビューすることが重要である⁵⁾。前述のSEM式ウェーハ検査装置をはじめ、各種の検査装置で検出した欠陥の中から、異物や形状不良、電気特性欠陥を分類し、致命的なものだけを抽出する(図5参照)。

SEM式検査で「正常部よりも明るい欠陥」として検出された欠陥をレビューSEMで観察した例を図6に示す。一つは下層のショート、一つはプラグ埋め込み時のボイド、もう一つはプラグパターン上に付着した微小異物であった。このように、高分解能でレビューすることで、高精度に不良の内容を特定することができる。

SEM式ウェーハ検査装置では、現実的なスループットを実現するために、電子ビームを繰り返しスキャンしないで、最大100 nAという大電流ビームを用いて1回のスキャンで高SN

(Signal-to-Noise)比の画像を取得する。一方、レビューSEMでは、ビーム電流が通常のSEMと同程度である。帯電現象を利用する電位コントラストはビーム電流に依存することから、検査SEMで検出できた電位コントラスト欠陥を通常のレビューSEMでは位置の特定と観察ができないことがある。これを解決するために、レビューSEM“ RS-3000 ”には帯電制御電極を搭載し、電位コントラスト欠陥の観察能力を高めている。

3.3 欠陥解析

上述した、表面から見えにくい欠陥について不良の原因を特定するためには、最終的に高分能SEMやSTEM(走査透過電子顕微鏡)による解析が必須となる。解析のためには、欠陥個所近傍から複数サンプルの抽出や、欠陥の種類に

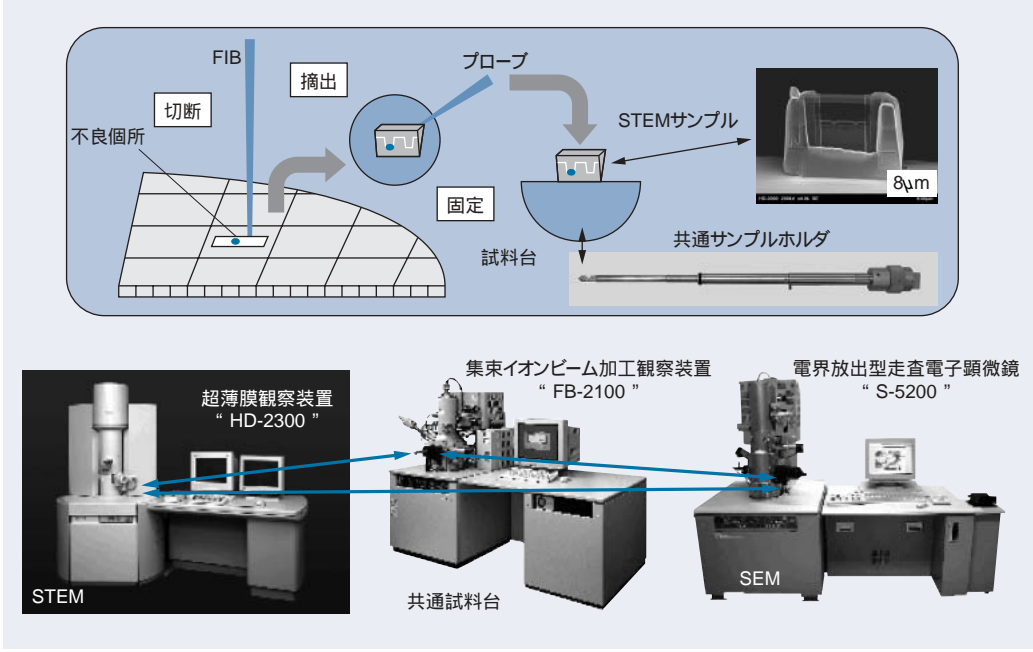


図7 日立グループの不良解析システム

マイクロサンプリングによって不良個所を高精度に切り出し、STEMや高分解能SEMでこれを観察する。

注：略語説明
FIB(Focused Ion Beam),
STEM(Scanning Transmission Electron Microscope)

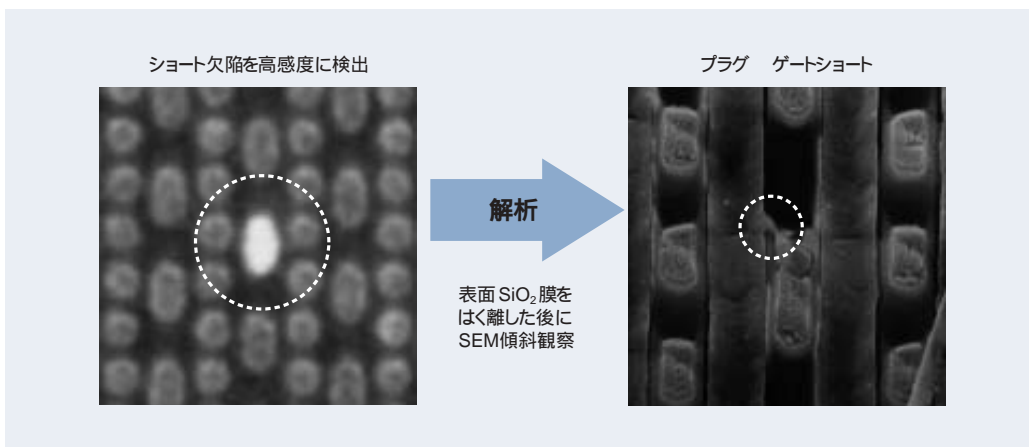


図8 SEM式検査で検出した欠陥の原因をレビューSEMで確認した例

表面の酸化膜をはく離し、プラグとゲートがショートしていることを確認した。

よって切り出す方向が異なるサンプルを抽出したりするなどのくふうが必要であり⁶⁾、マイクロサンプリング法⁷⁾が有効である(図7参照)。

4 検査・解析アプリケーション

前章で述べた技術を各種デバイスの検査・解析に適用した事例について以下に述べる。

まず、SEM式ウェーハ検査装置¹⁾ I-5320¹⁾によるインライン検査をDRAM製品のSAQ(Self-Aligned Contact)工程(プラグ埋め込み後)に適用した事例では、検査のターゲットはショート欠陥である。インライン検査を適用した結果、正常なプラグパターンより先明いプラグが検出された。レビューSEM“RS-3000”で電位コントラスト欠陥であることを確認し、最終的に表面のシリコン酸化膜をはがすことにより、プラグがゲートとショートしていることを突き止めた⁸⁾(図8参照)。

次に、Cu配線のテストパターン(Cuをめっきして表面を研磨した後)を評価した事例では、ターゲット欠陥はCuのボイドである。SEM式ウェーハ検査装置¹⁾ I-5320¹⁾を用いて、図9に示す構造(コンタクトチェーン)のテストパターンを評価したところ、コントラストが変化している個所を検出した。欠陥部を挟

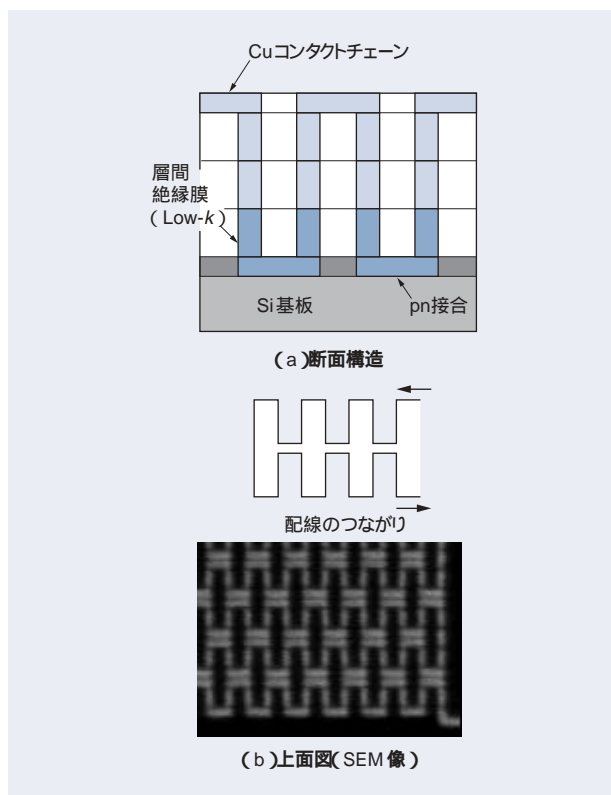


図9 コンタクトチェーンのテストパターン構造

コンタクトチェーンを高密度に配置したテストパターンを示す。

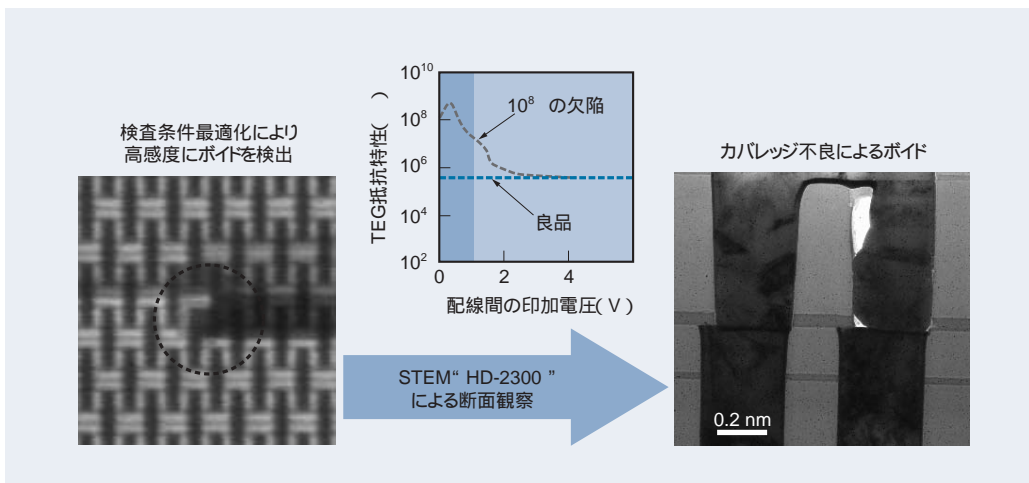


図10 コンタクトチェーンの不良部の解析結果例

SEM式検査で検出した不良部について、電気特性と断面を解析した結果例を示す。

注：略語説明
TEG(Test Element Group)

んだ配線の両端の電気特性 ($I-V$ 特性) を測定した結果, コントラストの高い個所では高抵抗欠陥を検出していることがわかった。しかし, 特性評価では, 欠陥部に2~3Vの電圧を印加すると欠陥部の抵抗が急速に低下し, 正常なコンタクトチェーンと同じ特性になってしまうことが明らかとなった。これは, 高抵抗欠陥を高感度に検出するためには, 配線部の帯電電位が欠陥が顕在化できる電圧に制御する必要があることを示している。集束イオンビーム加工観察装置「FB-2100」に搭載したマイクロサンプリングによって欠陥部位をサンプリングし, STEM「HD-2300」で観察という一貫した検査・解析を実施した結果, バリヤメタルとCuのカパレッジが悪いために抵抗が高くなっていることが判明した⁹⁾(図10参照)。

このように, フロントエンドではトランジスタの特性に, バックエンドでは配線の歩留りと信頼性にそれぞれ直接影響する検査を適用し, 不良が検知された際には早期に原因を究明することで, 量産の立ち上げと歩留り向上に寄与することが可能となる。

5 おわりに

ここでは, 日立グループの半導体デバイスの検査・解析ソリューションについて述べた。

近年, 半導体製品のサイクルが短くなるとともに, SoC (System on Chip) など多品種少量生産傾向が強くなってきたことにより, 製品開発期間を短縮するための検査・計測から解析に至る流れがますます重要となってきた。このため, 製造プロセス条件を短期間に最適化し, 発生した不良の原因を即座に究明して歩留りの垂直的向上に寄与するための一

貫した検査・解析ソリューションが求められている。

一方, 半導体の製造プロセスや製品の多様化に伴い, 歩留り向上に要求されるニーズも多様になってきており, 製品や製造ラインごとに最適な検査手法・歩留り向上手法の提案が期待されている。

また, 新材料や新プロセスの採用に伴い, 歩留り向上手法だけでなく, 電子ビームによるダメージの影響など, 半導体デバイスの構造や物性との相互作用を知ることが重要になっている。日立グループは, これらも含めたトータルソリューションの提案を図っていく考えである。

参考文献

- 1) 渡辺, 外: 半導体デバイスの高品質・高効率生産を支援する検査解析ソリューション, 日立評論, 85, 4, 299~304 (2003.4)
- 2) Carol A. Boye: Industry Survey on Non-Visual Defect Detection, SPIE 2003
- 3) 野副, 外: ディープサブミクロンプロセス評価解析技術(2), 電位コントラスト像による導通不良の解析, 第46回応用物理学会講演予稿集 (1999.3)
- 4) Nozoe, et al.: Application of Novel EB-Inspection to In-Line Monitoring for State-of-the-Art DRAM Products, ISSM (2003)
- 5) 江口, 外: 次世代半導体歩留り向上支援ソリューション, 日立評論, 84, 3, 261~266 (2002.3)
- 6) 古田, 外: TEMによる結晶欠陥起因電流リーク不良解析技術, LSI テスティングシンポジウム2002会議録 (2002.11)
- 7) 梅村, 外: 電子顕微鏡用マイクロサンプリング技術の開発, 精密工学会誌, Vol. 68 (2002.6)
- 8) Miura, et al.: Effect of In-line Electron Beam Inspection on SOC Process Development, International Symposium on Semiconductor Manufacturing (Sept. 2002)
- 9) Matsui, et al.: A Technique for Void Detection Using Electron-Beam-Based Wafer Inspection, Electrochemical Society (May 2003)

執筆者紹介



野副 真理

1986年日立製作所入社, 株式会社日立ハイテクノロジーズ ナノテクノロジー製品事業部 研究開発本部 アプリケーションテクノロジーセンター 所属
現在, 電子ビームを用いた検査・解析アプリケーション開発に従事
応用物理学会会員
E-mail: nozoe-mari@naka.hitachi-hitech.com



磯貝 静志

1981年日立製作所入社, 株式会社日立ハイテクノロジーズ 設計・製造統括本部 那珂事業所 所属
現在, 半導体検査・歩留り向上支援システムの開発に従事
応用物理学会会員, 電子情報通信学会会員
E-mail: isogai-seiji@naka.hitachi-hitech.com



品田 博之

1985年日立製作所入社, 中央研究所 ソリューションLSI開発センター 先端技術開発部 所属
現在, 電子ビームを用いた半導体の計測検査装置の開発に従事
応用物理学会会員, 日本応用磁気学会会員
E-mail: shinada@crf.hitachi.co.jp



一安 洋二

1984年日立製作所入社, 株式会社日立ハイテクノロジーズ デバイス製造装置事業統括本部 評価装置営業本部 製品戦略部 所属
現在, ウェーハ外観検査・レビュー装置の事業計画に従事
応用物理学会会員
E-mail: ichiyasu-yoji@nst.hitachi-hitech.com



二宮 拓

1988年日立製作所入社, 株式会社日立ハイテクノロジーズ ナノテクノロジー製品事業部 エレクトロニクス第一設計部 所属
現在, SEM式外観検査装置の開発, 設計に従事
E-mail: ninomiya-taku@naka.hitachi-hitech.com