

# シリコンランジスタを使用した 量子コンピューティング

## ビットから量子ビットへ

量子コンピューティングは、今後10年を牽引するイノベーションドライバーになろうとしている。その情報処理能力により、創薬の加速やオンラインセキュリティの向上などをはじめ、人工知能の高度化が急速に進むと考えられる。

量子コンピュータの実現は社会に大きな影響をもたらすと予想されるが、このパラダイムシフトを可能にするハードウェアの構築は最大の技術的課題の一つである。

日立ケンブリッジラボの量子情報チームは、CMOS技術を用いてこの課題を解決しようと取り組んでいる。CMOSは、携帯電話、コンピュータや自動車など従来のあらゆる情報処理機器に遍在する技術である。量子情報チームは、これらのランジスタ内に閉じ込めた単一電子のスピンを極低温で利用することで、開発コストを抑えると同時に、スケーラブルなソリューションを実現することをめざしている。本稿では、この技術の構成要素であるスプリットゲートランジスタと、汎用量子プロセッサを構築するためのスケーリング戦略を紹介する。

M. Fernando Gonzalez Zalba

James Haigh

Tsung-Yeh Yang

Lisa Ibberson

### 1. はじめに

新たな化学物質、創薬、新材料の調査を目的とする研究は、効率的な食料生産、がん治療、世界的なエネルギー消費量の削減などの、人々にとって重要な社会課題を解決することにつながる。これまでにない「オーダーメイド」型ソリューションの開発が、これらの研究を加速する可能性を秘めている。従来型のアプローチによるこのようなソリューションの開発では、初めにコンピュータシミュレーションによって適切な候補を選別していた。しかし、フォンノイマン型計算機に基づく現在のシミュレーション手法では、計算量の増加に伴い莫大な時間がかかってしまう。

汎用量子コンピュータは、この課題を解決し、計算を加速するための優れたソリューションである。量子コンピュータは、重ね合わせやもつれなどの量子系でのみ発

現する現象を利用する。これにより、量子コンピュータは自在にプログラムできる量子系を形成しており、対象の量子系を人工的に再現し安定状態に導くことで解を得る多目的ツールとなる。

量子コンピュータでは、量子ビットまたはキュービットと呼ばれる新型の情報単位を用いる。量子ビットでは、二つのバイナリを重ね合わせた状態として、ビット情報の1と0を同時に持つことができる。さらに、量子ビット同士は互いにもつれあった状態（量子エンタングルメント）にあるため、その状態内の1量子ビットに対する論理演算が、系全体に影響を与える。この重ね合わせと量子もつれにより、ビット数を増加させると指数関数的に大規模な計算空間を構築できることになるため、特定の計算に関しては従来型よりも指数関数的に高性能な演算を実現する。

実用的な汎用量子コンピュータは材料シミュレーションの枠を越え、暗号化によりオンラインセキュリティを強化したり、未ソートデータベースの高速検索により

ビッグデータ解析を推進したり、最適化により金融市場のトレンドを予測したりすることになると考えられる。

量子プロセッサ自体はすでに存在するが、現状の量子プロセッサの性能はスーパーコンピュータに遠く及ばない。NISQ (Noisy Intermediate-scale Quantum) と呼ばれる技術の最初の開発の波を導いたのは、イオントラップと超伝導体という二つの技術である。

イオントラップは、電磁場帯内で捕捉した単一帯電原子を量子ビットとして使用する。超伝導体は同時に二つの異なる挙動で振動する電気共振器である。イオントラップはIonQ, Inc., Alpine Quantum Technologies GmbH, ハネウェルなどの企業によって研究されており、超伝導体はIBM, Google LLC, Alibaba, Intel, Rigetti Computingなどによって研究されている。

NISQ技術はこれまでに、数十量子ビットの同時計算を実証している<sup>1)</sup>。これらの目的特化型マシンは近い将来、その程度はまだ予測不能とはいえ、従来型アルゴリズムよりも高速で単純な量子アルゴリズムを実行する可能性がある(図1参照)。

しかし、理論的に証明された速度でアルゴリズムを実行するには、上述の量子ビット数では十分ではない。単純な材料シミュレーションの実行に必要な量子ビット数は $10^2 \sim 10^3$ 単位、任意の複雑なシミュレーションには $10^6 \sim 10^8$ 単位が必要と予想されている<sup>2)</sup>。

このため、量子コンピューティングの可能性を明らかにするには、量子ビット数の拡大が最大の課題である。しかし、イオントラップと超伝導体量子ビットについては、現在の量子ビット密度がそれぞれ1量子ビット/cm<sup>2</sup>と100量子ビット/cm<sup>2</sup>である。この密度では、フットポー

ルスタジアムまたは一部屋全体に匹敵するサイズのコンピュータと、大規模科学施設に匹敵するインフラ投資が必要になる。そのため、イオントラップ及び超伝導を用いた量子ビットでは、量子ビット数の拡大に課題がある。

日立ケンブリッジラボでは、拡張性の問題を解決し、初の汎用量子コンピュータを構築するための代表的ハードウェアとなる新技術を開発している。

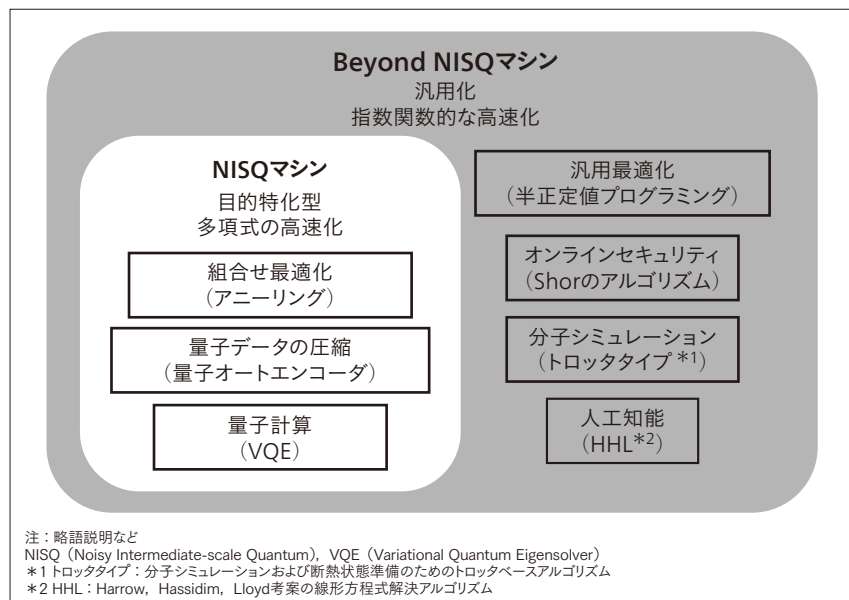
量子ビットに拡張性を持たせるために、あらゆるマイクロプロセッサに遍在するデバイスであるシリコントランジスタを使用した。世界で最も多くのトランジスタの集積を可能にした従来型コンピューティングと同じ技術を利用することで、前例のない量子ビット密度となる $10^8$ 量子ビット/cm<sup>2</sup>を実現しながら、シリコンファウンドリで量産可能な費用対効果の高いチップサイズソリューションを開発することをめざしている。このソリューションはBeyond NISQ時代の先駆けとなり得る。

さらに、優れたファブレスビジネスモデルをマイクロエレクトロニクス業界から量子ナノエレクトロニクス業界に移行することで、量子コンピューティングを多数の新しい企業に開放するものである。

本稿では、新技術の基本構成要素であるスプリットゲートトランジスタと量子ビットについて述べ、高感度量子ビット読出し検出技術などの開発に取り組む日立ケンブリッジラボで現在進行している実験の成果を紹介する。また、Beyond NISQマシンの構築に不可欠なステップである従来型エレクトロニクスと量子エレクトロニクスの初の統合について述べたのち、最後にスケールアップ計画を記す。

図1 | 量子アルゴリズム

NISQマシンは目的特化型の単純な量子アルゴリズムを限られた用途で実行できる。Beyond NISQマシンはNISQマシンを含み、多目的に対応し、任意の複雑な量子アルゴリズムを計算できる。



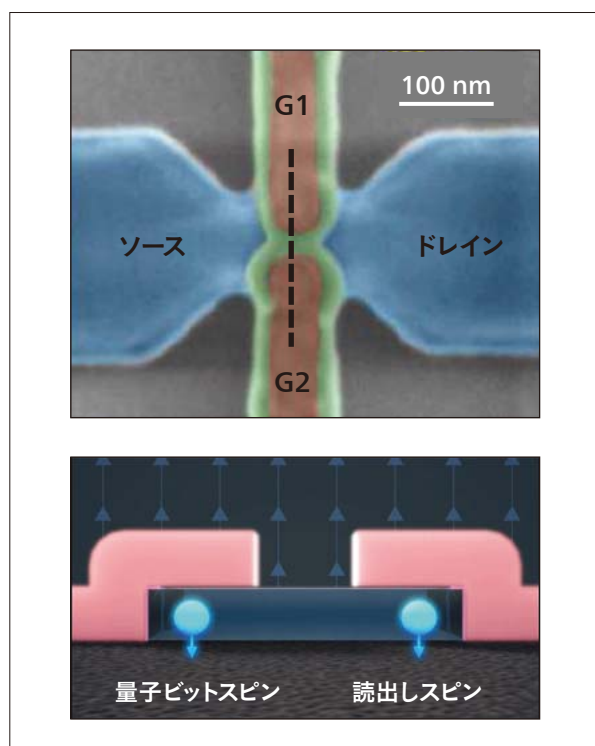
## 2. CMOS技術を使用したスピン量子ビット

日立ケンブリッジラボの量子コンピューティングの基本要素は、スプリットゲートトランジスタである。これは完全空乏型SOI (Silicon on Insulator)電界効果技術に基づいており、ソースおよびドレインにオーミックコンタクトを持つシリコンナノワイヤと中央の絶縁チャンネルで構成されている(図2上図参照)。金属電極G1およびG2が酸化シリコンの絶縁薄膜を介してチャンネル上に配置されている。この構造はCMOS (Complementary Metal-oxide-semiconductor) 技術で普及しているトランジスタと同一であるが、一つ異なるのはゲートがチャンネル中心部で二つに分かれている点である(スプリットゲート)。日立ケンブリッジラボでは、このトランジスタをミリケルビン温度まで下げ、ゲートに適切な電圧を印加することで、チャンネル断面の各コーナーに単一電子を隔離できることを実証した。

電子には、スピンという量子コンピューティングの応用に適した自由度がある。電子スピンは、磁場によって下向き(時計回り)または上向き(反時計回り)に反転

図2 | スプリットゲートトランジスタ

上図は、疑似カラーを使用したスプリットゲートトランジスタの電子顕微鏡写真を示す。金属ソースおよびドレインコンタクト、金属電極G1およびG2、絶縁酸化シリコン、破線はボトムパネル面の外観を示す。下図は、ゲート方向に沿ったスプリットゲートトランジスタ断面図を示す。球体が電子を表し、左側が量子ビットスピン、右側が読出しスピンを示す。



する。これらが量子ビット状態の0と1である。スピンは量子特性であるため、重ね合わせ状態になり、同時に0と1をとることができる。

量子コンピューティング技術には、初期化、読出し、書き換えという三つの基本要素が必要である。初期化するには、所望のゲート電圧を印加してスプリットゲートトランジスタに平行スピン状態の二つの電子スピンの分離された状態を実現する。左の電子スピンを量子ビットスピンと呼び、右のスピンを読出しスピンと呼ぶ(図2下図参照)。

次のステップは量子ビットスピン状態の読出しであるが、単一電子のスピンを直接読出すことはほぼ不可能である。日立ケンブリッジラボではその代わりに、スピン情報を検出しやすい電荷情報に変換する手法を開発した。量子力学の法則により、二つのスピンの平行状態にあるとき、これらがトランジスタの同一コーナーに存在することはできず、反平行状態時のみ同一コーナー内に存在できる。

日立ケンブリッジラボは、この基本的な量子力学特性を利用して高感度のスピン検出手法を開発した。これにより、スプリットゲート技術の拡張性を維持したまま、競合他社を2桁上回る速度(1  $\mu$ s未満の読出し時間)を達成し、世界記録となる高精度でスピンを読出すことに成功した<sup>4), 5)</sup>。この手法を「ゲートベースセンシング」と名付けた。ゲートベースセンシングは各分野のさまざまな技術に応用できる<sup>6)</sup>。

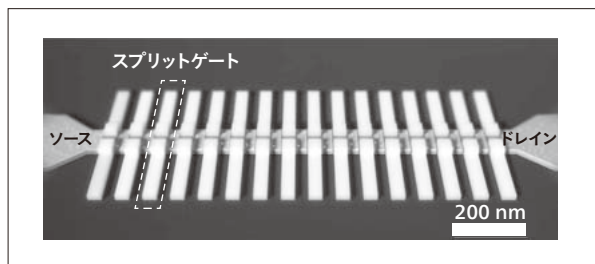
最後のステップは量子ビットの書き換え、すなわち量子情報の書き換えである。この目的のため、量子ビットゲートに直接印加したマイクロ波電気信号を使用した。マイクロ波パルスにより、必要に応じて、上向きスピン状態と下向きスピン状態を重ね合わせた任意の量子状態に回転させることができる。現在、日立ケンブリッジラボで重点を置いている研究は、スピン力学を制御して量子情報の書き込みを改善することで、後から複数量子ビット間の演算を生成できるようにすることである。

## 3. スケーリングおよび従来型エレクトロニクスとの統合

スプリットゲートトランジスタを使用したアプローチはモジュール方式であり、多数の量子ビットへの拡張性を備えている(図3参照)。日立ケンブリッジラボでは、より多くのスプリットゲートトランジスタを直列に配置することで、NISQアルゴリズムを実行し、量子コヒーレンス(量子メモリ)を維持できる電子スピン量子ビッ

### 図3| スプリットゲート技術を使用した物理スピン量子ビットアレイ内の論理量子ビットの簡易図

拡張性を実現するための設計で、破線の平行四辺形が一つのスプリットゲートトランジスタを示す。



トアレイを構築する予定である。このタイプの構造は論理量子ビットと呼ばれており、Beyond NISQ時代の基盤となる。さらに、このアレイ設計もモジュール方式であり、大規模量子コンピューティングを実現するため、二次元の格子でその他の論理量子ビットと統合および結合することができる。この目標を踏まえ、日立ケンブリッジラボは、量子アルゴリズムに特化したプラットフォームの設計を開始している。

最後に、シリコントランジスタ技術を使用した量子コンピューティングアプローチのもう一つの利点として、量子エレクトロニクスと従来型エレクトロニクスの統合が挙げられる。量子コンピューティングは特定のタスクセットの情報処理に効果を発揮するが、そのセットの範囲外のタスクは従来型エレクトロニクスを使用した方が効率的に実行できる。従来型エレクトロニクスと量子エレクトロニクスを統合することで、両技術の長所を生かすことができる。日立ケンブリッジラボはこの分野のパイオニアとして、デジタル/アナログ/量子エレクトロニクスの機能統合により効率的なシリコン量子ビットの読出しを初めて実証した。アーキテクチャの拡張性については参考文献7)、スケーリング戦略の詳細(特許)については参考文献8)を参照されたい。

## 4. おわりに

本稿では、シリコントランジスタを使用した量子コンピューティングの概念を紹介した。日立ケンブリッジラボでは、従来型エレクトロニクスに使用される技術と同じ技術を用いて、大規模量子コンピュータの構築という課題に取り組む予定である。原理証明実験では、シリコンスプリットゲートトランジスタが半導体ファウンドリで製造可能なスケーラブルソリューションを実現し、量子コンピューティングのBeyond NISQ時代を拓く可能

性が示された。このアプローチにより技術導入コストが削減され、多くの新しいファブレス企業にも量子コンピューティングの機会がもたらされる。シリコン量子コンピューティングに投資し、大規模量子コンピューティングに適用できるトランジスタ技術の可能性から価値を享受するための好機が訪れている。

## 謝辞

スプリットゲートトランジスタは、EUのHorizon 2020研究およびイノベーションプログラム(契約番号688539)から提供された資金を使用し、Leti(電子情報技術研究所)にて製造された。深く感謝の意を表する次第である。

## 参考文献

- 1) A. Acin et al.: The quantum technologies roadmap: a European community view, *New J. Phys.* 20, 080201 (2018.8)
- 2) A. G. Fowler et al.: Surface codes: Towards practical large-scale quantum computation, *Phys. Rev. A* 86, 032324 (2012.9)
- 3) M. F. Gonzalez-Zalba et al.: Probing the limits of gate-based charge sensing, *Nat. Commun.* 6, 6084 (2015.1)
- 4) A. C. Betz et al.: Dispersively Detected Pauli Spin-Blockade in a Silicon Nanowire Field-Effect Transistor, *Nano Lett.* 15, 4622-4627 (2015.6)
- 5) I. Ahmed et al.: Radio-Frequency Capacitive Gate-Based Sensing, *Phys. Rev. Applied* 10, 014018 (2018.7)
- 6) A. West et al.: Gate-based single-shot readout of spins in silicon, *Nat. Nanotech.* 14, 437-441 (2019.5)
- 7) S. Schaal et al.: A CMOS dynamic random access architecture for radio-frequency readout of quantum devices, arxiv1809, 03894 (2018.9)
- 8) M. F. Gonzalez Zalba et al.: Quantum Information Processing, US Patent. 9773208 (2017.9)

## 執筆者紹介



**M. Fernando Gonzalez Zalba**  
Hitachi Europe Ltd., European R&D Centre,  
Hitachi Cambridge Laboratory 所属  
現在、シリコン量子コンピュータの開発に従事  
理学博士  
王立協会フェロー



**James Haigh**  
Hitachi Europe Ltd., European R&D Centre,  
Hitachi Cambridge Laboratory 所属  
現在、トランスデューサー技術用光磁気インタフェースの開発に従事  
理学博士



**Tsung-Yeh Yang**  
Hitachi Europe Ltd., European R&D Centre,  
Hitachi Cambridge Laboratory 所属  
現在、シリコン量子コンピュータの開発に従事  
理学博士



**Lisa Ibberson**  
Hitachi Europe Ltd., European R&D Centre,  
Hitachi Cambridge Laboratory 所属  
現在、シリコン量子コンピュータの開発に従事  
理学博士