

ト ラ ン ジ ロ グ

——トランジスタ論理制御素子——

Transilog

——Transistor Logic Control Unit——

佐 野 司* 吉 田 長 生*

Tsukasa Sano

Takehari Yoshida

内 容 梗 概

トランジスタ論理制御素子トランジログを開発した。トランジログは一般産業における自動制御素子として開発されたもので、過酷な使用条件にも十分耐えうるものである。また強電回路特有の雑音についても詳細な実験によりその性格を明らかにし、雑音補償対策を確立した。

1. 緒 言

トランジログ (TRANSILOG) の名は、Transistor (トランジスタ) の Transi と Logic Control Unit (論理制御素子) の Log を組み合わせて命名されたもので、強電回路用トランジスタ式論理制御素子の商品名である。

トランジログは、ヒタログ (磁気増幅器式論理制御素子) に次いで開発されたもので、どちらも論理制御機能をもつ点ではまったく同様であるが、それぞれの特長を生かして使い分けることにより、従来ヒタログのみではカバーできなかった広い応用分野にわたって静止制御を適用することができる。

2. 弱電技術の強電技術への導入

最近、高級な自動制御技術が各方面で利用されてきたが、これに対処するには、従来用いられてきた強電用制御器具のみに頼ることは許されず

- (1) 迅速な制御を行なうため制御器具に非常に速い動作が要求される。
- (2) 多数個の制御素子を用いるので、制御素子を小形にまとめる必要がある。
- (3) 保守点検が不必要な機構とする必要がある。
- (4) 価格を低減する必要がある。

などの諸条件を満たすため弱電技術の導入が必要になってきた。しかし、弱電技術と強電技術は性格的に異なっており、弱電技術の導入にあたっては、両者の調和を図るため十分考慮しなければならない。

強電回路においては、振動衝撃などの機械的、温度湿度などの物理的、また各種誘導雑音などの電磁氣的悪条件が重なっており、これら諸条件下で用いられる弱電機器に対し十分な信頼性と寿命とを保証するには、各種部品の選択や回路の構成に注意しなければならない。

また、弱電回路と強電回路の橋渡しを円滑に行なわしめるよう考慮する必要があるのはもちろんであるが、そのほか、従来強電技術で利用されてきた回路構成技術をそのまま生かすために、制御素子の動作を接点式リレーと相似のものとするのも重要な条件の一つとなってくる。

弱電用機器においては一般に、強電機器におけるほど寿命に対する要求は厳格でないが、最近、制御用計算機のように生産に直結する弱電機器の開発が進められるにつれて、長寿命化に対する積極的な動きがみられるようになった。

3. トランジログの構成

トランジログの開発にあたっては、できるだけ使いやすくするた

* 日立製作所日立工場

め、付属素子をも含めた第1表の構成を考えた。第1表中、基本論理制御素子の一つである Not (否定) 素子が含まれていないのは、各論理制御素子が、Not 素子相当の出力も取り出しうる回路方式になっているためである。各素子の特性については第2表を参照されたい。

4. トランジログの設計

トランジログの基本回路を第1図に示す。抵抗 R_I はベース電流制限抵抗であり、抵抗 R_C はコレクタ電流制限抵抗である。入力電圧は I-E 端子間に I 端子側を負極性として加えられ、出力電圧は O-E 端子間に O 端子側を負極性として取り出される。Not 素子相当出力は $\bar{O}$ -E 間に得られる。抵抗 R_B および電源 V_B はバイパス回路を構成する。

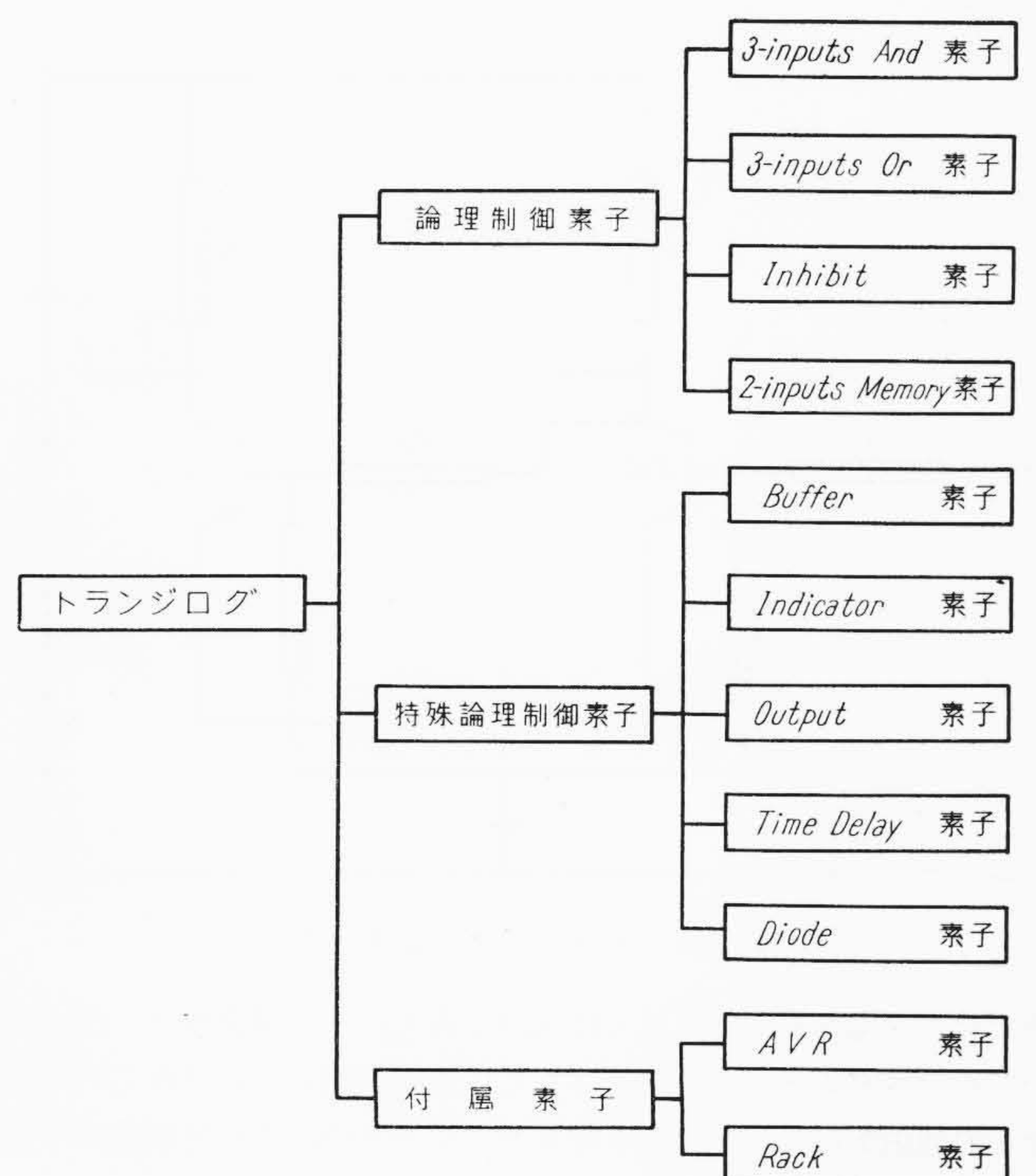
トランジログの設計にあたって最も重要なことは、トランジスタの特性をは握することである。特に注意すべきは

- (i) 特性のバラツキ
- (ii) 温度による特性の変化
- (iii) 電流レベルによる増幅率の変化

である。

トランジスタには使用温度に対し特性が非常に安定なシリコント

第1表 トランジログの構成

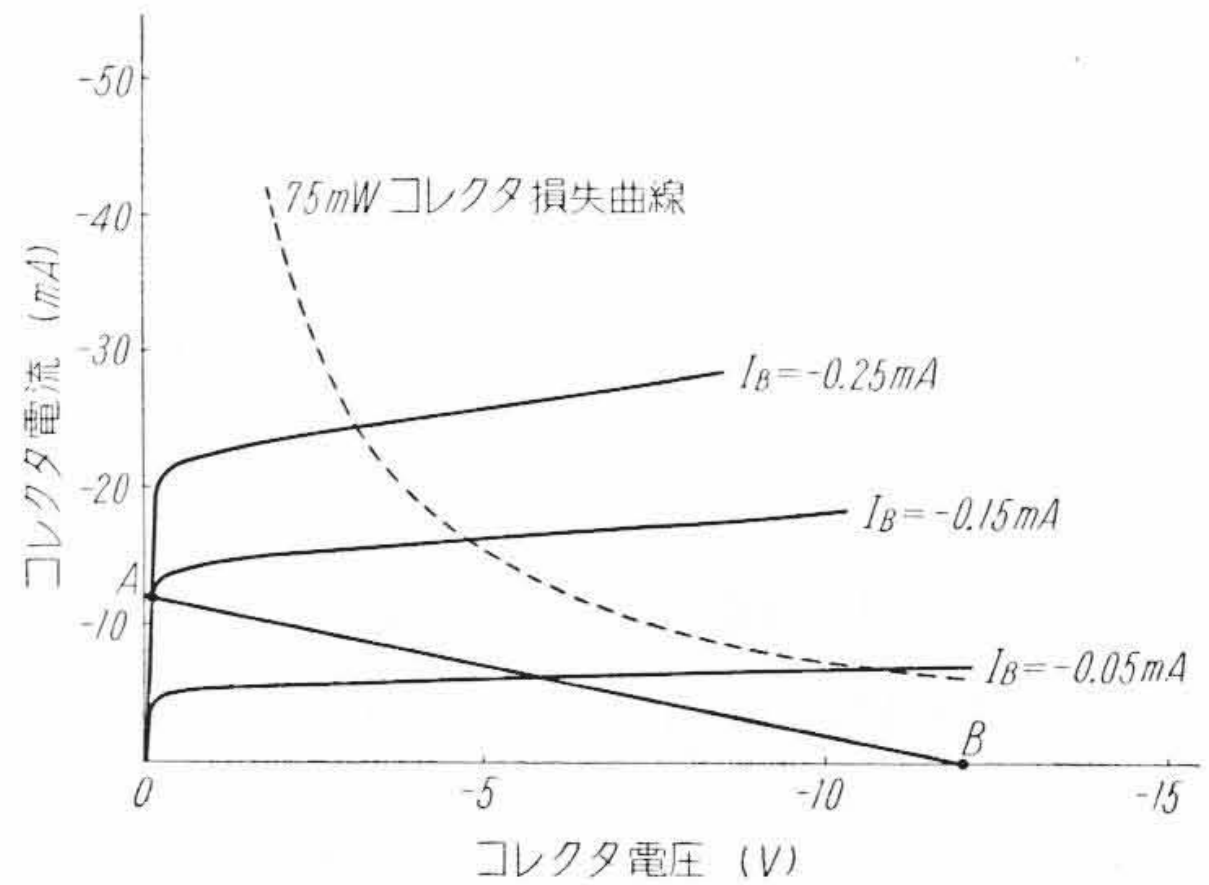


第2表 トランジログの動作

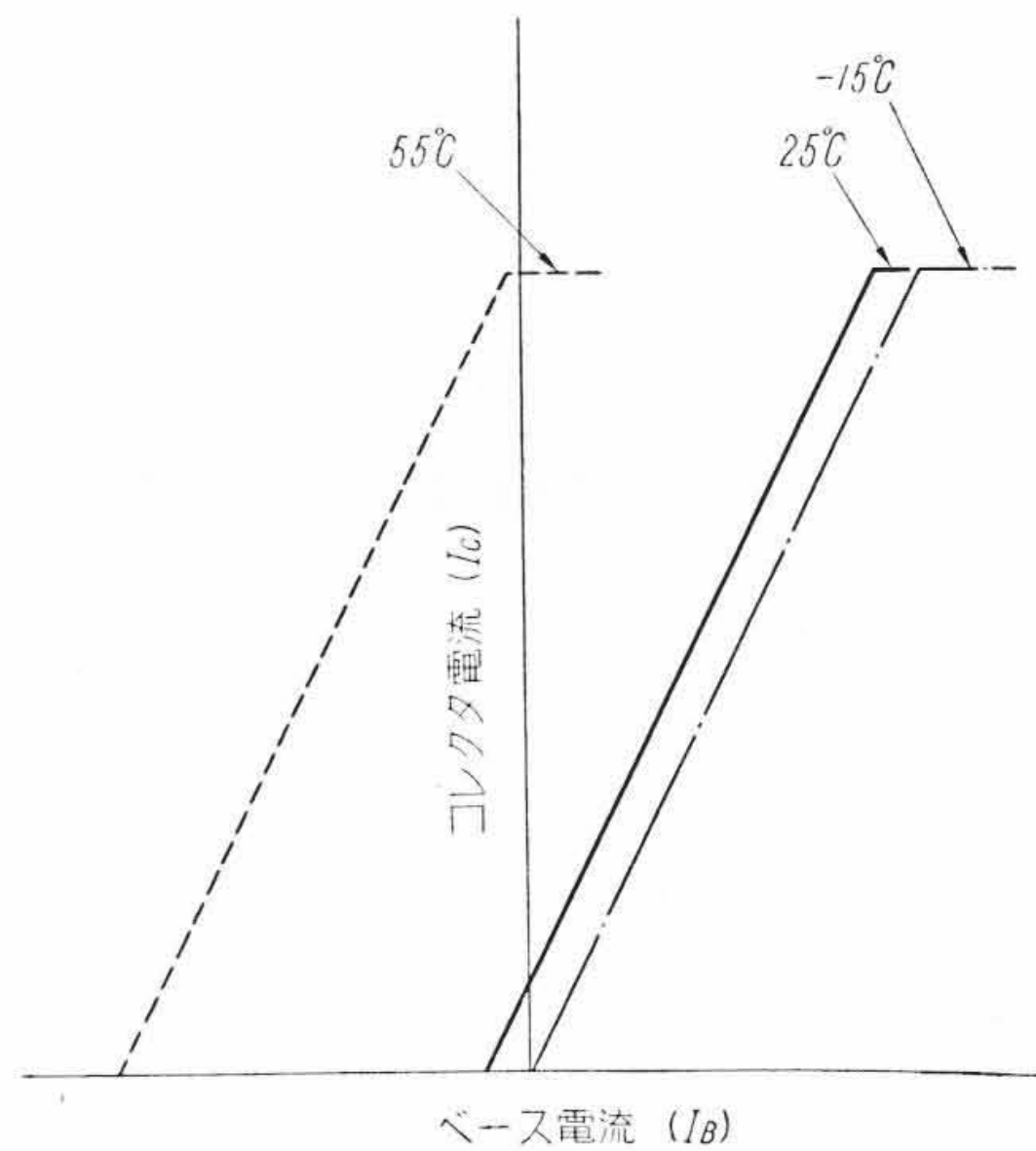
	素子名 形式	動作特性 ……O-E 間出力 ——O-E 間出力	機能
論理制御素子	3-inputs And 素子 LGT-3AN		I ₁ I ₂ I ₃ の3単位信号電圧が加えられている場合に限りO-Eに出力が得られる。O-EにはO-Eの逆位相出力が得られる。
	3-inputs Or 素子 LGT-3OR		I ₁ I ₂ I ₃ のいずれか一つまたはそれ以上の単位信号電圧が加えられるとO-Eに出力が得られる。O-EにはO-Eの逆位相出力が得られる。
	Inhibit 素子 LGT-1NH		-I の単位信号電圧が加えられぬ状態でIの信号電圧が加えられた場合に限りO-Eに出力が得られる。O-EにはO-Eの逆位相出力が得られる。
	2-inputs Memory 素子 LGT-2ME		I ₁ I ₂ の2単位信号電圧が加えられてO-Eに出力が得られ、信号電圧が消滅しても出力は維持される。-Iの単位信号電圧が加えられると出力は消滅する。O-EにはO-Eの逆位相出力が得られる。
特殊論理制御素子	Buffer 素子 LGT-BUF		I の単位信号電圧が加えられるとO-Eに出力が得られる。論理制御素子25個を駆動できる特長がある。
	Indicator 素子 LGT-IND		論理制御素子動作表示用ランプ点灯用で、Iの単位信号電圧が加えられるとランプが点灯する。ランプは外部設置とする。
	Output 素子 LGT-OUT		論理制御素子の微小出力を増幅して強電用接触器を駆動するためのもので、Iの単位信号電圧が加えられると接触器励磁電流が出力に得られる。
	Time Delay 素子 LGT-TD		Iの単位信号電圧が加えられてT秒後に出力が得られる。遅れ時間Tは可変抵抗により調整できる。可変抵抗は外部設置とする。
	Diode 素子 LGT-DD		シリコン整流器10個を一体にまとめたもので、ダイオードマトリックスの構成に利用する。
付属素子	AVR 素子 LGT-AVR		トランジログ駆動用12Vおよび6Vの直流定電圧電源を組み込んだもので、交流電圧を全波整流したのちトランジスタ式定電圧回路によりリップルを除去し平滑直流電圧に変換する機能をもつ。
	Rack 素子 LGT-RAC		トランジログ取付用の標準取付わくで、素子16個収納可能なものと、素子1個用と2種設けられている。

第3表 トランジスタの最大定格

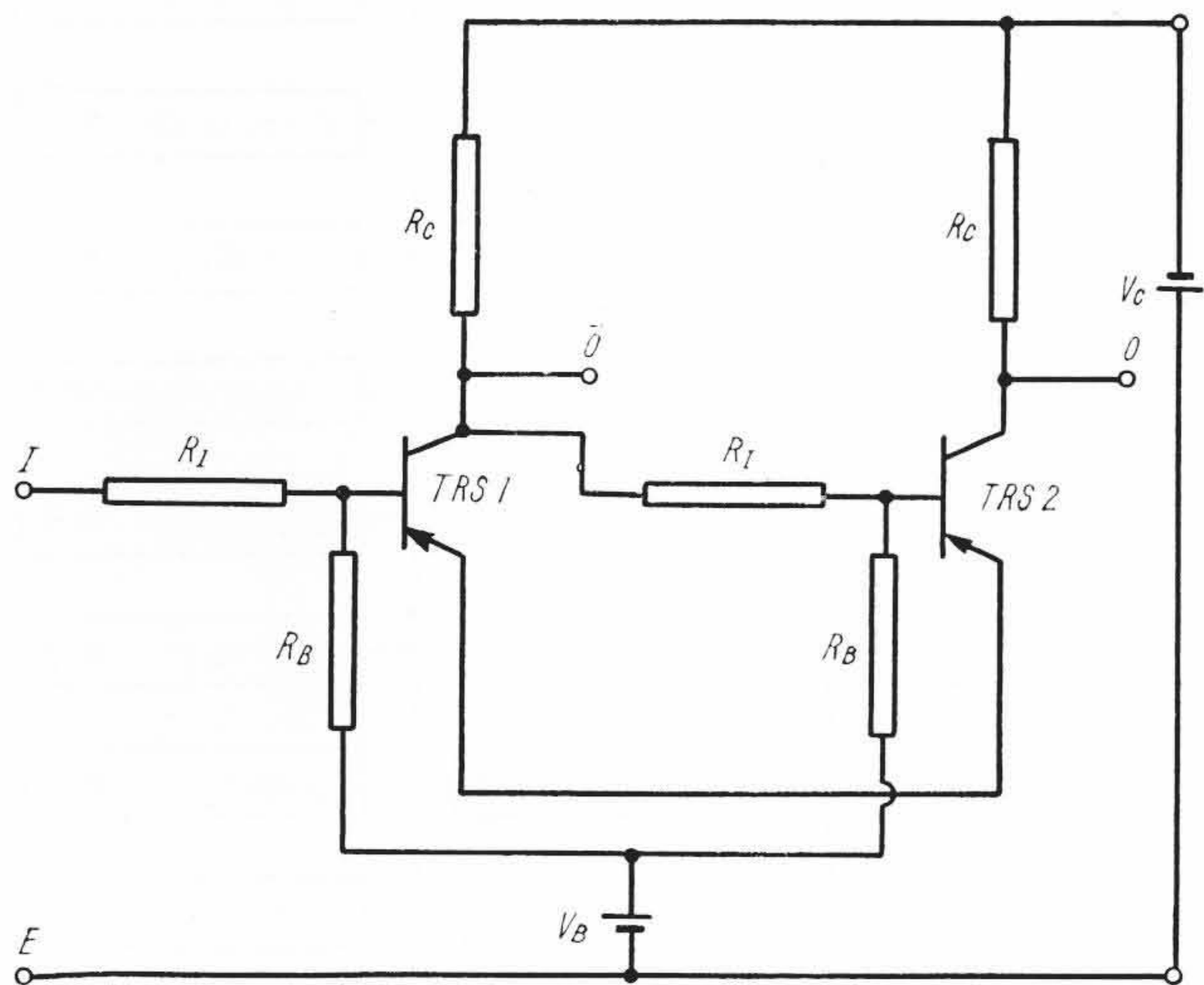
	単位	定格
コレクタ電圧	V	-25
エミッタ電圧	V	-12
コレクタ電流	mA	-70
エミッタ電流	mA	70
コレクタ損失	mW	75 at 55°C
周囲温度	°C	60
コレクタ損失によるジャンクション温度上昇	°C/mW	0.4



第2図 トランジスタ特性



第3図 周囲温度による増幅特性変化



第1図 トランジログ基本回路

ランジスタもあるが、現状では値段が高く、また開発後日が浅いのでゲルマニウムトランジスタほどその実態が明らかにされていないなどの理由から、ゲルマニウムトランジスタのほうが信頼性にすぐれていると判断し、トランジログではゲルマニウムトランジスタを

用いている。

4.1 トランジスタの特性

トランジスタは低周波電力増幅用で、しかも信頼性を高めるため過酷な試験を経た工業用トランジスタを用いることにした。トランジスタの最大定格を第3表に示す。

トランジスタの特性曲線は第2図に示すとおりである。許容コレクタ損失は温度によって異なり、周囲温度55°Cでは75mWしか許されない。また遮断電流 I_{co} も(1)式に示すように温度 T により変化する。

$$I_{co}=I_{COR}[e^{0.069(T-T_R)}] \dots\dots\dots (1)$$

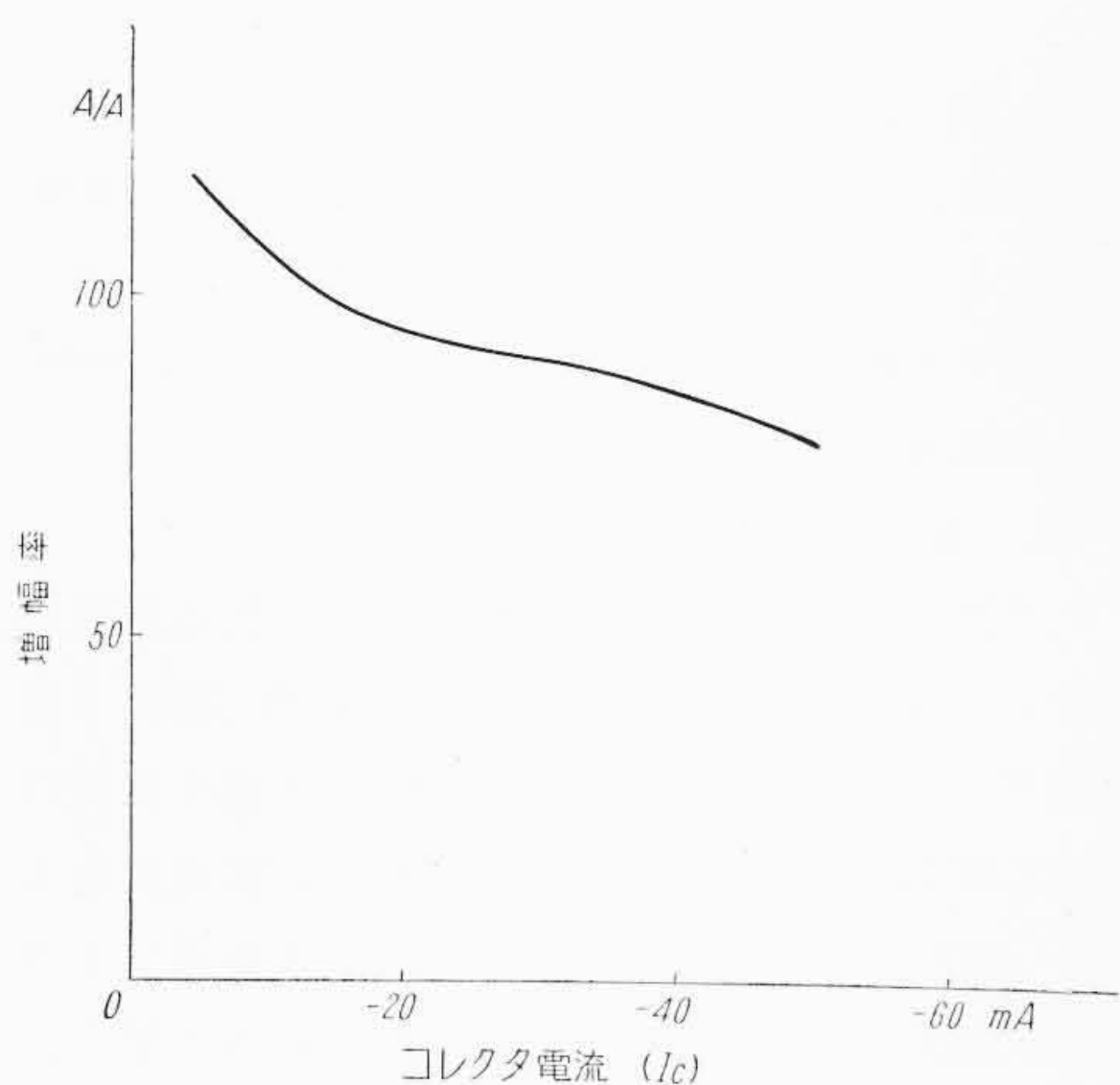
ただし I_{COR} : T_R °Cにおける遮断電流

I_{co} はトランジスタの増幅特性に対しバイアス効果をもっており、第3図に示すように特性を変化せしめる。

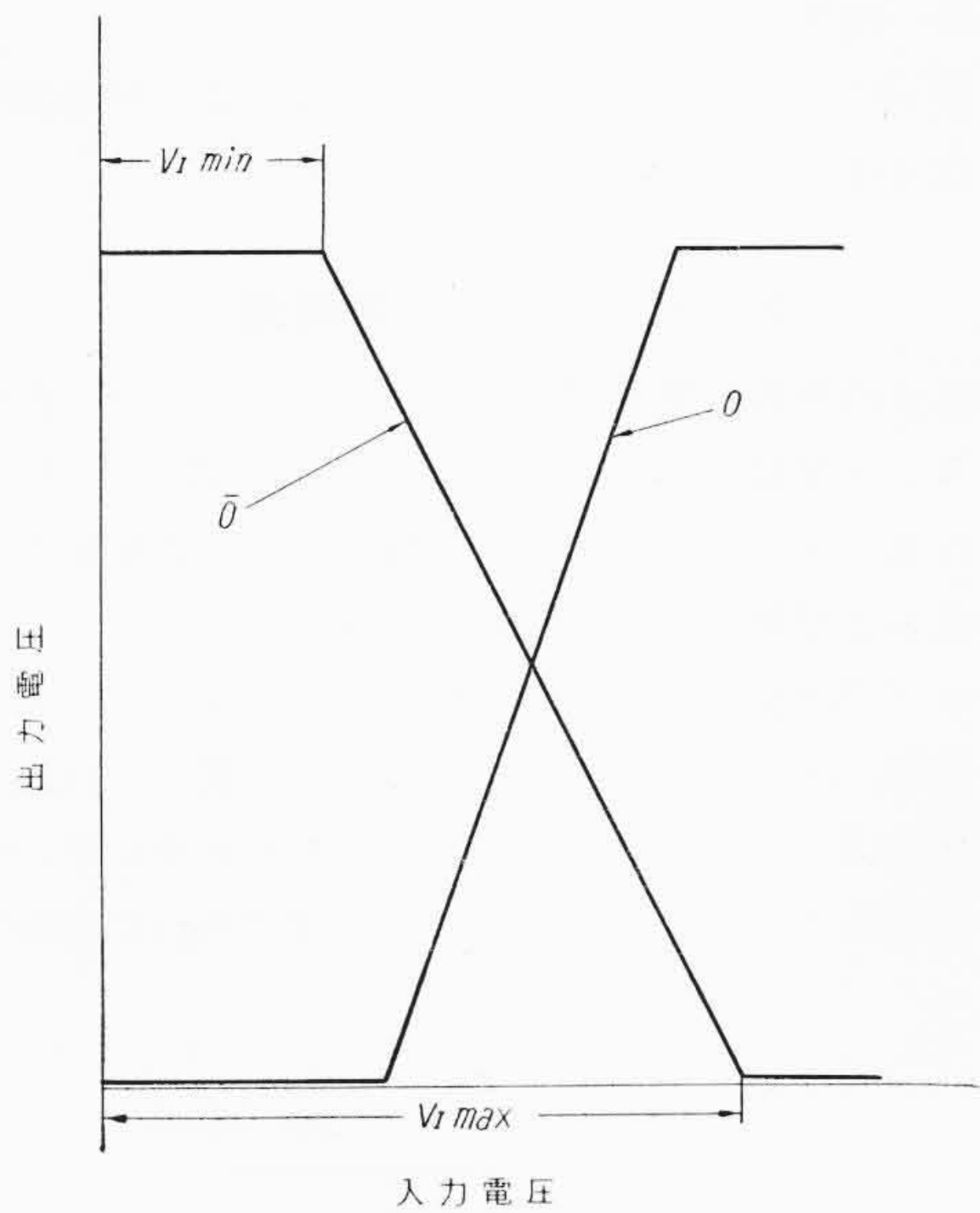
トランジスタの電流増幅率はコレクタ電流により変化するが、その変化の模様を示したのが第4図である。できるだけ増幅率の高いところでトランジスタを動作せしめるには電流レベルをある程度低い値に選ぶ必要があり、許容電流値のみから動作電流を決定することはできない。

4.2 論理制御素子特性と諸定数

コレクタ電圧を V_C 、エミッタ電圧を V_B とした場合、トランジス



第4図 動作レベルによる増幅率の変化



第5図 トランジログ基本特性

タ最大定格より

$$\left. \begin{aligned} |V_C| + |V_B| &< 25 \text{ V} \\ |V_B| &< 12 \text{ V} \end{aligned} \right\} \dots\dots\dots (2)$$

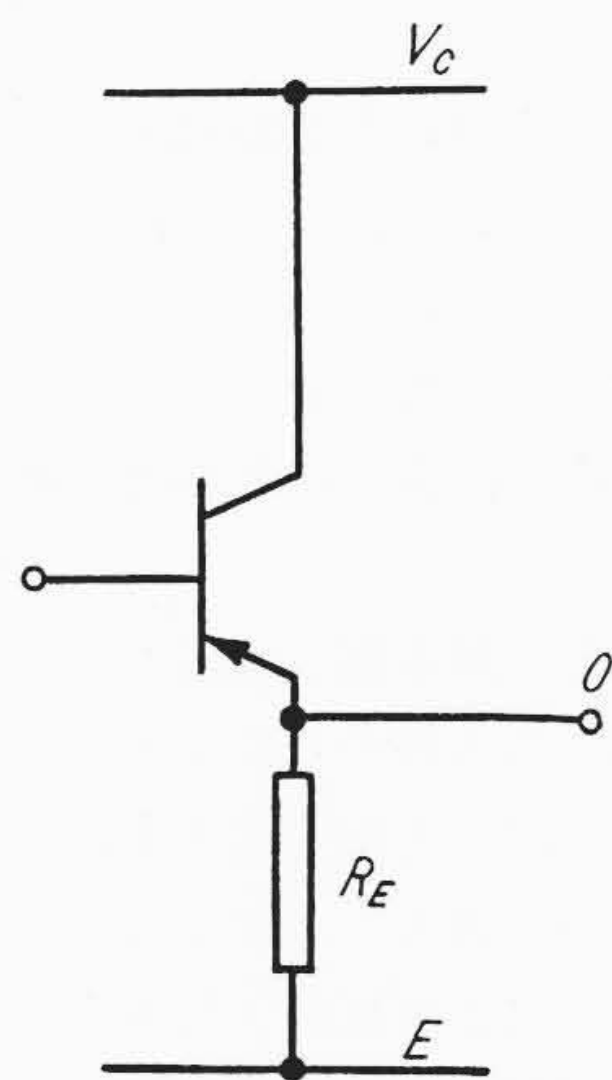
を満足するよう電圧値を決定する必要がある。

以下第1図の回路とトランジログ特性との関係式を求める。第5図にトランジログの基本特性を示すが、動作を確実にこなわせる

$$\left. \begin{aligned} R_C &= \frac{\beta(V_{I \max} - V_{I \min})(V_C - V_I) - NV_C V_I}{N\beta V_I (I_{CO \max} - I_{CO \min})} \\ R_I &= \frac{\beta(V_{I \max} - V_{I \min})(V_C - V_I) - NV_C V_I}{(V_C - V_I)(I_{CO \max} - I_{CO \min})} \\ R_B &= \frac{V_B \{\beta(V_{I \max} - V_{I \min})(V_C - V_I) - NV_C V_I\}}{V_{I \min}(V_C - V_I)(I_{CO \max} - I_{CO \min}) + I_{CO \max} \{\beta(V_{I \max} - V_{I \min})(V_C - V_I) - NV_C V_I\}} \end{aligned} \right\} \dots\dots\dots (7)$$

†(7)式のなかでトランジスタの特性のバラツキにより左右されるのは増幅率 β 、遮断電流 $I_{CO \max}$ 、 $I_{CO \min}$ であり、 β および $I_{CO \min}$ についてはバラツキの最低値、 $I_{CO \max}$ についてはバラツキの最大値が最悪条件を与えることになる。

(7)式において電源電圧 V_C は与えられたものとしたが、その決定にあたっては(2)式のほかにトランジスタ内部損失を考慮する必要がある。第2図の特性で周期 $2T$ で動作点が負荷直線 A-B 間を往復するとし、コレクターエミッタ間の残留電圧を無視すれば、トランジスタ内部損失 W は(8)式で与えられる。これは最悪条件を与えるものである。



第6図 エミッタフォロワ回路

†には動作域の両端に不感帯を設ける必要がある。動作域の許容最低および最高値を第5図の $V_{I \min}$ および $V_{I \max}$ で表わすと(3)式が成立する。

$$\left. \begin{aligned} V_{I \min} &= R_I \left(\frac{V_B}{R_B} - I_{CO \max} \right) \\ V_{I \max} &= R_I \left(\frac{V_B}{R_B} - I_{CO \min} \right) + \frac{R_I V_C}{\beta R_C} \end{aligned} \right\} \dots\dots\dots (3)$$

ただし $I_{CO \max}$: 最高温度における遮断電流
 $I_{CO \min}$: 最低温度における遮断電流
 β : 電流増幅率

一方、単位入力電圧は $V_{I \max}$ に対しある不感帯を保証するため十分大きな値でなければならない。負荷条件を考慮しトランジログ多段接続において入力電圧が許容最小値 V_I より小さくならないための条件は(4)式で与えられる。

$$V_I = \frac{R_L V_C}{R_C + R_L} \dots\dots\dots (4)$$

ただし R_L : 負荷抵抗

負荷抵抗 R_L としてトランジログの負荷に N 個のトランジログが接続されたと仮定すると

$$R_L = \frac{R_I}{N} \dots\dots\dots (5)$$

となり、(4)(5)式より(6)式が得られる。

$$V_I = \frac{R_I V_C}{R_I + NR_C} \dots\dots\dots (6)$$

(3)、(6)式より各抵抗値を求めたのが(7)式である。†

$$W = \frac{V_C^2}{6 R_C} \dots\dots\dots (8)$$

境界条件を与える $V_{I \min}$ 、 $V_{I \max}$ 、 V_I はトランジスタ残留電圧、トランジログ出力電圧の電圧変動率、雑音電圧などにより決定される。

第2表中論理制御素子は、第1図の基本回路に各種ゲート回路を付加することにより構成される。

4.3 特殊論理制御素子

特殊論理制御素子は、論理制御素子を助けてトランジログの利用を便利にするために設けられたものである。したがって回路構成も論理制御素子とは異なっている。

(a) Buffer 素子

論理制御素子から取り出さる出力が限られているので、トランジログの縦続接続において次段に接続する素子数が限定されている。Buffer素子はそれによってトランジログ応用の自由度が制限されるのを防ぐため、数十個の素子を駆動可能な出力レベルで設計されている。Buffer素子は最終段が第6図に示すエミッタフォロワ回路で構成され、出力はエミッタ回路そう入抵抗 R_E の両端から取り出される。第6図の回路で出力 ON の状態ではトランジスタが導通状態にあるのでコレクタ-エミッタ間の電圧降下は非常に小さく、負荷による出力電圧変動率はほとんど無視できるので、 R_E を大きな値に選んでおけば取り出さる出力はトランジスタの許容損失のみにより規制される大きな値になる。エミッタフォロワの欠点は電圧増幅率が1以下であることであるが、Buffer素子は前段に第1図の回路より成る増幅器が設けられているので、Buffer素子のみを縦続接続しても出力電圧減衰による誤動作の心配はない。

(b) Indicator 素子

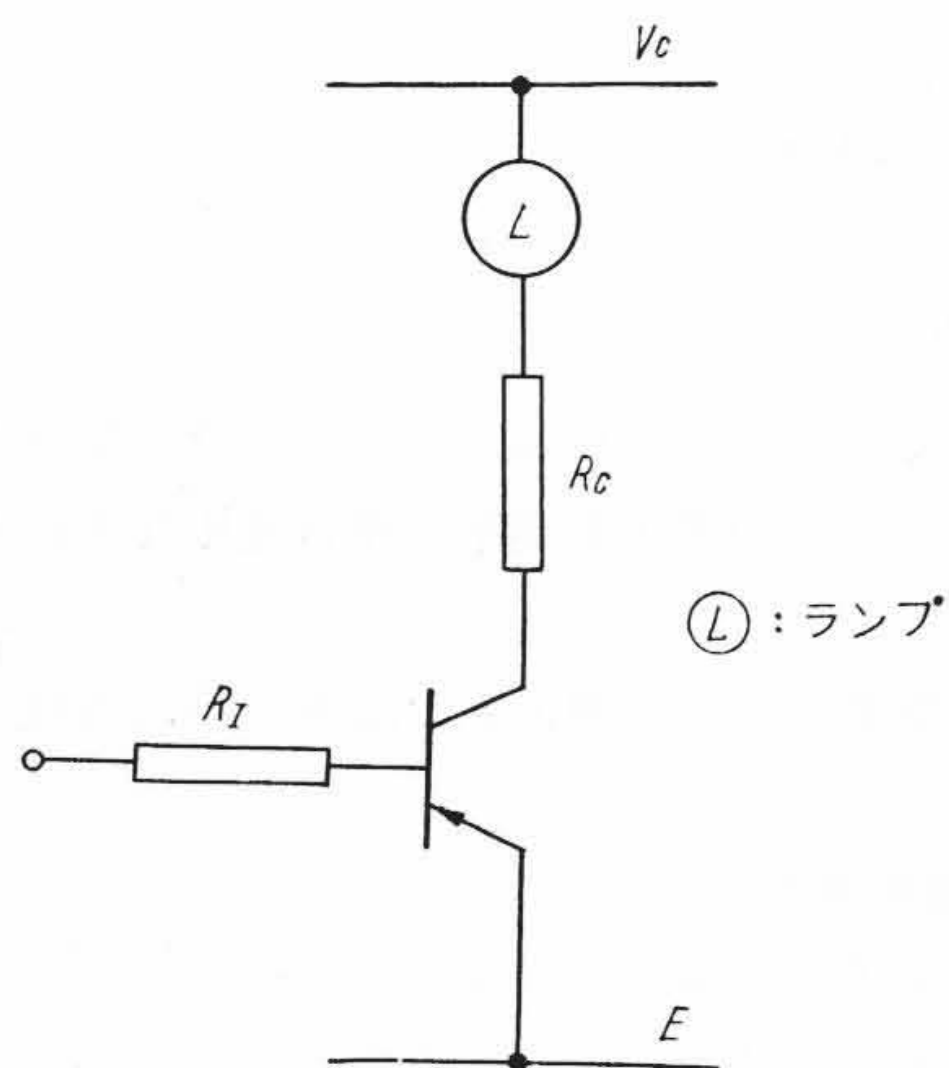
静止制御器の一般的欠点としていわれているのは動作の確認が困難なことである。しかし多数個を使用するトランジログ素子のすべてに動作表示機構を設けるのは必ずしも得策とはいえないので、ランプ表示用の Indicator 素子を制御回路の所要所にそう入することにより事故箇所の摘出を容易にする方式をとっている。第7図のランプ表示回路において抵抗 R_c はランプ消燈時にフィラメントの抵抗が低下し点燈初期に過電流が流れトランジスタを損傷するのを防ぐためそう入されているものである。

(c) Output 素子

制御を行なうには各種の論理判断を必要とするが、判断の段階では素子を小形にまとめること、および電力消費を少なくするためにできるだけ低い電力レベルで行なうようにすることが望ましい。しかし判断の結果により実際の機器を制御するには被制御機器の容量に応じた大きな制御電力を必要とする。Output 素子はトランジログと従来用いられてきた強電用制御機器の橋渡しをするために設けられたもので、具体的には、トランジログの出力により動作し直流電磁接触器を駆動する機能をもつものである。第8図の回路で抵抗 r および整流器 D は負荷が誘導負荷であるため電流 OFF 時に異常電圧が発生しトランジスタが破壊するのを防ぐために設けられている。定格出力は DC 24 V 0.8 A である。

(d) Time Delay 素子

トランジスタ式限時回路であるが、RCの時定数回路による電圧の時間的变化を、ある電圧値で差動増幅器により検出する方式をとっている。時限調整は可変抵抗器による時定数調整によって行なうことができる。動作時のみに時限をもち復帰は瞬時である。



第7図 ランプ表示回路

る。

(e) Diode 素子

最近制御技術が発達してくるにつれダイオードの利用が盛んになってきている。ダイオードマトリックスやデジタル量をアナログ量に変換する回路などで数多く用いられる。Diode 素子はダイオード多数個を内蔵したものである。

4.4 付 属 素 子

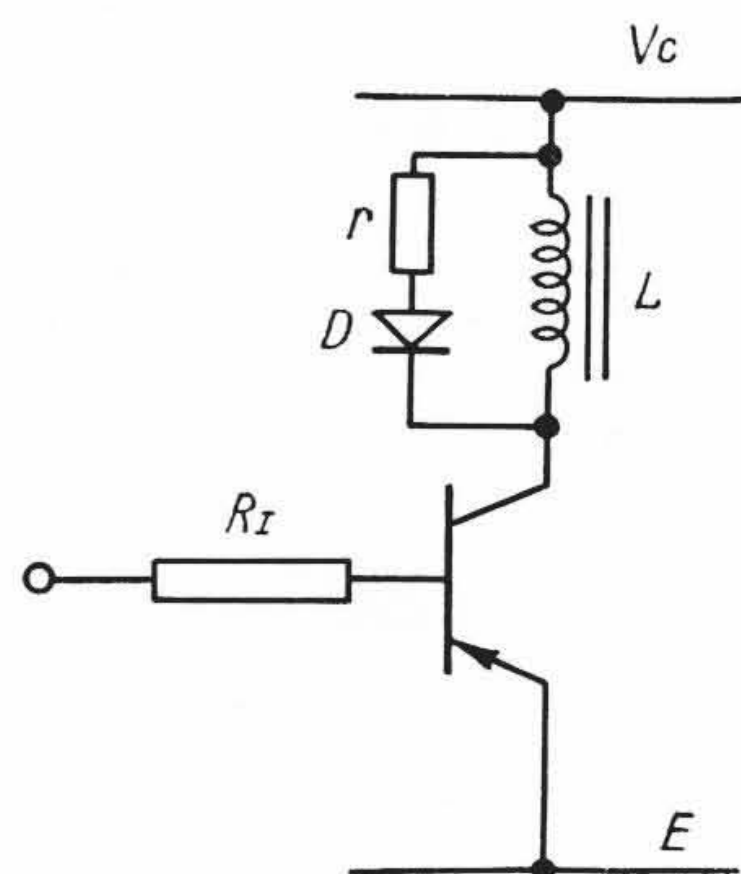
トランジログ使用にあたって付属的に用いられる電源および取付わくを付属素子と称する。トランジログを確実に動作させるには電源電圧が変動するのは好ましくない。一般に定電圧装置はそれによって駆動される機器と同等またはそれ以上の応答速度をもったものでなければならない。トランジログ用の定電圧装置はトランジスタを用いた定電圧装置であって、応答速度がきわめて早く、交流電圧の全波整流波をほとんどリップルを含まない直流電圧に変換するとともに、直流電圧を負荷変動および交流電源電圧・周波数の変動に対し一定に保つ機能をもっている。

取付わく素子はトランジログ論理制御素子および特殊論理制御素子を便利に取り付けるための取付わくである。

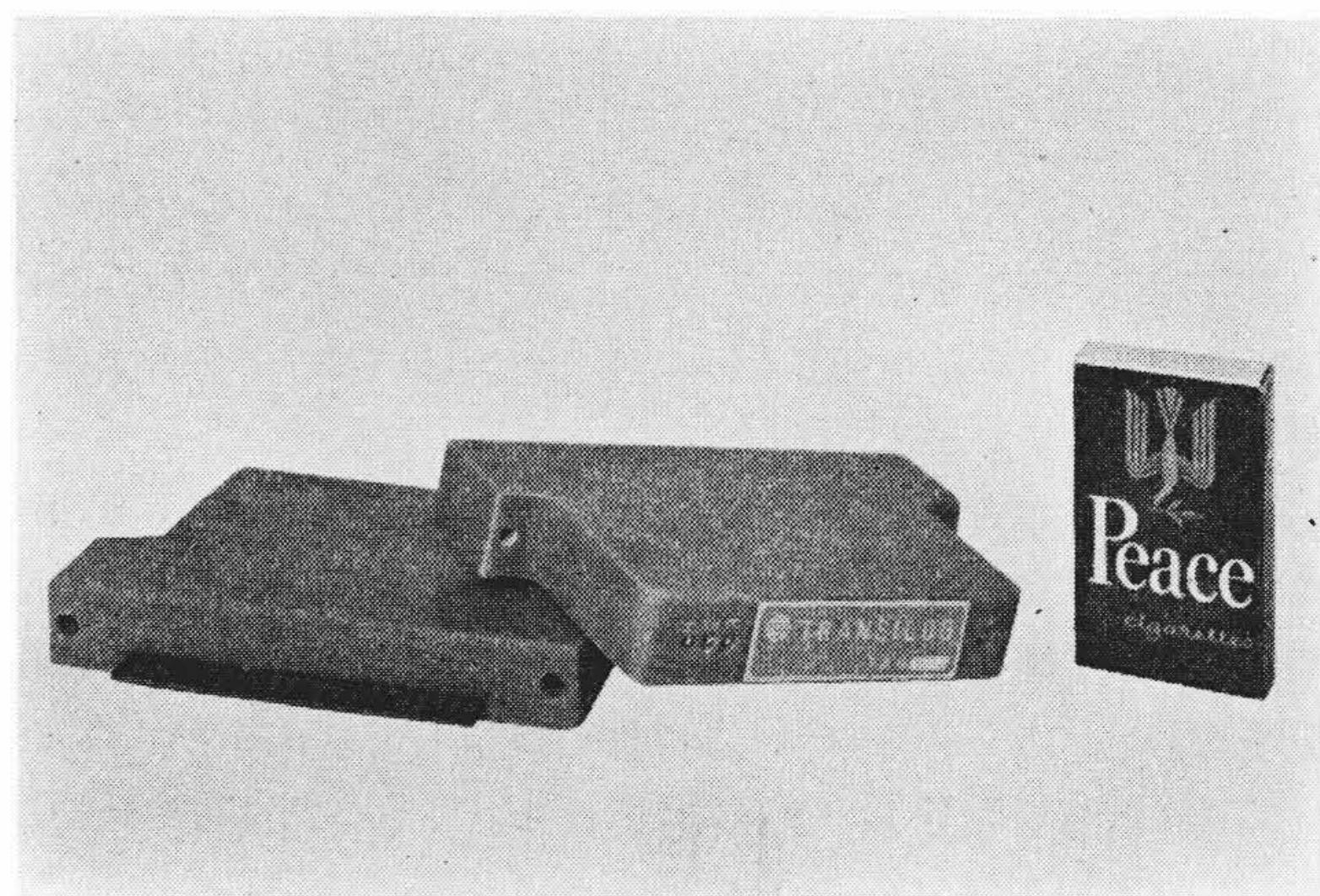
5. トランジログの構造

論理制御素子の外観を第9図に示す。トランジスタ、抵抗器など各部品はプリント配線基板に取り付けられ、浸漬ハンダ付方式により接続される。プリント配線方式の採用により誤配線を防ぐとともに、小形化および製品原価の低減が達成される。

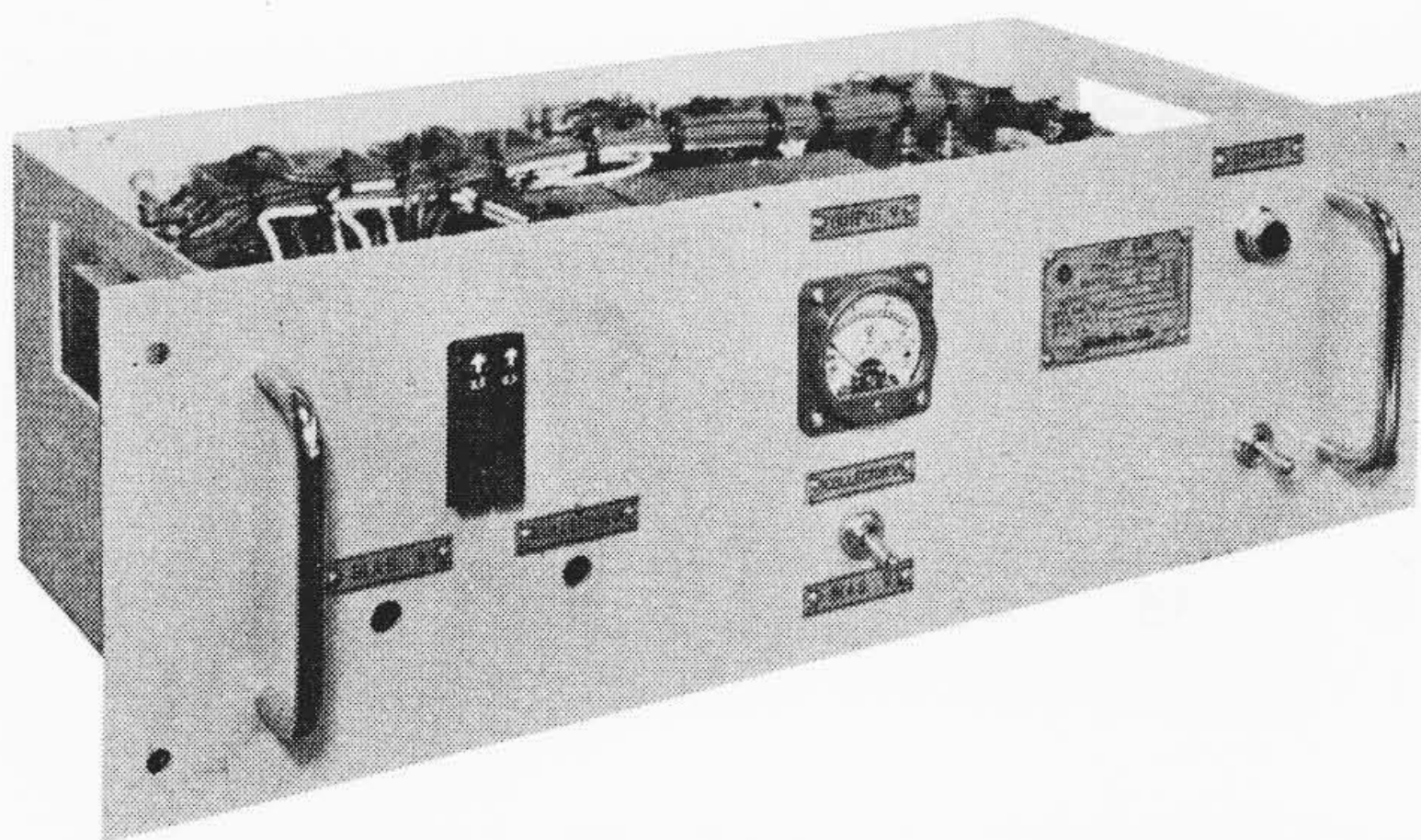
トランジログでは樹脂により回路全体をモールドする方式を採用して振動、衝撃、ほこり、湿気、有害ガスより部品を保護するとともに長寿命化を図っている。樹脂としてはエポキシ系の樹脂を用い、薄青色に着色されている。上面にはり付けられた銘板には各素



第8図 電磁接触器駆動回路



第9図 トランジログ外観



第10図 トランジスタ式定電圧電源

第4表 予想される雑音

大電流回路からの誘導 主回路接点の開閉 操作回路接点の開閉	直流機の整流火花 水銀整流器の転流雑音
-------------------------------------	------------------------

子の表示記号が明記されている。

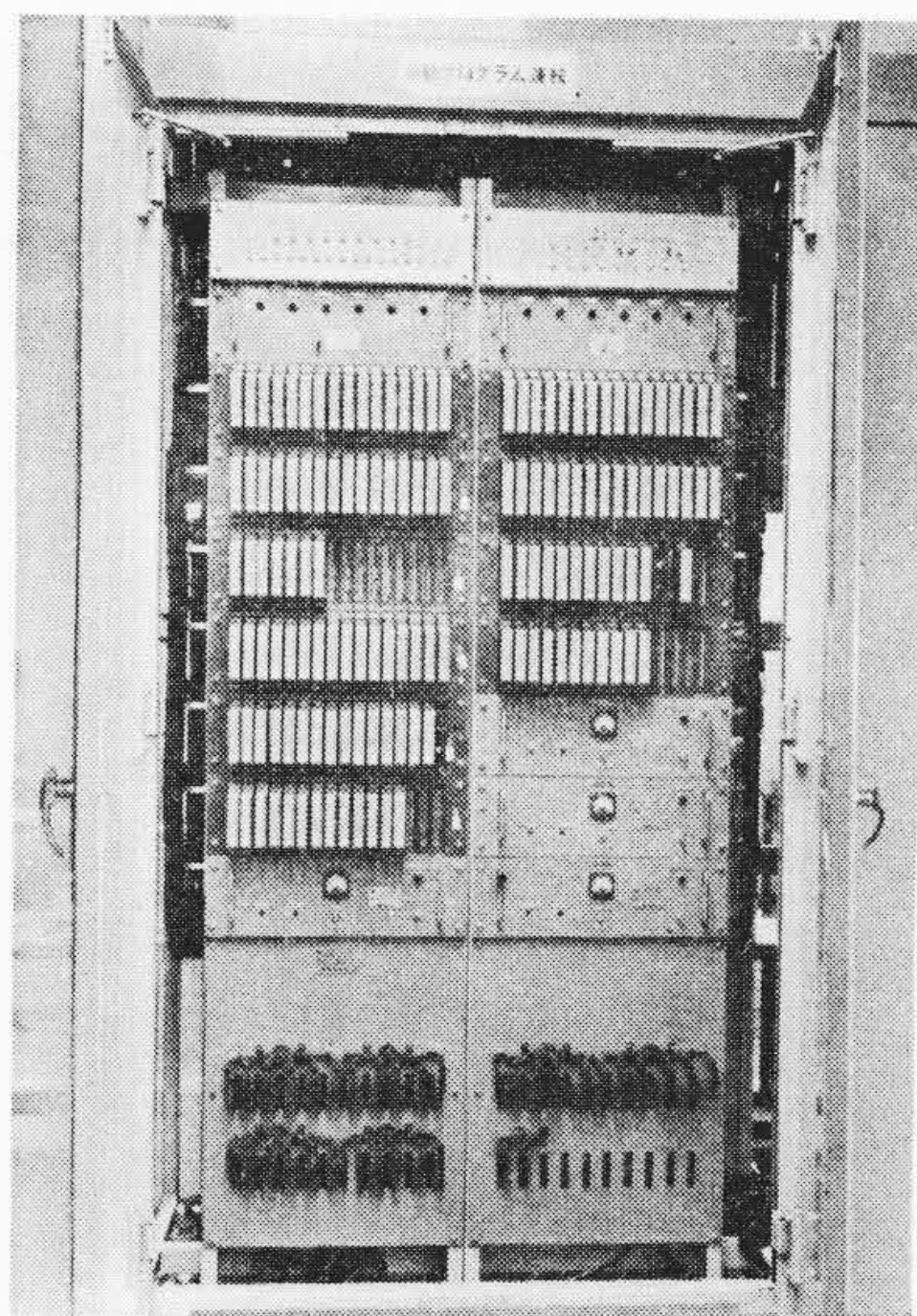
トランジスタ論理制御素子を小形にまとめることは必要であるが、あまり小形であると使用にあたってかえって不便となるので、トランジログでは数個の同一素子を一体に組み込んでいる。

定電圧電源素子はジャン組み込み構造になっており、外観を第10図に示す。コレクタ電源用としてDC 12 V、バイアス電源用としてDC 6 Vの2回路が一体に組み込まれている。

6. トランジログの特長

トランジログの特長を下記する。

- (1) トランジスタおよびそのほかの部品が小形軽量であるため素子自体も小形でコンパクトな構造にまとめられている。しかも数個の素子を一体にまとめる方式をとったため、取り扱いに便利な適当な大きさになっているので、複雑な制御回路を小形コンパクトに構成することができる。
- (2) 各回路部品は特性選別とエージングにより安定で信頼性の高いものが使用されており、樹脂モールドにより弱電回路の弱点をカバーしているため非常に信頼性にすぐれている。
- (3) 応答速度が非常に早いので複雑な制御を迅速に行なうことができる。
- (4) 強電回路と並置して用いられるため第4表に示す雑音源より発生する雑音およびトランジログに対する影響を実験的に詳細に検討し、万全の雑音対策がとられている。
- (5) 特殊論理制御素子や付属素子が完備しているので広範囲の応用例に適用でき、使用に便利である。
- (6) 各種ゲート回路の選定にあたって接点式リレーと等価な方式がとられているので、従来用いられてきた制御回路構成技術がそのまま利用できる。



第11図 圧延機制御トランジログキュービクル

7. トランジログの応用

各方面で制御の自動化が進められているが、自動車その他の流れ作業工程を全自動化したり、圧延設備のように同一機械を次々に異なったスケジュールで運転する工程を自動プログラム化するような場合には多数の制御素子を用いた複雑なシーケンス制御が必要である。トランジログはこのような応用例に対し最も適しているといえる。熱間圧延機の自動プログラム運転用としてのトランジログはすでに2セット納入され好調に運転しているが、セメント工業用として原石採集のコンベヤ制御からキルンなどの焼成工程を含めた総括制御装置も製作されている。そのほか、工作機に利用すれば信頼度の高い数値制御も可能となる。第11図は圧延機の自動プログラム運転に用いられたトランジログセットの外観である。

8. 結 言

電動力応用部門の一般制御用を目的としたトランジスタ論理制御素子、トランジログを開発したが、弱電技術を強電技術に導入するにあたっては、過酷な使用条件における動作の安定性や構成部品の信頼性の問題に十分考慮を払う必要がある。トランジログではこれらの点に注意して部品を選択するとともに回路および構造を決定し、さらに各種の過酷条件を想定して綿密な動作試験や寿命試験を行ない、強電回路用制御器具として十分な信頼性を確認することができた。

制御方式の進歩とともに小形で速応性にすぐれた制御器具の需要増大は必至であり、各方面におけるトランジログの利用が期待される。

稿を閉じるにあたりご指導を仰いだ日立製作所日立工場泉部長、松垣課長、橋本課長および日立研究所小林部長、前川主任研究員に感謝の意を表す。