

## 日立アナログ計算機の研究

Research on Hitachi Analog Computers

三 浦 武 雄\*  
Takeo Miura

## 内 容 梗 概

日立アナログ計算機の研究は開始後すでに10年以上を経過した。この間、今日のくり返し形アナコン、低速度形アナコンの基礎となっている幾多の実用理論ならびに研究成果を発表した。最近では自動演算の可能な独自の閉回路自動プログラムシステムの開発、ハイブリッド計算機の国内最初の実用化、ならびにオンライン制御用に適した磁気増幅器の開発などの成果をみた。本稿は日立製作所におけるアナコン研究の経緯について簡単に述べ、特に最近の研究成果の概要を述べたものである。

## 1. 緒 言

現在の国産アナログ計算機（以下アナコンと略す）の性能は1部の要素を除いて、ほぼ世界的水準にあり、主として工学的分野にAnalyzerとして広く利用されている。最近ではさらにプロセスシミュレータ、リアクタシミュレータ、フライトシミュレータなど各種シミュレータとして大形化の傾向にあり、しかも従来の解析用計算機にとどまらず制御装置の1部としてオンラインに使用することも試みられ、工業計測用の簡単な計算機構から比較的広範囲な計算制御に利用できる制御用アナコンも出現するに至っている。これらはアナコンの新しい応用に関する諸問題であるが、これと併行して計算機能拡張に関する研究も行なわれ、自動演算が可能な自動プログラムシステム、アナコンにディジコンの長所をとり入れたハイブリッド計算機なども実用化されるに至った。

著者らは国内においてアナコンの研究が開始された当初よりこの方面の研究にたずさわって、日立アナコンはこの研究成果を基礎として製作されてきた。本稿は日立製作所におけるアナコンの研究経緯ならびに最近のおもなる研究成果を示し、これを中心に特に最近における諸問題を明らかにするものである。

2. 研究経緯<sup>(1)</sup>

日立製作所におけるアナコンの研究は昭和26年自動制御系の設計を目的として調査したことに始まる。昭和27年、東京大学生産技術研究所に依託研究の形でくり返し形アナコンの本格的な共同研究を開始し、昭和28年にはすでに第二次試作を完了し、日立工場の自動制御装置の解析を行なった。わが国では最も古い実績である。昭和29年にはほぼ現在の装置と同等の性能を得、昭和30年に市販されるに至った。特に同年にはアナコンの普及を考え、低廉かつ小形のポータブルアナコンの試作に成功した。わが国最初の試みであり、ブラッセルで好評を博したことは広く知られている。

一方低速度形アナコンは精度が高いこと、実時間動作ができるなどのすぐれた長所をもつことを知りながら、使用部品に高い精度と安定度が要求されるためにくり返し形に比べて開発が遅れたのはやむを得なかった。部品の開発が進み、第一次試作が完了したのは昭和31年4月である。当時の設計は外国製アナコンのカatalog類からの類推によるものがきわめて多かったのであるが、運輸技術研究所、川崎航空機株式会社納入アナコンの設計と並行して行なわれた理論的および実験的検討は現在の日立アナコンの設計基準を確立するに至ったのである。特に精度に関する考察は学術上実用上高く評価された<sup>(2)~(6)</sup>。特に筆者らの研究の結果、開発された高密度ポリエチレンを用いた積分コンデンサは、吸収現象が小さく積分器誤差を軽減

するうえにきわめて有効であり、現用国産アナコンに広く利用されている。非線形要素においても線形要素と同様に理論と実験による検討を行ない、性能または取り扱いのうえで特長を有する日立製作所独自の方式を数多く提案した。すなわち3角波掛算器<sup>(7)</sup>、フォトフォーマ<sup>(8)</sup>、折線近似関数発生器<sup>(9)</sup>、サーボ演算器<sup>(10)(11)</sup>などいくつかの例があげられる。

以上は精度の向上に関するものが多く、その成果は現在市場に普及しているアナコンに広く適用されているが、昭和34年以降の研究はむしろアナコンの自動プログラムシステム、ハイブリッド計算機など計算機能拡大に関するものに移向した。これらの中には当時比較的独自に開発したものが多かったが、その後海外においてもIterative Computerと称し筆者らの確立した閉回路自動プログラムシステムと類似の装置が発表されたり、ハイブリッド計算機が取り上げられている点よりみて、われわれの研究の方向が適切であったように感じているしだいである。昭和35年以降現在に及んではオンラインを目標とした要素の高信頼化に関する研究も行っておりその成果も実用されるに至っている。以下最近の研究成果について概説する。第1表は以上の研究経緯を表示したものである。

## 3. 自動プログラミングに関する研究

アナログ計算機の操作の自動化を自動プログラミングと称している。このうち演算結果に基づいて次に行なうべき操作を決定し、自動的に解を求めようという閉回路自動プログラムシステムは固有値問題、境界値問題などの解析にきわめて効果的であり、従来のアナログ計算機の機能を拡大するに有効なシステムである。

従来のアナコンはいわゆる初期値問題に適した計算機であって、境界値問題、固有値問題、極値問題のような場合には操作者の判断によって次の試行方式を決定し、実行するのが常で手数の繁雑さ、人為誤差の混入が避けられなかった。これを解決するにはディジタル計算機（以下ディジコンと略す）と同様に判断要素、記憶要素、操作要素を付加し、ディジコンが計算を実施するのとあたかも同様に計算を行なわせればよいのであって、この思想に基づいて研究開発された装置が閉回路自動プログラム装置<sup>(12)</sup>である。最近この考えは海外においてもIterative Analog Computationとして開発<sup>(13)</sup>されつつあり、すでにいくつかの計算機に実用されようとしている。その代表的なものはアメリカのDYSTAC<sup>(14)</sup>(Dynamic Storage Analog Computer)であり、筆者らによる自動プログラムシステムとはかなり趣きを異にするが、その目的とすることはまったく上記の同じ理由に基づくものである。

これに関する研究は

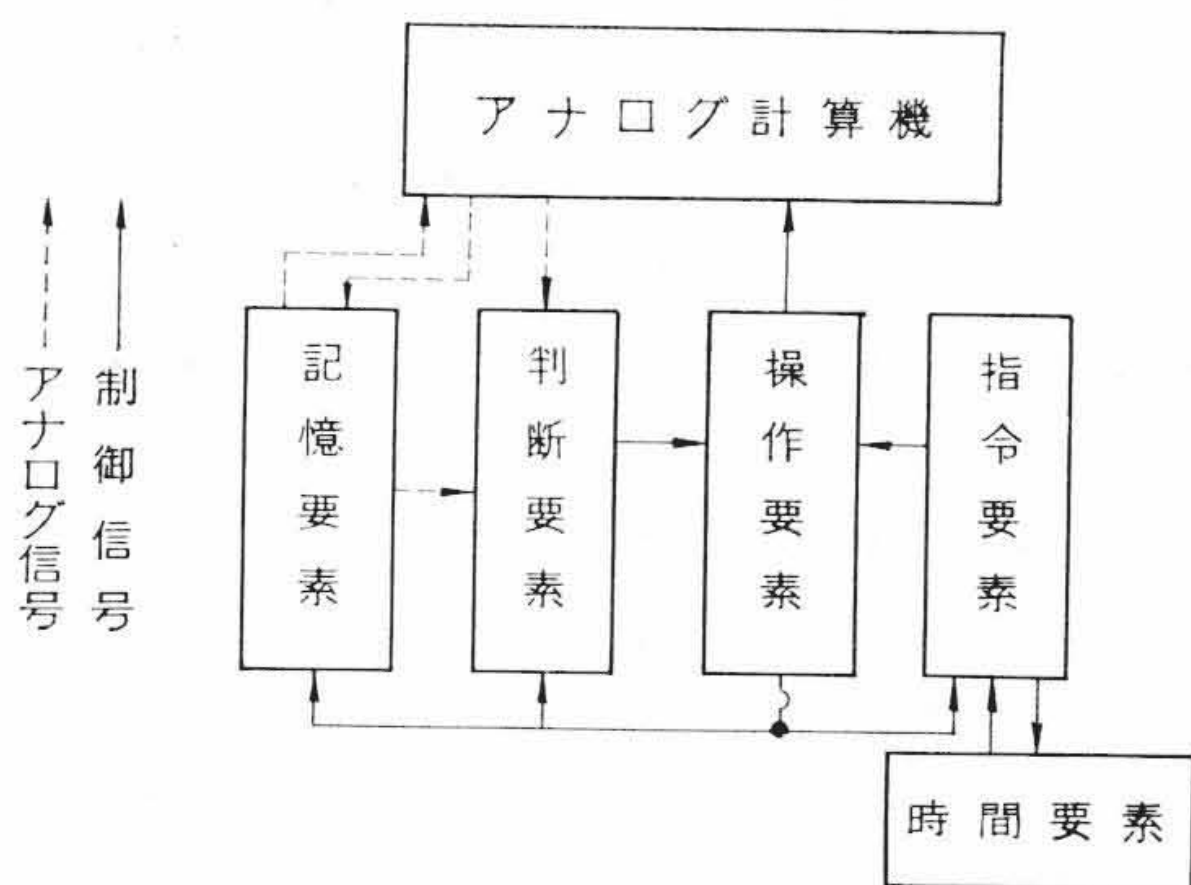
- (1) システムに関するもの
- (2) 構成要素に関するもの

\* 日立製作所中央研究所 工博

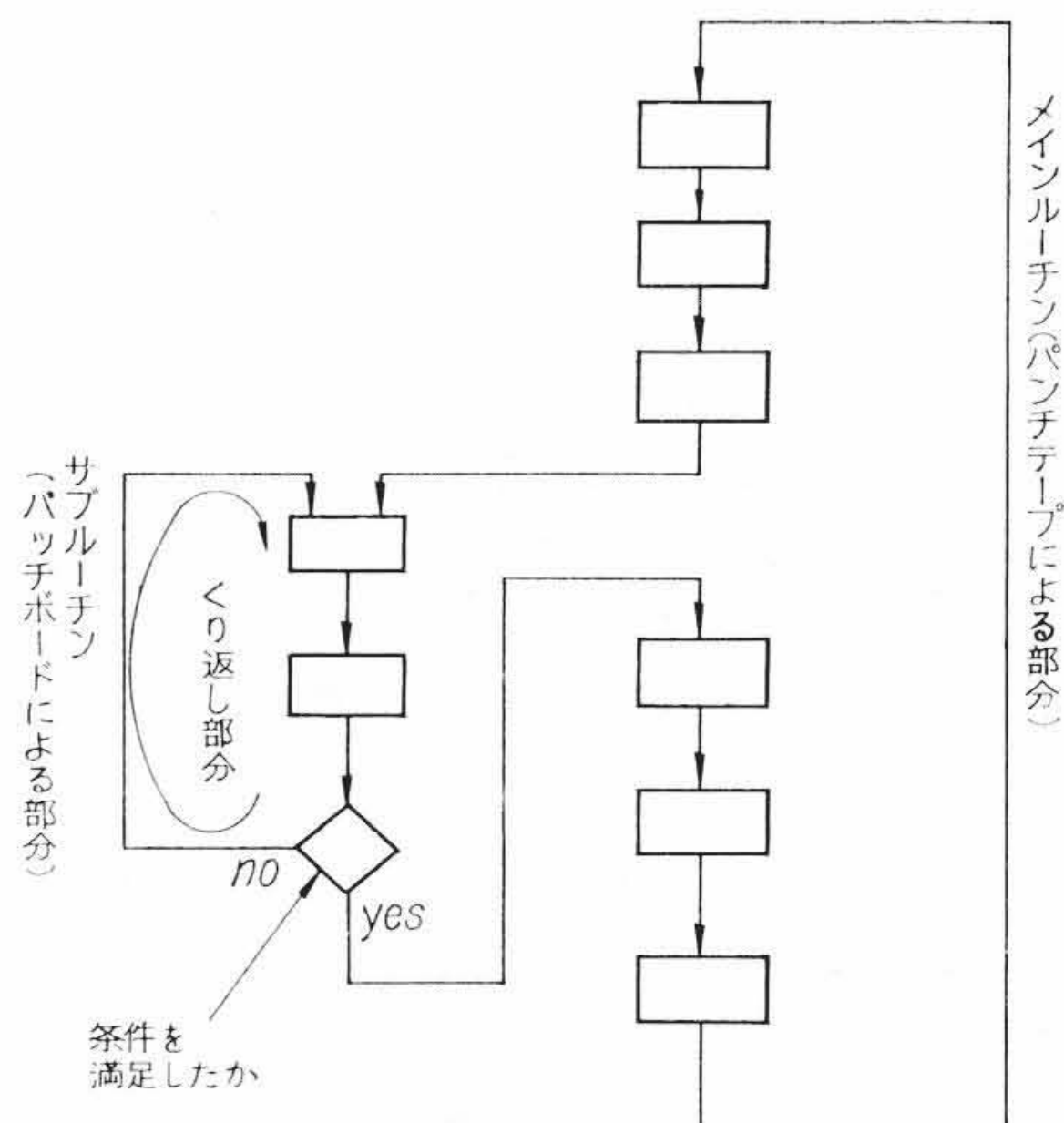


第1表 日立アナコンの研究経緯

|       | 中央究研所における研究経過                                                                   | おもなる納入先                                                  | 参考事項                                                       |
|-------|---------------------------------------------------------------------------------|----------------------------------------------------------|------------------------------------------------------------|
| 昭和26年 | アナログ計算機の調査開始                                                                    |                                                          |                                                            |
| 昭和27年 | くり返し形アナコンの研究開始<br>第一次試作くり返し形アナコンの完成 (3月)                                        |                                                          |                                                            |
| 昭和28年 | アナログ計算機の自動制御系への応用 (4月～)                                                         |                                                          | 外国製くり返し形アナコンの輸入 (輸入第1号)                                    |
| 昭和29年 | 第三次試作くり返し形アナコンの完成 (4月)<br>(基礎研究の完了)<br>低速アナコンの調査開始 (1月～)<br>低速アナコンの基礎実験開始 (8月～) | 日立研究所にくり返し形アナコン設置                                        | 外国製低速アナコン (IDA) 輸入される<br>(輸入第1号)                           |
| 昭和30年 | 低速アナコンの基礎実験<br>サーボ演算器の基礎実験開始 (5月)                                               | 防衛庁技研 (国産第1号) ほか4台納入                                     |                                                            |
| 昭和31年 | くり返し形ポータブルアナコンの完成 (8月)<br>低速アナコン第一次試作完成 (4月)<br>サーボ演算器第一次試作完成 (10月)             | 運輸技研アナコン納入 (9月)<br>国産第1号製品ほか2台                           | “伸びゆく電波展”に低速アナコンを出品する(6月)<br>国産第1号                         |
| 昭和32年 | 低速ポータブルアナコンの完成 (8月)<br>高精度アナコンの設計基準を確立す<br>サンプリングプロッタDLSなどの各種要素の完成              | 川崎航空機フライトシミュレータ納入<br>国鉄技研運転曲線計算機ほか                       | アナコン演算誤差理論IREに発表さる                                         |
| 昭和33年 | 閉回路自動プログラミングに関する研究開始(8月)                                                        | 東洋紡績株式会社<br>名古屋市工研ほか                                     | くり返し形ポータブルアナコンブラッセルにて賞を受く<br>ポリエチレンコンデンサの開発結果をアナコン国際会議にて発表 |
| 昭和34年 | パッチボード式自動プログラム装置の完成 (2月)<br>ハイブリッド形試作ELDの完成 (10月)                               | 三菱日本重工株式会社<br>信越化学株式会社ほか<br>京大リアクタシミュレータ納入<br>洪水シミュレータ納入 | アナコン論文学会論文賞を受く<br>固有値自動解析機の完成 (国産第1号)                      |
| 昭和35年 | パンチテープ式自動プログラム方式の確立                                                             | 熱伝導シミュレータ納入                                              | 電流帰還形磁気増幅器式演算器発表さる (電試)                                    |
| 昭和36年 | 電圧帰還形磁気増幅器式演算器完成<br>制御用アナログ計算機試作完了<br>ハイブリッドリンクージ完成                             | 建築物シミュレータ納入<br>ハイブリッド形ELD関西電力株式会社納入                      | 航技研フライトシミュレータ(わが国最大)日立受注                                   |



第1図 自動プログラムシステムブロック図



□ プログラムステップ

第2図 パンチテープパッチボード併用方式  
自動プログラムシステム説明図

(3) 応用面開発に関するもの  
に分けられる。著者らの試作した装置を中心にその成果の1部を次に示す。

### 3.1 システムの概要

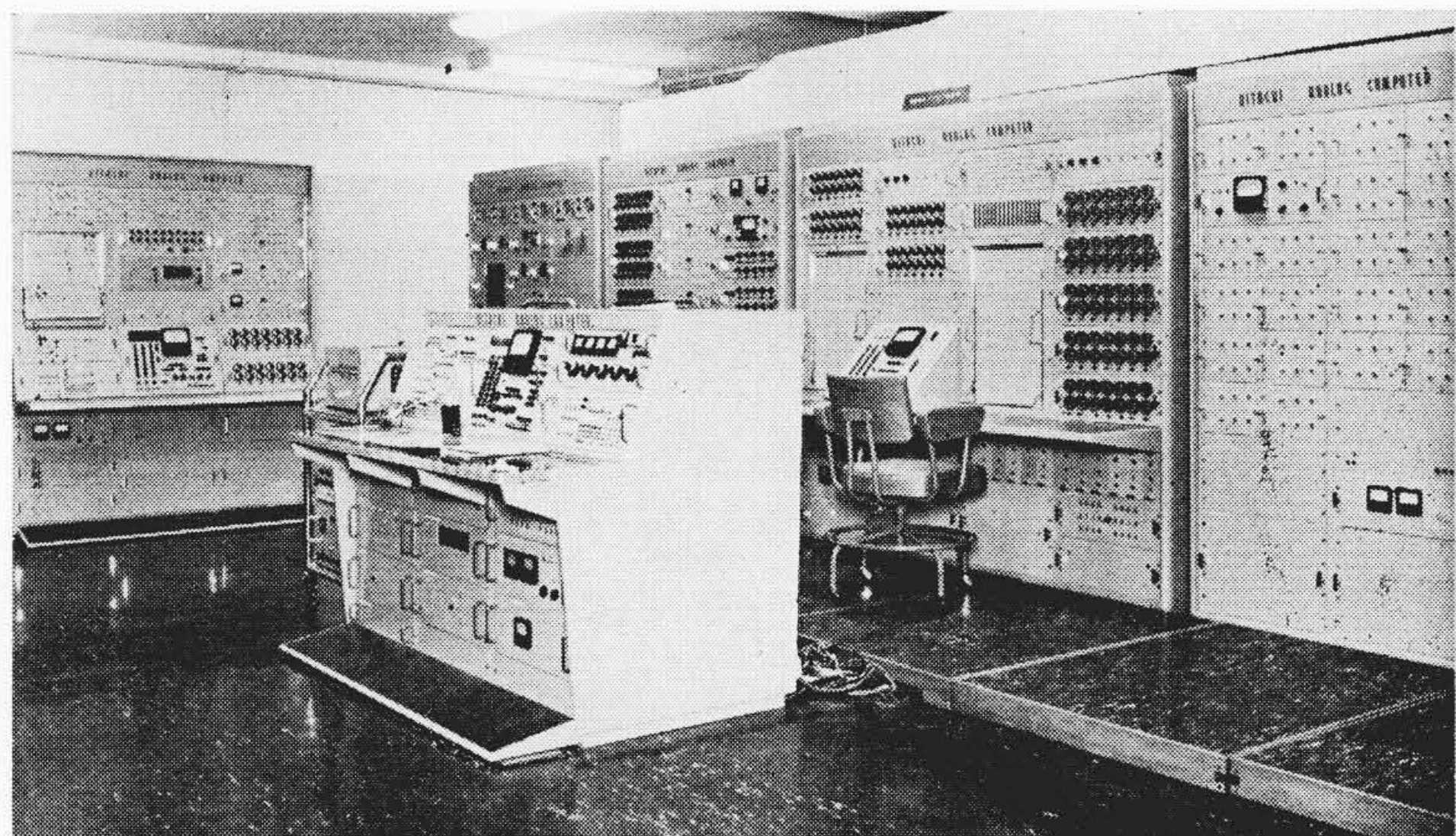
本自動プログラムシステムは高精度を期するために、演算用計算機として低速度形アナコンを対象とするものであって、第1図のブロック図に示すように計算機に指令要素、操作要素、判断要素、記憶要素および時間要素などを付加し、条件にしたがって自動的にアナコンを操作するものである。

条件、操作の内容はあらかじめプログラムをしておくのであって、このプログラムをパッチコードによる配線により行なうか、パンチテープにさん孔して行なうかによって、パッチボード式とパンチテープ式とがある。パッチボード式の長所は、(1)機構が簡単で値段が安く、(2)指令要素を並列に設けることにより操作速度をあげることができ、(3)間違いの修正が簡単であることである。これに対してパンチテープ式は、(1)プログラムが簡単であり、(2)特に数値をパンチし、それを直ちに設定できること、(3)操作段階数を無限に多数とりうること、(4)プログラムの保存ができることが

長所である。

これらに対して両者併用方式が考えられる。すなわちパンチテープ式のようにすべての命令を一本のテープにより行なわせると、テープを一巡する間の大部分が飛び越しのために費やされ、時間がかかるのでこれを節約するためメインルーチンはパンチテープで、サブルーチンはパッチボード式で行なわせるのが得策である。これが併用方式の特長である。第2図および第3図はこの方式のフローチャート並びにこの方式を用いたアナコンの外観写真である。中央に設置されたデスクが自動プログラム装置（デジタル入出力装置としての機能をも具備する）である。





(日立製作所中央研究所設置)

第3図 万能形自動プログラム装置を備えた大形アナログ計算機外観写真

第2表 アナログ記憶装置の一例

| 使用条件         | 適したアナログ記憶装置                                             |
|--------------|---------------------------------------------------------|
| 計算機を停止できる場合  | (1) 記憶用積分器 (積分器保持特性)<br>(2) 自動設定ポテンショメータ<br>(3) リレー式分圧器 |
| 計算機を停止できない場合 | (1) 動的記憶用積分器<br>(2) サンプルホールド回路<br>(3) 磁気テープ記憶装置         |

### 3.2 自動プログラム要素

自動プログラム装置を構成する要素としては判断要素 (たとえば電圧比較器)、記憶要素、操作要素など種々の要素が用いられるが、このうち特に重要なものとして記憶要素がある。すなわち、演算結果を過去の結果と比較する場合や、過去の結果に基づいて設定定数を変更する場合などにおいて必要である。

実際に使用するに際しては、記憶のために計算機を停止してよい場合と、できない場合とがあり、これに使用できる要素もおのずから異なる。第2表はそれぞれの場合の各種記憶装置の一例である。これらのうち著者らの提案に記憶積分器を用いた特長ある回路について説明する。第4図は動的記憶装置の回路図である。この装置は計算機が停止できないときに演算中の1点を記憶する場合に用いられるもので、原理的には演算回路と並列に記憶用積分器を使用し、記憶すべきときに記憶用積分器の入力を切って保持させればよい。実際には記憶用積分器の個数を節約するために、一度利用した記憶用積分器を再度演算回路にそう入し、これを利用することが得策である。これに対して提案した回路が第4図である。

図示のように記憶積分器に一定入力を加えてその出力を全域にわたって掃引せしめ、演算用積分器の出力と等しくなった瞬間に記憶用積分器を並列に入れ、記憶すべき時刻がきたときに、また切り離して保持の状態にすればその目的を達する。

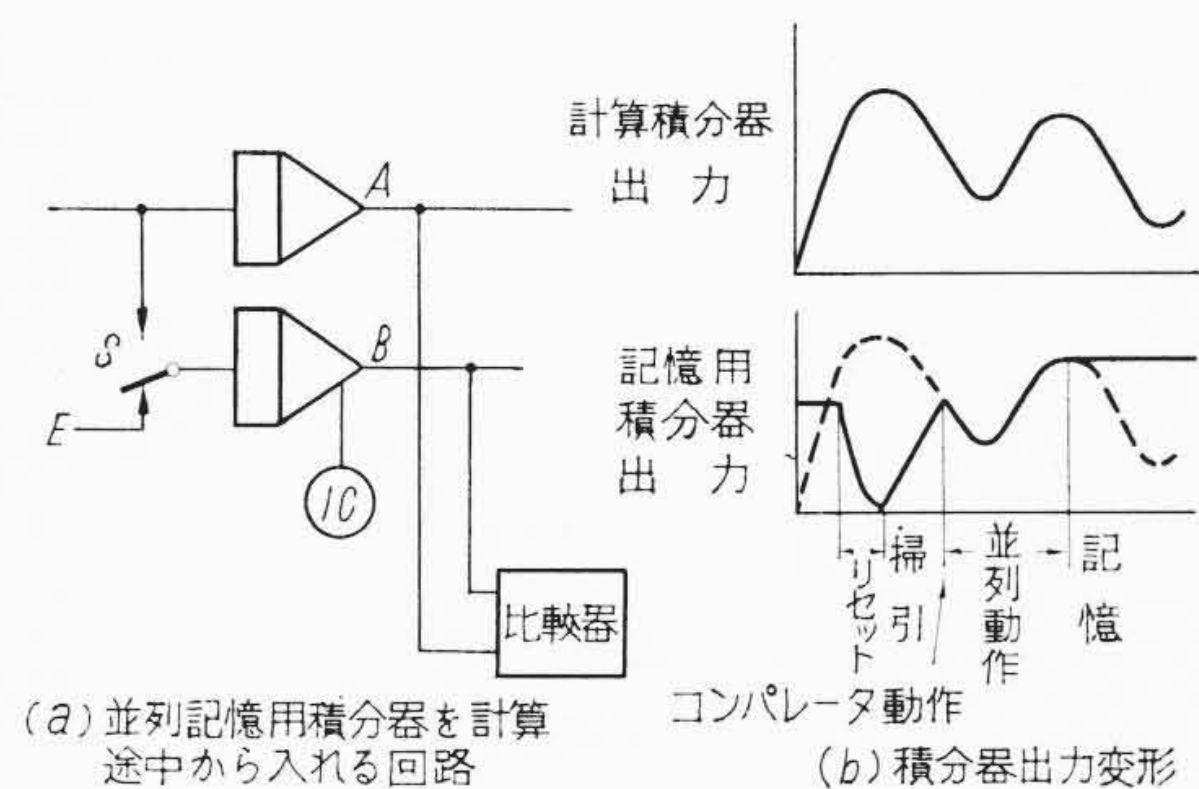
さらに記憶用積分器はアナログ累算器としても使用できる。今、 $x_i, y_i, z_i, \dots (i=1, 2, 3, \dots)$  なる入力がある場合に

$$e_n = \sum_{i=1}^n (x_i + y_i + z_i + \dots) \dots \dots \dots (1)$$

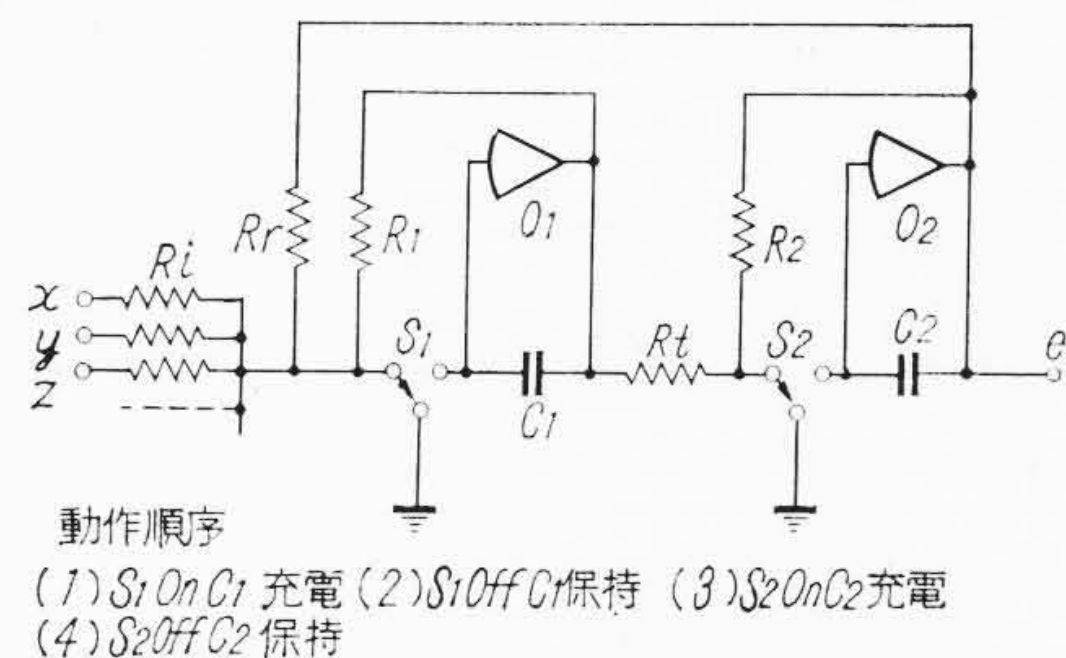
なる出力を得るのが累算器である。第5図にその構成を示す。動作は増幅器1、増幅器2の順序で初期値設定をくり返すことにより、まず増幅器1の出力が入力の合計になるまでコンデンサが充電されて保持され、次いで増幅器2の出力が増幅器1の保持出力に等しくなるまでコンデンサが充電され保持されるものである。

### 3.3 自動プログラミングの試行方法およびその収れん性および応用

閉回路方式自動プログラミングは解の内容に応じて自動的に計算



第4図 動的記憶装置



第5図 アナログ累算器原理図

プログラムを変更するため、解が収れんしない場合がある。この条件および収れん速度は試行方式によって大いに異なる。著者らは収れん性に関する一般的な検討を行ない、試行方式について非線形代数方程式の数値解法に帰着した種々の方式を提案し、それぞれの場合の収れん速度の比較を行なった<sup>(12)</sup>。

また実際に装置を使用していくつかの例題の解析を行なった。代表的な問題は次のとおりである<sup>(15)</sup>。

- (1) 境界値問題 (電気回路の定常解の計算、歯車の動荷重計算)
- (2) 固有値問題 (梁の固有振動の計算)
- (3) 極値問題 (最適比制御の計算、リニアプログラミングの計算)
- (4) その他 (パラメータの計画変更、不連続解の算出、特殊波形の発生など)

などである。これらのうち梁の固有振動解析のみを目的とした単能自動プログラム装置<sup>(15)</sup>も実用化された。

## 4. ハイブリッド計算機に関する研究

### 4.1 概要

自動プログラム装置とアナログ記憶装置の完成により自動反復演算ならびに論理演算が可能となるとしても、本質的に救われにくいのは、精度とデータ処理性の点である。この欠点を補うにはディジタル計算機によるのほかはない。ここで述べるハイブリッド計算機はアナコンおよびディジコンのもつ長所を生かした複合形の計算機である。

この計算方式は、Convair社が1957年に開発した方式であって、航空機の計算に初めて適用された。すなわち、その理由として解析の対象とした系そのものがディジタル部分とアナログ部分を有していたこと、計算速度と精度の点で、全ディジタル、全アナログでは不十分であることをあげている。その後、この計算方式は海外で航空機関係の計算はもちろん、プロセス制御などの計算に広く利用されようとしている。著者らもまた1959年この方式の検討を完了し<sup>(17)</sup>、これの電力系統経済負荷配分 (ELD) 装置への適用の見通しを得た。この方式をELDに適用するに至ったおもな理由は、アナ



第3表 装置の構成

|                 |                 |       |
|-----------------|-----------------|-------|
| デジタル計算機         | 計算機本体           | 1     |
|                 | 制御卓             | 1     |
|                 | 万能入出力装置         | 1     |
|                 | 磁気ドラム           | 1     |
|                 | 電源装置 (M-G と制御盤) | 1     |
| A-D, D-A 変換部    | けん盤さん孔機         | 1     |
|                 |                 |       |
| アナログ計算機         | A-D 変換 架        | 1     |
|                 | D-A 変換 架        | 3     |
|                 | 火力発電所 架         | 2     |
|                 | 制御 架            | 1     |
|                 | 増幅器 架           | 1     |
| 送電損失率計算部(系統接続盤) | 水力発電所 架         | 1     |
|                 | 比例負荷 架          | 1     |
|                 | 電源装置            |       |
| 演算制御部           | 線路単位 盤          | 219 組 |
|                 | 系統 盤            | 1     |
|                 | 系 統 制 御 机       | 1     |
|                 | 演算制御 架          | 1     |
| 表示監視盤           | 演出測定装置 机        | 1     |
|                 | 潮流監視 机          | 1     |
|                 | 潮流監視 盤          | 1     |

第4表 ハイブリッド計算機の計算分担

| アナログ計算機                      | デジタル計算機                    |
|------------------------------|----------------------------|
| 1. 高速計算を必要とする計算              | 1. 速度を要しないが精度を必要とする計算      |
| 2. 精度を要しない計算                 | 2. 再現性を要する計算               |
| 3. 実験曲線入力                    | 3. 大容量記憶を要する計算 (たとえばデータ処理) |
| 4. カットアンドトライをするような経験的操作をする問題 | 4. 論理判断を要する計算              |
| 5. 帰還回路の計算                   | 5. 反復計算                    |
| 6. 微分方程式                     | 6. 理論式入力                   |
|                              | 7. 多変数関数発生                 |
|                              | 8. 時分割で計算できる内容             |
|                              | 9. わずかな数値差が問題になるような計算      |
|                              | 10. 代数方程式, マトリクス計算         |
|                              | 11. ビジネス上の計算               |

要とし、装置が複雑化すること、またこれに伴って信頼性が低下すること、価格の上昇などの諸問題が生じてくる。

ハイブリッド計算機は前述のように異種の信号形式の計算を組み合わせ、しかも、それぞれの特長を生かそうとする装置であるため、おのずから数多くの問題点を有する。次にそのおもな項目について述べる。

#### (1) 計算内容の分担

ハイブリッド計算機がアナコンのデータ処理性ならびに精度の不足、ディジコンの計算速度の不足を補うものとして開発されたシステムであるために、おのずから計算分担の略略が決定される。第4表はきわめて概略的に示した計算分担である。ただし実時間計算を行なわせる場合には、次に述べるディジコンの計算時間が問題になり一概に言えない。

#### (2) デジタル計算機計算時間の影響<sup>(20)</sup>

この方式では、演算回路の一部に必ずアナログ数値のサンプル回路と、保持回路を必要とする。直列計算方式の場合にはそのサンプル周期は解にほとんど影響を与えないが、並列計算方式の場合にはその周期の大小が大きく解の精度に影響する。一般にこのようなシステムのサンプル周期はディジコンでの計算時間の大きさに比例し、分担するチャンネル数と計算内容が増大するにしたがって周期が増加する。ゆえに演算精度の向上をはかり、ディジコン部の計算内容を極度に増すことはかえってサンプル周期を増大させ、精度を劣化させる可能性がある。ディジコンのプログラムについても同様であり、ハイブリッド計算機を実時間計算に使用する並列方式では分割誤差の点からは不十分であっても、ハイブリッド計算機としては適切なプログラムが必要であり、計算精度と計算内容もこの点で限度を生ずる。

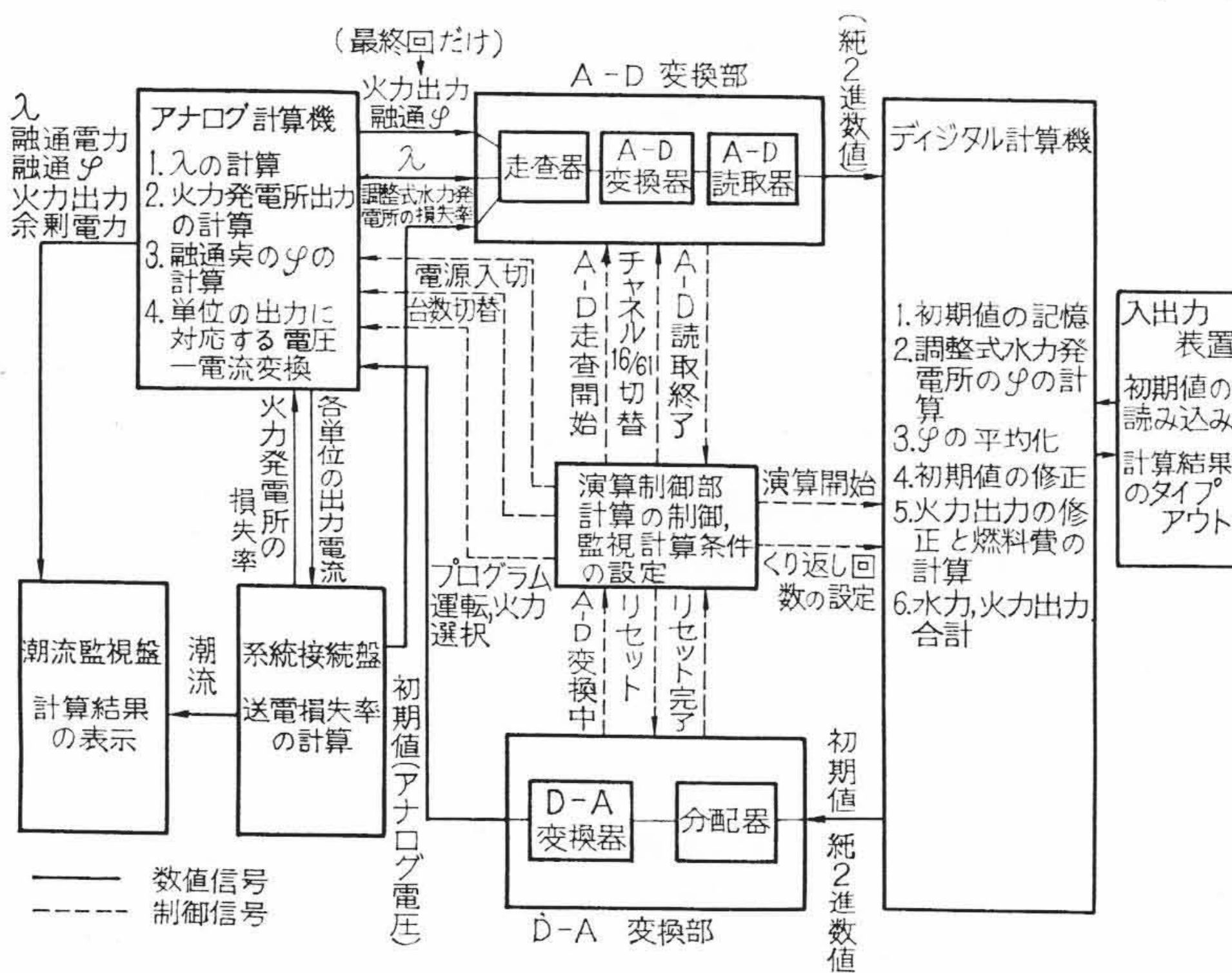
#### (3) 接続部の制御回路

制御回路はハイブリッド計算機の機能を左右する部分なので、設計に際しての次の基本的検討事項がある。

- 制御方式の決定 (同期方式, 非同期方式)
- 数値信号の受授方式とコード
- 回路切替要素に何を使用するか
- 制御信号の内容とその分担

これらは使用するディジコンによりある程度の制限を受けるが、設計いかんによってハイブリッド計算機としての機能を左右する部分である。

その他両計算機で扱う信号形式と周波数帯域が異なること、使用する部品が違ふことに原因する雑音の問題、装置の信頼性の問題、装置の細分化の問題などがある。



第6図 ハイブリッド形ELD装置の制御ブロック図

ログ計算機の高速度性、デジタル計算機のデータ処理性、解の再現性のよさを生かそうとしたことにある。すでにハイブリッド形ELDは製品化され<sup>(18)</sup> 納入実動されている。この装置の構成ならびにブロック線図を第3表、第6図に示す。その後筆者らは汎用ディジコンとアナコンとを容易に結合し、ハイブリッド計算を行なわせることが可能な汎用リンケージの開発をも行ない、これらを用いハイブリッド計算における各種問題点の検討<sup>(19)</sup>を行なった。以下この計算機の特長ならびに問題点について概説する。

#### 4.2 ハイブリッド計算機の特長および問題点

この方式の長所は両計算機の利点を利用しあうことにより生ずるのである。すなわち

- (1) ディジコンの計算速度の遅い点をアナコンの高速度計算性で補うため、ディジコン単独の場合よりも計算速度が速い。
- (2) アナコン単独の場合よりも高精度が期待でき、かつ、フレキシビリティ、データ処理性能を増すことができる。
- (3) アナログ、デジタル両信号を取り扱う装置のシミュレーションに適する。

などの諸点があげられる。一方、二つの異なった計算機を使用するために、これらを接続するA-D, D-A変換器などの結合装置を必



## 5. 演算器の高信頼比に関する研究

3, 4章は主として計算機能を増す上に有効なシステムに関するものであるが、本章ではむしろ新しい応用分野と、それに必要な演算器の高信頼化の問題についてのべる。演算器の高信頼化の手段としては、演算増幅器のトランジスタ、磁気増幅器によるソリッドステート化などが考えられるのであるが、筆者らもまた計算機の小形、高精度高信頼化を目標としてトランジスタアナコンを、オンライン計算要素の開発を目的として磁気増幅器式演算器の研究を行なった。以下にその一部を紹介する。

## 5.1 トランジスタアナログ計算機

第7図は筆者らによって試作したトランジスタアナログ計算機の外観写真である。この装置は全トランジスタ方式で10階非線形微分方程式をとく機能を有し、小形である特長を有している。その構成および性能は第5表に示すとおりであり、特長を列举すると次に示すとおりである。

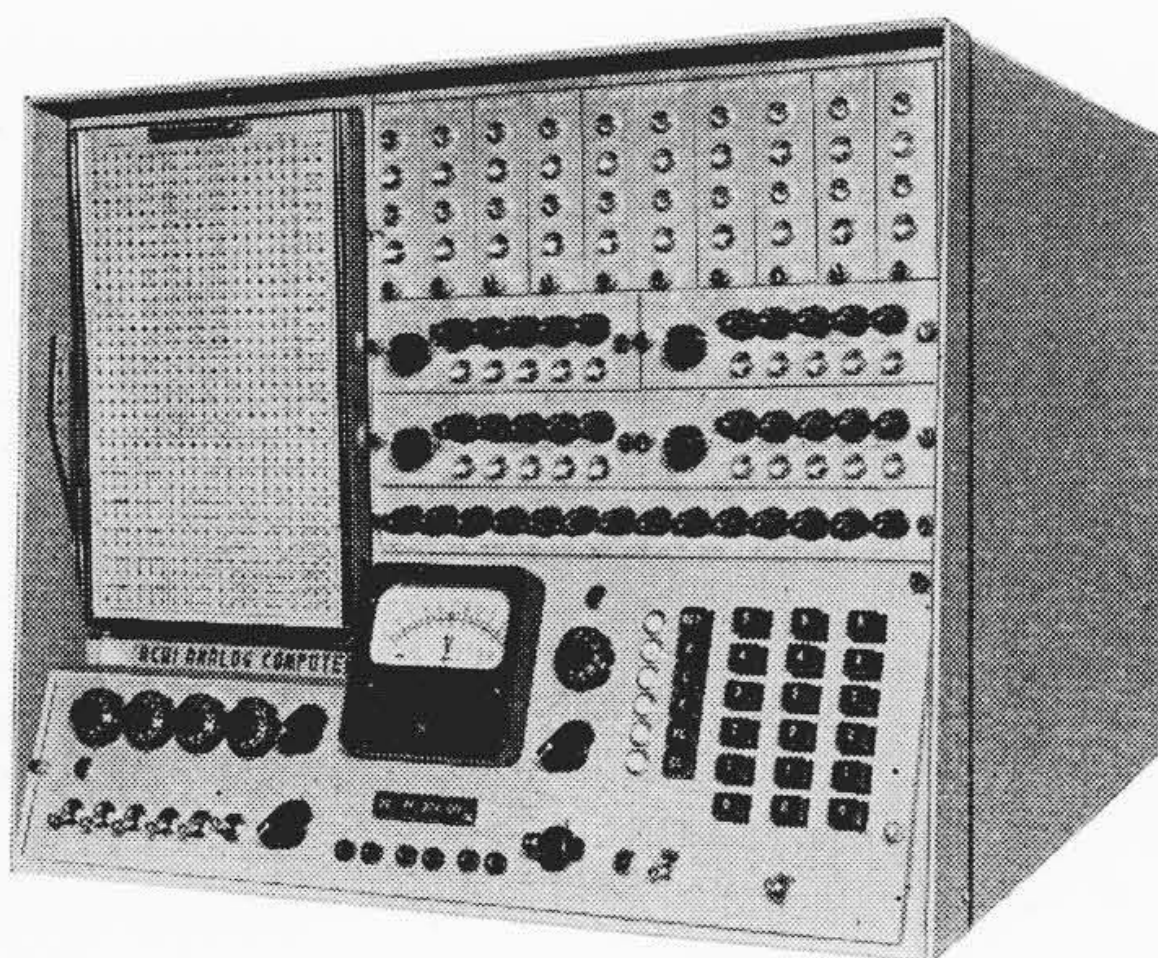
- (1) 小形(430 h×550 w×600 d)軽量(80 kg)かつ消費電力がわずかである(200 VA)。
- (2) 低速、くり返し两用である(くり返し3 c/s)。
- (3) プログラムチェック機構を有し信頼度が高い。
- (4) 特殊な小形パッチ盤の採用により小形化されている。
- (5) 非線形要素は演算インピーダンス構成であるため小形である。
- (6) ポテンショメータ設定用に較正器を内蔵し、負荷効果を補償した精密設定が容易にできる。
- (7) その他単一作動方式の演算制御、印加関数の発生、過電圧警報、記録装置の起動停止の連動など大形計算機なみの機能を備えている。 ↗

$$E_0 = - \frac{\left( \frac{E_{i1}}{Z_{i1}} + \frac{E_{i3}}{Z_{i3}} \right) Z_f + \frac{N_{12}}{N_{11}} B Z_f \left[ \frac{E_{i2}}{Z_{i2} \left( 1 + \frac{Z_{12}}{Z_{i2}} + \frac{Z_{12}}{Z_{i4}} \right)} + \frac{E_{i4}}{Z_{i4} \left( 1 + \frac{Z_{12}}{Z_{i2}} + \frac{Z_{12}}{Z_{i4}} \right)} \right] + Z_i I_d}{1 + \frac{Z_f}{N_{11} R_A} B \left[ A - R_A \left( \frac{N_2}{R_f + Z_2} + \frac{N_3}{Z_i'} \right) \right]} \quad (2)$$

ただし、

$$\left. \begin{aligned} A &= 1 + \frac{Z_0}{Z_d} + \frac{Z_0 + Z_3 \left( 1 + \frac{Z_0}{Z_d} \right)}{Z_e'} \\ B &= 1 + \frac{Z_{11}}{Z_{i1}} + \frac{Z_{11}}{Z_{i3}} + \frac{Z_{11}}{Z_f} \\ Z_e' &\simeq 1 / \left( \frac{1}{Z_e} + \frac{1}{Z_2 + Z_f} + \frac{1}{Z_f} \right) \end{aligned} \right\} \quad (3)$$

(2) 式中の  $R_A$  は鉄心の増幅特性を表わす定数(伝達インピーダンス)であり1ターンの制御巻線に1Aの制御電流を流したときの出力



(430 h×550 W×600 d)

第7図 トランジスタアナログ計算機外観写真

## 5.2 磁気増幅器式演算器

トランジスタ演算器よりさらに高信頼な要素として磁気増幅器式演算器があげられる。この要素はオンライン用としてはきわめてすぐれた特長を有するが、周波数特性の点にやや難点がありそのおもな用途としてはアナログ計算機としてよりもむしろ計算制御要素に重点を置いたものである。磁気増幅器演算器として実用または試作されているものとしては電圧帰還形ならびに電流帰還形があるが、著者らは従来からの電子管式の経験を十分に生かすことと、入力インピーダンスが高く実時間演算を行ないやすいことの2点から電圧帰還方式を採用した。本演算器としては線形要素のみならず、非線形要素をも実用化し、すでに広い用途に利用されようとしている。

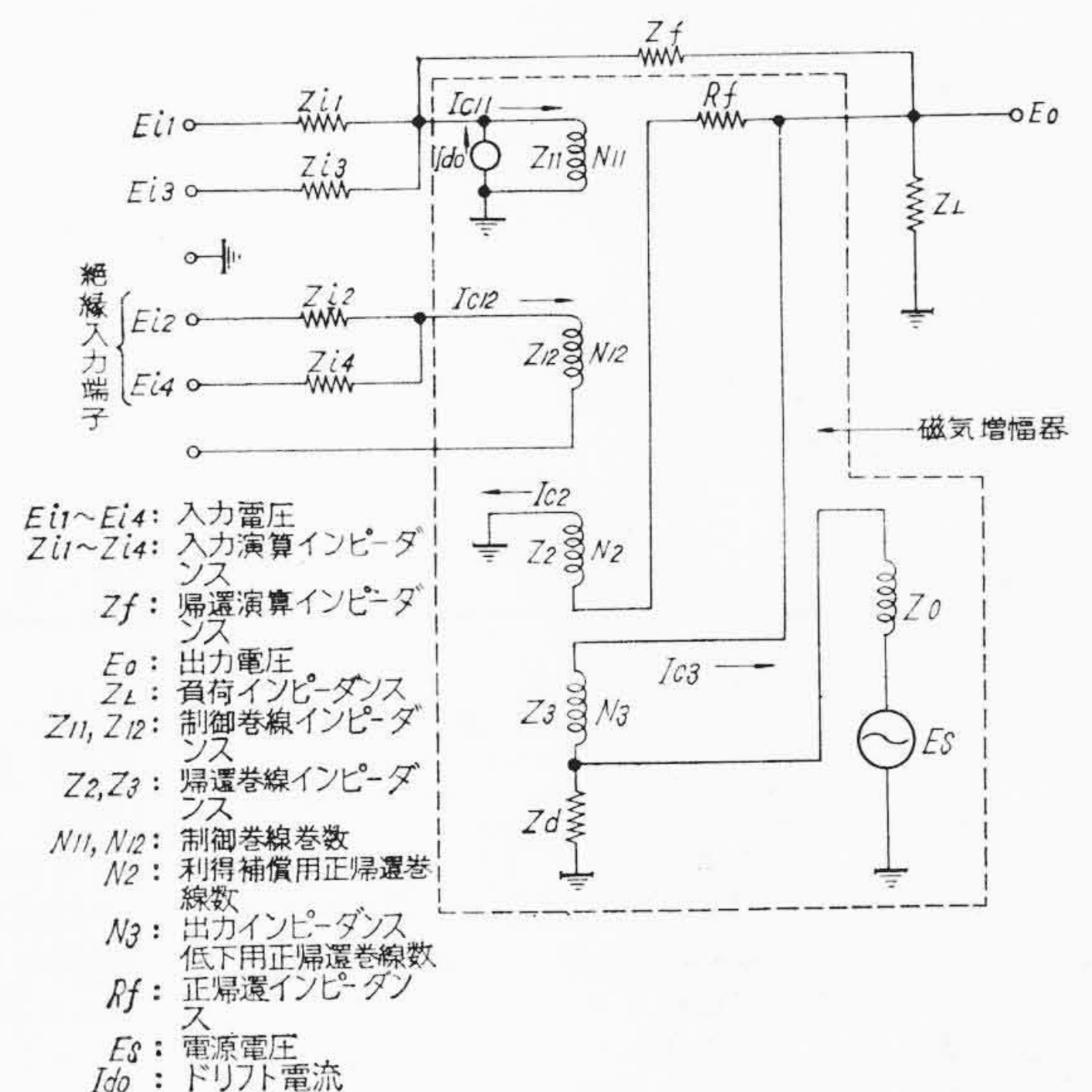
その特長を列举すると次のとおりである。

- (1) 電圧帰還形のために入力インピーダンスが高く(100 kΩ)しかも高精度の実時間演算が可能である。
- (2) 絶縁入力計算が容易で引算器も容易に実現できる。
- (3) 寿命は半永久的で堅ろうできわめて信頼度が高い。
- (4) 高温に耐え、部品点数が少なく高信頼度である。
- (5) 小形でかつ消費電力が小である。
- (6) 予熱時間がない。
- (7) 高出力を比較的得やすい。

いずれもオンライン用に適した特長といえる。

第8図は電圧帰還形磁気増幅器式演算器のブロック線図の一例である。 $E_{i1} \sim E_{i4}$ の入力電圧と出力 $E_0$ との間に以下に述べるような電子管式とほぼ同様な関係があるのみならず、 $E_{i2}$ ,  $E_{i4}$ のようにほかの巻線から絶縁された独立の制御巻線に inputs を加え、磁氣的加算が可能であるのとに述べるいくつかのすぐれた特長をもっている。第8図の回路より入力電圧と出力電圧の関係を求めると次式のようになる。

出力電圧の変化率に相当する。 $R_A$ が大なるほど増幅度が大になりこの値は鉄心の渦電流による起磁力の増加度の小さいほど、透磁率が大なるほどよく、交流巻線数に比例し、鉄心磁路長に反比例して増大する。 $I_e$ は入力換算のドリフト電流であり、 $Z_0$ はリアクタの交流側の動作点における内部インピーダンスである。



第8図 電圧帰還形磁気増幅器式演算器のブロック線図



今、利得補償用の正帰還巻線  $N_2$  と出力インピーダンス低下用の正帰還巻線  $N_3$  をそれぞれ (4) 式で与える関係を満足し得たとすると

$$\left. \begin{aligned} N_2 &= \frac{1}{R_A} \left( 1 + \frac{Z_0}{Z_d} \right) (R_f + Z_2) \\ N_3 &= \frac{1}{R_A} \left[ Z_0 + Z_3 \left( 1 + \frac{Z_0}{Z_d} \right) \right] \end{aligned} \right\} \dots\dots\dots (4)$$

(2)(3)(4)式より (2) 式の分母が 1 となる。さらに  $B \simeq 1$ ,  $Z_{12}/Z_{i2} \simeq 0$ ,  $Z_{12}/Z_{i4} \simeq 0$  が成立すれば

$$E_0 = - \left( \frac{E_{i1}}{Z_{i1}} + \frac{E_{i3}}{Z_{i3}} \right) Z_f - \left( \frac{E_{i2}}{Z_{i2}} + \frac{E_{i4}}{Z_{i4}} \right) Z_f \frac{N_{12}}{N_{11}} - I_d Z_f \dots\dots\dots (5)$$

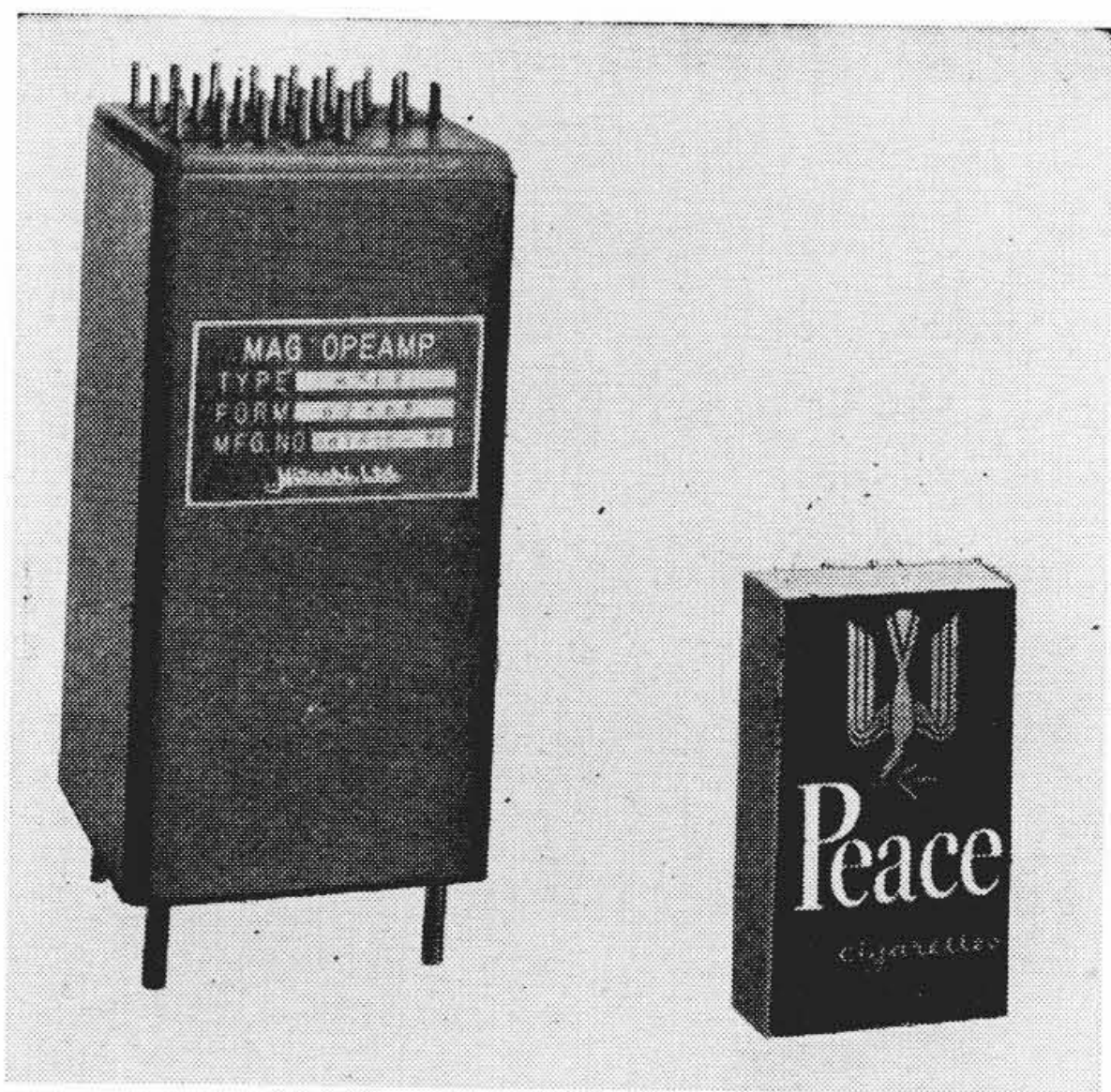
となり  $I_d$  の影響を除いては電子管式の場合と同様、帰還演算器として理想的な演算をすることが明らかである。したがって第 8 図の回路構成で実現できる演算は第 6 表のようになる。ただし  $Z_{i3}=Z_{i4}=\infty$  とする。表の中で特長ある回路方式は (2), (3) 式の絶縁入力形演算器である。工業計測などにおいては特に入出力電位を絶縁する要求が多いが、このような所への使用はきわめて適している。

(4) 式で示す完全補償条件を常に満足するならば、少なくとも 1 入力係数器の演算誤差を零にできるが、実際にはこの条件は特定条件のもとでのみしか満足し得ない。すなわち鉄心の非直線性、電源電圧、ならびに波形の変化による伝達インピーダンス  $R_A$  の変動、各インピーダンスの周波数特性、磁気増幅器動作のむだ時間効果などにより実効的に  $R_A$  ならびに  $Z_2$  を主として変動し、(4) 式の条件がくずれ演算誤差が発生する。演算誤差については理論的検討、実験的裏付けを行ないさらに制御巻線ならびに鉄心特性との関連を明らかに設計基準を確立した<sup>(20)~(24)</sup>。

最適設計を検討する一方、電源周波数 50 c/s の磁気増幅器を基に

第 5 表 日立トランジスタアナログ計算機の構成および性能

|         | 演 算 要 素  | 台 数 | 性 能                                                                                                                                 |
|---------|----------|-----|-------------------------------------------------------------------------------------------------------------------------------------|
| 線形要素    | 加算積分器    | 10  | 入力 (10, 10, 10, 1, 1, 1, $G_i$ ) 1 M $\Omega$ , 1 $\mu$ F $\pm 0.1\%$ 以下<br>係数器としても使用可能<br>サークルテスト $\omega=1$ rad/s で 0.2~0.4%/30 s |
|         | 加算係数器    | 10  | 入力 (10, 10, 4, 1, 1, 1, 1, $G_i$ )<br>基準抵抗 100 k $\Omega$                                                                           |
|         | ポテンショメータ | 32  | 10 回転ヘリカルポテンショメータ 4 個 直線性 $\pm 0.1\%$<br>1 回転ポテンショメータ 28 個 設定精度 $\pm 0.1\%$                                                         |
|         | 演算増幅器    | 20  | 利 得 120 dB 以上 ドリフト 300 $\mu$ V/8 h (室温)<br>入出力電圧 $\pm 20$ V (5 mA) 10~30 $\mu$ V/°C                                                 |
| 非線形要素   | 関数発生器    | 4   | (+)素子 5 (−)素子 (5)<br>近似区間数 5 最大 20 区間まで構成可能                                                                                         |
|         | 乗 算 器    | 2   | 1/4 自乗方式 0.5%<br>スイッチ切換えにより自乗器、ルータとして使用可能                                                                                           |
|         | 特殊非線形要素  | 10  | (+)素子 5 1.0%<br>(−)素子 5                                                                                                             |
| 制 御 盤   |          | 1   | 演算制御 (バランスチェック, プロブレムチェック, リセット, コンピュート, ホールド)<br>レポートにて 3 c/s くり返し形としても使用可能                                                        |
| パ ッ チ 盤 |          | 1   | 640 端子                                                                                                                              |
| 電 源     |          | 1   | 200 VA<br>TRS 安定化                                                                                                                   |



第 9 図 磁気増幅器式演算増幅器外観写真

して本演算要素を開発し、また高レスポンス化および小形化の目的から電源の高周波化を行ない、現在までに第 7 表に示すようないくつかの機種を製作または実用化した。

第 9 図は 50 c/s 小形演算増幅器用磁気増幅器の外観写真である。これらの要素は計算制御要素としてプロセス制御 (たとえば P. I. D. コントローラ)、電動応用制御、電力系統制御 (たとえば A. F. C., A. L. R., E. L. D.) に実用ならびに実用計画中<sup>(25)(26)</sup>であるが、さらに一方ではプロセスの多変数計算制御、最適化制御などに比較的広く利用できることを目的とした制御用アナログ計算機の試作を行なった。PID コントローラより高性能で、デジタル制御計算機を必要としないような中間に位いする計算制御装置として有効なものとする。

第 10 図は試作された制御用アナログ計算機外観図である。その構成は下記のとおりである。

- (1) 制御盤 (ポテンショメータ 6 個を含む)..... 1 式
- (2) パッチボード..... 1 枚
- (3) 直流増幅器 (演算増幅器として使用する)..... 9 台
- (4) 電源盤 (50 c/s 20 V, DC  $\pm 10$  V トランジスタ定電圧装置付)..... 1 台

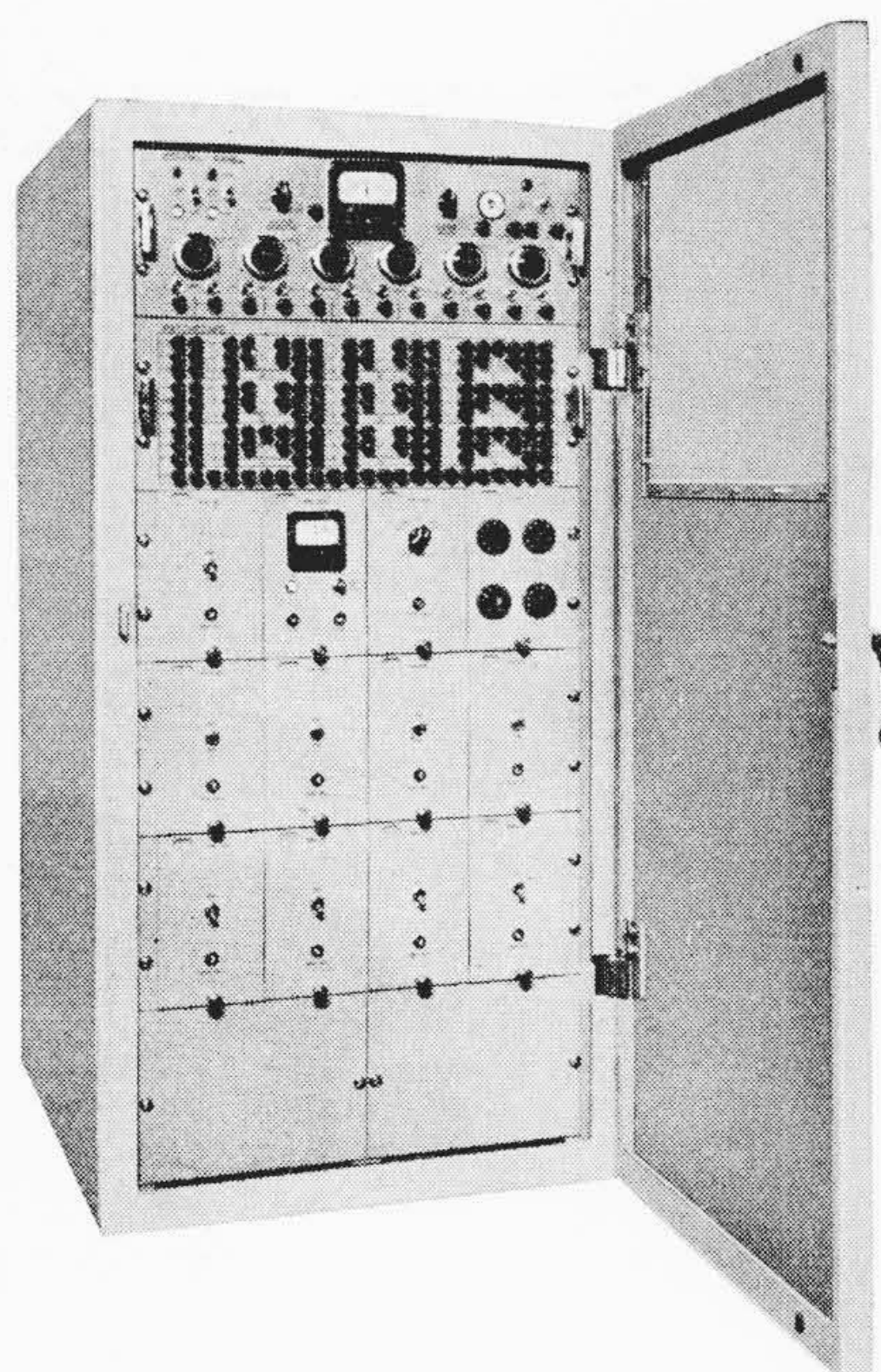
第 6 表 磁気増幅器式演算器の各種使用法

| 使 用 法                                  | 伝 達 関 数                                                                                                               | 備 考                         |
|----------------------------------------|-----------------------------------------------------------------------------------------------------------------------|-----------------------------|
| (1) 1 入力演算器 ( $Z_{i2}=\infty$ )        | $E_0 = -\frac{Z_f}{Z_{i1}} E_{i1}$                                                                                    | 従来の電子管式アナコンの場合と同じ           |
| (2) 絶縁入力形演算器 (異符号) ( $Z_{i1}=\infty$ ) | $E_0 = -\frac{N_{12}}{N_{11}} \frac{E_{i2}}{Z_{i2}} \cdot Z_f$                                                        | 入出力電位を絶縁できる<br>磁気増幅器式演算器の特長 |
| (3) 絶縁入力形演算器 (同符号) ( $Z_{i1}=\infty$ ) | $E_0 = \frac{N_{12}}{N_{11}} \cdot \frac{Z_f}{Z_{i2}} \cdot E_{i2}$                                                   | 符号の変わらない演算が可能である            |
| (4) 2 入力演算器                            | $E_0 = -\frac{Z_f}{Z_{i1}} E_{i1} + \frac{Z_f}{Z_{i2}} E_{i2} \cdot \frac{N_{12}}{N_{11}}$<br>$N_{11}=N_{12}$ の場合は引算器 | 電子管式に比べて容易に実現できる            |

第 7 表 演 算 増 幅 器 特 性 表

|             | 50 c/s 形                    |                             |                             |                             | 400 c/s 形                   |                             | 5 kc 形                      |
|-------------|-----------------------------|-----------------------------|-----------------------------|-----------------------------|-----------------------------|-----------------------------|-----------------------------|
|             | 小 容 量 形                     |                             | 中 容 量 形                     | 大 容 量 形                     | 中 容 量 形                     | 大 容 量 形                     | 2 段 増 幅 形                   |
|             | 普 及 形                       | 高 精 度 形                     |                             |                             |                             |                             |                             |
| 出力フルスケール    | $\pm 10$ V                  | $\pm 10$ V                  | $\pm 10$ V                  | $\pm 10$ V                  | $\pm 10$ V                  | $\pm 10$ V                  | $\pm 10$ V                  |
| 負 荷 抵 抗     | 3 k $\Omega$ 以上             | 3 k $\Omega$ 以上             | 1.5 k $\Omega$ 以上           | 300 $\Omega$ 以上             | 1.5 k $\Omega$ 以上           | 600 $\Omega$ 以上             | 1 k $\Omega$ 以上             |
| 標準演算インピーダンス | 100 k $\Omega$ , 10 $\mu$ F | 100 k $\Omega$ , 10 $\mu$ F | 100 k $\Omega$ , 10 $\mu$ F | 100 k $\Omega$ , 10 $\mu$ F | 100 k $\Omega$ , 10 $\mu$ F | 100 k $\Omega$ , 10 $\mu$ F | 100 k $\Omega$ , 10 $\mu$ F |
| 交 流 電 源     | 50 c/s 1 W                  | 50 c/s 1 W                  | 50 c/s 2.5 W                | 50 c/s 12 W                 | 400 c/s 2.5 W               | 400 c/s 6 W                 | 5 kc 4 W                    |
| 係 数 器 精 度   | 0.2%                        | 0.1%                        | 0.2%                        | 0.2%                        | 0.2%                        | 0.4%                        | 0.2%                        |
| 周 波 数 特 性   | 15 c/s (−3 dB)              | 3.6 c/s (−3 dB)             | 6 c/s (−3 dB)               | 6 c/s (−3 dB) (推定)          | 34 c/s (−3 dB)              | 16 c/s (−3 dB)              | 170 c/s (−3 dB)             |
| 零 ド リ フ ト   | $\pm 1.5$ mV/8 h            | $\pm 1$ mV/8 h              | $\pm 1.5$ mV/8 h            | —                           | —                           | —                           | —                           |





(HIMATROL)

第10図 制御用アナログ計算機外観写真

- (5) 掛算器ユニット..... 1台
- (6) リミッタユニット(4組を組入)..... 1台
- (7) 増幅器追加用余裕空けき(2台分)..... 1
- (8) 箱体(防振構造, 前面かぎ付とびらを有す, とびら上部の窓より制御盤およびパッチボード監視可能, 入出力は背面下部接栓(せん)による)..... 1式

## 6. 結 言

日立アナログ計算機の主として研究的な面から見た歩みについて説明した。すなわち昭和26年自動制御系の設計を解析を目的として自発的に開始した研究は、アナログ計算機の製品化研究に向かい、線形要素、非線形要素の開発ならびに性能向上への研究にと発展し、いくつかの研究成果ならびに製品化の基礎を確立した。次いで計算機の機能を拡大するため自動プログラミングシステム、ハイブリッド計算機の研究を行ないこれらを実用化した。最近ではまたオンラインへの応用を考慮して要素の高信頼化を計り、制御計算要素としてすぐれた特性を有する電圧帰還形磁気増幅器式演算器の開発を行った。以上の詳細についてはすでに本文にのべた通りである。

しからば今後アナログ計算機はいかなる方向に発展して行くであろうか。これはわれわれアナコン研究者にとっては重要な課題である。その一つの方向としては、Korn, GillilandののべるようにHigh Speed Iterative Computation をあげられる。デジタル計算機の高速度に伴って、より高速自動計算の可能なこのシステムの発展が期待されている。他の一つの方向は、昨年設立されたアナログ技術研究会の設立主旨にあるように計算機としての発展のみではなく将来計算技術としてより広く自動制御、計測などに利用されてゆくことである。筆者もこの二つの分野を見きわめながら微力であるが日立アナログ計算機のみならず、この分野の発展のために努力を惜しまぬものである。

終わりに臨み種々ご指導を賜った日立中央研究所只野副所長、須藤部長、阿部部長を始め関係各位ならびに製品製作に当たっておられる昭和電子幹部の方々、関係者に厚く感謝の意を表す次第である。

## 参 考 文 献

- (1) 三浦, 沼倉: 日立評論 別冊第27号 pp. 51~62 (1958)
- (2) 三浦ほか: 電学誌 76, 815, pp. 896~905 (昭31)
- (3) 三浦ほか: 電学誌 77, 827, pp. 1038~1051 (昭32)
- (4) 三浦ほか: 電学誌 78, 838 (昭33)
- (5) T. MIURA ほか: T. I. R. E. EC-7, 4, pp. 306~312 (1958)
- (6) T. MIURA ほか: 2nd International Analog Comp. Meeting pp. 184~199 (1958)
- (7) 三浦ほか: 電学誌 75, 800, pp. 481~487 (昭30)
- (8) T. Miura ほか: E. T. J. of Japan 5, 7, pp. 3~7 (1959)
- (9) T. Miura ほか: T. I. R. E. EC-6, 2, pp. 95~100
- (10) 沼倉ほか: 電学誌 77, 827, pp. 1009~1018 (1957)
- (11) 沼倉ほか: 電学誌 80, 862 (1960)
- (12) 三浦, 岩田: 電学誌 81, 872, pp. 765~774 (1961)
- (13) W. E. Bushor: Electronics, 34, 52, pp. 28~29 (1961)
- (14) Iterative Analog: Control Eng. July., (1961)
- (15) 三浦ほか: 日立評論 44, 7 (昭37)
- (16) 三浦ほか: 電学誌 80, 867, pp. 1770~ (1960)
- (17) 三浦, 藤中ほか: 自動制御 7, 4, p. 20~26 (1960)
- (18) 三浦, 河竹ほか: オーム p. 47~ (昭37-4)
- (19) 三浦, 平野ほか: 電学会連合大会 240 (昭37-4)
- (20) 三浦, 平野ほか: 電学会東京支部大会 72 (昭35-11)
- (21) 三浦, 平野, 平石: アナコン研究会資料 36-3 (Oct. 1960)
- (22) 三浦, 平野, 平石: 電学連大会 No. 272 (昭36-4)
- (23) 三浦, 平野: 3d International Conference of Analog Computations C5-31 (Sept. 1961)
- (24) 三浦, 平野: 電学東京支部大会 No. 78 (昭36-11)
- (25) 三浦, 安部, 平野: 電学連大会 No. 278 (昭37-4)
- (26) 三浦, 平野, 岩田: 第4会自動制御連合講演会 No. 239 (昭36-11)
- (27) 三浦, 平野: 電学連大会 No. 223 (昭37-4)



## 特 許 の 紹 介



特許第297252号(特公昭36-22167)

北川 公・江尻 洋司・堀籠 信吉

## 酸 化 物 磁 性 体

本発明はパラメトロン素子の磁心として、最小消費電力値  $W_0$  が従来のものより著しく低く、しかも磁ひずみのきわめて小さい酸化物磁性体に関し、モル比で酸化第二鉄 35~50%, 酸化マンガン 5~35%, 酸化銅 9~13%, 酸化亜鉛 25~45%, 酸化アルミニウム 0.05~1% の組成からなるものである。

パラメトロンはその高速度化、大容量化に伴って消費電力が可及的に小さいことが要求されるが、従来のパラメトロン素子は、その磁心に銅-亜鉛系酸化物磁性体を使用したもので、最小消費電力  $W_0 = 25 \text{ mW}$ 、ニッケル-亜銅系酸化物磁性体を使用したもので  $W_0 = 13 \text{ mW}$  の程度であり、最近ニッケル-亜鉛系酸化物磁性体で  $W_0$  が

10 mW 以下のものが現われたが、磁ひずみが著しく大きく結合余裕度が小さいため実用に適しない。

本発明の酸化物磁性体を使用したパラメトロン素子は、最小消費電力  $W_0 = 3 \text{ mW}$  を示し、従来のパラメトロン素子に比べてはるかに小さい。また磁ひずみも著しく小さく、結合余裕度は 30~40 dB を示し、前述のニッケル-亜鉛系酸化物磁性体よりなる素子よりも 10~20 dB 大きい。

それゆえに本発明の酸化物磁性体は、高速度、大容量のパラメトロン素子の磁心として好適のものである。(岩田)