

シリコン・トランジスタ論理要素の研究

A Study of Silicon Transistorized Logical Elements

小 西 務*
Tsutomu Konishi

内 容 梗 概

トランジスタ論理要素は各種産業のデジタル制御素子として用いられているが、ゲルマニウム・トランジスタを使用しているため許容温度が高くとれない。そこでこれをシリコン・トランジスタ化するためシリコン・トランジスタを開発し、これを用いて新たな論理要素システムを構成することに成功した。ここではその開発の問題点および設計に必要な特性の計算式をあげ、この計算式を用いてトランジスタ特性のばらつきおよびその組み合わせ、周囲温度、負荷などの最悪組合せ条件においても要素単体の特性変動が定常安定動作限界内にあり、動作が安定で確実な要素であることを明らかにしている。

1. 緒 言

各種産業にデジタル制御が取り入れられるようになり、筆者らはいち早くトランジスタ論理要素「トランジログ」の開発を行なった^{(1)~(3)}。これは東都製鋼納の国産第1号圧延機カード・プログラム制御装置に使用され^{(4)~(6)}、その後製鉄工程のデータ処理装置、工作機械の数値制御装置、セメント工業の総括制御装置、列車の自動制御装置など多方面に実用されてきている。トランジログの使用に際しては周囲温度変化、雑音など種々の問題があるが、これは素子自体あるいは付属装置などにより十分に解決して使用されている。ところが電動力応用において最も大きな問題は周囲温度の使用限界である。トランジログはゲルマニウム・トランジスタを使用しているため最大使用温度は55°Cに設計されている。この値は国内外のものに比し比較的高い値ではあるが、寿命などの点からこれ以上を望むことは無理である。

ここにシリコン・トランジスタの使用が着眼される。しかしながら現在ではシリコン・トランジスタの使用には多くの問題もっている。たとえばコレクタ耐圧が大きく、かつ特性のばらつきが少なく、直流電流増幅率の大きいシリコン・トランジスタは国内外を見渡しても2~3種というきわめて少ない現状であること、コレクタ飽和抵抗が比較的大きいこと、また論理要素が多数使用されるのに対し上記の特性をもったシリコン・トランジスタの価格がゲルマニウム・トランジスタに比し1けた以上高くなることなどである。以上のようなことが原因で、国内においてはまだシリコン・トランジスタ論理要素が商品化されなかったものと推察される。

これに対し中央研究所および武蔵工場が協力しシリコン・トランジスタ論理要素「シリコン・トランジログ」用としてシリコン・トランジスタ2SC167⑩を開発し⁽⁷⁾、筆者はこれを用いて一連の論理要素システムを開発することに成功した。この開発にあたっては今までのトランジログの技術経験を十分に生かし、かつ新しい着想を取り入れて電動力応用ならびに各種装置のデジタル制御用に適した論理制御素子としたのである。ここではこの開発における問題点ならびに素子設計の主眼点、実験結果などについてとりまとめ報告する。

2. シリコン・トランジログ開発の問題点 ならびに検討

シリコン・トランジログを開発するに当たり、論理の種類、出力数、素子当たりの消費電力、演算速度、素子の大きさ、構造など以前のトランジログに準ずる部分もあるが、特に改良した点、検討を

加えた点は概略次のとおりである。

2.1 使用周囲温度

使用周囲温度の決定は論理要素の応用面からと、その構成素子自体の問題点からとを総合して検討されなければならない。論理要素の応用面からはある程度まで従来のトランジログが使用できるが、特に周囲温度が高くなる場所で制御装置に温度調節装置などを取り付けることが望ましくない場合にはトランジログは使用できなくなる。構成素子自体の問題からは、トランジスタの種類、寿命および付属回路素子たとえば抵抗、コンデンサ、プリント板、モールドの材質などから周囲温度が定められなければならない。

以上の諸点を検討した結果シリコン・トランジログの使用周囲温度を一応-20~65°Cで十分であるという結論に達したが、要求により最大使用温度をより高くすることは可能である。

2.2 信号の大きさ

信号の大きさは大体において電源電圧に制約され、定常安定限界の取り方にも関係するが、強電機器、配線などの誘導障害の点からは大きいことが望ましい。また入出力装置との信号の連系の点もあわせ考える必要がある。

以上の諸点を総合して、シリコン・トランジログでは従来のトランジログの約2倍の信号レベルとし、特に0レベルを約3倍の大きさに選び耐雑音性を高めている。

2.3 電源の種類、容量

電源の種類は普通2~3種程度、時には数種使用しているものも見受けられるが、電源の故障に基因するトラブルの点からも、また経済性の点からも種類は少ない方が有利である。

シリコン・トランジログでは電源の種類は一種類とし、この点で系の信頼性を増している。電源の容量はトランジログと同一とし、電源が大形化することを防いでいる。

2.4 素子の許容入出力数

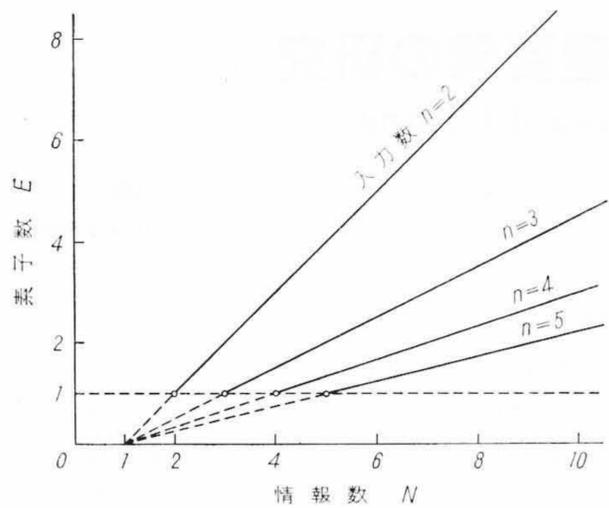
許容出力数は従来のトランジログの経験から1素子当たり5個程度とし、それ以上出力数が必要な場合にはBUFFER要素を使用する。

入力数は経済性の許す範囲において大きい方が系を構成する場合に有利となる。いまN個の情報を判断する場合、入力数nの素子がE個必要であるとするとそれらの間には次式の関係が成立する。

$$E \geq \frac{N-1}{n-1}, \quad \left(\begin{matrix} N \geq 1 \\ n > 1 \end{matrix} \right) \dots\dots\dots (1)$$

上式においてnをパラメータとし、Nに対するEの関係をグラフにすると第1図のようになる。同図からわかるように入力数nが大きい要素ほど大きい情報数に対し少ない素子数で足りることがわかる。

* 日立製作所日立研究所 工博



第 1 図 情報数と素子数の関係

シリコン・トランジログではダイオード・ロジック方式をとり、1 個の要素で三個の入力端子を設けているが必要に応じてさらに多入力とすることができる。これより入力数が増加し、多数の情報の判断を必要とする場合には系の構成が簡単化され非常に有利となる。

2.5 回路方式

要素の回路方式にはトランジスタ 1 段の NOR 回路を主体とした素子と、トランジスタ 2 段よりなる素子を主体とした 2 種類のものが考えられる。これら二つの方式にはそれぞれ特長はあるが、シリコン・トランジログでは後者を採用している。そのため回路設計にあたり従来のリレー系の考えがそのまま使用できて便利である。シリコン・トランジログの回路構成上の特長はエミッタ結合形回路を基本回路としていることである。そのため電源電圧は一種類でよく、自己バイアス効果により ON レベルが温度に対し安定化し、また負帰還効果により特性を安定化し、かつ正帰還効果により利得を大にして論理動作が確実にこなされるようにしている。

OR, AND などの各論理要素はこの安定なエミッタ結合形回路を基本回路とし、それに OR, AND などのダイオード論理回路を付加したダイオード・トランジスタ論理方式 (DTL) を採用している。

2.6 要素の種類

シリコン・トランジログを大別すると論理制御素子、特殊論理制御素子、組合せ論理制御素子、相似形制御素子および付属素子からなる。その分類および機能を取りまとめ第 1 表に示す。この中に相似形制御素子が含まれているので応用範囲が広がる。

2.7 トランジスタの選定

電磁継電器は完全な ON-OFF 動作をするので理想的なスイッチング素子として使用できるが、トランジスタでは ON-OFF 状態が不完全でありかつ ON 状態から OFF 状態の間の転移状態で有限の利得をもつので、これを多数個接続して使用した場合に誤動作を起す場合が生ずる。利得を増加させるのに正帰還を用いる方法があるが、増幅器の悪い特性面が誇張され、温度特性が悪化するなど問題がある。そこでエミッタ結合形基本回路により、これらの問題を総合的に解決しようとしているが、それには高い直流増幅率をもつシリコン・トランジスタが必要となる。このような要求を満たすためトランジスタ 2 S C 167 ㉔が開発された⁽⁷⁾。

このトランジスタの特長は一口にいえばコレクタ・エミッタ間逆耐圧が高く、直流電流増幅率が大きく、またコレクタ遮断電流が小さいことである。したがって高電圧、低電流のスイッチング用、および低レベル、低雑音増幅用に適する。すなわち論理要素、比較器、直流増幅器など「シリコン・トランジログ」用シリコン・トランジスタとして最適であるといえよう。

第 1 表 シリコン・トランジログの構成

分類	要素名	機能
論理制御素子	3 Input Or Unit	論理和
	3 Input And Unit	論理積
	2 Input Memory Unit	記憶
	Inhibit Unit	禁止
特殊論理制御素子	Time Delay Unit	遅延
	Buffer Unit	多素子駆動用
	Output Unit	継電器、接触器駆動用
	Indicator Unit	表示灯点灯用
組合せ論理制御素子	Diode Unit	ダイオード素子
	Astable Multivibrator	矩形波発生器
	Monostable Multivibrator	単一パルス発生器
	Bistable Multivibrator	2 進計数器要素
	Shift Resistor	スキヤナ用
	Ring Counter	ロータリ・スイッチ用
	Binary Counter	2 進計数用
	Full Adder	加算用
	Comparator Unit	電圧比較用
	DC Amplifire Unit	直流増幅器
相似形制御素子	D-A Converter Unit	D-A 変換器
	AVR Unit	定電圧電源装置
付属素子	Rack Unit	取付器具

2.8 経済性

論理要素を使用した制御装置では要素数が多いので、特により経済的な論理設計が望まれることが多い。ところが要素自身について経済性が問題となるのは素子当たりの消費電力と要素自身の回路構成の二つに分けて考えることができる。素子の消費電力についてはすでに述べたように従来のトランジログと同一になるようにしている。素子の回路構成については論理演算は主としてシリコン・ダイオードにより行なわれ、トランジスタはもっぱら整形増幅作用に用いられている。そのため素子当たりのトランジスタ数が減少し、また多入力時においてもダイオードの追加だけで十分であるので、系の構成が簡単化できる。また電源は一種類ですむ。以上のような理由により、比較的高価なシリコン・トランジスタを使用しているにもかかわらず、それほど素子が高価とならずかつ系の構成も経済的になることが期待できる。

以上がトランジスタ論理要素をシリコン・トランジスタ化するに当たって総合的見地より検討し、かつトランジログの技術を参考にして改良を行なった諸点である。

3. シリコン・トランジログの設計

論理要素を多数個直並列接続して使用した場合、周囲温度の変化、トランジスタ特性のばらつきおよびその組み合わせ、負荷数などの最悪組み合わせ状態においても論理要素系の論理動作に誤りを生じてはならない。ここでは上記のような最悪状態を考慮に入れて、要素単体の特性を解析する。

3.1 特性変動の定常安定動作限界

特性変動に対する定常安定動作限界を決める方法には次の二つが考えられる。

- (1) 最悪状態における要素の入出力特性を実測し、図式判定法により安定、不安定を識別する。
- (2) あらかじめ定めた定常安定動作限界に要素単体の特性変動が及ぶか及ばないかにより判定する。

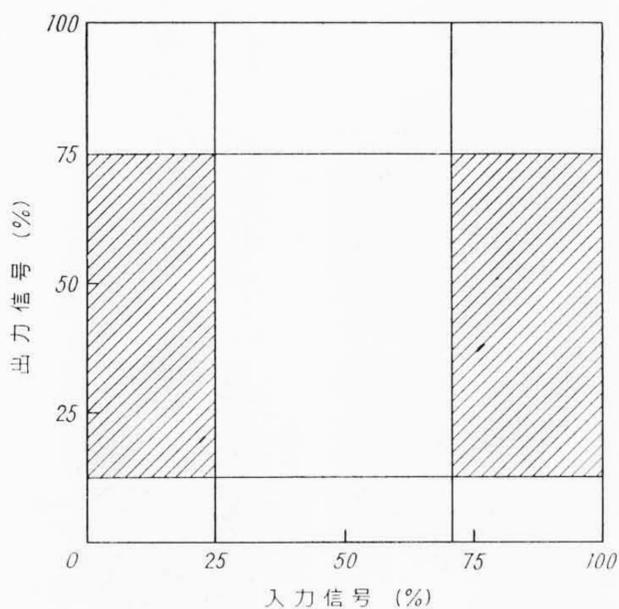
両者は多数の要素を直並列接続して使用する場合、最終段要素が

論理動作に誤りを起こさない限界を明らかにするという点において本質的な差異があるものではない。しかしながら(1)の方法によれば実際に回路を作り、特性を実測して判定する必要がある。(2)の方法によれば定常安定動作限界を定める必要があり、その限界外に特性の変動が及んではならない。したがって論理特性に関する理論が明らかな場合には(2)の方法により判定する方が簡単である。

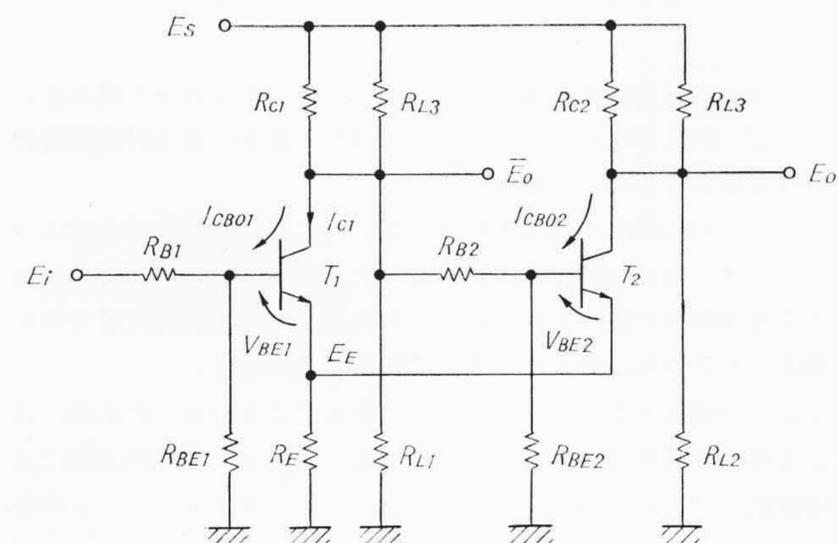
シリコン・トランジスタの場合には以下述べるように要素の特性計算式や入出力特性の仕様が比較的明らかであるので(2)の手法を用いている。定常安定動作限界値として耐雑音性より入力OFFレベルを25%回路素子の経年変化などを考えて、ONレベルを約70%、リレー動作の点より出力OFFレベルを12.5%、負荷数を考慮してONレベルを75%に規定している。したがって定常安定動作限界は第2図のようになりに余裕のある値となっている。

3.2 エミッタ結合形基本回路の特性計算式

シリコン・トランジスタは第3図のエミッタ結合形回路を基本とし、これにダイオード論理回路を付加して構成されている。そこで同図のエミッタ結合形基本回路について特性計算式を明らかにする。基本回路の特性計算式の誘導についてはすでに詳細にわたり検討している⁽³⁾のでここでは省略し、必要な特性の概形を与える式について述べる。第3図の基本回路の第1段および第2段トランジスタの入出力特性は第4図に示すような概形となる。この特性の立上

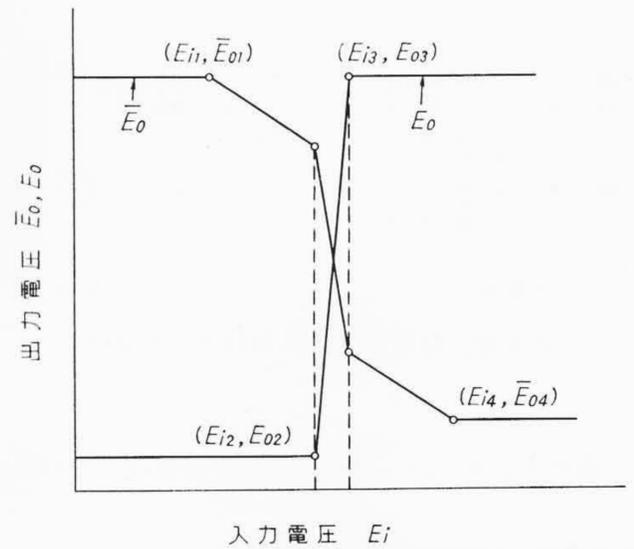


第2図 定常安定動作限界



- R_{B1}, R_{B2} : ベース回路抵抗
- R_{C1}, R_{C2} : コレクタ回路抵抗
- R_E : エミッタ回路抵抗
- R_{BE1}, R_{BE2} : ベース・アース間抵抗
- R_{L1}, R_{L2} : OR要素等価負荷抵抗
- R_{L3} : AND要素等価負荷抵抗
- E_E : エミッタ電圧
- E_i : 入力電圧
- \bar{E}_0 : 否定出力電圧
- E_0 : 肯定出力電圧
- E_S : 電源電圧
- V_{BE1}, V_{BE2} : ベース・エミッタ間電圧
- I_{CB01}, I_{CB02} : コレクタ遮断電流
- I_{C1}, I_{C2} : コレクタ電流
- β_1, β_2 : 直流電流増幅率
- T_1, T_2 : シリコン・トランジスタ

第3図 エミッタ結合形基本回路



第4図 基本回路入出力特性の概形

り点および立下り点入力電圧(E_i)に着目して、その値を求める計算式を整理すると次のようになる。ただし記号は第3図に準ずる。

$$E_i = R_{B1} \left[\frac{I_{C1}}{\beta_1} + \frac{E_E + V_{BE1}}{R_{B1} // R_{BE1}} - \left(1 + \frac{1}{\beta_1}\right) I_{CB01} \right] \dots (2)$$

ここに

$$I_{C1} = \frac{E_S \frac{R_{C1}' // R_{L1}}{R_{B2} R_{C1}'} - \frac{I_{C2} R_E + V_{BE2}}{R_{B2} // R_{BE2}} - \frac{I_{C2}}{\beta_2} + \left(1 + \frac{1}{\beta_2}\right) I_{CB02}}{\frac{R_{C1}' // R_{L1}}{R_{B2}} - \frac{R_E}{R_{B2} // R_{BE2}}} \dots (3)$$

$$E_E = (1 + \beta_1^{-1}) (I_{C1} - I_{CB01}) R_E + (1 + \beta_2^{-1}) (I_{C2} - I_{CB02}) R_E \dots (4)$$

$$R_{L1} = \frac{[R_{B1} + (1 + \beta_1) R_E // R_{BE1}] // [R_{B2} + (1 + \beta_2) R_E // R_{BE2}]}{m_1} \dots (5)$$

$$R_{L2} = \frac{[R_{B1} + (1 + \beta_1) R_E // R_{BE1}]}{m_2} \dots (6)$$

$$R_{L3} = \frac{R_D}{m_3} \dots (7)$$

$$R_{C1}' = R_{C1} // R_{L3} \dots (8)$$

$$R_{C2}' = R_{C2} // R_{L3} \dots (9)$$

ただし記号//は $A // B = AB / (A + B)$ なる演算を意味する。 m_1, m_2 はトランジスタ T_1, T_2 の OR 要素負荷数、 m_3 はトランジスタ T_1, T_2 の AND 要素負荷数である。

またトランジスタ T_1, T_2 の出力電圧 \bar{E}_0, E_0 は次のようになる。

$$\bar{E}_0 = \frac{(E_S - I_{C1} R_{C1}) (R_{C1}' // R_{L1})}{R_{C1}'} \dots (10)$$

$$E_0 = \frac{(E_S - I_{C2} R_{C2}) (R_{C2}' // R_{L2})}{R_{C2}'} \dots (11)$$

実際は諸種の原因、条件などにより入出力特性が変化するが、特性変動で問題となるのは特に第4図における座標 (E_{i1}, \bar{E}_{01}) と (E_{i4}, \bar{E}_{04}) である。

まず座標 (E_{i1}, \bar{E}_{01}) では次式の条件を満足する。

$$I_{C1} \doteq 0 \dots (12)$$

$$I_{C2} = \frac{E_S}{R_{C2}' [1 + (R_E + r_{CES2}) / (R_{C2}' // R_{L2})]} \dots (13)$$

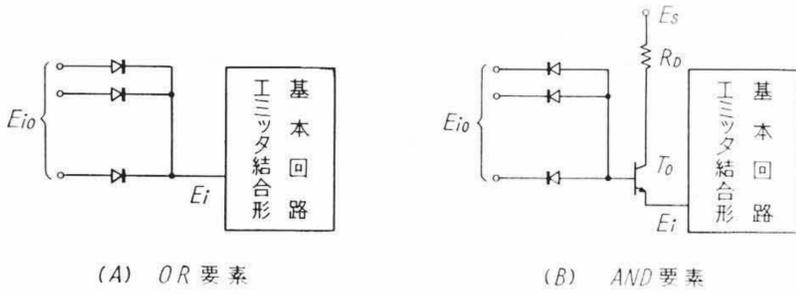
$(r_{CES2} = T_2 \text{ のコレクタ飽和抵抗})$

また座標 (E_{i4}, \bar{E}_{04}) の点では次式の条件を満足する。

$$I_{C1} = \frac{E_S}{R_{C1}' [1 + (R_E + r_{CES1}) / (R_{C1}' // R_{L1})]} \dots (14)$$

$(r_{CES1} = T_1 \text{ コレクタ飽和抵抗})$

$$I_{C2} \doteq 0 \dots (15)$$



第 5 図 OR 要素, AND 要素の構成

これらの条件式より(2)~(11)式はより簡単化した形に変形できる。

3.3 論理要素の特性移動計算式

論理要素は特性上分類するとOR要素とAND要素に大別できる。AND要素にはINHIBIT要素, AND-MEMORY要素などを含めて考える。これらの要素は第5図に示すようにエミッタ結合形基本回路にダイオード論理回路を付加して構成されているので, 当然入出力特性が基本回路に求めた結果よりも移動した値となる。いま入出力特性の否定出力の立下り点 E_{i1} および E_{i4} の移動値をそれぞれ ΔE_{i1} および ΔE_{i4} とすると, それらの値は次のようにして計算できる。

(1) OR 要素

$$\Delta E_{i1} = v_D + (E_E + V_{BE1}) \frac{r_D}{R_{BE1}} \dots\dots\dots (16)$$

$$\Delta E_{i4} = v_D + \left(\frac{I_{C1}}{\beta_1} + \frac{E_E + V_{BE1}}{R_{BE1}} \right) r_D \dots\dots\dots (17)$$

ここに v_D : ダイオードの順方向電圧降下

r_D : ダイオードの順方向抵抗

(2) AND 要素

$$\Delta E_{i1} = V_{BE0} \left(1 + \frac{r_D}{R_D} \right) - v_D - E_S \frac{r_D}{R_D} + (E_E + V_{BE1}) \left[\frac{r_D + r_{BE0}}{R'_{BE1}} + \frac{r_{BE0} + R'_{B1} + R'_{BE1}}{R'_{BE1}} \frac{r_D}{R_D} \right] \dots\dots\dots (18)$$

$$\Delta E_{i4} = V_{BE0} - v_D - \frac{r_D}{R_D} \times \left[E_S - V_{BE0} - \frac{1}{\beta_0} \left(\frac{I_{C1}}{\beta_1} + \frac{E_E + V_{BE1}}{R_{BE1}} \right) \times \left\{ R_D + R'_{B1} + r_{BE0} \left(1 + \frac{R_D}{r_D} \right) \right\} \right] \dots\dots\dots (19)$$

ここに V_{BE0} : トランジスタ T_0 の B-E 間電圧

r_{BE0} : トランジスタ T_0 の B-E 間抵抗

β_0 : トランジスタ T_0 の直流電流増幅率

$$R'_{B1} = (1 + \beta_1) R_{B1}$$

$$R'_{B2} = (1 + \beta_2) R_{B2}$$

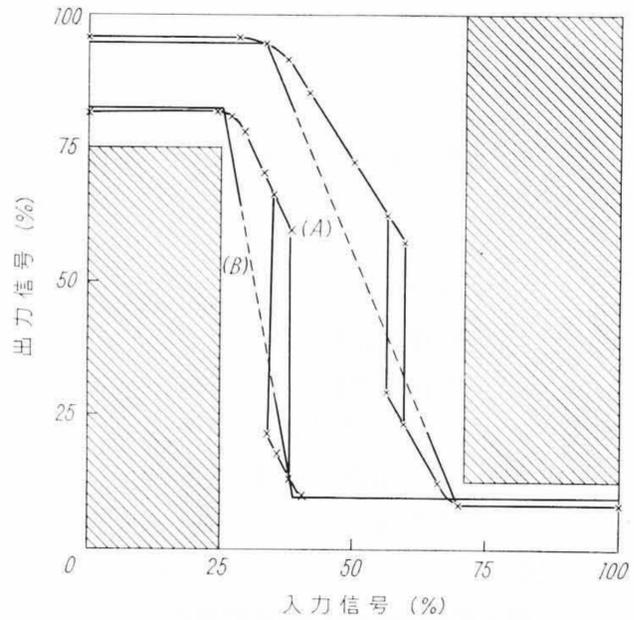
$$R' = R'_{BE} // R'_I$$

$$R'_I = (E_E + V_{BE1}) \frac{\beta_1}{I_{C1}}$$

3.4 論理要素の最悪条件における入出力特性と実験結果

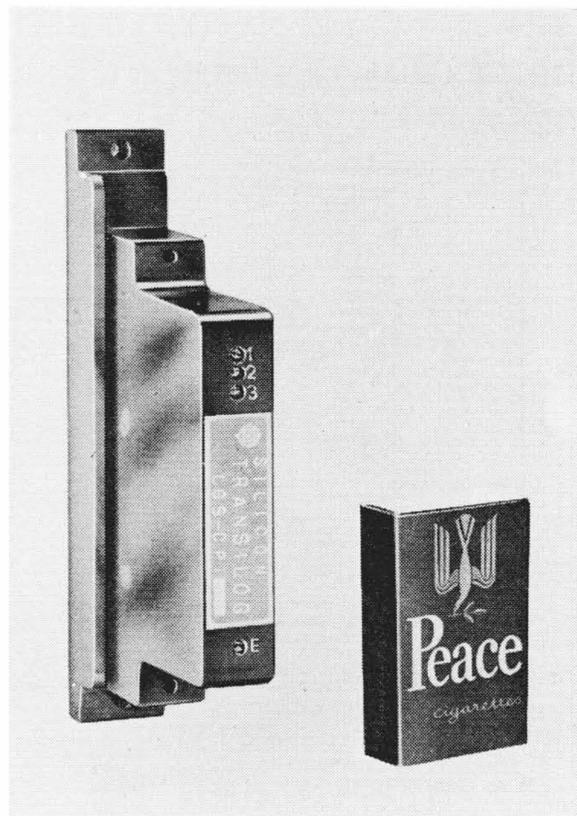
論理要素すなわちOR要素とAND要素 (INHIBIT要素, AND-MEMORY要素などを含む) を直並列に多数個組み合わせる場合, トランジスタ定数のばらつきおよびその組み合わせ, 周囲温度, 負荷などの最悪組合せ状態においても最終段要素に正しい情報伝達がなされる必要がある。そこでこの最悪条件における要素自身の入出力特性を計算する。最悪条件は次の二つの場合である。

(1) 要素の入出力特性が最も左に移動する最悪条件はトランジスタ定数のばらつきの最悪組み合わせ (たとえば第1段, 第2段



注: (1) 特性 (A) $\{ T_n = -20^\circ\text{C}, T_1 = \text{最小 } \beta, T_2 = \text{最大 } \beta \}$
 OR要素にAND要素を5個負荷
 (2) 特性 (B) $\{ T_n = 65^\circ\text{C}, T_1 = \text{最大 } \beta, T_2 = \text{最小 } \beta \}$
 AND要素にOR要素を5個負荷
 (3) 斜線は定常安定動作限界を示す。
 (4) \times 印曲線は実験値を示す。

第 6 図 シリコン・トランジスタ論理要素の最悪特性



第 7 図 シリコン・トランジスタの外観

トランジスタの電流増幅率がそれぞれ最大および最小の組み合わせなど) および最大許容周囲温度でAND要素に最大許容接続数のOR要素を負荷した場合。

(2) 反対に要素の入出力特性が最も右に移動する最悪条件はトランジスタ定数の最悪組み合わせ (たとえば最小電流増幅率と最大電流増幅率の組み合わせなど) および最小許容周囲温度でOR要素に最大許容接続数のAND要素を負荷した場合。

上記二つの最悪条件に対し(2)~(19)式により計算した結果, 否定出力特性の概形は第6図のようになる。同図より特性の変動は定常安定動作限界内にあり, シリコン・トランジスタ・システムの論理要素はどのように組み合わせ使用しても与えられた条件内で使用する限り論理動作が安定で確実にこなされるといえる。

なお参考のため同図上に最悪条件下の実験結果を示す。この結果計算値と実験値はよく近似しているといえよう。

4. 論理制御素子の回路構成と特長

シリコン・トランジスタ論理制御素子の回路構成を第2表に示

第2表 論理制御素子の回路構成

要素名	論理式	接 続 図
OR 要素	$Z = X_1 + X_2 + \dots + X_n$	
AND 要素	$Z = X_1 \cdot X_2 \cdot \dots \cdot X_n$	
INHIBIT 要素	$Z = X \cdot \bar{Y}$	
2AND- MEMORY 要素	$Z = \overline{X_1 \cdot X_2} + Z + Y$	

す。これら同一要素3個が一枚のプリント板に組み込まれ、第7図の写真のようにモールドされていて、外的条件に対しても十分工業応用に適するような構造になっている。

次にこれら論理要素の特長をあげると次のようになる。

- (1) ダイオード・トランジスタ・ロジック (DTL) 方式であるので多入力にでき、かつ多入力の場合でも使用トランジスタ数は2〜3個で済むので経済的である。
- (2) 直流直結式であるので動作が安定であり、かつ雑音などにより永久的な誤動作が生じがたい。
- (3) 肯定および否定出力信号があるのでリレーのa接点およびb接点と対応し、論理回路の設計が従来のリレー回路の設計と同じように進めることができる。
- (4) エミッタ結合回路を基本にしているので1電源ですむ。したがってバイアス電源故障による fail out の心配がなくなり、系の信頼性が向上する。
- (5) 許容周囲温度が高いため冷却装置は不要であり、露玉による傷害事故などがなくなる。

(6) シリコン・トランジスタを使用しているため温度影響を受けにくい。したがって特性変動の許容限界に対する裕度が大きく、かつトランジスタの許容温度が高いため、ながい寿命と高い信頼性が期待できる。

(7) 素子の構成の簡易性、冷房装置の不要、1電源ですむことなどを考慮すると装置全体の価格がゲルマニウム・トランジスタを使用したものとほとんど同程度にすることができると。

(8) 各素子はプラグ・イン式構造となっており保守が容易である。また部品は工業用として精選したものを使用し、内部までモールド材で充てん保護されているので耐振、耐ガス、耐湿などにすぐれている。

5. 結 言

工業応用に適するデジタル制御素子としてさきに「トランジログ」を開発し、東都製鋼納国産第1号圧延機カード・プログラム制御装置をはじめ多方面に実用されてきたが、その経験を生かしこのたび新たにシリコン・トランジスタ 2SC167[®]を用いたシリコン・トランジスタ論理要素を開発した。

最初にこの開発における問題点を明らかにし、特に使用周囲温度を上げること、信号レベルを大にし耐雑音性を大きくすること、1電源とすること、許容入力数を無制限とすること、基本回路にエミッタ結合形回路を用いることなどを中心に検討を行なった。

次いでシリコン・トランジログの設計にあたり、要素を多数個使用した場合にも論理動作を誤まらないためには要素単体の入出力特性が定常安定動作限界内になければならないことを示した。まずエミッタ結合形基本回路について入出力特性を計算するための簡易式を示し、引続き基本回路にダイオードよりなるOR回路あるいはAND回路が接続された場合の特性移動計算式をあげた。これらの式を用いて、トランジスタ定数のばらつきおよびその組み合わせ、最大許容周囲温度、最大許容負荷などの極端な組み合わせの最悪状態における各種論理要素の入出力特性の限界値を計算し、それが定常安定動作限界内にあることを示し、かつ実験的に検討を加えた。この結果シリコン・トランジログの論理制御素子はどのように組み合わせ使用しても、与えられた条件内で使用する限り動作は安定、確実にこなれることがわかった。

参 考 文 献

- (1) 小西：日立評論 43, 860 (昭36-7)
- (2) 小西：電学誌 82, 786 (昭37-5)
- (3) 小西：電学誌 82, 1346 (昭37-8)
- (4) 小西ほか：日立評論 43, 494 (昭36-4)
- (5) 小西：電学誌 82, 567 (昭37-4)
- (6) 佐野、宅間、小西：日立評論 43, 1198 (昭36-10)
- (7) 田内ほか：日立評論 45, 1155 (昭38-7)