

---

# サイリスタ特集

---

最近の電力用サイリスタ.....	55
サイリスタ装置の信頼性と保護協調.....	61
圧延設備におけるサイリスタ応用.....	68
交流車両用サイリスタ.....	75
車両用高圧インバータ.....	82
サイリスタチョッパを用いた電気車のパルス制御.....	85
日立軽工業用サイリスタとその応用.....	91

---

# 最近の電力用サイリスタ

## Recent Tendency in Thyristors for Power Use

和島幸一\* 小川卓三\*\* 岩田幸二\*\*\*  
 Kōichi Wajima Takuzō Ogawa Kouji Iwata

### 要 旨

日立製作所における、量産標準品の電力用サイリスタは多種にわたっている。大容量サイリスタではさらに高出力化、高速度化の傾向がみられる。本稿では最近の大容量サイリスタの動向をサイリスタの特性上の点から検討を加えている。

### 1. 緒 言

電力用サイリスタとして量産されている標準品は、電流容量1~500A、電圧容量50~1,600Vにおよんでいる。電力用サイリスタの発展方向の主題に、サイリスタ単体の出力容量の向上がある。図1は、日立製作所における電力用サイリスタの定格電流および定格耐電圧の発展推移を示したものである。

サイリスタ単体の出力容量の向上はサイリスタ応用装置の大形化を容易にし、その経済性を高くする。特にサイリスタの直並列数を低減することはサイリスタと回路協調の自由度を高め、保護方式も簡便でありこの点からも高経済性を期待できる。回路協調の自由度および高周波数領域での適用などに動特性を考慮した高速サイリスタの開発も電力用サイリスタの最近の動向である。特に強制転流回路には高速度サイリスタの適用が回路特性上からも経済性の点からも必須条件となる。

本稿では商用周波数近傍域で適用される多目的汎用電力用サイリスタとして高耐圧サイリスタのCJ02形250A-1,600Vシリーズと大電流サイリスタとして、CF02形500A-600Vシリーズ、これに対して、高周波数域で適用する高速度サイリスタのCJ02V形250A-1,200Vシリーズを例にとって、特性を検討し、さらに高出力化、高速度化についての考え方を述べる。

### 2. 電力用サイリスタ

電力用の主サイリスタは電流容量が大きく、高阻止電圧である。この特性に付随してくる現象として、 $di/dt$  (タンオン時のタンオン電流の立上り) が大きく、また高阻止電圧よりタンオンするので、必然的にタンオン時のスイッチング損失が大きくなる。このため、電力用サイリスタとしてはこれらのスイッチング損失耐量が大いことも必要条件となる。

サイリスタにおける電圧阻止能力は、シリコン単結晶の比抵抗に依存するアバランシェ電圧によって決定される。高印加電圧の場合は、単結晶の比抵抗を高くしなければならない。このような状態では空乏層の広がりが大きくなるのでパンチスルー現象を避けるには接合のベース層を厚くしていく必要がある。サイリスタの電流容量は順電圧降下により左右される。この場合接合のベース層が厚いことは、順電圧降下を大きくして順損失を増大するため電流容量にとっては不利となる。大電流高耐圧素子の場合接合ベース層は厚くなるので電流容量を保つため接合面積を大きくして電流密度を低減し順損失を減少させるのであるが、接合面積の増大は単結晶の結晶性のうえから制限される。サイリスタのスイッチング特性についてもベース層が大きく、接合面積が大いことは悪条件となるので大電

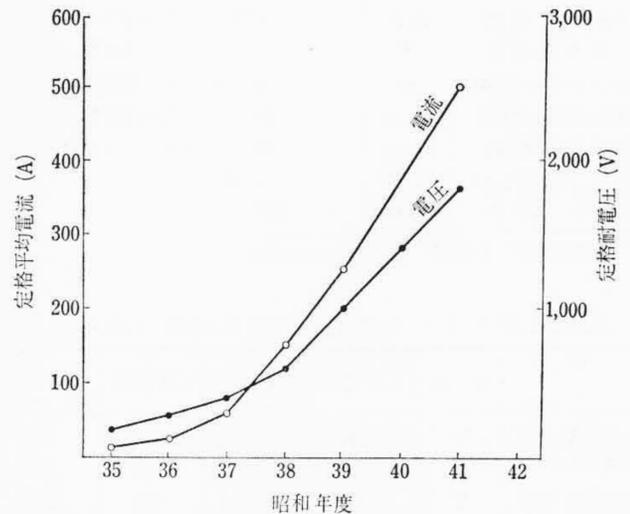


図1 日立電力用サイリスタの出力容量の年度推移

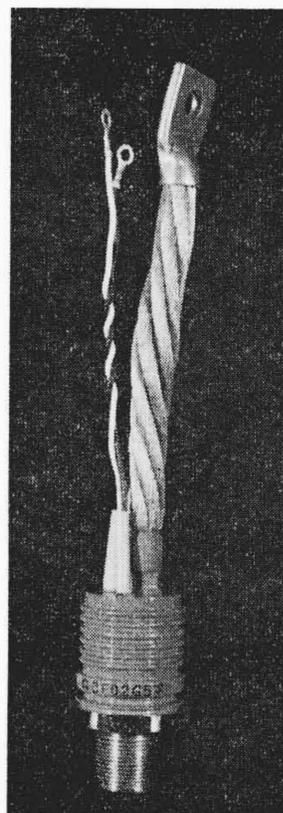


図2 電力用サイリスタ

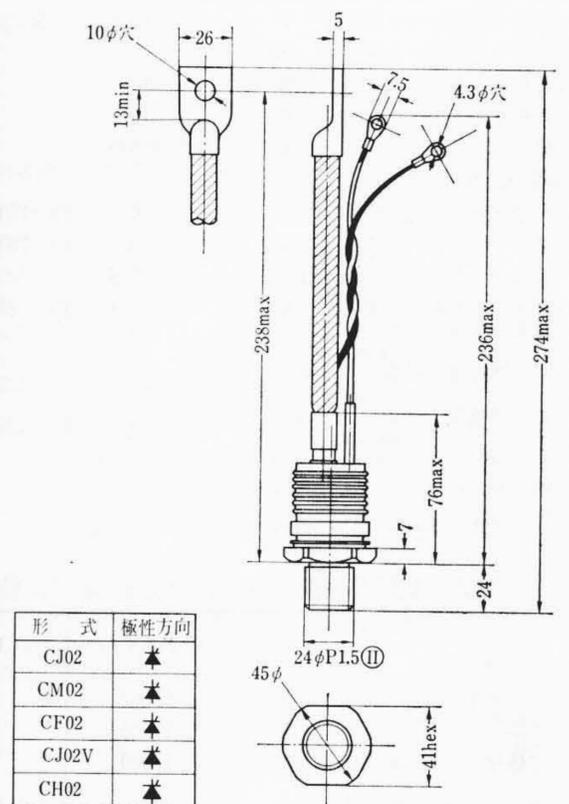


図3 大形サイリスタシリーズ寸法図

流高耐圧素子ではスイッチング特性確保にはなんらかの対策が必要となる。

以上のように大電流高耐圧素子では接合構造上の条件が各特性間で相反し合うためにこれらの条件を各特性間で協調、共存し合うように設定しなければならない。

日立製作所における電力用サイリスタの量産標準品の代表例として表1~3にそれぞれの定格、特性を示した。これらのサイリスタシリーズの外観、寸法はお互いに共通同形であり、図2,3に示した。

### 3. サイリスタの特性

サイリスタの特性を大きく分類すると次のようになる。

\* 日立製作所日立工場  
 \*\* 日立製作所日立研究所  
 \*\*\* 日立製作所日立研究所 工博

表1 CJ02形サイリスタ定格並びに特性(絶対最大定格)

Table with 9 columns: Item, Unit, CJ02L, CJ02W, CJ02X, CJ02M, CJ02Y, CJ02N, CJ02P. Rows include reverse voltage, surge current, gate voltage, etc.

(注1) 定格耐電圧 1,000V 以下のものは除く

表2 CF02形サイリスタ定格並びに特性(絶対最大定格)

Table with 6 columns: Item, Unit, CF02C, CF02D, CF02E, CF02F, CF02G. Rows include reverse voltage, surge current, gate voltage, etc.

(注1) 定格耐電圧 200V 以下のものは除く

表3 CJ02V形サイリスタ定格並びに特性(絶対最大定格)

Table with 4 columns: Item, Unit, CJ02VL, CJ02VW, CJ02VX. Rows include reverse voltage, surge current, gate voltage, etc.

(注1) 定格耐電圧 1,000V 以下のものは除く

- (i) 電圧特性
(ii) 電流特性
(iii) 制御特性
(iv) スイッチング特性

これらの特性は前に述べたように相互に関連し合っているで、互いに協調し合うよう接合の構造を設定するが、特に高速度素子では大電流高耐圧化は困難をもっている。

3.1 サイリスタの電圧特性

回路電圧が高い場合、経済性および直列接続に生ずる保護協調上の問題から高耐圧素子が望まれる。素子の電圧阻止性能はシリコン単結晶の比抵抗固有のアバランシェ電圧に支配される。

特に逆方向過電圧によるアバランシェ損失は一般に接合の熱時定数以内の時間で発生し、この損失エネルギーは接合自体で収吸される。ただしこのアバランシェ損失は必ず接合バルク内部で発生するようにする必要がある。

高耐圧素子ではゲート点弧、電圧点弧にしるスイッチング過渡時の損失が大きいことを意味しているのでスイッチング損失耐量の大きいことが必須条件となる。

動作温度が高くなると順・逆ともに印加電圧に対する漏れ電流が増加するが、漏れ電流によるサーマルランアウェイを避けるために高動作温度時で漏れ電流の制限がある。前述した各サイリスタの漏れ電流は20mA程度に制限される。

3.2 電流に関する特性

電流を規制する基本量は接合温度である。接合温度を決定するのは発生損失とこれによる熱を排除する効率を示す熱抵抗である。接合温度は素子のもつ各特性値を確保するうえでまた信頼度を補償するうえでの重要な意味をもつ。

3.2.1 順電圧降下(FVD)

順電圧降下についての経験的な定量式は

FVD(i) = A + B ln i + C sqrt(i) + Di..... (1)

で与えられる。iは電流瞬時値、Aは温度、接合有効面積などのパラメータをもつ常数、Bは温度のパラメータをもつ常数、Cは温度、各ベース層の厚さ、ベース層のライフタイム、接合有効面積などをパラメータにもつ常数、Dは接合構成材のもつオーミックなパラメータでこれらの常数は素子固有の常数である。

3.2.2 損失

(1)式の順電圧降下より平均損失(Pav)は図5の負荷電流に対して

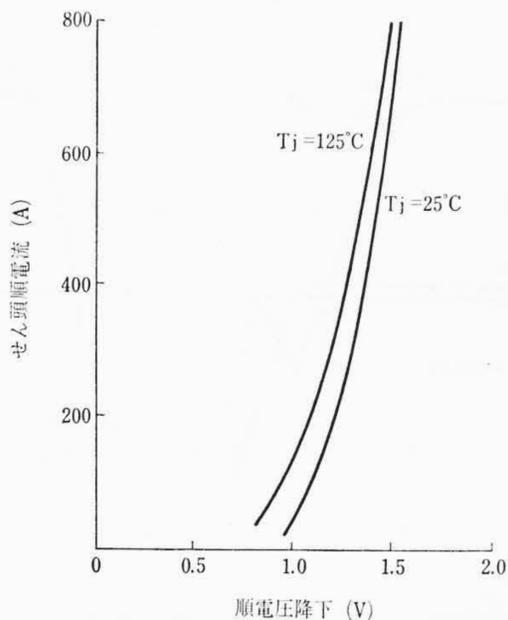


図4 CT02形順電圧降下

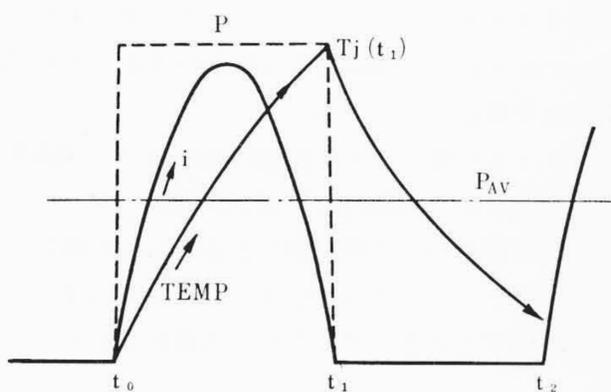


図5 電流と損失, 接合温度

$$P_{av} = \frac{1}{t_2 - t_0} \int_{t_0}^{t_1} FVD\{i(t)\} i(t) dt \dots\dots\dots (2)$$

で表わされる。また電流通流期間の平均損失(P)は

$$P = \frac{1}{t_1 - t_0} \int_{t_0}^{t_1} FVD\{i(t)\} i(t) dt = \frac{t_2 - t_0}{t_1 - t_0} P_{av} \dots\dots\dots (3)$$

である。図6は平均損失(P<sub>av</sub>)と平均電流の関係を示したものである。

3.2.3 接合温度

サイリスタの定格条項および特性を考慮する場合の対象となるのは t<sub>1</sub> 時の接合温度である。

$$\begin{aligned} \Delta Tj(t_1) &= P_{av} \{ \theta_{\infty} - \theta(t_1 - t_0) \} + P \theta(t_1 - t_0) \\ &= P_{av} \left\{ \theta_{\infty} + \frac{t_2 - t_1}{t_1 - t_0} \theta(t_1 - t_0) \right\} \dots\dots\dots (4) \end{aligned}$$

(4)式は t<sub>1</sub> 点の接合温度上昇を示している。θ<sub>∞</sub> は定常時の熱抵抗 θ(t) は t における熱抵抗である。このときのベース温度 T<sub>B</sub> をとすると

$$Tj(t_1) = \Delta Tj(t_1) + T_B \dots\dots\dots (5)$$

が t<sub>1</sub> における接合温度である。また、ベースと冷却媒体との実効熱抵抗 θ<sub>FIN</sub> とすると

$$\theta_{FIN} = \frac{Tj(t_1) - \Delta Tj(t_1) - T_{AMBIENT}}{P_{av}} \dots\dots\dots (6)$$

となる。T<sub>AMBIENT</sub> は冷却媒体の温度である。

高耐圧素子においてはベース層の厚さが増加するので(1)式における常数Cを大きくする。またライフタイムを小さくする高速サイリスタの場合も同じくCを大きくするため損失を大きくする。このため接合温度上昇は大きく冷却手法もθ<sub>FIN</sub>の小さいものを適用せねばならなくなり高損失素子ではこの点から許容電流制限が生ずる。大電流素子でも電流密度が大きくA, B, C, D各項を等価的に大きくし高損失となる。このため許容電流の限界が

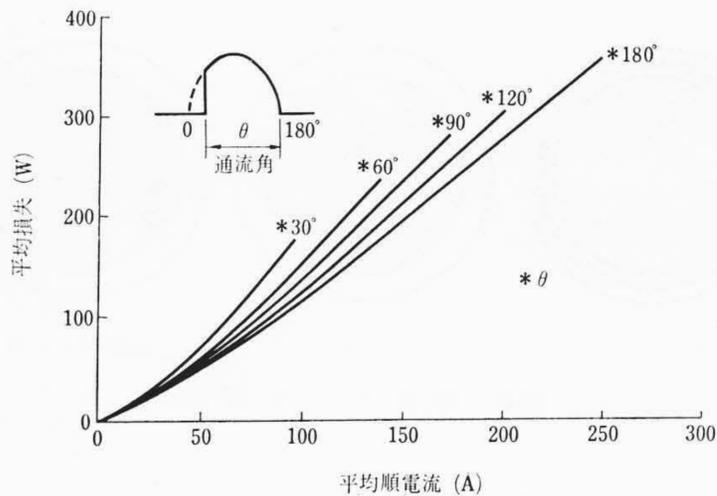


図6 CT02形平均損失

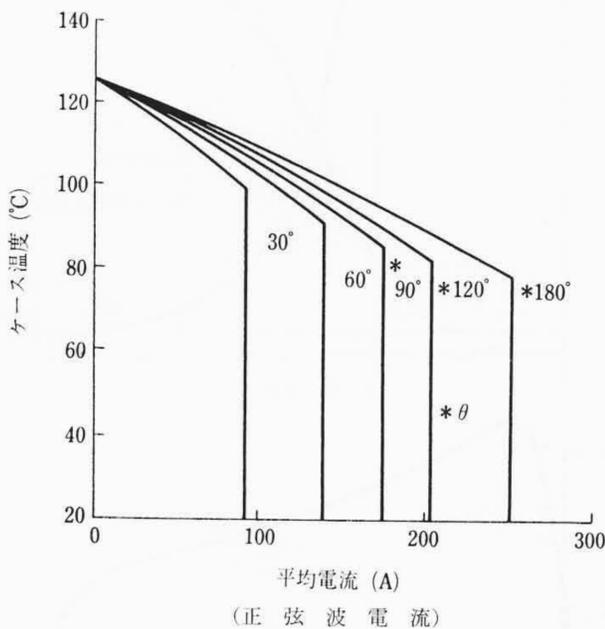


図7 CT02形許容電流

発生する。この理由によりこれらの高損失となるサイリスタの場合熱抵抗の低減が必要となり素子構造上の問題が生ずる。ただし素子の品質水準または信頼性を考慮した場合は基本的に損失を小さい方向にもって行かなければならない問題がある。図7は許容ベース温度と許容平均電流の関係の例を示したものである。

3.3 ゲート電流, 電圧について

ゲート信号の適用については素子の動的な特性と関連して重要な意味をもつ。ゲート信号のレベルは接合タンオン時のタンオン面積の広がり速度を規制される。したがってタンオン時に発生するタンオンのスイッチング損失に対する耐量はゲート信号レベルにより左右される。しかし過度な信号レベルの投入はゲート近傍での損失発生による温度上昇となるのでタンオン損失を考慮した必要量で押える必要がある。これは高周波での使用時にはさらに厳重にコントロールされる。

3.4 スイッチングに関する特性

スイッチング特性としてはタンオンタイム, タンオフタイム, di/dt, dv/dt が特に注目される。これらのサイリスタ動特性は回路方式との協調が問題であり, 電力用サイリスタではこの協調性の高いことが評価の対象となる。スイッチング特性はサイリスタの接合の過渡時の現象に伴う損失を考慮した動作についての規定がおもなものである。接合の過渡時の現象は動作現象が接合全面積で行なわれていないため, しばしばローカルホットスポットを作り単位面積当たりの分担エネルギーの部分的過荷重になり熱破壊を誘起するからである。タンオン時のタンオン動作の広がり速度を大きくし損失耐量を上げる方法として

- (i) センターゲート方法
- (ii) リングゲート方法
- (iii) 改良サイドゲート方法

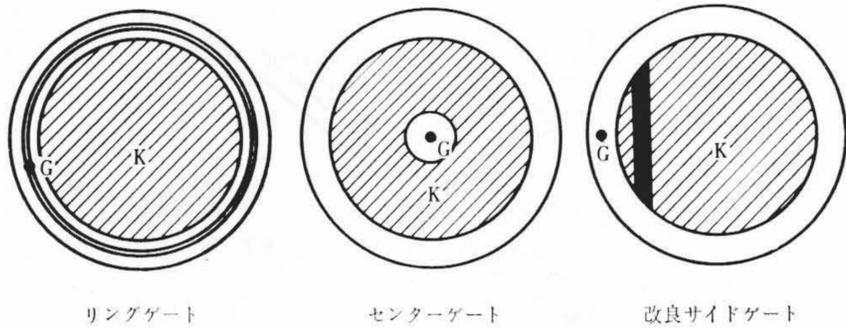


図8 接合ゲート構造

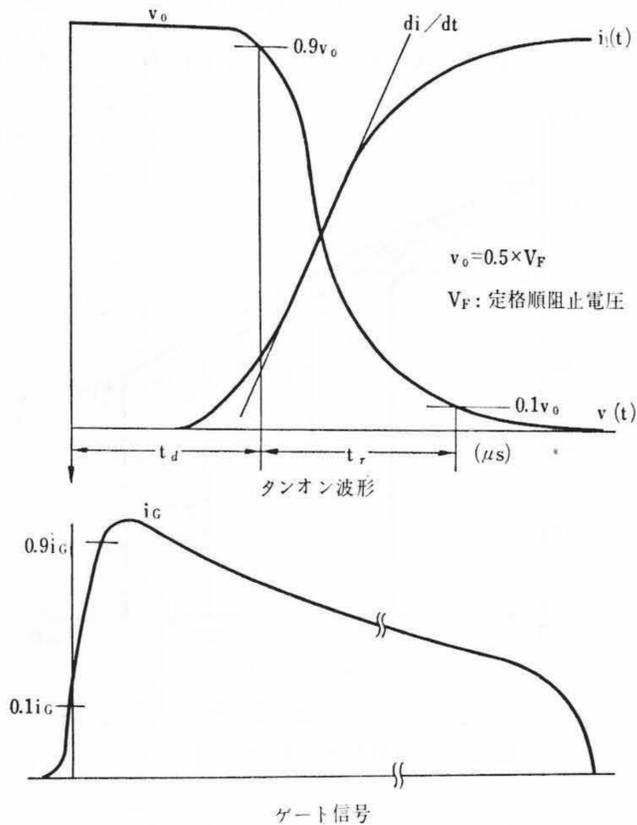


図9 タンオン条件

とゲート方式の構造上からのアプローチがある(図8)。大電流、高耐圧形の大形電力用サイリスタでは接合の構造上改良サイドゲート方式が最も効果のある方式である。この方式では接合に流れる主電流を有効に利用しタンオン初期の通流面積を強制的に広げて行く積極的な方法で単結晶の不均一性、接合の不均一性に影響される確率が小さく確実性が高い。ゲート信号電流も比較的小さくてもよい利点がある。

3.4.1 タンオンタイム

タンオンタイムは遅延時間と立上り時間とで構成されている。便宜的にタンオンタイムの定義を図9に示した。遅延時間は特にゲート信号レベルに支配され、図9の標準ゲート点弧の場合3μs程度である。立上り時間はタンオン電圧、電流に支配されるが改良サイドゲート方式では約2μs程度である。接合のパラメータとしてはベース層の幅とライフタイムに関係がありベース層が厚いほど、ライフタイムが小さいほど大きい値となる。

3.4.2 タンオフタイム

CJ02V形サイリスタのような高速度素子のタンオフタイムを測定すると図10のようになる。高速度素子におけるタンオフタイムは素子の適用可能周波数の限界を規制するうえで重要な意味をもっている。

高周波数領域においては、商用周波数程度では無視できたスイッチング損失が問題となってくる。スイッチング特性として  $di/dt$ ,  $dv/dt$ , タンオフタイムなどが定格表示されるが、この値は接合温度が定格値内である条件があるので特に接合温度に注意しなければならない。一般にスイッチング特性は温度に敏感である。

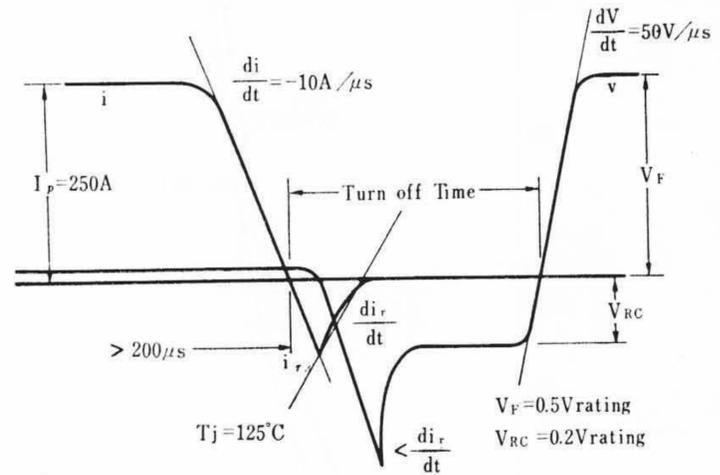


図10 タンオフ条件

このため接合温度を左右する損失は接合温度を定格値内に保つよう考慮する必要があり、スイッチング損失が無視できない場合はその分だけ負荷電流を抑制しなければならない。

高速度サイリスタにおいては、スイッチング損失の小さいことと、スイッチング損失自体に対する耐量の大きいことが高周波数適用上必要な条件となる。

タンオフタイムが短いことは転流回路における回路常数の設定上自由度が大きくかつ経済的な利点があるが、タンオフタイムを小さくするには接合ベース層の幅を小さくした接合ベース層の少数キャリアのライフタイムを小さくせねばならず、阻止電圧能力上、順電圧降下を大きくするために電流量上の点で能力を低下させる。

3.4.3  $di/dt$  と  $dv/dt$  について

順電流上昇率  $di/dt$  はスイッチング(タンオン時)損失により制限をうける。このタンオン現象が持続している期間では接合の点弧面積は接合の有効面積の全域でないのでホットスポットを作っている、このため単位面積あたりの吸収エネルギーが熱破壊に至らない点でスイッチング損失は規制をうける。スイッチング損失はタンオン電圧と  $di/dt$ , およびゲートドライブ方法により定まってくる。順電圧上昇率  $dv/dt$  は高周波数運転およびチョップ回路などでバイパスダイオードの適用などの場合、特にこの特性が重要になる。サイリスタにおいては構造上ショートエミッタ方式で  $dv/dt$  耐量を上げる場合と回路構成上ゲート逆バイアス方式で  $dv/dt$  を補償するなどの手法がとられる。  $dv/dt$  点弧によるスイッチング損失を規制する  $di/dt$  はゲートドライブの場合よりも許容量は大きい。

以上電力用サイリスタのおもな特性を検討したが、電力用サイリスタにおいて素子の耐電圧、電流量が増大すればするほどスイッチング現象を考慮し過渡時のスイッチング損失耐量を上げるようにしなければならない。特にサイリスタの電流電圧容量とスイッチング特性とは相互に相反する性質があるため回路適用上の素子との協調と素子自体のスイッチング特性の改善が大容量サイリスタの最も大きな問題となる。

4. 素子の特性上からみた適用上の協調

素子の動的特性を中心として適用上の問題点について検討してみる。素子の動的特性としては「OFF-STATE」から「ON-STATE」に移るタンオン時の現象と「ON-STATE」から「OFF-STATE」に移るタンオフ時の現象に大別できる。これらの現象はすべて適用回路との協力現象として表われるので素子と素子近傍の回路常数との関係が大きな意味をもつ。

4.1 タンオン現象と回路上の問題

素子自体でタンオン現象改善のためにとられている方式は前述し

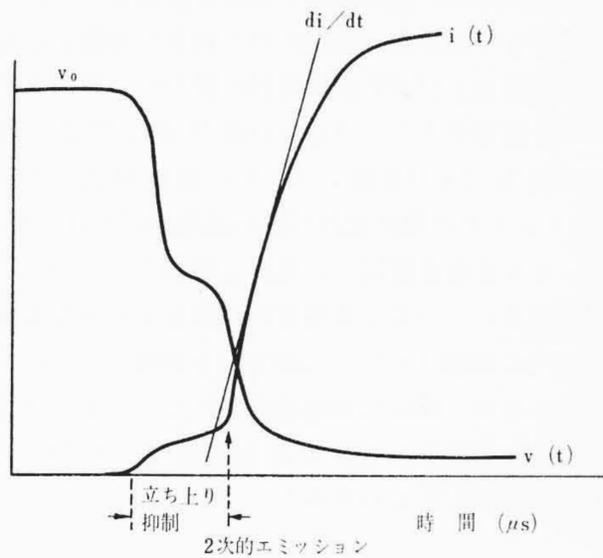


図11 FI構造のタンオン波形

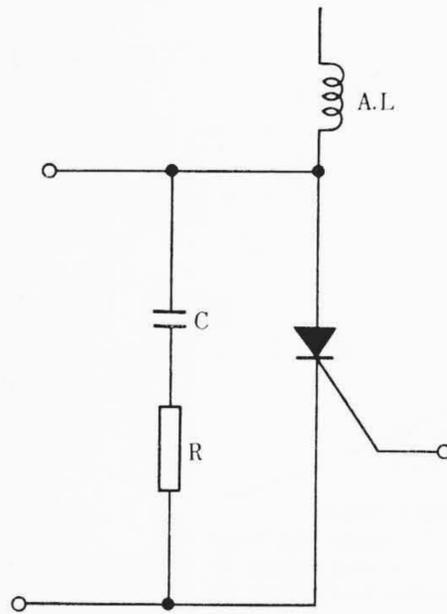


図12 A-K間C&R

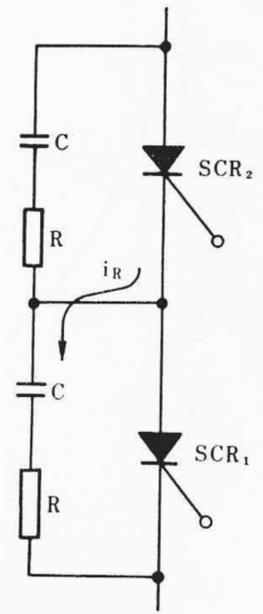


図13 シリーズ接続タンオフ

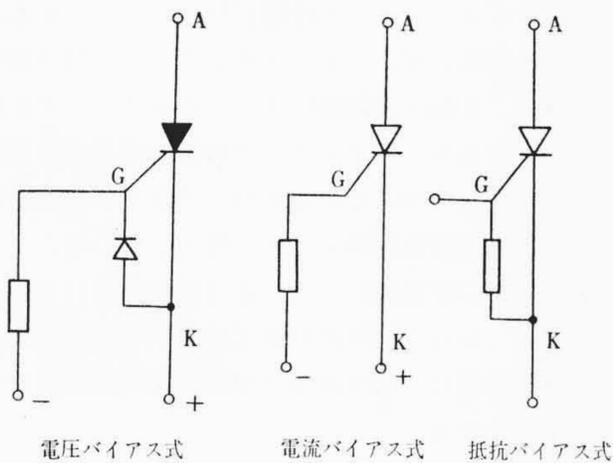


図14  $dv/dt$  のゲート回路補償

た改良サイドゲート形 (FI 構造) である。この構造は主電流立ち上り時に接合の等価抵抗が大きくかつ二次的エミッションを主電流によりできるような構造になっているので、立ち上り時に高抵抗となるため  $di/dt$  を素子自体で抑制し、二次的エミッションにより同時にタンオン面積が広げられるので FI ゲート構造によりスイッチング損失自体小さい方向へ、またタンオン面積が二次的エミッションにより強制拡張されるので損失耐量が増加する。FI ゲート接合の高  $di/dt$  領域のタンオン波形は図 11 のようになる。

電力用サイリスタでは一般に保護用としてサイリスタと並列に CR を用いる例が多い (図 12)。この CR を一般に A-K 間 CR と呼ぶことにする。この CR の働きは単に保護用ばかりでなくサイリスタのスイッチングを助ける働きももっている。しかしこの AK 間 CR の常数は適合したものでなければならない。すなわちサイリスタ回路において一般にこの A-K 間 CR の回路時定数は主回路の時定数より小さく、サイリスタのタンオン時には並列 C のチャージ電流がサイリスタに突入してくる。これを抑制するのは抵抗 R であるが C が大きく R が小さいと直列接続の場合サイリスタの逆電圧分担がよくなるがタンオン時のスイッチング損失は過大になる。また C が小さく R が大きいと前者の場合と逆の影響をもたらす。以上により適正な A-K 間 CR が必要で例に上げたサイリスタシリーズでは  $C=0.5\mu F$ ,  $R=5\sim 10\Omega$  が一般的に用いられる。特に直列接続回路における回路常数の決定は回路電圧が大きいほど留意が必要で、素子自体のスイッチング耐量大きいことは R を小さくする点で直列接続の電圧分担のバランスのとりやすい素子となり高耐圧素子の必須条件となるのである。

#### 4.2 タンオフ時の現象と回路上の問題

タンオフ時の現象としてリカバリ電流に関連するものとして異常

電圧の問題がある。直列接続回路 (図 13) においてタンオフタイムにアンバランスがある例でいま  $SCR_1$  が  $SCR_2$  よりさきにオフ状態になっていると  $SCR_2$  のリカバリ電流が図のように流れて  $SCR_1$  には回路電圧にさらに  $i_{RP} \times R_1$  の電圧が重なることになる。また高速サイリスタの場合はリカバリ電流の回復時の  $di_r/dt$  が急しゅんになる。このような場合はリカバリ電流の回路系のインダクタンス (L) とカップリングして、 $L di_r/dt$  の電圧が無視できなくなる。このような状態より並列 A-K 間 CR の回路常数の選択がスイッチングパワーを含めて大容量素子の協調上重要である。

電圧回復時の  $dv/dt$  については特に  $dv/dt$  の高い回路では回路上の適用として図 14 のようにゲートに逆バイアスをかけることにより  $dv/dt$  によるライミング電流を低減させる方法がとられる。全拡散形接合の場合にはショートエミッタ式や G-K 間抵抗短絡式で補償することが可能である。

以上動的特性を中心にサイリスタ近傍の A-K 間 C&R とのマッチングについて考察したのであるが回路協調においてもスイッチング現象はいろいろと相反する性格をもっているので十分適正な保護協調が必要で、大容量素子では特に協調上の精度が問題になる。

### 5. 信頼性上の問題

電力用サイリスタは高信頼性が要求される。例として上げたサイリスタシリーズとしては  $10^{-8}/h$  の故障率である。このような高信頼性素子では素子構造と高度なデバッグ (debugging) テストによる初期不良の摘発が必要である。大容量、高速度素子は一般に接合径が増大し技術的な問題が増大する。

高出力サイリスタは損失が大きくなるので接合温度の確保がそれだけむずかしくまた間欠負荷状態における温度差も大きくなる。品質の水準上で考慮する接合温度は必ずしも 3.2.3 項における転流終点時とは限らず、とにかく接合が周期的に経過する最高の履歴温度で評価される。品質水準を規制するのは素子構成の最小融点である場合と時間的劣化を誘起する温度である場合とあり、前者は瞬時過電流耐量であり、後者は特性とともに考えられる定格接合温度である。またサイリスタやダイオードの接合の場合、周期的な繰返し温度差は機械的な交番応力として接合および接着材の疲労強度に強い影響を及ぼす。

高出力化が進むにつれて、接合の形状は大きくなり品質を高水準に保つことが困難になる。コンプレッション形、クランプオン形の構造が表発されているのは現在のスタッド形構造の限界を意味している。

以上品質水準、特性を考えるうえで適用上接合温度と温度差を十

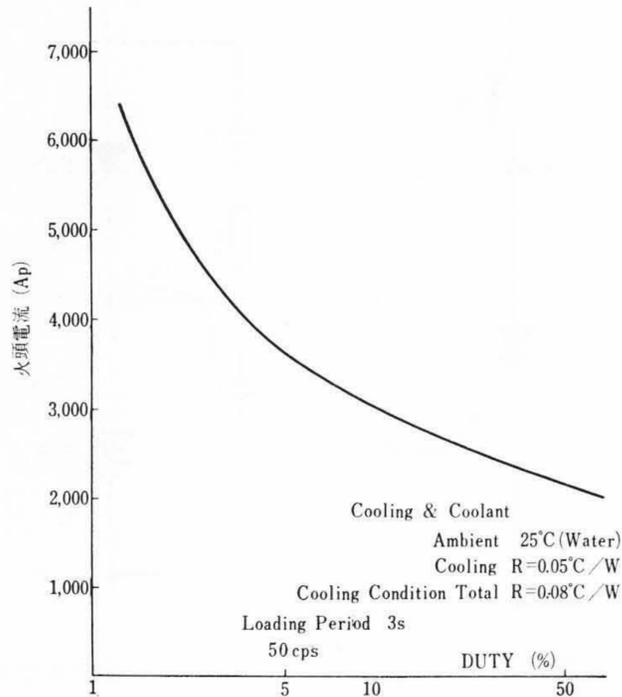


図15 CF02形サイリスタの繰り返しオーバーロード電流

分考慮する必要のあることを述べた。特に周波数が高い領域ではスイッチング損失も対象に考える必要があり、接合最高温度に留意すべきである。また低周波数においては接合温度差に注目すべきであろう。

6. 電力サイリスタの高出力、高速度化

電力用サイリスタの高出力、高速度化については現在、スタテックな意味での問題は必ずしも多くない。しかし動的な特性と協調させる意味では困難な問題が山積している。電力用サイリスタの動向

として、まずスイッチング特性の協調が上げられる、これは素子の接合構造の検討のほかに適用回路の回路常数および部品の特性との高い協調を必要とする。大容量化に伴う損失の補償としては熱抵抗の小さい素子構造および素子構成材料の検討が必要である。

サイリスタを適用するうえでもまだ経済的な問題が残されている。たとえば図14はCJ02形シリーズの過渡熱抵抗を示したものであるが、サイリスタの熱時定数が狭い通流期間では定格接合温度、温度差を保っても定格電流以上の電流を許容する。現在素子のRMS電流一定で考慮されている定格電流の制限と定格接合温度と温度差が規定水準以内に抑制されながら過電流を許容する点についても考慮が払われつつあり、繰返し過電流耐量についても、素子の電流容量評価の一つとなるであろうと考える。図15はCF02形シリーズの繰返し過電流を示したものである。

7. 結 言

サイリスタが世に発表されて以来10年以上経過した。電力用サイリスタについてもすでに多くの種類が世にでていますがさらに大出力、高速度化へと展開していくものと考えられる。日立製作所においては250~300A、2,500~3,000Vクラスのサイリスタを試作し、その完成段階にあるが、スイッチング特性と適用する回路との協調が重要な要素となるので、この点についてさらに研究を進め、サイリスタの信頼性と経済性を高めるよう努力している。

終わりにあたり、ご便達賜わっている日立製作所日立工場高木工場長、ご指導賜わった日立製作所日立工場毛利整流器部長、浅野、守田課長、日立製作所日立研究所中戸川部長木村部長はじめ関係各位に厚くお礼申し上げます。



特許の紹介



特許第451276号(特公昭39-27849号)

阿部 善右衛門・森 龍太郎・吉丸 貞雄  
沼倉 俊郎・鈴木 孝治

振幅変調波検波方式

振幅変調方式は現在各種の信号伝送系に広く用いられているが、変調度が高い場合にひずみの少ない検波を行なうことが困難であるために送信電力能率を高めることがむずかしかった。

この発明はこの欠点を除くためになされたもので、図に示すように変調波信号(e<sub>a</sub>)を位相反転回路によって位相をπだけずらした信号(-e<sub>a</sub>)と同相の信号(e<sub>a</sub>)とに分離し、それぞれゲート回路G<sub>1</sub>、G<sub>2</sub>を通して出力端子に導くとともに、上記ゲート回路G<sub>1</sub>、G<sub>2</sub>を上記変調信号(e<sub>a</sub>)の変調度mに応じて開閉するように構成したものである。すなわちこの方式は変調度mの検出信号によりm<1のときは同相の変調波信号を、m>1のときは逆相の変調信号を取り出すように同期検波するものであって、これにより変調度が1よりも大きい場合も1よりも小さい場合と同様に検波することができる。したがって送信器の振幅変調度を1付近の大きな値にすることがで

き、送信電力能率を大きくすることができる。(井沢)

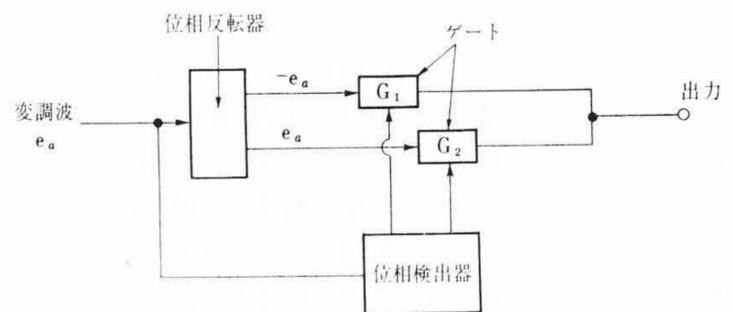


図1