U.D.C. 539.12.074

400 チャンネル分析装置とパルス波高分析

400-channel Analyzer and Pulse Height Analysis

西 脇 耕 治* 松 下 甫* 志 村 栄 政* Kôji Nishiwaki Hajimu Matsushita Yoshimasa Shimura

要 旨

多目的なディジタル分析器として広い用途をもつ RAH-403 形 400 チャンネル分析装置のパルス波高分析器 としての機能と性能並びに多入力の γ線スペクトルの分析などについて述べた。また,光電子増倍管によるス ペクトルのシフトに関する測定結果についてもふれる。

本装置のパルス波高分析に対する仕様並びに性能は,チャンネル数 400 (または 200×2, 100×4),記憶容量 2¹⁶-1/チャンネル,不感時間(0.25 N+15) µs,パルス波高値対チャンネル直線性フルスケールに対し 1%以下, ドリフト1チャンネル以下/1日,高計数率に対するチャンネルシフト1チャンネル以下/2×10⁴ cps である。 また,温度影響については 5℃~35℃ で保証され,20℃±10℃に対し1チャンネルの安定性をもっている。

1. 緒 言

元来,マルチチャンネル分析装置は電子計算機の技術を原子核物 理実験における放射線測定器に導入したディジタル分析器で,µs以 下の速いランダムパルスの波高分析を目的に早くから開発され,改 良されてきた。しかし,最近,電子計算機の発達とトランジスタや 他の小形回路素子の量産化に伴い安価で高性能なマルチチャンネル 分析器が作られるようになり,他の計測器分野にも広く使用される ようになった。



現在使用されているマルチチャンネル波高分析器の歴史は1949年 Wilkinson 氏⁽¹⁾がアナログーディジタル変換原理(以下 A-D 変換と いう)を用いた電話レジスタ記憶方式の装置を開発したことに始ま る。当時, γ線検出にすぐれた武器として登場した NaI (Tl) シンチ レーション検出器とともに γ線スペクトル分析技術に飛躍的発展を もたらした。この A-D 変換による分析方法はそれまでパルス波高 値を一対の波高値選別器で決まる小さな窓(すなわちチャンネル) によって順次分析位置をずらしながら行なうシングルチャンネル分 析方式とは異なり, ランダムにはいってくるパルスの波高値をそれ ぞれその大きさに比例した数の発振パルスに変換し,その変換数に 等しい番地のレジスタに"1"を加えて行くもので,分析速度が早い ばかりでなく,どの波高値のパルスに対しても測定時間のずれがな く平等に分析できるという利点を生みだした。

その後, 1950年, Hutchison 氏と Scarrott 氏⁽²⁾によって電子計 算機に用いられていた超音波遅延線記憶方式の100チャンネル波高 分析器が作られ,分析速度がこれまでの10 cpsから1,600 cpsに上 った。しかし、この方式の記憶装置は循環形記憶方式であるため記 憶呼出時間 (access time) が長く,かつ温度変化や,記憶保存が不 可能であるなどの欠点があった。1954 年 Byington 氏と Johnstone 氏(3)が現在のパラレルーランダムアクセスの磁気コア記憶方式を 採り入れ, 1956年に Shumann 氏と Mc Mahon 氏(4)によって、こ の方式による256チャンネル波高分析器が作られるに至って分析速 度が10⁵ cps にまで飛躍した。1960年代にはいってシリコンやゲル マニューム半導体検出器による高分解能のスペクトル分析が可能に なって,1,000チャンネル以上のマルチチャンネル波高分析器が必要 となり、トランジスタ化による小形大容量の記憶装置をもつものが 作られるようになった。現在はさらに高速度で、104 チャンネル以 上の大形のものが容易に製品化され、価格も従来の1/3以下のもの が市販されるようになった。

スケーラ,飛行時間分析およびサンプリング平均化分析など入力変 換ユニットの交換によってそれぞれの分析機能をもち,トランジス タによる小形化とプラグイン方式による分析の広い幅を目標に設計 された。ここではパルス波高分析における単入力と多入力分析の機 構と分析例について説明する。

2. 装 置

2.1 構成と動作の概要

— 43 —

本装置の回路構成は6個の機能別ユニット…入力増幅, A-D変 換, コントロール,記憶,読出し,および電源…からなり,最初の二つ のユニットは分析の目的によって交換される。パルス波高分析では 入力増幅に1入力形比例増幅か,4入力形分類ユニットが用いられ, A-D変換に4Mcの変換回路をもった波高分析マルチスケーラユ ニットが使用される。また,記憶ユニットは20×20×16ビットから なる磁気コアマトリックスを中心に読出し,書込みの記憶動作を行 なわせる周辺の駆動回路と記憶レジスタおよび A-D 変換回路から 構成されている。読出しユニットは 3" ブラウン管とその増幅回路, 10進5けたの読出しスケーラと1kc時間基準発生回路からなり, コントロールユニットはアドレススケーラ,記憶動作をコントロー ルするパルス列発生回路,読出しパルス発生回路および全体の動作 をコントロールするゲート回路などからなっている。図2はその回 路構成を示すブロックダイヤグラムである。 次にパルス波高分析の動作についてまずその概要を述べる。 パルス波高分析の動作の主体をなすものは A-D 変換と記憶動作 で,その後の読出し動作は他の分析にも共通した動作である。ここ

RAH-403 形 400 チャンネル分析装置はパルス波高分析, マルチ

* 日立製作所那珂工場

464 昭和42年4月

1

立 評

論

日

第49卷第4号



----- 44 -----

ではγ線スペクトル分析の動作を例にとって説明する。

γ線検出器として使用される NaI(Tl) シンチレーション検出器は 検出したγ線のエネルギーに比例した電流パルスを発生する。すな わち,パルスの大きさpは

400 チャンネル分析器は、検出器から出てくるランダムなパルス (電流パルスまたは電圧パルス)をまず比例増幅器により増幅し、分 析する最大パルスが次の A-D 変換器の入口で 10 mA の電流パルス になるようにする。A-D変換器ではまずベースラインディスクリミ ネータによりある高さ以上のパルスだけを選別し, A-D 変換を行な う。ここで最初アドレススケーラにリセットパルスを送り、次に4 Mcの発振器によってパルスの高さに比例した数の発振パルスがア ドレススケーラに送られる。アドレススケーラはこのパルスを数え, バッファを通して記憶装置のX, Y 駆動回路にアドレス指定パルス を送ってX, Y サブマトリックスの一つを選ぶ。 一方 A-D 変換器 からコントロール回路に記憶開始の指令が送られ、ここで次の動作 をコントロールする一連のパルス列を発生して, 記憶動作が始ま る。記憶動作はアドレススケーラによって指定されたアドレス (= チャンネル)の記憶コアに"1"を加算するためにまずそれまでの記 憶内容を記憶レジスタに読出し、"1"カウントをレジスタに加え た後,再び同じチャンネルの記憶コアに書込むという動作のサイク ルによって完了する。読出し動作はパルス列の読出しパルスにより X, Y 駆動電流発生回路に電流が発生してアドレス指定で選ばれた X, Y サブマトリックスのパルストランスを駆動する。 これによ り磁心マトリックスのXとYのアドレス線がそれぞれ1本選ばれ読 出し電流が流されてそのアドレス線の交点にある16枚の各マトリッ クス磁心の記憶内容がそれぞれの読出し線からパルスとして取り出

 (b) 200チャンネルレンジで測定した Co⁶⁰ と Cs¹³⁷ γ線スペクトルのオーバラップ比較

図3 1入力分析によるγ線スペクトル

される。この読出しパルスはそれぞれの出力増幅回路で増幅整形さ れパルス列発生回路からのストローブパルスによってS/N が改善 された後対応する記憶レジスタのフリップフロップ回路に入れられ る。次にこの記憶レジスタの最小けたのフリップフロップにパルス 列発生回路の新しい計数"1"カウントが加えられる。この記憶レジ スタの内容の書込み動作は読出しの場合と逆の駆動電流を同じX,Y アドレス線に流すことによって行なわれる。このとき,記憶レジス タの各けたのフリップフロップが"0"か"1"かによってインヒビ ット電流発生回路を御制し,"0"のけたに対応する磁気マトリック スにはインヒビット電流を流して磁心の状態変化をさまたげる。以 上の動作で一つの入力パルスがその高さに比例した番地のチャンネ ルに記憶されたが,その動作完了に要する時間をパルスの分解時間 または dead time といい,分析器の性能を示す一つの要素となる。 本装置ではこの dead time c は

次に分析結果のブラウン管表示やアナログ量,ディジタル量の読 出し記録の動作は一般の計算機と同様であるが,本装置では特にデ ィジタル読出しの速度を上げるために独特な2進一10進変換回路を 用いている。まず表示の動作は読出し書込みのサイクルを100 µs ごとに1チャンネルずつ送りながら行ない,25 c/s の周期で400 チ ャンネルを繰返す。読出された記憶内容は記憶レジスタからバッフ ァを通してリニアまたは対数 D-A 変換器にはいり,アナログ量に変 換されて,ブラウン管のY軸偏向増幅器によりY軸表示を与える。 一方アドレスアドバンスパルスは別の D-A 変換器を通してX軸増 幅器によりX軸表示を与える。レコーダなど外部へのアナログ量読

1

400 チャンネル分析装置とパルス波高分析



図4 パルス波高値 A-D 変換回路ブロックダイヤグラム

出しは前述の表示動作と同様で読出し速度だけを0.4 s/チャンネル に落としている。次の,ディジタル量の読出し動作はまず記憶内容の 補数を2進16けたの記憶レジスタに読出し、次にこれを10進に変 換する。この場合, 2¹⁶ 記憶レジスタを 2⁸ の二つに分割し, コント ロールユニットの読出し発生回路からの50kc発振パルスを28の 二つの記憶レジスタに入れると同時に10進5けたの読出しのスケ ーラにも入れ,記憶レジスタの計数がオーバフローするまで読出し スケーラで 50 kc パルスを数える。ところで、この読出しスケーラ には1,5,50,200の4個の入力端子があり、この端子が記憶レジ スタの28パルス1個に対し、コントロール回路で発生する4個の 逐次パルスを受けて256 (=2⁸) が加えられる。この方法は, 普通の シリースパルスによる2進-10進変換より約50倍の速度で読出す ことができ、5ms以内で2¹⁶の2進を10進に変換できるという特長 がある。この方式で変換された10進ディジタル出力は直接プリン タを駆動し、プリンタのエンドシグナルを受けてチャンネルが進む。 したがってプリント速度はプリンタの印字速度で決定され、普通使 用されているプリンタでは 0.2 s~0.25s/チャンネルである。



465

400チャンネル分析装置の全体の動作は概略以上のとおりである。 次におもな機能の回路について説明する。

2.2 パルス波高値の A-D 変換

A-D変換回路は図4のブロックダイヤグラムで示すように入力電 圧または電流パルスをミラー積分方式のリニヤスイープ回路で時間 に変換し、変換時間の間4Mcの発振回路を動作させるのがおもな 役目である。図5のタイムブロックダイヤグラムから,まず,入力 パルス (立上り 0.5 µs 以下) がパルスストレッチャで約3 µs のパル スに引延ばされ、ベースラインディスクリミネータで選別された後 ウインドアンプ (×1 または×5 倍) で増幅され, リニヤスイープ回 路にはいる。ここでチャンネルのレンジできまった傾斜でそのパル スの高さに比例した時間,直線的に電圧が0Vに近づく。一方A-D 変換ゲート回路によりリニヤスイープが動作している間ゲート電圧 が4Mcの発振回路の入力にかかり発振をトリガする。この発振パ ルスは整形されてコントロールのアドレススケーラに送られる。他 方,この発振トリガの前にアドレスリセットパルスが発生してアド レスを0にリセットする。A-D変換ゲートが閉じると4Mcの発振 が止まり,同時に記憶指令パルスがコントロールに送られる。入力 パルスはA-D変換とメモリサイクルの間ゲートが閉ざされるため にはいらない。また,下限および上限ディスクリミネータにより制限

図5 パルス波高値 A-D 変換タイムブロックダイヤグラム



(a) Hg パルスによる A-D 変換パルス波形





された高さのパルスは同様ゲートによりインヒビットされる。 図6 はそれぞれ Hg パルスと実際のランダムなシンチレーションパルス による A-D 変換の様子を示したものである。また,図14は Hg パ ルスによる A-D 変換の直線性の 測定結果で 400 チャンネルで 8 チ ャンネルまで ±0.5% (フルスケール) 以内にはいっている。 2.3 記憶コアマトリックス 本装置の記憶装置は20×20のフェライトコアマトリックスを4個

(c) Na²² γ線のシンチレーション検出器出力パルスとリニャスイーブの波形
 図6 実際のA-D変換波形

— 45 —



読出しパルス



一つのフレーム内に編み込んだものを四つ組み合わせた合計16個 のマトリックスからなるメモリスタックを中心に X, Y 2 個の 5×4 のサブマトリックスを構成するパルストランス電流駆動回路や前述 の種々の周辺回路からなっている。図7はフェライトコアマトリッ クスのスタック,図8はその説明図である。ここで記憶動作の原理 を簡単に述べる。磁心による記憶の原理は図8のような磁心のH-B (磁場と磁束密度)角形ヒステリシス特性を利用して,磁心の残留磁 束の状態が曲線上の $+B_r$ の点にあるか, $-B_r$ の点にあるかによっ て2進情報の"1"と"0"を対応させ1ビットの情報を記憶させる ことにある。そこで、マトリックスを構成する磁心は互いにXアド レス線,Yアドレス線,読出し線およびインヒビット線の4本の線 によって編まれている。いま,磁心から記憶内容を読出す場合,X, Yアドレス線に磁心が"0"の状態になるような方向に H_m/2(H_m> H_c>H_m/2) に対応する電流を流すと"1"の状態にあった磁心は磁 束変化を生じ,読出し線に電圧を誘起してパルスを発生する。しか し、"0"の状態にあった磁心はそのままで変化しないのでパルスを 出さない。逆に"0"の状態にある磁心に"1"を書込むときは読出 しの場合と逆方向に H_m/2 の大きさの電流を X, Y アドレス線に流 せばよい。 また, "0"を書込むときは, "1"の場合と同様に H_m/

図10 ディジタル読出し回路ブロックダイヤグラム

2の電流を流し、同時にインヒビット線に電流を流すことにより磁 心が"1"の状態に変化しないようにしている。 以上は記憶の基本 的動作で,本装置では,また,計数の引算動作や,ディジタル読出 し動作で記憶量の補数の読出し書込みを行なう場合、加算動作と逆 方向の電流を流すことによってその動作を行なっている。

2.4 ディジタル読出し

本装置では特にこのディジタル読出しの方式が従来のものよりも 非常に速い点で大きな特長となっている。 図10のブロックダイヤ グラムに示すように,読出しスケーラは計数測定中は時間表示のた めのタイマーとして兼用されるが、その回路構成は1・1・2・5の2進 化10進フリップフロップ2組と1・2・2・4の2進化10進フリップフ ロップ3組の5けたからなり、最初の3けたまでに、1,5,50,200 の4個の入力端子がついている。ディジタル読出し指令でまず読出 しスケーラに記憶されていた時間がプリンタに打出され、次にプリ ンタのエンドシグナルを受けて記憶内容の読出しが開始される。こ の場合の各記憶レジスタには記憶内容の補数が読出され、216個の 記憶レジスタは初めの28と後の(29~216までの)28の二つに分割さ れる。読出し指令パルスが2個のコントロールフリップフロップ① と②にはいると記憶レジスタの2進計数が読出しスケーラに10進計







図12 4入力分析ユニットブロックダイヤグラム

3. 4 入 力 分 析

400 チャンネル分析装置の1入力増幅器の代わりに4入力ユニットを使用して4個までの独立したスペクトルを分析する場合の動作 原理について述べる。図12は回路構成を表わしたものである。四つの入力パルスは同じ大きさの抵抗Rを通して結ばれた後,パルス波高分析器の入力パルスとして送られる。一方,それぞれの入力パルスは別にパルス整形され、ゲート回路を通して二つのフリップ・フロッ

(a) Mn⁵⁴, Zn⁶⁵, Na²², Co⁶⁰の各スペクトルのセパレーション表示



a	Na	a ²² Z	n ⁶⁵ ().51	MeV	7
C	Zn	65 1.	12 M	eV		

- Mn⁵⁴ 0.84 MeV
 Co⁶⁰ 1.33 MeV
- (b) 上記4γ線スペクトルの200チャンネルレンジでみた
 対数スケールセパレーション表示

図13 4入力分析器による四つのγ線スペクトルの並行分析例

数として変換される。この動作はゲート1,2,3,が開くことにより 50 kc の発振器がトリガされ,その発振パルスは二つの2⁸記憶レジ スタにはいる。また一方,同時に一つはゲート3を通って直接に読 出しスケーラにはいり,もう一方はゲート2を通って2⁸加算パルス 発生器にはいる。前者は初めの2⁸記憶レジスタがオーバフローし てゲート3を閉じるまで,すなわち,2⁸の2進記憶レジスタで計ら れたパルス数と同じ数のパルスを読出し10進スケーラに送る。ま た,後者は後の2⁸記憶レジスタがオーバフローしてゲート2が閉じ マを動作させ、入力番号に対応した記憶グループを選ぶ。分析開始 されるとただちに A-D 変換器よりアドレスリセットがモノステー ブルマルチバイブレータを動作させて四つのゲート回路を閉じ、一 つのパルスの分析記憶動作中次のパルスがはいるのを防いでいる。 このようにしてランダムにはいる四つの入力パルスのスペクトルは 別々の 100 チャンネル記憶 グループに分析される。図 13 は Mn⁵⁴、 Z⁶⁵, Na²², Co⁶⁰ の四つのスペクトルを並行に分析した分析例である。

次にコインシデンス分析の動作は入力1に対し,2,3,4のそれぞ れの入力が一致したとき,入力1のパルスのうちその一致したパル スだけが2~4のいずれかのコインシデンスチャンネルに記憶され る。このとき2,3,4の入力はコインシデンスゲートパルスとして 働き,常時は記憶グループ指示のフリップ・フロップは入力1のチ ャンネルのみを指定しているが一致したときはそのコインシデンス チャンネルを選び,入力1のパルスをその記憶グループに入れるの である。

4. 性能と試験結果

パルス波高分析器として重要な性能は、(1)パルス波高値対チャ ンネル数の直線性、(2)長時間のチャンネル安定性、(3)高計数 率に対する安定性、(4)温度変化に対するチャンネル安定性、(5) 有効チャンネルの広さ、(6)そのほか外部雑音、震動など種々の影 響下での確実性などできびしい要求が多い。

チャンネル対パルス波高値の直線性は比例増幅器とA-D変換器の性能によって支配され、特に(5)の有効チャンネルの要求も含めると低チャンネル領域ではリニヤスイープの低レベルでの曲りなどが問題となる。本装置では直線性10⁻³以下のHgパルスによって測定の結果、400チャンネルレンジで有効チャンネルレベル10チャン

るまで、 2^8 加算パルス発生器にはいってくるパルス1個に対し1,5, 50,200の4個のパルスを逐次読出しスケーラのそれぞれ4個の入 力端子に送る。このようにして、10進読出しスケーラには二つの 2^8 記憶レジスタの補数の補数すなわち真数がちょうど、 2^{16} をシリース に読出したと同様にその場合の約50倍の高速度で読出し変換され るのである。

— 47 —



図16 温度変化に対するチャンネルシフト

さな温度変化が累積されるため、これ以上の安定性を得ることはな 機能をもっているが特にシンチレーション検出器による放射線スペ かなか困難である。図16で示したように10℃~25℃付近までは1 クトル分析に最も適した機能と十分な性能をもっている。しかし, チャンネル以下のシフトにはいっているが, 30℃以上では, 10℃ 当 近い将来,半導体検出器によるγ線X線の高分解能スペクトル分析 たり2チャンネル以上,40℃以上では記憶装置の動作が不安定とな や, musの速い時間分析が盛んに行なわれるようになると、もっと る。次に高計数率に対する問題は7線の分析などの場合重要であ 大きなチャンネル数と、速い A-D 変換、メモリサイクルの分析,記 る。図17および図18は同じ測定条件のもとで1,000cpsから21,000 憶回路が要求され,直線性,安定性などの性能を一段と改善する必 cpsの計数率の変化に対して Hg パルスによる本装置自体のシフト と検出器自体によるシフトを比較したものである。 この結果, Hg 要がある。 なお,本装置の高計数率に対する種々の実験で立命館大学学生, パルスのシフトは1チャンネル/20,000 cps, に対し, 検出器のシフ 浜辺豊文氏のご協力を得たことを感謝する。 トは大きいときは10チャンネル以上みられた。これは光電子増幅 管の感度変化の影響(5)と思われ,特に1,000cpsから5,000cpsへの低 献 参考文 計数率範囲の変化に対し大きなシフトが現われている。そのほか, (1) D. H. Wilkinson: Proc. Cambridge Phil. Soc. 46, 508 (1950)電気的雑音影響はほとんど問題なく外部装置との連動操作などで安 G. W. Hutchison and G. G. Scarrott: Phil. Mag. 42, 792 (2)(1951)定な動作が保証される。 (3) P.W. Byington and C.W. Johnstone: Institute of Radio Engineers Convention Record 3, 204 (1955) (4) R. W. Schumann and J. P. McMahon: Rev. Sci. Inst. 27, 言 5. 結 675 (1956) (5) 松下甫,西脇耕治, 菅沢荘一: 日立評論 45, 1836 (昭 38-11) 本報告では RAH-403 形 400 チャンネルのパルス 波高分析器 とし

チャンネルシフトの測定例(2)

ての回路構成とその性能の概要について述べた。本装置は多用途の