

FACTROL 5500 汎用デジタル制御システム

FACTROL 5500 Multi-purpose Digital Control System

井原 広一*
Hirokazu Ihara

井手 寿之*
Jushi Ide

政井 賢二*
Kenji Masai

要 旨

オンラインデジタル制御装置として、DASR, TSC, LOGGER など多種多様な機能をもった制御装置を単能機として設計開発してきたが、今回これらすべてを包含したデジタル制御システムとして FACTROL 5500 システムを完成した。このシステムは従来繁雑であった論理設計業務を金物設計者の手から奪い金物設計に対する考え方を根本から変革した。本稿では FACTROL 5500 システムの考え方について述べる。

1. 緒 言

電子制御技術の急速な発展に伴い、各方面から、多種多様な用途をもったデジタル制御装置の開発が要請されている。われわれは数年来 HI-COM 2000 シリーズを中心にした計算制御技術の開発を進める一方、すでに本紙にでも紹介したデジタル式速度制御装置 (DASR)、生産管理装置などデジタル制御計算機を用いないデジタル制御システムの開発にも力を注いできた。ところがこの種のデジタル制御装置は適用により大幅に制御方式、機能などが異なり、設計の標準化が困難であるうえに、最近では時分割制御方式を採用してコストダウンをはかるなど設計工数増加の傾向にある。

われわれはこのように雑多な設計を個々に行なう不利を一挙に解決しさらに従来考えられてきた金物設計の常識を打ち破る目的で、汎用デジタル制御システム FACTROL 5500 を開発した。

FACTROL 5500 システムの特色の第1は標準ブロックとしてまとめられた入出力装置、たとえばプリセットカウンタ、A/D 変換器、リレー接点出力装置、D/A 変換器などを組み合わせて、中央演算装置 (HI-COM 2200, 以下 H-2200 と略称する。)に接続し、中央の演算制御装置動作を規定する簡単なプログラミングを行なうのみでいかなる適用もできるシステムを構成した点にある。第2は中央演算制御装置として FACTROL 5500 システムに必須な機能のみを備えたむだの少ない専用演算装置を新しく開発したことである。第3には FACTROL 5500 システムを採用した場合の金物設計者の仕事は、(i) 入出力仕様の決定と最適な入出力機器の選択 (ii) 演算制御部の論理動作の規定、すなわち簡単なプログラミング のみで全設計完了となる点にあり、今後の多種少量生産の標準化方式として有力なシステムであると確信している。なおこの FACTROL 5500 システムの1号機はすでに日本原子力研究所 (大洗)に納入され、JMTR 用コンピューティングロガーとして好調に稼働している。2号機以降6号機まで現在製作中である。本稿では中央演算制御装置 H-2200 を中心に FACTROL 5500 システムの概要について説明する。

2. FACTROL 5500 システムの特長

オンラインデジタル制御装置としての FACTROL 5500 システムはアナログ制御系ループ内に入れて運転するのが通常である。そのために、システムの信頼性については特別の考慮をはらっている。すなわち冗長機能の徹底的排除、高信頼部品の採用、機能パッケージの採用によるバックワイヤリングの低減などにより MTBF の設計目標値は、8,000 時間以上と考えられている。

以下 FACTROL 5500 システムの特長を述べる。

* 日立製作所日立工場

2.1 周 囲 条 件

工場現場での悪周囲条件下で使用される場合が多いので、システム全体は温度 0~40°C、湿度 5~95% で完全な機能を果たすように設計されている。したがって上記ふん囲気で正常動作の困難な入出力機器 (特に万能入出力装置など) はオンラインシステムには使用しない方針である。また振動、衝撃、ゴミ、有害ガスを防止するためにきょう体は密閉構造である。このため、特に空調室を用意する必要はない。

2.2 電 源

供給電源は一般商用電源三相で、電圧変動 $\pm 10\%$ 、周波数変動 $\pm 2\text{ c/s}$ であり、システムの規模にもよるが、所要電力は 1~2 kVA である。電源装置には信頼性をあげるために、磁気増幅器形 AVR を用いている。このため半導体形 AVR に比べ、部品点数、発熱量などからみても十分信頼性のある電源であるといえる。

2.3 保 守

いかに MTBF が高いシステムであっても、ひとたびダウンしたら再稼働までに数日以上もかかるというのではオンラインの使用に耐ええない。MTTR (Mean Time To Repair) と MTBF とは本来相矛盾する傾向にあるファクターであるが、FACTROL 5500 システムでは、各制御ブロックを標準化するとともに、機能パッケージを使用しているので迅速な故障発見と不良個所の交換ができるようになっている。またシステムのあき時間を利用して演算制御装置に組み込んだ TEST プログラムによりシステムの異常発生を早期発見できるよう考慮してある。

2.4 適用の多様化

HI-COM 2000 シリーズ制御用計算機を中核とした FACTROL 5500 システムで開発された入出力装置をさらに簡素化、標準化し、オンライン制御に必要なすべての機能を持つ端末ファミリーを備えているために、いかなる適用に対しても十分に対処できる能力を有している。表5は端末の例を示したものである。この種の端末は今後とも一貫した思想の下で開発が続けられることになっている。

2.5 システムの発展性

中央演算制御装置 H-2200 と各出力制御装置間のインターフェースを標準化し、入出力装置をビルディングブロック的に拡大できるシステム構成としたため、将来の機能追加、制御方式の修正に対しても弾力あるシステムとなっている。

2.6 半固定化制御プログラム

本特長が FACTROL 5500 システムの最大の眼目である。すなわち FACTROL 5500 システムにおけるプログラムは金物の1部であり、金物設計者によって設計されねばならないという基本的な思想に立っている。従来の金物設計者が、システムの動作を記述する論理式をたてて論理図をかき、裏面接続指示を行なってきたのに対し

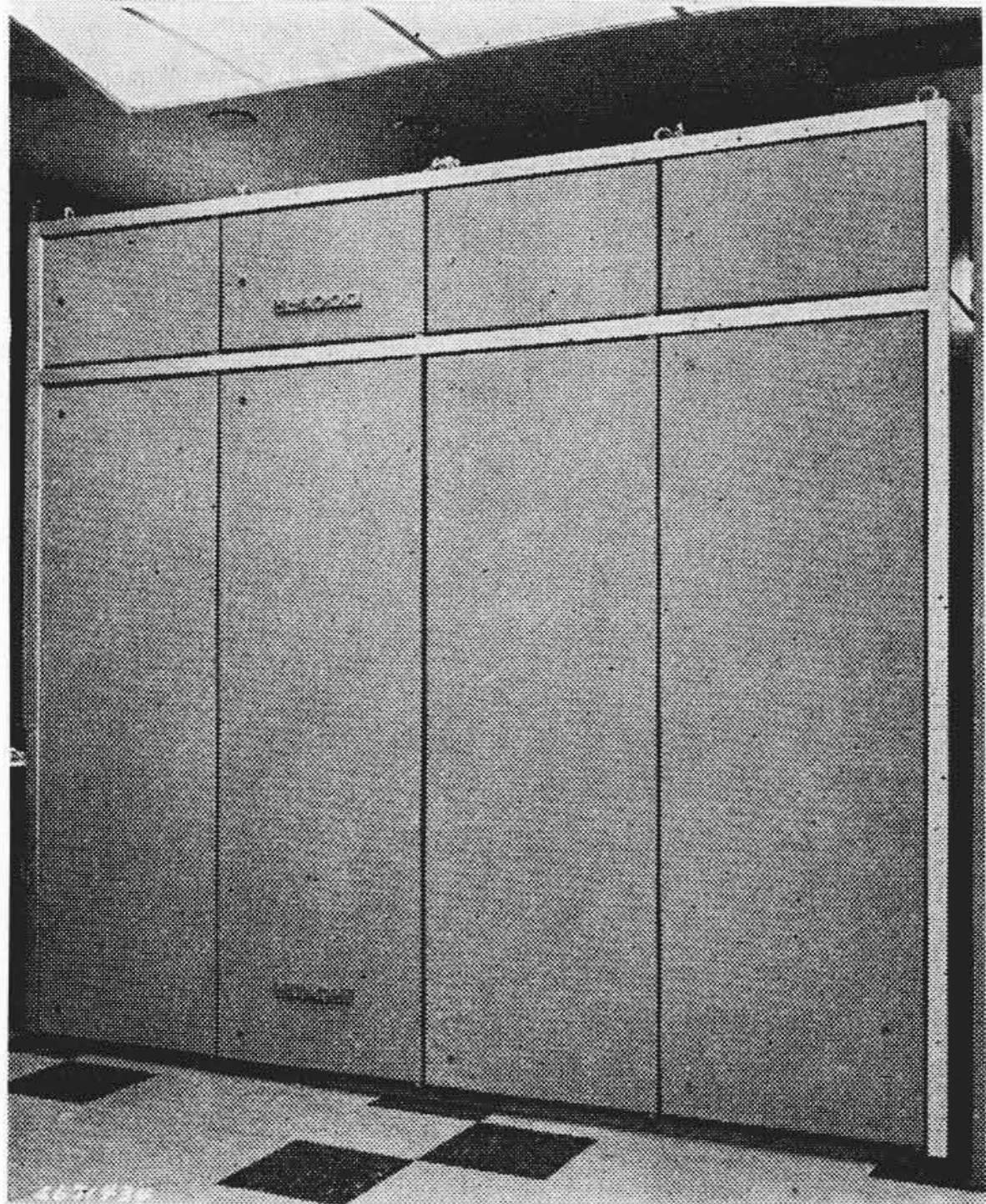


図 1 FACTROL 5500 システム

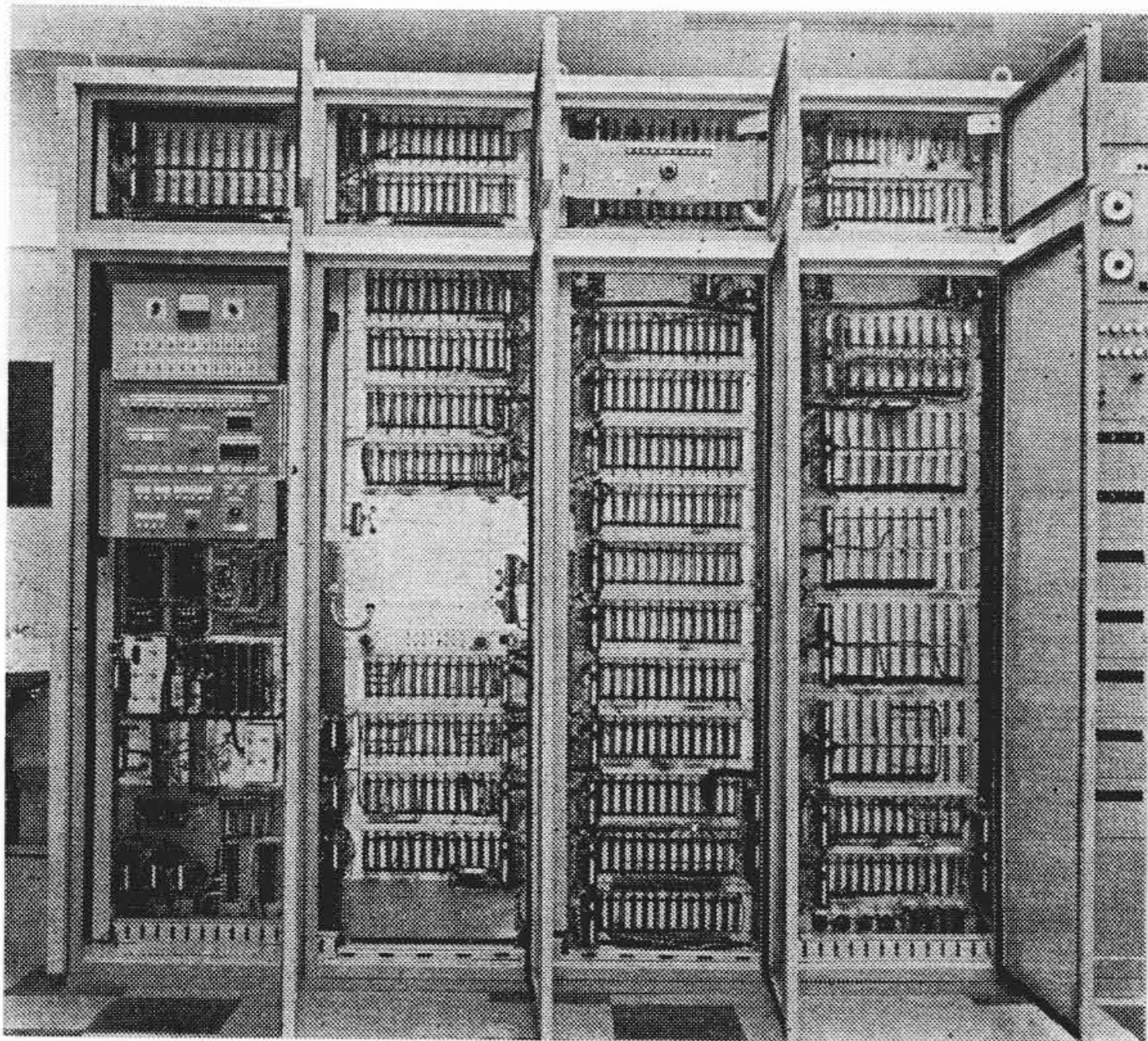


図 2 中央演算制御装置 (H-2200 の内観)

て、FACTROL 5500 システムの金物設計者は入出力仕様の決定後、システム動作を規定するフローチャートを作成し、プログラミングを行なって、FACTROL 5500 システムの中央演算制御装置内の記憶装置へ記憶させることになる。このように FACTROL 5500 システムは金物設計者に対して設計態度の根本的変革を要求するのである。また FACTROL 5500 システムでは適切にプログラミングされたシステムを顧客に納入することを原則としているために、顧客側でのプログラム変更は許されない方針である。プログラムに対する変更要求は従来の金物仕様変更と同様に取り扱われることになる。

2.7 上位計算機の端末としての FACTROL 5500 システム

FACTROL 5500 システムは自体で完結したシステムであるが、中央演算制御装置 H-2200 の能力に限界があるため、オンラインの局所的な制御以上の機能は期待できない。この困難を避けるために本システムでは上位計算機、特に HITAC 7250 システムとのリンクageについてシステムの考察がなされている。すなわち H-7250 とリンクした場合の FACTROL 5500 システムは、(i) word by word 結合装置 (ii) 2 way access 小形ドラム装置 のいずれかの方法により情報の交換を行ない、H-7250 の指令のもとで局所的なオンライン制御を行なうことになる。

表 1 HI-COM 2200 主要仕様

		基 本 仕 様
方 式		プログラム内蔵式
語	数値語	内部 2 進 固定小数点 符号+15ビット+パリティ
	命令語	アドレス部 11ビット+修飾部 1ビット+機能部 4ビット (Group I) アドレス部 8ビット+修飾部 1ビット+機能部 7ビット (Group II)
演 算 方 式		直列同期 負 数 2 の補数
演 算 速 度		加 減 算 305 μ s (106 μ s) 転送命令 325 μ s (106 μ s) 複合命令 305~10,610 μ s (106~3,716 μ s)
命 令 数		23
アドレス方式		1 $\frac{1}{2}$ アドレス、インデックス修飾付
基本周波数		200kc または 500kc
基 本 回 路		シリコントランジスタスタティック同期式
記 憶 装 置		コアメモリ 4,096 (固定付) 2,048 単位のスタック切換
入 力		並 列 11 ビットアドレス 直, 並列 16 ビット情報
出 力		並 列 11 ビットアドレス 直, 並列 16 ビット情報
周 囲 条 件		温度: 0~40℃, 湿度: 10%~90%, ノイズ: コンタクトノイズ, IM 起動ノイズ
電 源		主 電 源 200V $\pm$ 1% 50 c/s $\pm$ 1% I/O 電源 200V $\pm$ 10% 50 c/s $\pm$ 8%

表 2 HI-COM 2200 命令一覧表

演 算 種 類	シンボル	名 称	実 行 時 間
四 則	XA	Clear Add	305 μ s (106 μ s)
	AY	Add	305 μ s (106 μ s)
	BY	Sub	305 μ s (106 μ s)
論 理	CÖ	Collate	305 μ s (106 μ s)
	EÖ	Exclusive OR	305 μ s (106 μ s)
ジャンプ	JU	Jump Unconditional	285 μ s (106 μ s)
	JN	Jump if Acc<0	285 μ s (106 μ s)
	JÖ	Jump if Acc=0	285 μ s (106 μ s)
	HJ	Halt Jump	285 μ s (106 μ s)
転 送	TY	Transfer Acc	325 μ s (106 μ s)
	SX	Set Index	325 μ s (106 μ s)
実 行	XQ	Execute	115+ α μ s (38+ α μ s)
複 合	JS	Jump & Store	420 μ s (146 μ s)
	CS	Count & Non Zero Skip	515 μ s (182 μ s)
	CT	Count	305~10,610 μ s (106~3,716 μ s)
シ フ ト	RÖT	Shift Rotate	305 μ s (106 μ s)
	SRT	Shift Right	305 μ s (106 μ s)
	SLT	Shift Left	305 μ s (106 μ s)
入 出 力	ÖTS	Out Put Serial	305 μ s (106 μ s)
	SIS	Sense Input Serial	305 μ s (106 μ s)
	ÖTR	Out Put Reverse	305 μ s (106 μ s)
	ÖTP	Out Put Parallel	305+ α μ s (106+ α μ s)
	SIP	Sense Input Parallel	305+ α μ s (106+ α μ s)

3. 中央演算制御装置 (HI-COM 2200) の仕様

図 1 に外観 (JMTR 納め FACTROL 5500 システム)、図 2 に H-2200 の内観を示す。また表 1 に主要機能を表 2 に命令一覧表を掲げる。

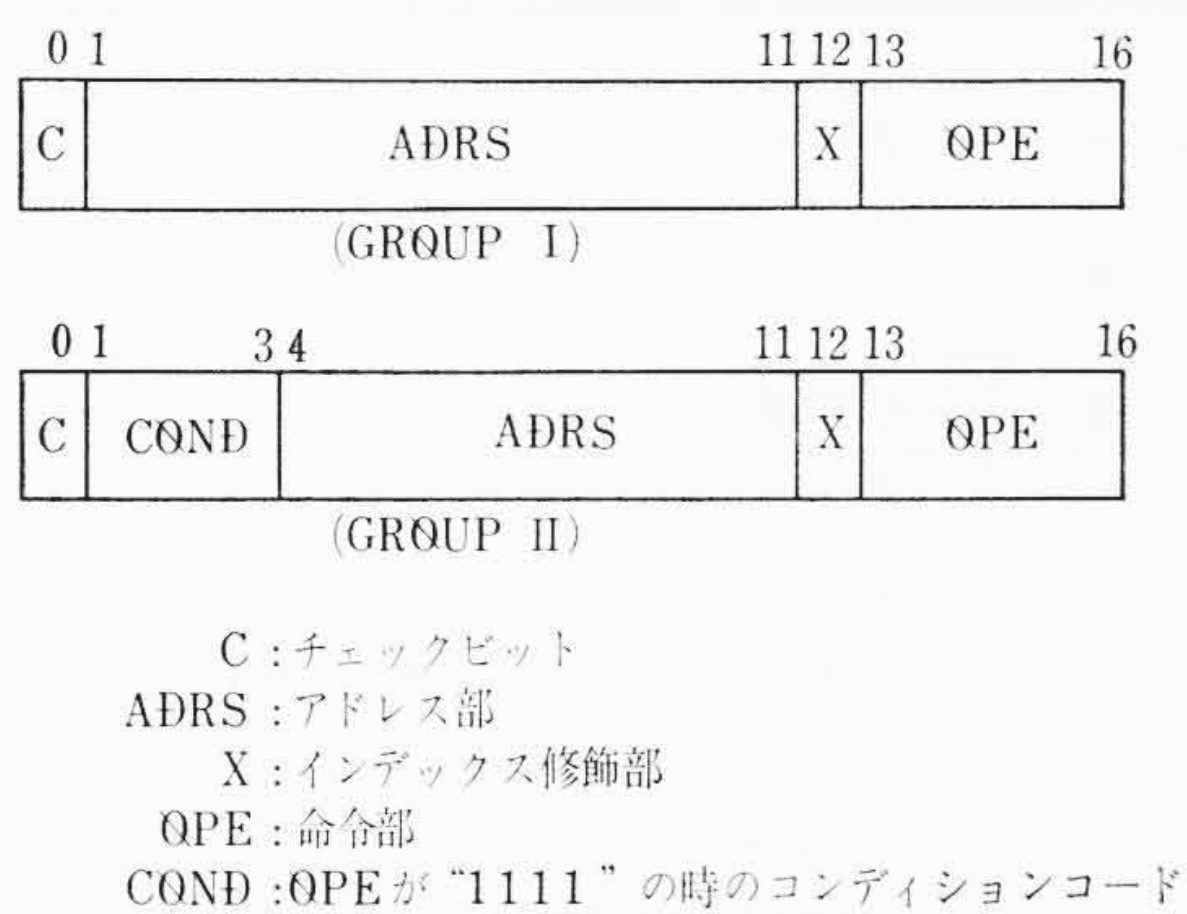


図3 命令語構成

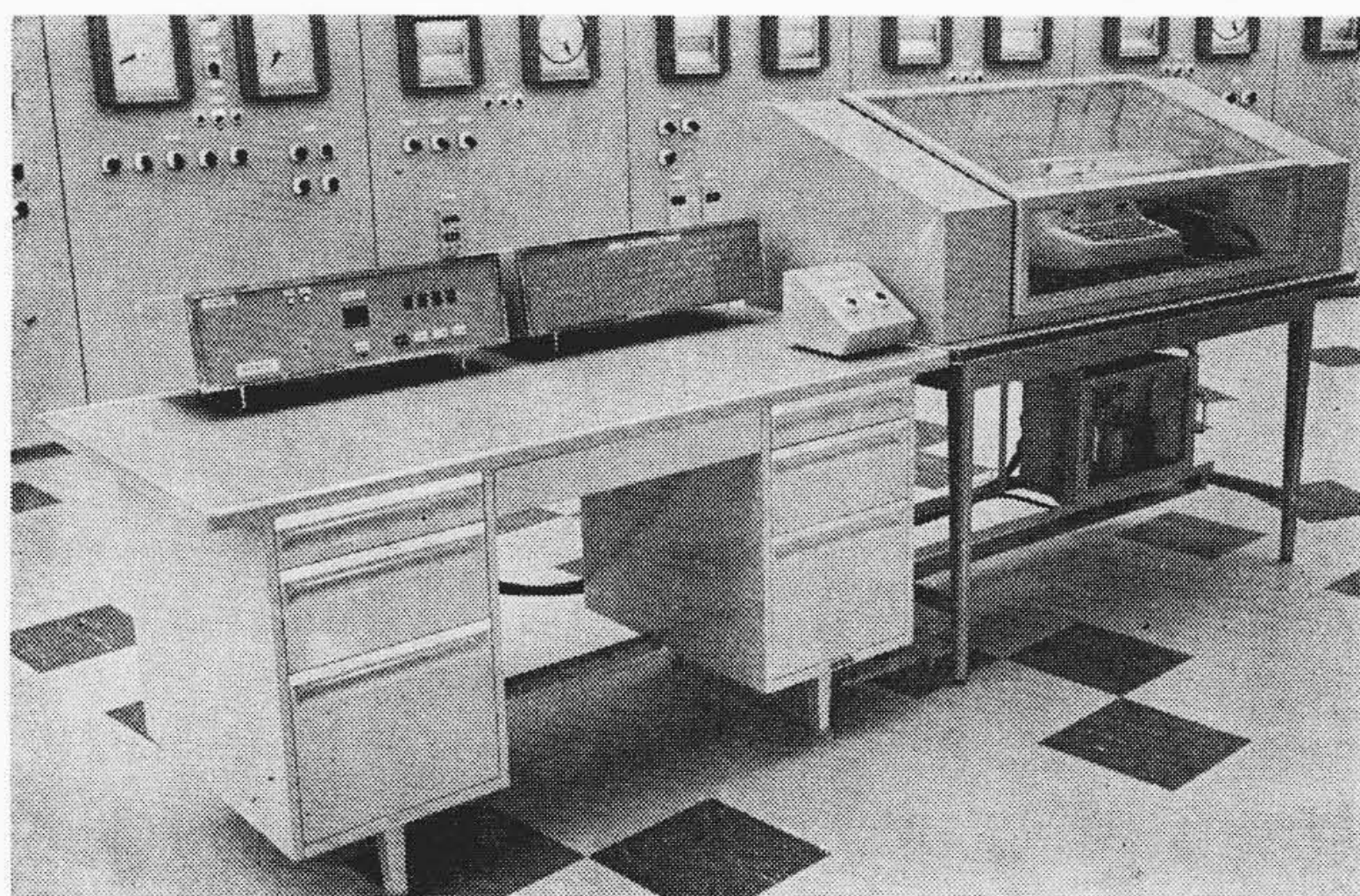


図4 FACTROL 5500 コンソールデスク

プログラムは内部記憶方式で1語の構成はパリティ、符号を含め、17ビットである。記憶装置は256語単位で書込禁止領域化することができ、制御プログラムの保護が行なわれる。内部演算は素子数の点から純2進同期演算方式が採用されており、負数は2の補数表示である。基本周波数は200 kcでHI-COM 2300で開発した高信頼度論理パッケージが使用されている。

命令はすべて1語命令であり、インデックス修飾を可能にしている。またH-2200の命令はコアメモリをリファアーする命令群 (GROUP I) とリファアーしない命令群 (GROUP II) に分けられ図3に示すような語構成となる。

プログラミングについては、機械語で記述するのが原則とするがHI-COM 2000シリーズで開発された擬似SIP語で記述することも可能となっている。ただし後者の場合にはローディングプログラム (約200 STEP) を必要とするので、工場出荷の際に、コアメモリ内容をダンプしたテープを作成する。現地でのプログラム保守はこのダンプテープにたよる方法を採用している。しかし実質的には、コアメモリの保護が金物的にはほぼ完全であるため、現地据付後のプログラム保守は考えなくてよい。またH-2200の標準プログラムとして、プログラマーコンソールから任意番地の読み出し、書き換えを行なうプログラム (コンソールコントロールルーチン) を内蔵しているために、制御プログラムの部分的修正は比較的容易である。

H-2200のプログラミングは動作モードを決定するオンライン割込処理ルーチン (ECR) と各制御ルーチンとを結合するのみで完了するように考慮されており、各種の制御ルーチン、およびサブルーチンが標準のプログラムパッケージとして完成されている。表3はプログラムパッケージの一覧表である。

記憶装置には工業用として特に開発された高信頼コアメモリを採

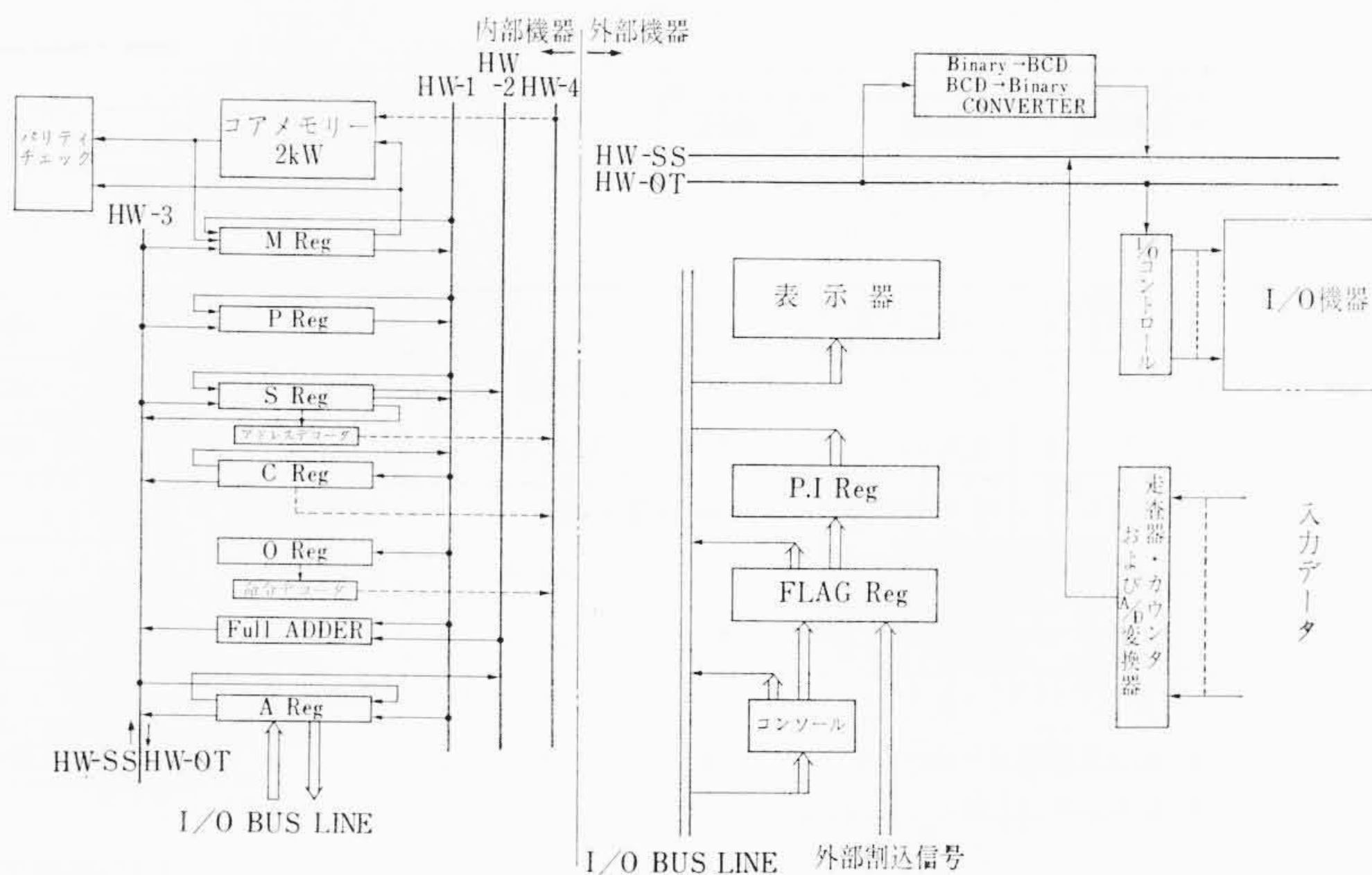


図5 HI-COM 2200 ブロック図

表3 プログラムパッケージ一覧表

種類	パッケージ名	備考
制御ルーチン	ECR	割込処理
	積算ルーチン	
	内部タイマー	
	タイプルーチン	
	スキャンルーチン	データのスクラン
	チェックルーチン	データのチェック
	コンソールコントロール	コンソール要求処理
	表示ルーチン	
サブルーチン	コード出力ルーチン	データのコード化
	ドラムコントロール	
	乗除算ルーチン	
	2進→10進変換ルーチン	
	10進→2進変換ルーチン	
	コアページコントロール	
	スケールルーチン	
	平方根ルーチン	
	常用対数ルーチン	
	正弦ルーチン	
	余弦ルーチン	
	正接ルーチン	
ユーティリティ	e ^x ルーチン	
	コアローダ	
T/M	メモリーダンプルーチン	タイプ、パンチ
	命令チェックルーチン	
	コアチェックルーチン	
	I/Oチェックルーチン	全I/Oのチェック
	ドラムチェックルーチン	

用しており、2,048語まで実装可能である。またコアメモリのページコントロール機能をオプションとしてもち、2,048語単位でコアメモリスタックの切替を行なうことができる。

周囲条件に対しても、表1に示すとおり、工場現場への設置が可能のように十分な考慮がなされている。

4. H-2200の仕様構成とブロック図

H-2200はFACTROL 5500システムの中核としての仕様を持ち、いっさいの冗長機器を排し、高信頼性、経済性を目標としたデジタル演算装置である。図5にH-2200のブロック図を掲げる。各レ

表 4 入出力制御命令

$2^{16} 2^{15} 2^{13} 2^{12}$		$2^5 2^4 2^3$		2^0
C	COND	ADRS	X	OPE
2^7		2^0		
アドレス部 * ₁				

$2^3 2^2 2^1 2^0$ OPE	$2^{15} 2^{14} 2^{13}$ COND	入出力方式	内 容	シンボル
1 1 1 1	0 1 1	直列 SS 方式	外部入力→Acc取込	SIS
1 1 1 1	1 1 1	並列 SS 方式	外部入力→Acc取込	SIP
1 1 1 1	0 1 0	直列 OT 方式	Acc 内容→外部	OTS
1 1 1 1	1 0 1	直列 OT 方式	Acc 内容→外部 * ₂	OTR
1 1 1 1	1 1 0	並列 OT 方式	Acc 内容→外部	OTP

注) 1. $*_1$ は外部機器を指定する。 2. $*_2$ は逆方向に出力する。
3. 転送速度 : 52.5K ビット (151K ビット) MAX.

表 5 I/O 制御標準ユニット

制 御 ユ ニ ッ ト	制御方式	備 考
万能入出力装置制御ブロック	直 列	(i) タイプ (ii) パンチ (iii) リード (iv) キーの各機能 各機能間の同時同作は不可
	I 形	1 キャラクタ バッファ付
	II 形	3 キャラクタ バッファ付
機 械 式 テ ー プ リ ー ダ	直 列	低速読取 450 文字/分
テ ー プ パ ン チ ャ	直 列	
出 力 タ イ パ ー	直 列	ロギング用, そのほか
プ ロ グ ラ マ コ ン ソ ー ル	並 列	イニシャルセット, コア書込, レジスタ内容表示
オ ペ レ ー タ コ ン ソ ー ル	並 列	コア内容表示, プリント要求指令, 警報出力
A/D 変 換 器	直 列	11 ビット出力
表 示 器	並 列	ランプ表示
	I 形	WSRY 方式
	II 形	SCR 方式
ア ド レ ス デ コ ー ダ	並 列	256 点までデコード
アナログ入力マルチプレクサ	直 列	150 点の取込
MAGNETIC TAPE RECORDER	直 列	
トリガー増幅器ユニット		
カ ウ ン タ	並 列	パルス積算 7 点
ビ ッ ト カ ウ ン タ	直 列	パルス積算 48 点
時 計 装 置		水晶時計 精度 $\pm 5 \times 10^{-5}$, $\pm 2 \times 10^{-4}$
デジタル入力 マルチプレクサ	直 列	
	並 列	
パ ル サ ー ブ ロ ッ ク		入力波形のパルス整形ブロック
ステッピングモータ コントロール	直 列	パルス列
光電式テーブリーダ 制御ブロック	直 列	高 速 読 取 200 文字/秒
	I 形	1 キャラクタ バッファ付
	II 形	3 キャラクタ バッファ付
接 点 入 力 ア ダ プ タ		CR フィルタブロック
フ ラ グ レ ジ ス タ	並 列	保存方式
コ ー ド 変 換 器	直 列	
	I 形	2 進→2 進化 10 進
	II 形	2 進化 10 進→2 進

ジスタ, 制御回路ごとに機能ブロック分割を行なったビルディングブロックの考え方を採用した。各ブロックはハイウェイ (HW) および単独制御線で接続されている。ハイウェイは 3 本の情報ハイウェイ (HW-1, HW-2, HW-3) と制御ハイウェイ (HW-4) よりなっており, 情報信号は情報ハイウェイにより伝達される。制御信号は共通制御信号と単独制御信号に分けられ, 前者は数ブロック以

表 6 磁気ドラム記憶装置の主要仕様

磁 気 ド ラ ム	2 台/キュービクル
ト ラ ッ ク 数	64トラック/1台.....データ用 1トラック/1台.....クロック用 1トラック/1台.....タイミング用
記 憶 容 量	8,192 語/1 台
記 憶 方 式	NRZ (Non-Return-to-Zero)
周 囲 温 度	15℃~35℃ ただし温度勾配 $\leq 0.3^\circ\text{C}/\text{分}$
回 転 数	3,000 rpm (50 c/s) 3,600 rpm (60 c/s)
ク ロ ッ ク 周 波 数	150 kc/s または 180 kc/s
平 均 待 時 間	10 ms または 8.3 ms
ブ ロ ッ ク 転 送 時 間	40 ms+1 ms+待時間 または 33.2 ms+1 ms+待時間
駆 動 電 源	100V $^{+5}_{-10}\%$ 50/60 c/s 1 ϕ

上に供給する信号で, 共通制御ブロックで作られ, HW-4 を介して伝達される。また後者は特定ブロックのみに必要な信号で, 必要ブロックで作られる。

外部機器との結合は HW-OT, HW-SS および A レジスタとの並列受け渡しバス (BUS) ラインにより行なわれる。

5. 入出力機器仕様

FACTROL 5500 システムは出力 768 点, 入力 512 点までの入出力制御装置を直接制御することができる。入出力制御命令としては表 4 に示すような命令 (SIS, SIP, OTS, OTR, OTP) が用意されている。また広範な適用に対処するために表 5 に示すような入出力制御機器を標準ユニット化しており, しかも入出力用レジスタを追加できる構成となっているため, 入出力機器の速度による制限を排除できる。また割込処理は最大 16 レベルまで可能であり, 各レベルに対して割込要因レジスタ (フラグレジスタ) 16 ビットを追加できるので, 最大 256 要因までの割込処理を行なうことができる。またオンライン情報収集機能をあげるために表 6 に示す機能の小形磁気ドラム記憶装置を追加することもできる。このドラムが H-7250 システムとのリンク機能を有することは 2.7 で述べたとおりである。

6. 結 言

以上急速な発展の途上にあるディジタル制御システムに対処するために開発した汎用ディジタル制御システム FACTROL 5500 について述べた。今後納期への要求はますますきびしくなるから, 金物システムの設計は必然的に FACTROL 5500 タイプすなわち“金物設計イクオール, コントロールルーチンの設計”という方向へ進むものと思われる。FACTROL 5500 システムはすでに, 計算ロガー, 時分割 DASR, 温度制御装置, ゲージクラシファイヤ, および圧延機の時分割セットアップ装置 (TSC) として設計製作中であり, その有用性が実証されつつある。本システムの完成にあたっては, 日立製作所日立工場平川部長, 藤木部長, 菱沼副部長, そのほか多くの関係者から技術的なご指導, ご援助をいただいた。ここに厚くお礼申しあげる。

参 考 文 献

(1) 石川ほか: 日立評論 46, 1345 (昭 39-8)
(2) 井原ほか: 日立評論 46, 1474 (昭 39-9)
(3) 井原ほか: 日立評論 47, 1250 (昭 40-7)
(4) 石川ほか: Hitachi Review Vol. 15, 136
(5) 井原ほか: 日立評論 49, 430 (昭 42-4)
(6) 白石ほか: 日立評論 49, 1092 (昭 42-11)