

D10形電子交換機の 中央処理系および入出力系装置

Central Processing System and Input-Output Devices of D10 Electronic Switching System

The central processing system of D10 is a stored program controller for electronic switching. It is a binary word-machine, consisting of the central processing units, data channels and various memories. It performs logic operations which interpret the instructions of the stored program for the switching system, executing one instruction in 2.4 microseconds on the average. Magnetic cores are used in temporary memories and plated wires in semi-permanent memories. Magnetic drums are used as large capacity memories. D10 is designed to be highly reliable using duplicated central processing units, data channels and plus one stand-by memory scheme. It is expected that subscribers will lose service for longer than thirty minutes approximately less than once in ten years.

荒井 雄二* *Yuji Arai*
 河野 善弥* *Zenya Koono*
 宗高 久友* *Hisatomo Munetaka*
 井上 博史* *Hirofumi Inoue*
 岩田 仙八郎* *Senpachirô Iwata*
 近藤 晋* *Susumu Kondo*

1 緒 言

D10形電子交換機(以下D10形と略称する)は、本質的な機能において従来の電磁系交換機と同じである。しかしその機能の実現において非常に異なる点がある。電磁系交換機は、交換手順が布線の接続により固定的に決められるいわゆる布線論理方式である。これに対し、D10形では、交換手順が分解されて、命令を組み合わせたプログラムとして示されており、制御装置がこの命令を一つずつ実行することにより交換手順を達成する、いわゆる蓄積プログラム制御方式である点にある。⁽¹⁾

このプログラムを格納するものが、記憶装置であり、命令を一つずつ取り出して実行し、その結果、スイッチを動作させたり、タイプライタなどの入出力装置を制御する装置が、中央処理装置である。

本稿では、これら中央処理装置、入出力装置および記憶装置が、交換機の中でどのように用いられているか、またそれぞれ、どのようなものかを重点に述べる。

2 中央処理装置と電子計算機

2.1 中央処理装置

現在の蓄積プログラム制御電子交換機は、中央に電話交換の手順(プログラム)をたくわえた記憶装置と中央処理装置とから成る中央処理系装置、また周辺にはスイッチフレーム、トランクなどの通話路系装置がある。中央処理装置は記憶装置からプログラムを取り出し、通話路系装置から加入者あるいは中継線の状態を入力として、プログラムに従い演算および判断を行なって、通話接続を完成させる。すなわち、中央処理系装置は電子計算機と同様の技術によって、特に電話交換に適する構成とした蓄積プログラム制御装置である。

この中央処理装置を一般の電子計算機と平均命令実行時間およびメモリサイクル時間について比較すると、図1に示すようにD10形の中央処理装置は平均命令実行時間 $2.4\mu s$ 、メモリサイクル時間 $1.44\mu s$ であり、ほぼ中間大形電子計算機に匹敵する。

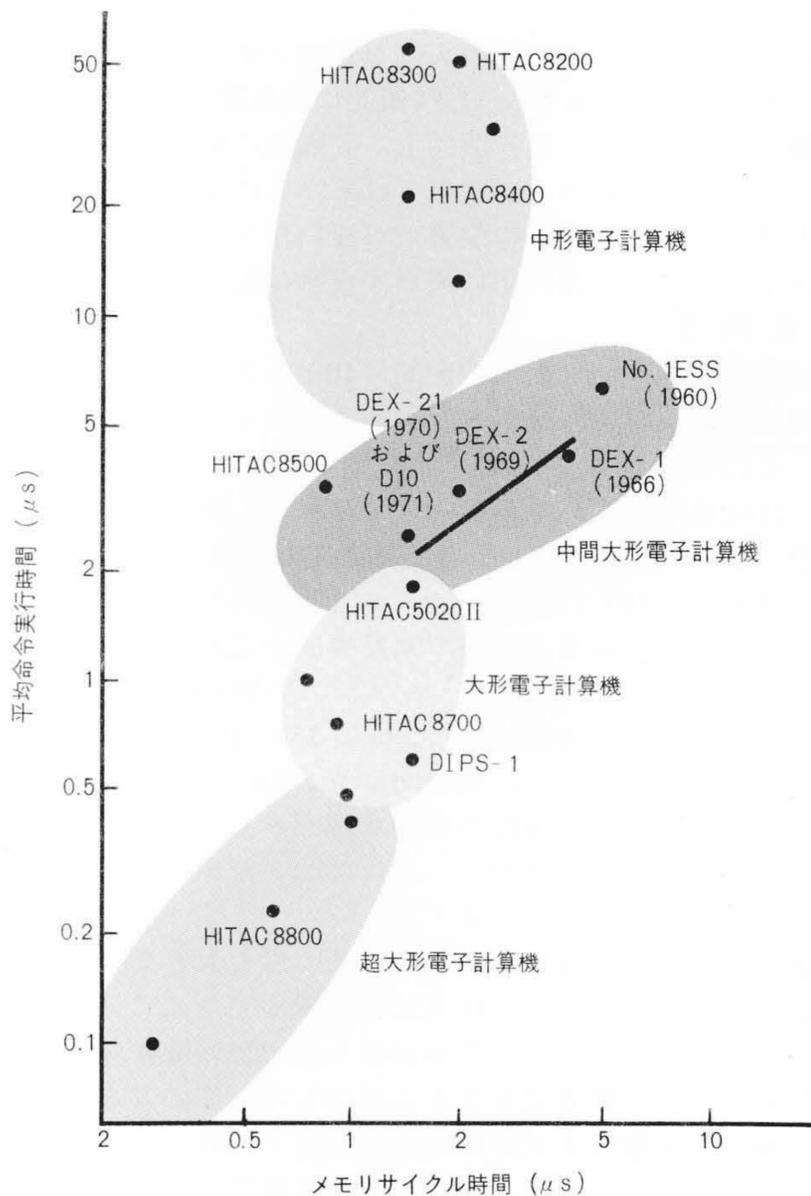


図1 D10形の中央処理装置と電子計算機 電子計算機を平均命令実行時間の性能尺度により中形、中間大形、大形、超大形に分類するとD10形の中央処理装置は中間大形に匹敵する。

Fig. 1 The Central Processing System of D10 and Digital Computers

* 日立製作所戸塚工場

表1 中央処理装置の改良経過 D10形に至るまでの中央処理装置の改良経過と各機種の特徴を示す。

Table 1 Development of the Central Processing System

項目		機種	DEX-1	DEX-2	DEX-21, D10
開発年次			1966年(第2世代機)	1969年(第3世代機)	1970年(DEX-21), 1971年(D10) (第3世代機)
部品	論理素子		トランジスタ, ダイオード	半導体集積回路12種	半導体集積回路15種
方式	論理制御方式		5段先行制御方式, 2語読出し方式	2段先行制御方式	2段先行制御方式
	チャンネル装置		なし (HITAC5020経由で入出力装置と接続)	磁気ドラム専用チャンネル装置 汎用チャンネル装置	汎用チャンネル装置
	機能		交換処理専用	交換処理専用	交換処理, データ処理
実装	布線		架数多, 布線量大	架数少, 布線密度大	ツインパッケージ採用により布線密度, 布線量の大幅減少

2.2 中央処理装置の開発経過

DEX-1形, DEX-2形およびDEX-21形⁽²⁾の三次にわたる試作を経て, D10形が商用化された。各機種の特徴を示すと表1になる。

DEX-1形は, トランジスタ, ダイオードなどの個別部品を用いたいわゆる電子計算機の第2世代機に相当し, 現在の水準からみると速度の遅い個別部品を用いたため多段先行制御などの主として方式上の努力で処理能力の確保が図られた。しかし制御が複雑となり中央処理装置は大きなものとなった。

そこでDEX-2形では半導体集積回路が採用され, 素子自体の経済化ならびに装置の小形化が行なわれた。また記憶装置のメモリサイクル時間の高速化とあいまって, 個別部品より高速の半導体集積回路を用いて処理能力の向上が図られた結果, 装置が簡単化された。その他も含め, 全体として電子計算機の第3世代機に相当する。またDEX-1形にはなかった磁気ドラムが採用され, その接続のために, 磁気ドラム専用チャンネル装置が設けられた。一方, 電子交換機のソフトウェアデバッグを能率的に行なうため, ラインプリンタ, 磁気テープ装置などの一般の電子計算機で使用されている入出力装置を交換機自体に接続するために, 汎用データチャンネル装置も付加された。DEX-2形では半導体集積回路の採用により, 装置が小形化されたが, 反面, 架の裏面布線量と布線密度が大きく製造性の改善と, 電子交換機の適用局規模からみて, さらに処理能力増大の必要があった。

DEX-21形では, 裏面布線量と布線密度を減少させるため, 従来に比べ, 2倍寸法の電子回路パッケージ(ツインパッケージ)を採用し, さらに集積度の高い半導体集積回路を多く使用することにより, 裏面布線量および布線密度をともに30%に減少することができた。

記憶装置のメモリサイクル時間が $2.0\mu\text{s}$ から $1.44\mu\text{s}$ へと, さらに高速化されたので, それに適合するように論理段数を減少し, 同時に論理素子あたりの遅延時間のマージンをつめて, 回路動作も高速化された結果, システムとしての処理能力が30%増大した。

入出力インタフェースを標準化し, 一般入出力装置を使用して経済化を図るといふ条件は踏襲され, 磁気ドラム装置も一般入出力装置と同様に, 汎用データチャンネル装置に接続することにより, さらに経済化が図られた。

以上のような改良を経て, DEX-21形を商用化したものがD10形である。

2.3 中央処理装置の特殊性

D10形の中央処理装置には, 次のような特殊性がある。

(1) 高い稼働率が必要

中央処理装置の機能が停止すると, 交換機全体のサービスが停止してしまう。電話サービスは1日24時間サービスであり, サービスの中断は許されない。設計基準は30分以上のサービス中断を10年間に1回程度にすることになっている。そのためには, 中央処理系の不稼働率を 10^{-5} 以下とする必要があり, 一般の電子計算機のそれに比べて格段にきびしい。

不稼働率は, 単独運転の場合, $\text{MDT(平均ダウン時間)} / (\text{MTBF(平均故障間隔)} + \text{MDT})$ で定義され, 二重化運転の場合は, その2乗で近似される。中央処理装置では, 高信頼度部品を用いて, MTBFを大きくして, 不稼働率の減少を図っているが, まだ不十分なので, 二重化構成としている。またMDTを短縮し保守作業を容易にするために, 自動診断プログラムが設けられている。

そのほかの手段として, 二重化した中央処理装置は同期運転し, その結果を, ハードウェアにより1命令ごとに, 照合確認し障害を検出する。障害が発生するとプログラムにより, すみやかに障害装置を識別し, 冗長化構成した中央処理装置および記憶装置などの系の中から正常な系を再構成し, 動作を続けさせる。

このように, ソフトウェア処理により, 障害装置の識別と系の再構成ができるが, プログラムの暴走, プログラムによる正常な系の再構成失敗などのように, プログラム処理が不可能な場合に備えて, ハードウェアのみでも正常な系を再構成する機能を備えている。

(2) 命令およびデータは語形式

電子交換では, 多数の加入者や機器の状態を, メモリの中に表示しなければならない。その表示は, あきふさがりのように1ビットですむものから, かなりビット数の長いものまで各種ある。したがって, 文字や2進10進数をおもなデータとする一般の電子計算機のように1字(6ビット)または1バイト(8ビット)をメモリの最小単位とすると, メモリ所要量がきわめて大きくなる。そこで状態表示などはビットを単位として割り当てる方式を採っている。

また, D10形では周辺応答32ビットおよびアドレス21ビットのデータが多く, 命令の語長も32ビットに統一されたので, 命令, データともに1語32ビットの語形式が採用された。しかし, 情報量の少ないデータについては, 1語中の特定部分

を指定(けた指定)して、メモリを使用することができる。主要な演算命令は、このけた指定機能をもっており、メモリの有効利用に努めている。

(3) 交換機制御に有効な命令

交換機における多数の加入者およびトランクなどの状態変化は、即時に検出を必要とするので、これらは高速にくり返し監視されなければならない。このような高速で、仕事量の多い処理を効率的に行なうために、SUP命令とFRM命令が設けられている。

SUP命令は、多数の群から成る加入者あるいはトランクなどの状態の新旧を高速に、くり返し比較し、不一致を検出する。たとえば32の加入者のオンフック、オフフック状態を1語32ビットの各ビットに対応させ、新旧を比較し、不一致すなわち状態の変化を検出する。

FRM命令は、この不一致のビット位置を2進コード化するもので、状態変化したのは、いずれの加入者か、あるいは、いずれのトランクかを高速に見つける。

(4) 交換機特有のインタフェース

上述したように、電話交換処理は即時処理であり、交換機器の動作という比較的単純な動作の複合により実現される。したがって、中央処理装置と通話路系装置とのデータのやりとりは、高速を必要とするが、動作が単純で、転送データ量は少ない。そこで、最も簡単なインタフェースとして、語単位のデータを命令により授受する専用インタフェースをもっている。

(5) 設置条件

電話局においては、多数の加入者のオフフック、オンフックに応じて、電流が投入切断されるため、大きな雑音が発生するうえに、外部から多数の回線が引き込まれているので、外来雑音の影響も受ける。また、交換機の架が広い面積にわたって設置されるが、電源の電流は数百アンペアにも達し、これらの架の間ではアース電位差が生ずる。

このような雑音およびアース電位差を避けて、架間に信号を伝送するために、交流バス方式を装置間接続に用いている。この方式は雑音に対しては、平衡伝送により相殺し、アース電位差に対しては、直流結合を断っている。これはまた、故障時の修復および増設にも適した方式である。

中央処理装置も交換機の一構成装置であるため、製造性、保守性および設置条件を考えて、中央処理系および通話路系を統一した架形式としている。

3 中央処理装置および入出力系装置

中央処理装置は二重化構成で15,000個の半導体集積回路を用い、800枚の電子回路パッケージにより、構成されている。中央処理装置は、中央制御装置とデータチャネル装置より成り、図2に示すように記憶装置、通話路制御装置および入出力制御装置を介して入出力装置と接続される。

3.1 中央制御装置の論理仕様

中央制御装置の命令は1語32ビットであり、図4に示す要素から構成されている。命令には、演算レジスタの内容とメ

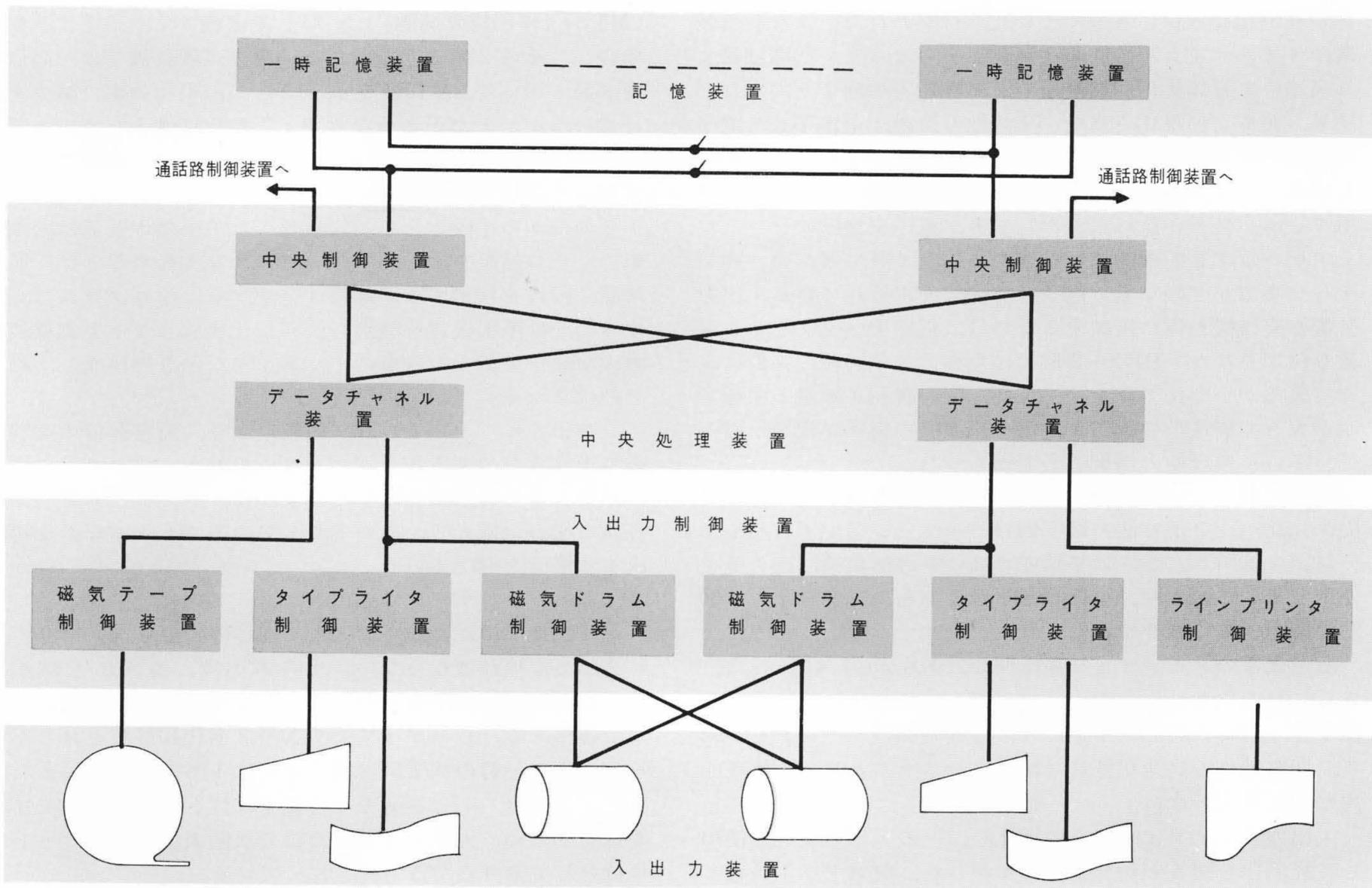


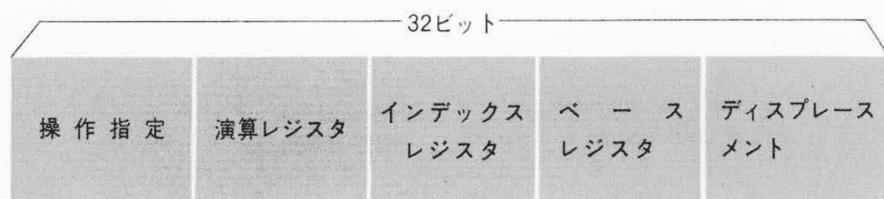
図2 中央処理系および入出力系のブロック構成 中央制御装置は記憶装置、通話路制御装置およびデータチャネル装置とデータをやりとりしながら命令を実行し、電話交換処理を行なう。データチャネル装置は入出力制御装置を介して入出力装置と記憶装置との間のデータ転送を行なう。

Fig. 2 Block Schematic of the Central Processing System and Input-output Devices

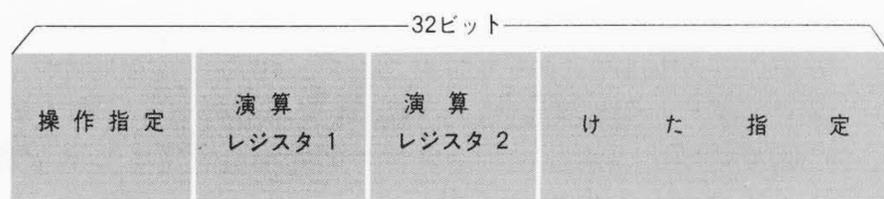


図3 中央処理系装置 中央処理装置はA, B, C, D架の4架から成り、このうちB, C架は中央制御装置, A, D架はデータチャネル装置である。記憶装置の一つ、一時記憶装置が中央処理装置に併置される。

Fig. 3 The Central Processing System



(a) RX形命令



(b) RD形命令

図4 命令形式 RX形命令は演算レジスタの内容とインデックス修飾およびベース修飾されたメモリオペランドを対象として演算を行なう。RD形命令は演算レジスタ1と演算レジスタ2との間で、けた指定を伴う演算ができる。

Fig. 4 Instruction Format

メモリオペランドを対象として演算を行なうRX形命令と、二つの演算レジスタ間で、けた指定された演算を行なうRD形命令と呼ばれる二つの形式がある。

命令の種類は、表2のとおりであって基本命令は119種類であるが、中央処理装置で一般のデータ処理も行なうことができるように、主としてEDP(電子データ処理)用の命令12種類もオプションとして、電子回路パッケージにそう入、付加させる。

3.2 中央制御装置の動作⁽¹⁾

中央制御装置はさきに述べたように、記憶装置から1命令ずつ取り出され、解読実行される。中央制御装置の命令実行の原理を加算命令を例にとり、図5を参照して説明する。

表2 命令の種類 D10形の中央処理装置の命令は交換機制御用としての命令119種類とEDP用のオプション命令12種類がある。オプション命令は電子回路パッケージのそう入により付加される。

Table 2 Instructions

	種 別	命令数
基本命令	ロード, ストア命令	9
	加減, 論理演算, 比較命令	33
	インサート命令	3
	シフト命令	5
	ジャンプ命令	21
	高速マクロ命令	12
	中央制御装置内制御命令	9
	相手中央制御装置制御命令	9
	外部装置制御命令	17
	割込み命令	1
オプション命令	乗除算命令	4
	10進2進変換命令	2
	8ビット4ビット変換命令	"
	索表命令	"
	繰り返し命令	2

(1) 命令取出し

命令アドレスレジスタの内容に、1が加えられた情報がメモリアドレスレジスタ、メモリ制御回路およびメモリアドレスバスを経由して、記憶装置に送られる。指定されたアドレスのメモリ内容は、メモリアンサバスを経由して、メモリバッファレジスタに送られる。ここまでの動作は命令取出しと呼ばれ、1.44 μ s(メモリサイクル時間)を要する。

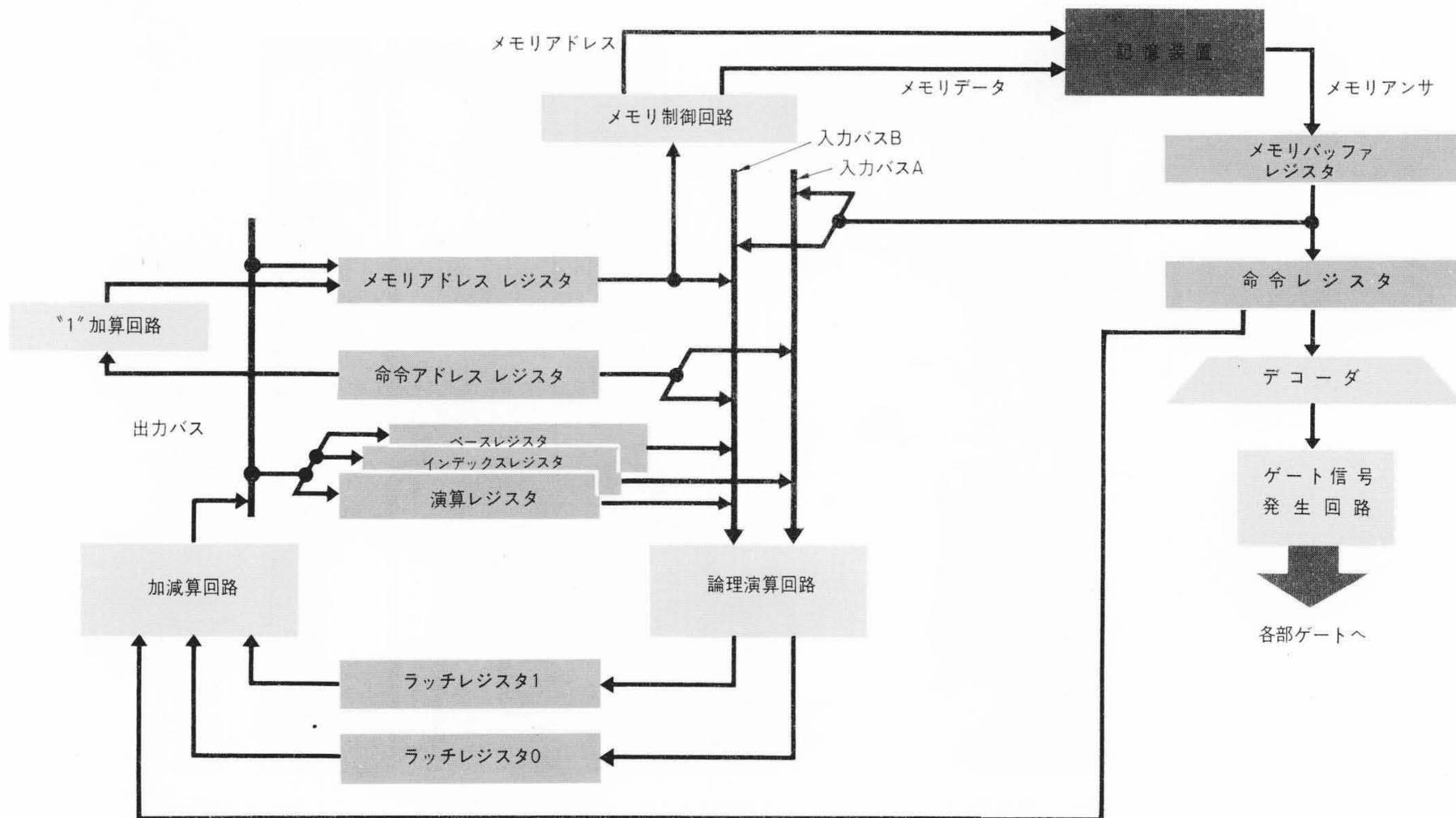


図5 中央制御装置の主要ブロック構成 中央制御装置はプログラムが格納されている記憶装置から命令を一つずつ取り出し、これをいくつかのレジスタおよび制御回路を通して解読実行する。

Fig. 5 Simplified Block Schematic of the Central Processing Unit

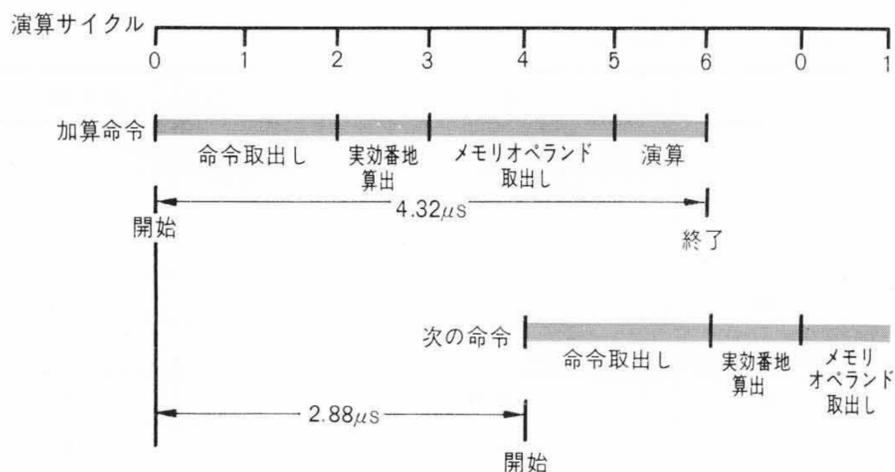


図6 加算命令の実行 命令の実行は命令取出し、実効番地算出、メモリオペランド取出しおよび演算の四つの部分より成る。加算命令の実行は4.32 μ sを要するが、次の命令の開始を先行させることにより2.88 μ sと $\frac{2}{3}$ に短縮される。

Fig. 6 Execution of Add Instruction

(2) 実効番地算出

メモリバッファレジスタの内容は、命令レジスタに送られ、デコーダ回路で解読され、各所に分配され、それぞれの命令に応じた制御信号が分配されはじめる。命令で指定されたインデックスレジスタおよびベースレジスタの内容が、入力バスA、B、論理演算回路およびラッチレジスタ0、1を経由して、加減算回路に送られる。命令レジスタの内容のうち、ディスプレイメントも加減算回路に送られ、三者が加算される。その結果のメモリオペランドアドレスは、出力バスを経由して、メモリアドレスレジスタにセットされる。

(3) メモリオペランド取出し

メモリアドレスレジスタの内容は、すでに述べた命令取出

しと同様に、記憶装置に送られ、指定されたオペランドがメモリバッファレジスタにはいつてくる。

(4) 演算

メモリバッファレジスタの内容(演算対象データ)と命令で指定された演算レジスタの内容は、入力バスA、Bおよび論理演算回路を経由して、ラッチレジスタ0、1に入る。両者の内容が加減算回路で加算されて、出力バスを通り、演算レジスタに加算結果が格納され、加算命令の実行が終了する。

図6に示すように、命令実行の開始から終了まで6演算サイクルすなわち4.32 μ sを要している。しかし、実際には、現在実行中の1命令が終了する前に、次の命令取出しが開始され、実効的に命令実行時間の短縮が図られている。加算命令の場合は、メモリオペランド取出しの中間時点より、次の命令取出しを先行させるため、加算実行時間は、2.88 μ sと $\frac{2}{3}$ に短縮される。このような制御方式を2段先行制御方式と呼んでいる。

3.3 データチャネル装置と入出力系装置

中央処理装置には、すでに述べたように外部記憶装置として、磁気ドラム装置、必要に応じて磁気テープ装置、人間との対話手段としてタイプライタなどの入出力装置が接続される。これらの入出力装置と一時記憶装置などのメモリとの間で、データ転送を行なう場合、中央制御装置のような高速の装置が比較的低速の入出力装置を直接制御するのは、中央制御装置の処理能力をむだにする。そこでデータチャネル装置を設けて、中央制御装置とは独立にデータ転送を行なうことにより、中央制御装置を呼処理の仕事に専従させている。

データチャネル装置は、さきに述べたように各種の入出力装置に共通なインタフェース(標準IOインタフェース)をもち、連続データ転送および間欠データ転送を可能にしており、電

表3 入出力装置の用途 ラインプリンタは工事試験段階でのデバッグのために用いられる。タイプライタはサービスイン後も保守運用のためにマン・マシン・インタフェースとして用いられる。

Table 3 Use of Input-output Devices

入出力装置	用途	工事試験中の用途	サービスイン後の用途
ラインプリンタ		プログラム・デバッグ 障害記録	——
磁気テープ装置		プログラム・データ読み込み メモリ退避	課金データ記録 トラヒック・データ記録 プログラム・データ読み込み
タイプライタ		障害記録 プログラム・データ・コマンド直接入力	障害記録 プログラム・データ・コマンド直接入力
紙テープ読取装置		プログラム・データ読み込み	プログラム・データ読み込み
磁気ドラム装置		外部記憶装置として用いる。	
紙カード読取さん孔装置 紙テープさん孔装置		ソフトセンタにてプログラム・データ作成のために用いる。	

子交換システムの融通性および拡張性を増している。

入出力装置には、表3に示すように、工事試験段階で主として、プログラムのデバッグに使用されるラインプリンタ、工事試験段階およびサービスイン後も保守運用のために使用される磁気テープ装置、タイプライタおよび紙テープ読取装置がある。また、すでに述べたように、プログラムおよびデータを格納する外部記憶装置として、磁気ドラム装置がある。

3.4 データチャンネル装置の動作⁽³⁾

データチャンネル装置から入出力装置への動作方法を指示するものを、コマンドと呼んでいる。コマンドには入出力装置からデータを読み取り、主メモリへ書き込みを指示する「読取系コマンド」、主メモリのデータを読取入出力装置へ転送を指示する「書込み系コマンド」などがある。入出力装置の制御を規定する上記のコマンドを集成した指令語をプログラムにより、あらかじめメモリに格納しておき、中央制御装置で入出力命令を実行することにより、以後、データチャンネル装置は自律的にデータ転送を行なう。その動作は、起動、転送、

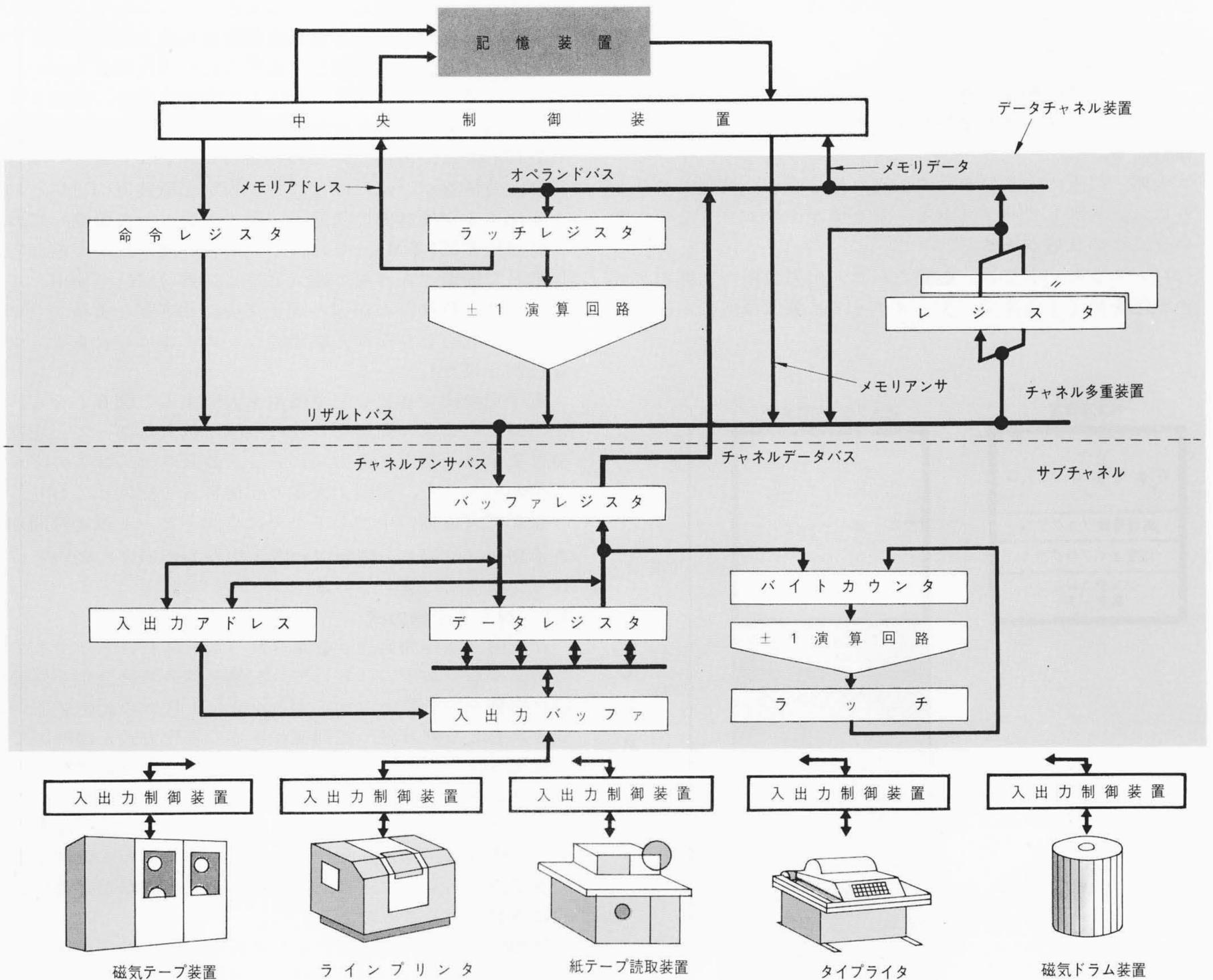


図7 データチャンネル装置の主要ブロック構成 データチャンネル装置は1チャンネル多重装置および最大4サブチャンネルより成る。1サブチャンネルには最大8入出力制御装置が接続可能である。

Fig. 7 Simplified Block Schematic of Data Channel

終結および報告の各動作より成っている。これらの動作の概念を図7を参照して述べる。

(1) 起動動作

チャンネル多重装置は、中央制御装置より入出力命令実行の指令を受けると、それを解読し選択された入出力装置を起動する。データチャンネル装置と入出力装置の状態は、中央制御装置や記憶装置に送られ、プログラムにより検査され、正常ならばデータチャンネル装置は中央制御装置とは独立に、次の転送動作に移る。

(2) 転送動作

チャンネル多重装置は、中央制御装置経由で、記憶装置とサブチャンネルとの間で、語単位すなわち32ビット単位で、データのやりとりを制御する。入出力装置は、バイト単位すなわち8ビット単位でデータを処理するので、サブチャンネルでは語単位データとバイト単位データとの変換を行なう。

(3) 終結動作

あらかじめ指定された量のデータ転送が終了すると、サブチャンネルは入出力制御装置に終了を指示するとともに、チャンネル多重装置は、中央制御装置に割り込んでデータ転送の終了を知らせる。

(4) 報告動作

入出力装置の動作が終了すると、入出力制御装置の制御により、データチャンネル装置は再び中央制御装置に割り込んで報告する。

大略、以上のようにデータ転送を行なうが、情報のやりとりには、大別してバーストモードとマルチプレクスモードという二つの状態がある。

バーストモードでは、起動された入出力装置が1群のデータ転送を終了するまで、データチャンネル装置は他の入出力装

置を制御しない。この場合の最大転送能力は700Kバイト/秒である。

マルチプレクスモードでは、入出力装置とデータチャンネル装置とは、1バイトのデータ転送の間だけ接続され、それが終わると、他の入出力装置と接続できる。これは時分割的に行なわれるので、見かけ上、いくつかの入出力装置は同時動作することになる。この場合の最大転送能力は40Kバイト/秒である。このマルチプレクスモードでは、いくつかの入出力装置を時分割制御するので、タイプライタや紙テープ読取装置のような低速の入出力装置に適用される。

4 記憶装置

4.1 記憶装置の種類と磁気ドラムの導入

蓄積プログラム制御には多くのプログラムとデータが必要であり、それらは記憶装置に格納される。記憶装置への要求性能は記憶情報の出し入れするひん度、速さ、量などによって決まる。記憶装置は高速であるほど高価に、容量が大きくなるほど低速で低価格になる傾向にある。さらに、プログラムのように一度記憶した情報は変わってはならず、一方、データの一部は刻々変わる交換機の接続状態とか電話機などから入力された情報に即応して変えられなければならない。このような多彩な性能要求に対応した機器を設け、記憶させる情報を割り付けることが記憶系の経済化に有用な手段となる。

D10形では、書換えのための書換条件が成立しない場合は常に記憶情報が一定に保たれる半固定記憶装置(PM)、刻々と変化する交換機内の状態を一時の情報として記憶しておく一時記憶装置(TM)、それにアクセス時間は長いが前二者に比較して安価で大容量の磁気ドラム装置(DR)を使用している。特に、DRはわが国の電子交換機が高度な蓄積プログラム制御方式をとりながら経済的なシステムにした点で、大きな役割を果たしている。

電子交換機に必要な記憶情報を大別すると図8となる。将来の新サービスの発展ならびに機能の拡大に伴って、記憶容量はますます増大する方向にある。DRの導入はこのような事情からみても、安価で大量の記憶容量を提供しており、大容量記憶装置類の中でもアクセス時間とビット転送時間が小さく高速に位置し、情報信頼度と機械的信頼度も高いという点で交換機用に適している。

4.2 N+1 予備方式

交換機は実時間処理が要求され一刻も休むことができない。このようなシステムにおいて、記憶装置の障害発生が処理機能に影響を与えない方式とするために、複数の記憶装置から成る系を2系列おき、並列運転する二重化方式が諸外国で多く採用されている。この方式の利点は、両系が同時刻に障害となりシステムダウンする確率が片系の確率の2乗で小さくなること、後述のN+1予備方式に比較して片系に障害が発生した場合に、障害系を識別して切り離すことで処理が継続できる点である。欠点は所要容量の2倍の機器が必要で経済的に不利となることである。

D10形はこの欠点を避けるためN+1予備方式が採られている。この方式はPMとTMの記憶容量、読取り条件を一致させ、図9の系構成図に示す一点鎖線内のN装置を片系構成とし、これにTM1装置を待機予備させたものである。このTMはPMの予備としても使用される。N+1予備方式は完全二重化方式の2N装置に対してN+1装置となるので経済的であるが、現用装置が障害になった場合に、予備のTMは図8のDRのコピーから障害装置の記憶情報を写した後、

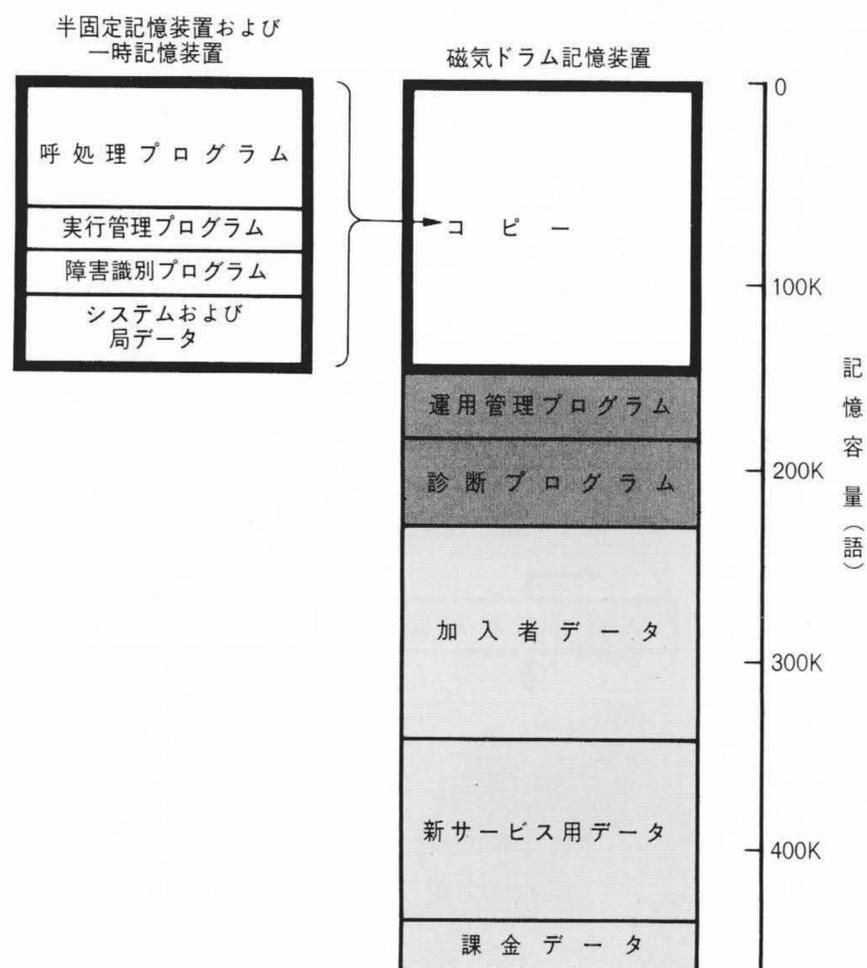


図8 記憶情報の割付け 本図は各記憶装置に記憶すべき情報の概要で、使用ひん度が高いプログラム、障害時に緊急を要するプログラム、常時使用するデータはTMおよびPMに、その他のプログラム、データはDRに記憶させる。

Fig. 8 Information Allocation in Memories

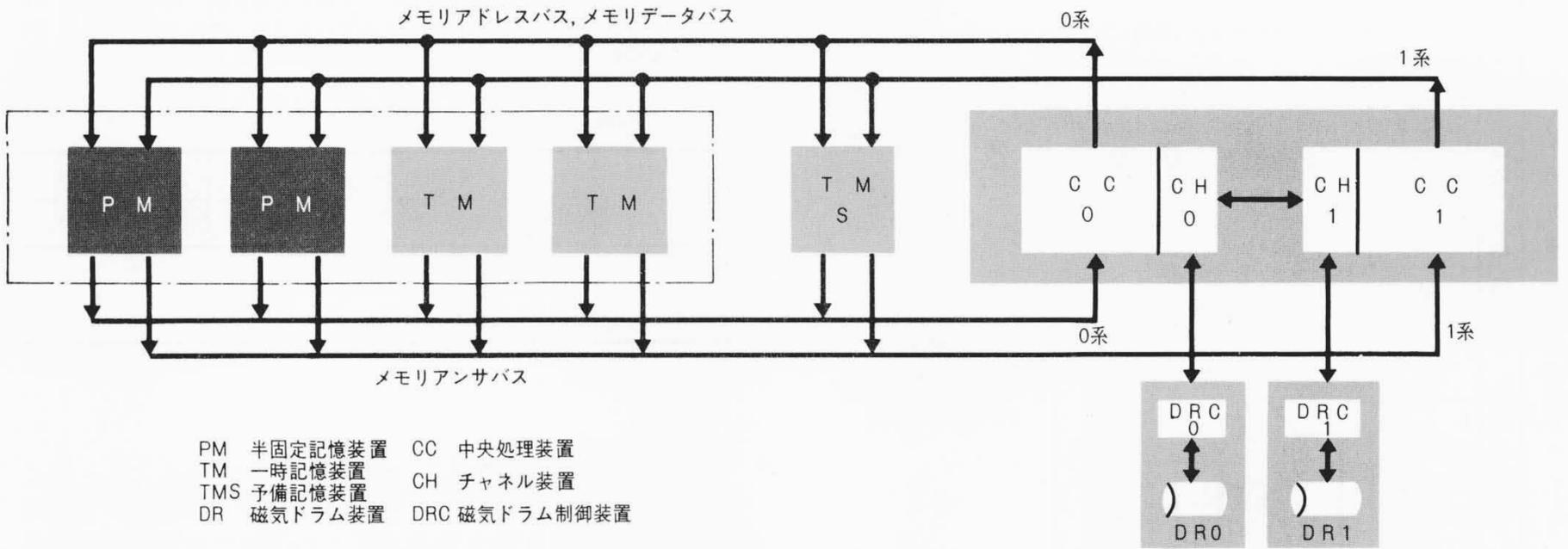


図9 記憶系の構成 PMは最大2装置, TMは最大6装置, うち1装置は予備用である。DRは二重化されている。PM, TMはメモリバスでCCに接続され, DRは標準入出力インターフェースでCHに接続されている。

Fig. 9 Memory System Connection

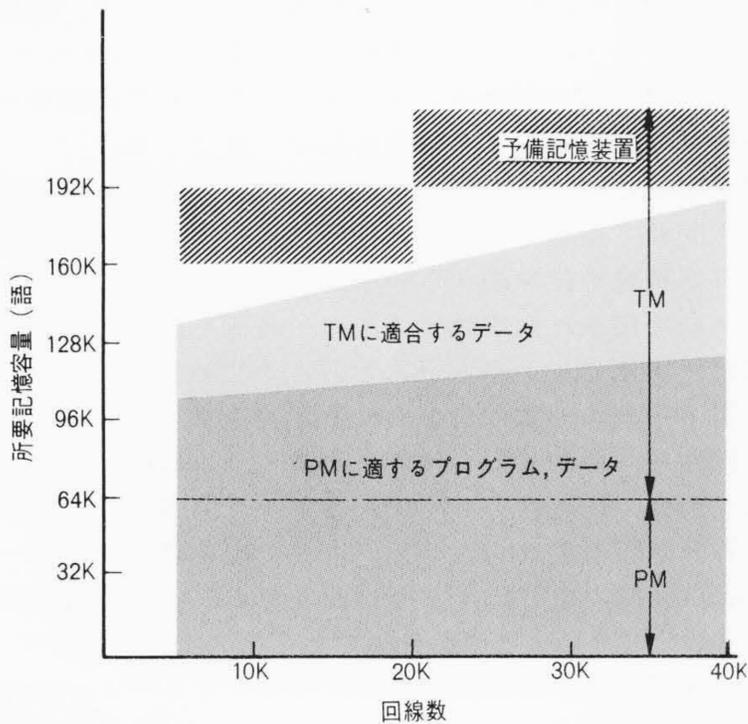


図10 回線数と記憶容量 TM, PMに適するプログラム, データの所要記憶容量の例で, 局種別などによって異なる。

Fig. 10 Memory Capacity us Line

障害装置と電気的に入れ替わらなければならず, 障害装置発生時の系の両構成動作は複雑になる。DRは常に記憶情報のベースとなるので二重化しており, TMに記憶されている情報の中で再構成に必要となる範囲の刻々と変わるデータを5秒ごとに写し取っている。

4.3 記憶容量と増設単位

D10形に必要な記憶容量は, 回線数, 局種別, 新サービスの実施状況などによって左右されるが, 概略値で示すと図10となる。図10はPMとして記憶することが適する情報の多いことを示しているが, PMは2装置に限定されるので残りをTMに記憶させている。この理由は, プログラムなどの変更でPMの記憶内容を更新するときに, PMの書換え時間が9分を要するので, この間のシステム停止を避けるためである。図11は記憶系を旧情報から新情報へ更新するときの遷移を示すもので, まず1台のPMの記憶内容を予備TMに移し, この予備TMを現用に組み入れると同時にこのPMをオフラインとする。このPMはオフラインで9分を要して新情報に書き換えられた後に, 予備TMを含むTMをいっせいに新情報に変更する。この状態で記憶系は新情報に更新されているが,

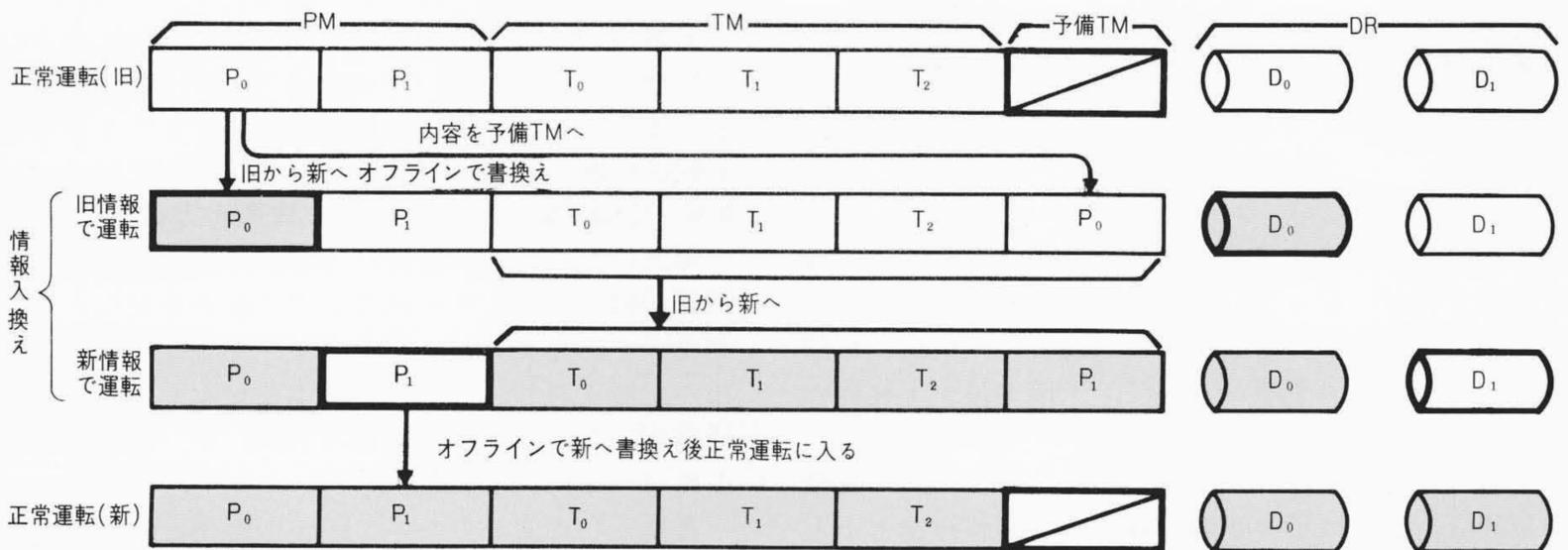


図11 PMの記憶情報更新手順 旧情報から新情報への入替へ時の運転操作で太くがオフライン装置。PMは書換えに約9分, TMは数百ミリ秒であるため, 入替え時に予備TMがPMの一装置を代替する。

Fig. 11 Procedure to Write New-information into PM

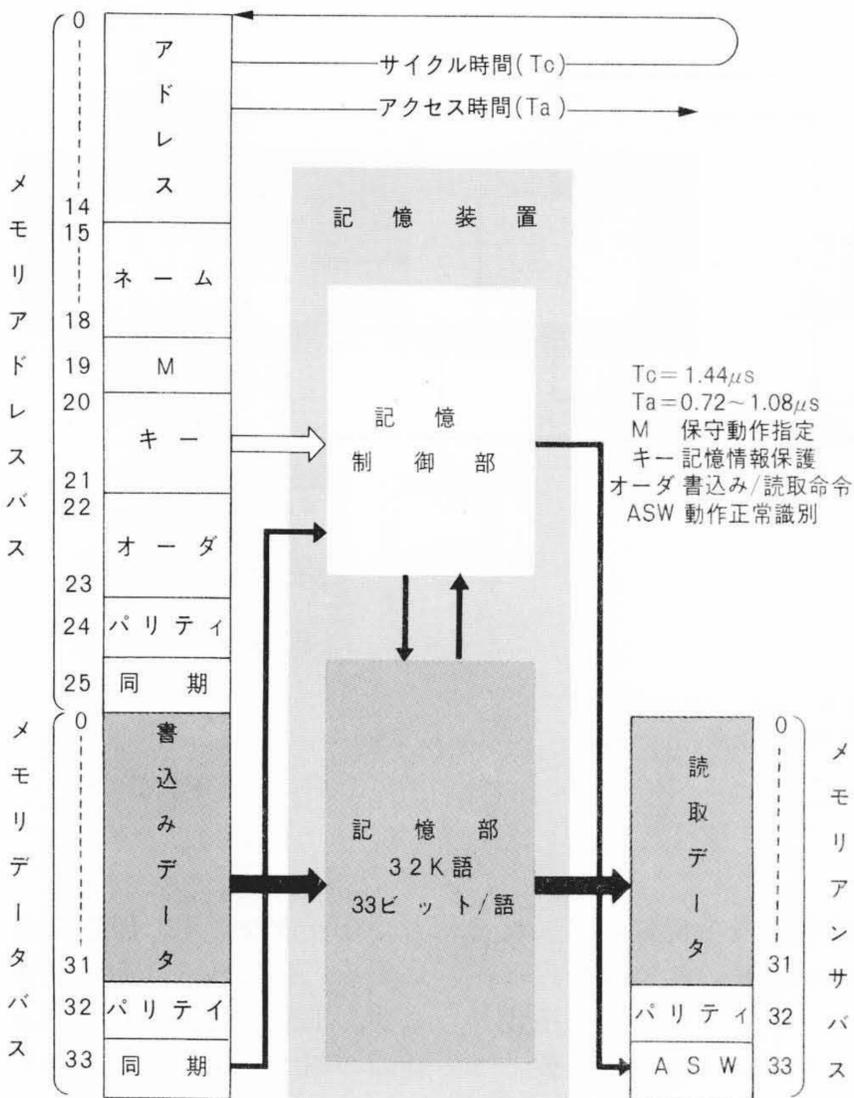


図12 TM, PMの入出力情報の構成 TM, PMの入出力情報の構成で処理装置とはおのこの共通バスに接続されている。

Fig. 12 Interface of TM and PM

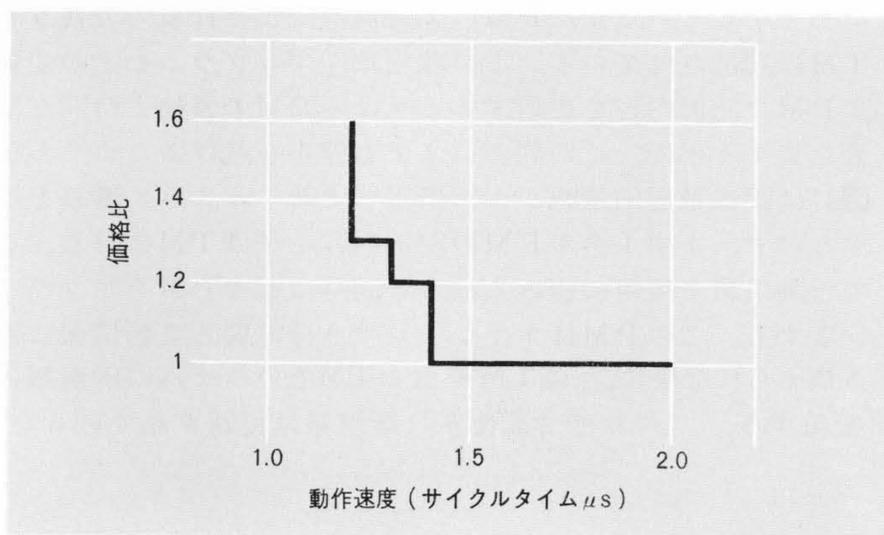


図13 TMのサイクルタイムに対する価格比 一時記憶装置(コアメモリ)の動作時間は約1.4μs以下で価格上昇するので1.44μsに選んだ。

Fig. 13 Cost us Cycle Time at TM

旧情報のままのPMはオフラインに、その代替としての予備TMが新情報で現用になっている。最後にこのPMをオフラインで新情報に書き換え、予備TMと入れ替わり現用に復帰することになる。以上の手順からみて、予備TMが1装置の場合ではPMが最大2装置に制限される。

PMとTMの記憶容量は32K語である。これは1架に実装できる容量制限、図10に示す予備容量の経済的負担などから決められたもので、増設容量も32K語である。

DRは848K語から成り、今後の新サービス、新しい機能などの追加に伴う記憶容量の需要を満たしている。

表4 PMの読取り、書換え条件 半固定記憶装置は非破壊読取素子を用い、さらに読取りがワード電流1パルスで行なうのに対して、書換えは128パルスとこの間にビット電流を同時に与えなければならず、書換えの危険を防いでいる。

Table 4 Condition to Read and Write Information into PM

動作モード	番地選択		ビット選択
	ワード電流	通電回数	ビット電流
読取り	あり	1	なし
書換え	あり	128	あり

4.4 装置ネームとバス方式

記憶装置は回線数、局条件などに対応して複数個設置される。これらの装置と中央処理装置との接続には個別布線による方式と母線(バス)による方式が考えられるが、D10形では後者のバス方式を採用している。この理由は布線が共通になるので線数が減少すること、増設のときに布線変更がなく増設が容易であること、装置が画一化され量産に適すること、中央処理装置の入出力回路が減少することなどである。

図12はバスの種別とその情報配置を示すもので、記憶装置に対する入力としては制御情報をのせるメモリアドレスバス、データをのせるメモリデータバス、出力としては読取りデータをのせるメモリアンサバスが設けられている。

記憶装置とバスの電気的接続は入力バス選択回路、出力バス選択回路で指定され、各選択回路は中央処理装置からの命令と外部接続の試験箱からの手動操作によって設定される。

バスに接続された複数装置から一装置を選択する操作は、図12に示す4ビットのネームとあらかじめ各装置に与えてある装置ネームの一致で行なわれる。装置ネームには正常ネームと保守ネームが与えられる。正常ネームは通常書込み、読取り動作で使われるもので、さきの予備方式でも述べたように各装置間の電気的入替え、中央処理装置の運転モードによる記憶装置の組替えなどを行なうため、中央処理装置から任意に設定できるようにフリップフロップで保持されている。一方、保守ネームは装置が障害になってもネームが変化せず確実に装置が指定できるように、ジャンパパッケージのジャンパで局設置後に固定される。

4.5 動作速度

TMの動作速度と価格比は図13の関係にある。システムからの価格要求がきびしく、速度より価格を重視することから、価格上昇がなく最も速い動作速度として1.44μsと決められた。

PMの読取速度はTMのそれと一致させてある。

DRは1回転20msで、磁気ドラムの性能であるビット密度と一周あたりの有効語数を2進数とすることを考慮し、ビット転送時間は0.45μsである。

4.6 半固定記憶装置の導入と書換え方式

記憶情報の中には変更ひん度の少ない情報で、むしろ記憶情報が破壊すると中央処理装置の暴走をもたらす、システムダウンを誘発するプログラムなどが含まれる。このような情報の記憶に適し、しかもTMよりビットコスト比が約0.6と経済化した半固定記憶装置(PM)が、商用試験局として広小路局から導入された。

書換えひん度が少ないことから書換え装置を書換え時に接続して共通化することも設計時に検討されたが、局あたりPMは2装置であること、書換え時の操作が煩雑で人手を要すること、集中保守に適しないことなどを考慮して書換え部は

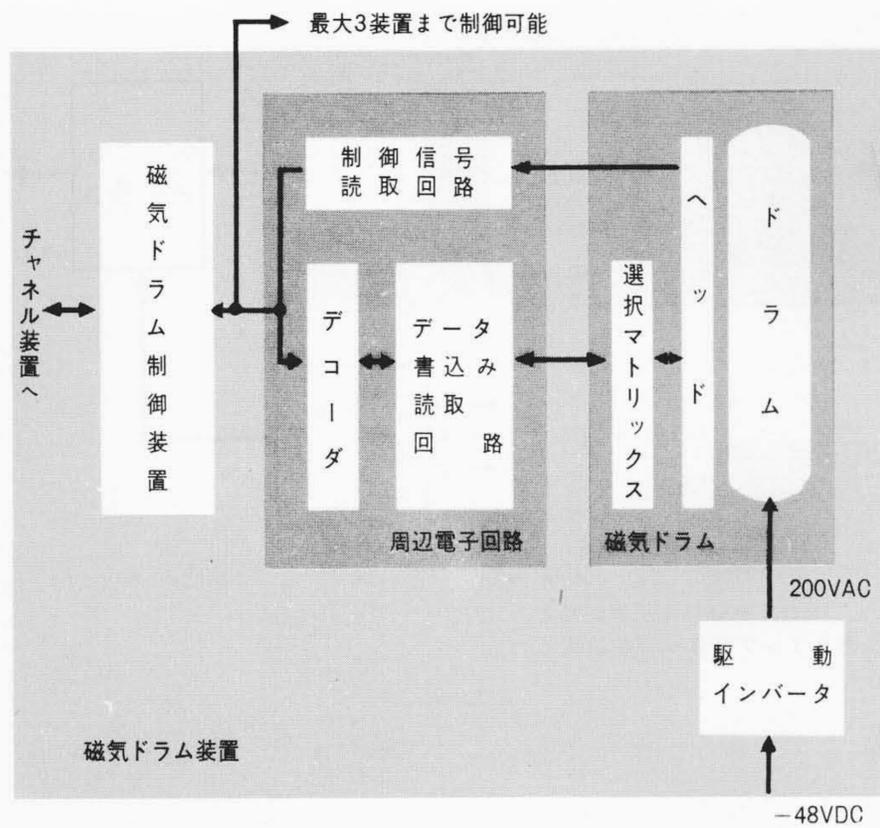


図14 磁気ドラム装置ブロック構成図 磁気ドラム制御装置は周辺電子回路および磁気ドラムを4台まで接続し制御できる。

Fig. 14 Block Diagram of DR

装置内に固定的に設けられた。記憶素子には非破壊読取りの電着磁性線を用いたので、表4に示すように書換えと、読取り条件は異なることになった。書換えにはビット電流を流し、この間にワード電流の回数を128回与える条件一致を必要とするので、記憶情報の保護が行なわれる。

書換えひん度が少ないことから書換え回路の経済化を図り、1語33ビットを4回に分けて書き換え、ビット電流供給回路を $\frac{1}{4}$ としている。この回路とビット線との接続切換えはリレーで行なわれている。このような経済化の手段に伴い、32K語の書換え時間は9分となった。

4.7 磁気ドラム装置

磁気ドラム装置はチャンネル装置と標準入出力インタフェースで接続され、図14の構成となっている。記憶媒体となる磁気ドラム、磁気ドラムのトラックの選択を行ない、書込み、読取り信号処理する周辺電子回路、この回路とチャンネル間の制御動作をする制御装置、それに磁気ドラムの駆動電圧を作る駆動インバータがおもな構成要素である。

制御信号の基準は磁気ドラムの回転とともに発生するクロックとインデックス信号である。前者は1周を44,280にくぎるパルスで、磁気ドラム周方向の1ビットの時間基準となるものであり、後者は1語のくぎりとその番地を示すロケーションアドレスを与える信号である。クロックは現用1、予備5の計6トラックから成り、製造時に書き込まれている。

データトラックは848トラックで、図15にそのデータ配列が示されている。1周のデータ領域は1,024語で、1周の起点を示すホームポジションから56語が特別領域で、この特別領域にはトラック番号を書き込み、トラック選択情報との照合を行なえるように工夫されている。

磁気ドラムはNi-Co-P合金をめっきした回転体に、回転による空気流で浮上する磁気ヘッドを設けたもので、図16はその写真である。磁気ドラムの内部には、データトラック選択用のダイオードマトリックスが実装されており、外部への

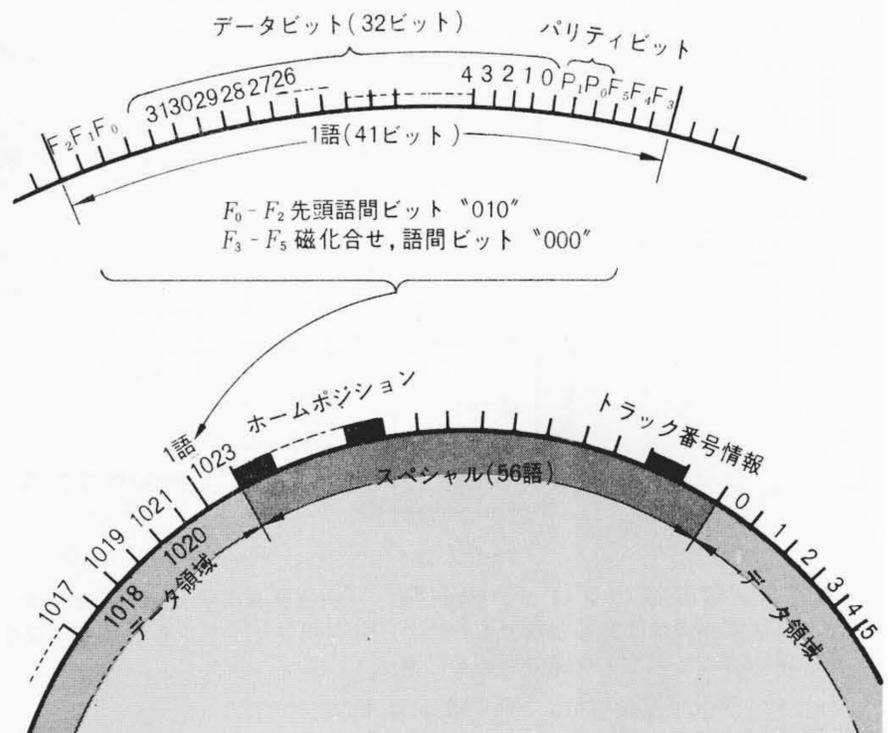


図15 磁気ドラム上のアドレスと1語の構成 データトラックの記憶パターンは1周が1,080語に分割される。スペシャル領域はトラック切換え1周の始点となるホームポジションなどの識別に用いられる。F₁は常に“1”で1語41ビットの基準ビットである。

Fig. 15 Address Allocation of Magnetic-drum and Bit Construction in a Word

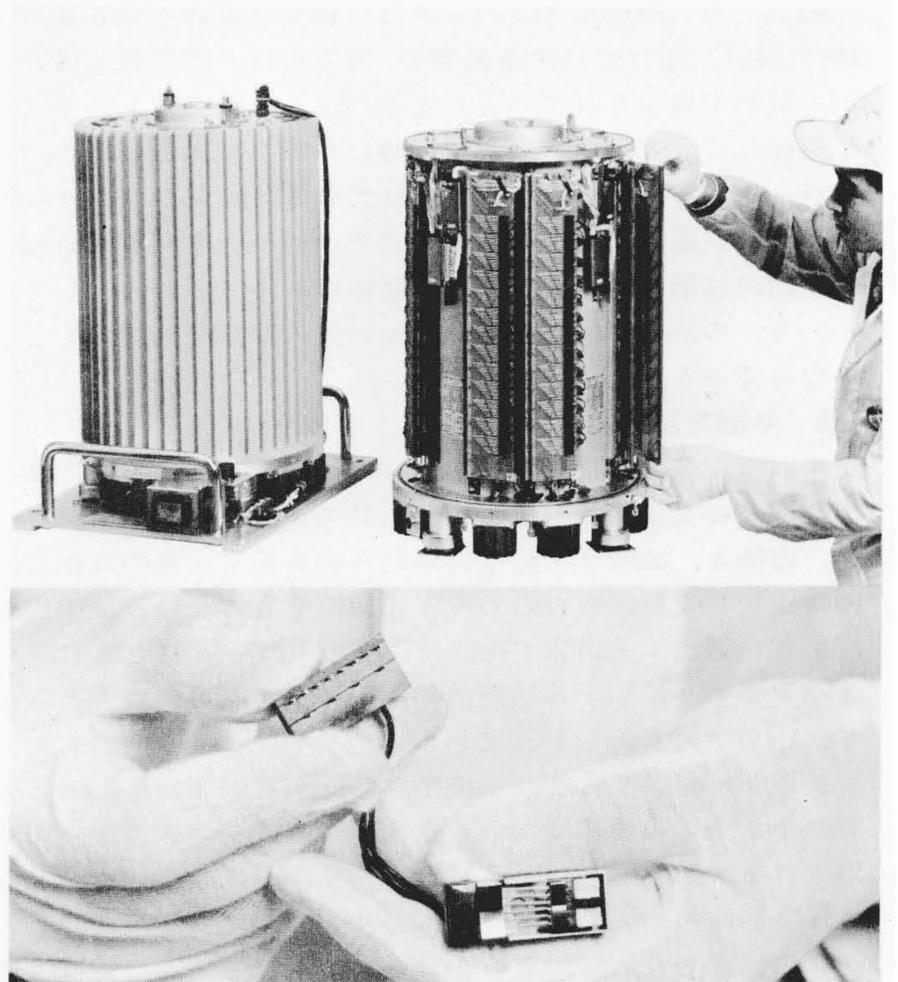


図16 磁気ドラムと磁気ヘッド 上は磁気ドラムの内部と外観、下は4トラックの浮動磁気ヘッドである。ヘッドは選択マトリックスボードの内側に取り付けられ、ヘッドコネクタでボードと接続されている。ボードには約1,800本のダイオードが実装されている。

Fig. 16 Magnetic-drum and Magnetic Head

接続線数を減少させている。駆動は200V±10V、50Hz±0.5Hzのコンデンサ進相による擬似三相で、電動機のすべりにより3,000rpm-1~5%を与えている。障害トラックが発生した場合は外部のジャンパパッケージの指定で電氣的に予備トラックに切り換える。磁気ドラムの故障率は設計値で26,000FIT、そのうちヘッドの断線、ダイオードの開放および接続

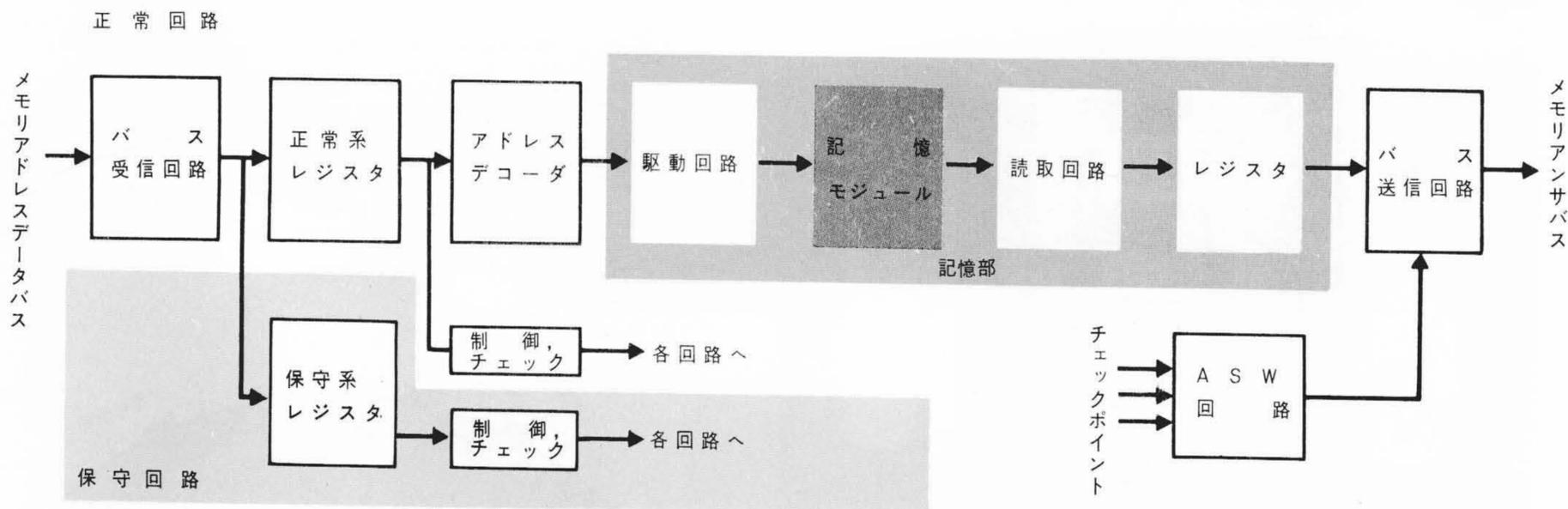


図17 記憶装置のブロック構成図 記憶装置の構成図で記憶情報の書込み、読取りを行なう正常回路と、バス受信回路送信回路を制御するためのバス選択フリップフロップ、可変ネーム保持フリップフロップを設定したり、診断時の制御をする保守回路から構成される。

Fig. 17 Block Diagram of TM and PM

点の開放で前述の電氣的切り換えが可能なものが16,300FIT、したがって残りの9,700FITが現局で修復不能な故障で、MTBFに換算して約10年となる。多くの磁気ドラムは設計寿命22年間連続運転されると推定されるが、この間の保守は2年に1回、運用のままでグリスアップするだけである。

磁気ドラム駆動用インバータは-48V局電源を200V、50Hzの擬似三相に変換する装置で、無停電化と周波数地域差解消の目的で導入されている。インバータの障害によって二重化運転している両方の装置に同時に影響を与えないよう、インバータは各装置ごとに設けられている。磁気ドラムは障害にならない限り連続運転されるので、経済化を図るため起動停止回路は簡単化し、2個の手動操作スイッチのみとしてある。万一の誤操作に対してはヒューズの溶断で保護することになっている。

4.8 半固定記憶装置

半固定記憶装置は図17に示すように交流バスに接続する入出力回路と受信情報を保持するレジスタ、番地展開用デコーダ、書換え、読取り用電子回路から成る正常回路のほかに、障害識別および診断のための保守回路を有している。中央処理装置へ送出する情報の保証は、読取りデータに含まれているパリティビットと各回路の動作チェック結果の良否を表示するASW信号で行なわれている。

装置が障害になると、中央処理装置から保守回路を通してシステムからの切離し指令を受け、装置はシステムから切り離される。切り離された装置は適当な時間に診断プログラムで保守回路を通して、装置内各フリップフロップの状態チェックの指定を受信し、そのチェック結果を中央処理装置に送出する。診断プログラムでこのデータを解読し、障害箇所を識別しメッセージアウトする。ほとんどの障害はこのプログラムの制御により自動診断される。

記憶素子には0.1mm径のパーマロイ電着磁性線を用いている。1装置は4個の半固定記憶モジュールを実装している。記憶モジュールは8K語、33ビットで、2本の対の磁性線と5ターンの語線コイルの交点が1ビットとなっている。記憶モジュールには選択ダイオードが各語線に1個ずつ接続され実装されている。磁性線は経済化を図るためポリエチレンコーティングマイラでサンドイッチされたケーブル状になっており、製造上無欠陥にできないこと、運用中選択ダイオード

の障害、接続点の障害などによるモジュールの交換を避けるため、1モジュールあたり32語と22ビット分の製造ならびに運用予備を設けている。設計上のMTBFは12年、予備への切り換えでモジュールは22年交換不要の設計となっている。

4.9 一時記憶装置

装置構成と動作は半固定記憶装置とほとんど同じである。異なる点は記憶素子がフェライトコアのため、読取りによって記憶情報が消失するので必ず再書込みをして情報を元に戻す必要があることである。アドレスとネームで任意の装置の記憶番地を指定することができるが、この情報が正しくないときに書込みを禁止するため、TMには2K語ブロックごとにキー情報が割り当てられており、前記アドレスとキーが一致したときのみTMは書込み動作ができる。さらに、TMは受信情報のパリティチェックが成立しないときも強制的に読取り動作に切り換える機能をもっている。

コアスタックは1装置に2台使用されている。各コアスタックは19mil(0.49mm)径のフェライトコアを128×128の平面に配列したものを33枚重ねている。設計上のMTBFは約16年、障害時には交換修理するので着脱容易なコネクタ接続となっている。

5 結 言

中央処理装置は、特に電子交換機に適合させるように設計された専用の蓄積プログラム制御装置である。その特徴としては、リアルタイムシステムのため高信頼度に設計されていること、機器寿命が22年以上に設計されていることなどである。記憶装置の経済化を図るためN+1予備方式、磁気ドラム装置の採用などは、諸外国を含め商用化されている電子交換機の中でも特筆に値するものである。なお、中央処理系の機能拡充のために、各種の入出力機器も接続することができる。

参考文献

- (1) 日本電信電話公社：D10形自動交換機 第6部 中央制御装置 (昭46 電気通信共済会)
- (2) 楠, 中村, 清水, 丹羽：研究実用化報告 20, 605 (昭46-3)
- (3) 日本電信電話公社：電子交換の基礎用語 (昭46 オーム社)
- (4) 小野瀬ほか：電子交換機用磁気ドラム装置 51, 965 (昭44-10)