

日立静止形無瞬断電源システム “HIVERTER”

Parallel Redundant Solid-State Uninterruptible Power Supply System

Along with the development of on-line computer systems and broadcasting and communications systems the necessity of an uninterruptible power supply system has been strongly felt.

At Hitachi, High reliability parallel redundant uninterruptible power supply systems employing thyristor inverters are being turned out one after another to meet a growing demand. With its MTBF of 10^5 HR, total efficiency of 87 - 90%, AVR response of 3 cycles or less and load unbalance between each inverter of 1 - 2%, this new power supply system is showing extremely satisfactory performance.

上田源三* Genzô Ueda

前島和二** Katsuji Maeshima

松平信紀** Nobunori Matsudaira

山崎泰広** Yasuhiro Yamasaki

1 緒 言

日立サイリスタインバータが定電圧定周波電源(以下, CVCFと略す)または蓄電池と組み合わせられて無停電電源として実用されるようになってから十余年の歳月を数えるが, この間に転流方式, 波形整形方式ならびに制御方式いずれも格段に改善され, 逆変換効率92%以上, 波形ひずみ率2~5%, 瞬時電圧変動±8~10%以下, 回復時間3サイクル以内という安定な電源に成長している。さらに近年, 情報処理システムの発達に伴い, オンライン電子計算機システム, 放送および通信システムが高度化し高信頼度無瞬断CVCF電源がいっそう重視されているが, 日立製作所は主回路, 制御回路ともに並列冗長化した高信頼度無瞬断電源設備をすでに多数製作納入し, 国内はもちろん海外においても好調に稼(か)動している。

2 「ハイバータ」の特長

日立無瞬断電源装置(以下, “HIVERTER”=「ハイバータ」と称す)は, その第一の生命である信頼性に最重点が置かれ, 多年の研究成果と豊かな経験実績を基盤として製作されているが, その主たる特長として次の諸点があげられる。

(1) 高信頼度

事故系を瞬時に切り離す主回路並列冗長, ゲート制御回路の多数決優先冗長システム, シーケンス論理回路の無接点化などシステムの高信頼度設計を行なうとともに, サイリスタ・インタラプタの各相独立ユニット化, 電解コンデンサの分割ユニット化ほか各部の標準ユニット化により, システム・アベイラビリティの向上に留意した構造設計とするとともに部品の適切なスクリーニングおよびデバッグング, 厳正な作業管理により高い信頼水準を確保している。このため 10^5 時間以上のMTBF(平均故障間隔)が期待される。

(2) 高安定・高効率

逆導通サイリスタを使用したインパルス転流方式インバータは, 零力率までの広範囲の負荷力率変動に安定に動作し, 内部インピーダンスが小さく, かつ転流損失が少ない方式である。したがって, 負荷過渡変動による電圧変動は3サイクル以内に回復し, 逆変換効率は92%以上, 順変換器を含めた

総合効率は87~90%という好成績を得ている。

(3) 安定な並列平衡

並列冗長運転される全「ハイバータ」は三重並列冗長化された主幹制御盤で一括制御されていて, 相互の電圧, 位相調整操作は全く不要で, 簡単に並列または解列が可能であり, 定常, 過渡を問わず1~2%以内のきわめて安定な負荷平衡が保たれている。

(4) サイリスタ・インタラプタ

インバータの故障時は瞬時(1ms)に切り離し, 並列母線には-8%以上のじょう乱を与えず, 負荷短路時には3秒以内の限流期間を設けて, 負荷端末事故分岐のしゃ断切り離しを可能としている。

(5) その他

低騒音(75ホン以下), 保守容易(ユニット化, 前・後面とびら, 前・後面盤内照明灯付), 小形, 軽量(1面あたり幅750mm, 高さ1,900mm, 奥行1,300mm, 250kVA「ハイバータ」は操作盤, インタラプタ付きで全幅1台あたり3,750mm)など, 保守性や据付・搬入の便宜も十分検討されている。

3 ゲート制御回路およびシーケンス制御回路の概要

「ハイバータ」の主サイリスタ群を点弧制御するゲート制御回路, 起動停止, 保護連動, 故障表示など「ハイバータ」個個の, またはシステムとして必要なシーケンス制御回路について構成と動作につきその概要を述べる。

3.1 ゲート制御回路およびシーケンス制御回路の特長

今回開発した「ハイバータ3300」用としての制御回路には次の特長がある。

(1) 高信頼度, 安定性を要求されるゲート制御回路, シーケンス制御回路およびインタラプタ制御回路の信号形成, 条件回路, 論理回路に全面的に半導体集積回路(以下, ICと略す)を採用した。

(2) 「ハイバータ」の心臓ともいべきゲート制御回路の共通制御部分は三重並列冗長系とし, さらに信頼性, 安定性を高めた。

(3) ゲート制御回路に使用される部品のデバッグング, スク

* 日立製作所機電事業本部産業技術本部

** 日立製作所日立工場

リーニング、十分余裕を持たせた負荷軽減設計およびプリント板ユニットとしてのデバッキング、品質管理試験などによりきわめて高い信頼性が期待できる。

(4) 制御回路各部はプリント板、ユニットケース、コネクタなどの標準部品で構成され、きわめてコンパクトに設計されており、従来のトランジスタ式制御回路ユニットに比較し占有面積は約1/2以下である。

(5) 以上の点から、日常の保守点検は皆無を期待しうるが、万一の故障に対して装置のダウンタイムを短縮するために制御回路部は装置自体をプラグイン構造とし、操作保守の便を図っている。

3.2 IC採用のいきさつ

ICのすぐれた特長（高信頼性、経済性、機能部品化と使いやすさ、超小形構造および高周波、高速性）などが重視され、近年民生機器へのICの応用はめざましいものがある。日立製作所はこのすう勢に対応して昭和45年当初よりCVCFのゲート制御回路、シーケンス制御回路への適応性、基本動作、環境試験などの基本試験を行ない、さらに高いノイズが予想されたCVCF本体との各種組合せ、モデル装置による一連の動作・限度・認定試験を行ない、さらに、ICの適応品種、信頼性、パッケージの材質などの調査を行ない、下記に示す標準方式を確立するに至った。

- (1) デジタルICとしては日立HD 2500シリーズを採用した。
- (2) パッケージは、高温・高湿での特性がすぐれているセラミックパッケージとした。
- (3) ゲート制御回路、シーケンス制御回路およびインタラプタ制御回路の標準回路方式を確立した。
- (4) 長距離信号伝送方式を確立した。
- (5) ICとパワー回路または機械的接点などの結合部における標準回路方式を確立した。

3.3 各制御回路の構成

3.3.1 ゲート制御回路

「ハイバータ」を並列運転する場合、システム全体のゲート制御回路共通部と「ハイバータ」個々のゲート制御回路部とに分離することができる。前者を主幹制御盤(Master Control:以下、MCと略す)と称し、後者を操作盤(Unit Control:以下、UCと略す)と称する。

図1はMC 1台およびUC 4台、すなわち「ハイバータ」4台並列運転システムのゲート制御回路ブロック線図を示すものである。

(1) MC

MCには「ハイバータ」の出力周波数を決定する安定な水晶発振器、被同期発振器および出力の定電圧制御を行なうための移相回路が三重並列冗長系として構成され、これに多数決優先回路(Two out of three回路)が接続され、「ハイバータ」のサイリスタゲート信号を形成する。「ハイバータ」の電圧制御を行なうため、各「ハイバータ」出力および出力共通バスより移相回路へ出力電圧をフィードバックしている。このほかにMC起動回路、三重系の1系列異常の表示回路および並列運転「ハイバータ」の位相ずれ検知回路などが収納され、これら論理回路と電源部とを一体とし一つのラックに収められている。図2はゲート回路1系列異常時の波形を示すものである。

(2) UC

操作盤内には、主サイリスタのゲート点弧機能のほかにシーケンス制御部があるが、これについては3.3.2において述べる。操作盤内のゲート制御回路部は下記の回路、機能を持っている。

- (a) 主幹制御盤より送信された信号を信号受信素子（ラインレシーバ）にて受信する。
- (b) CVCF電源の全サイリスタのゲート信号としてパルス幅、タイミングが所要条件を満たす波形成形、パルスアンプなどを備えている。
- (c) 起動停止論理回路を備えている。
- (d) 並列運転される他の「ハイバータ」がすでに運転されているかどうかを判断し、かつ、すでに他のハイバータが運転されているときには、これらに自動同期して起動が可能である。
- (e) 並列運転される「ハイバータ」相互間で、同期引込起動信号の送信、受信を行なう。

なお、装置としての構成は、回路的にはシーケンス制御回路とゲート制御回路とを分離し、それぞれ電源部も含めて一体とし1ラックに収納している。

(3) 長距離信号伝送方式

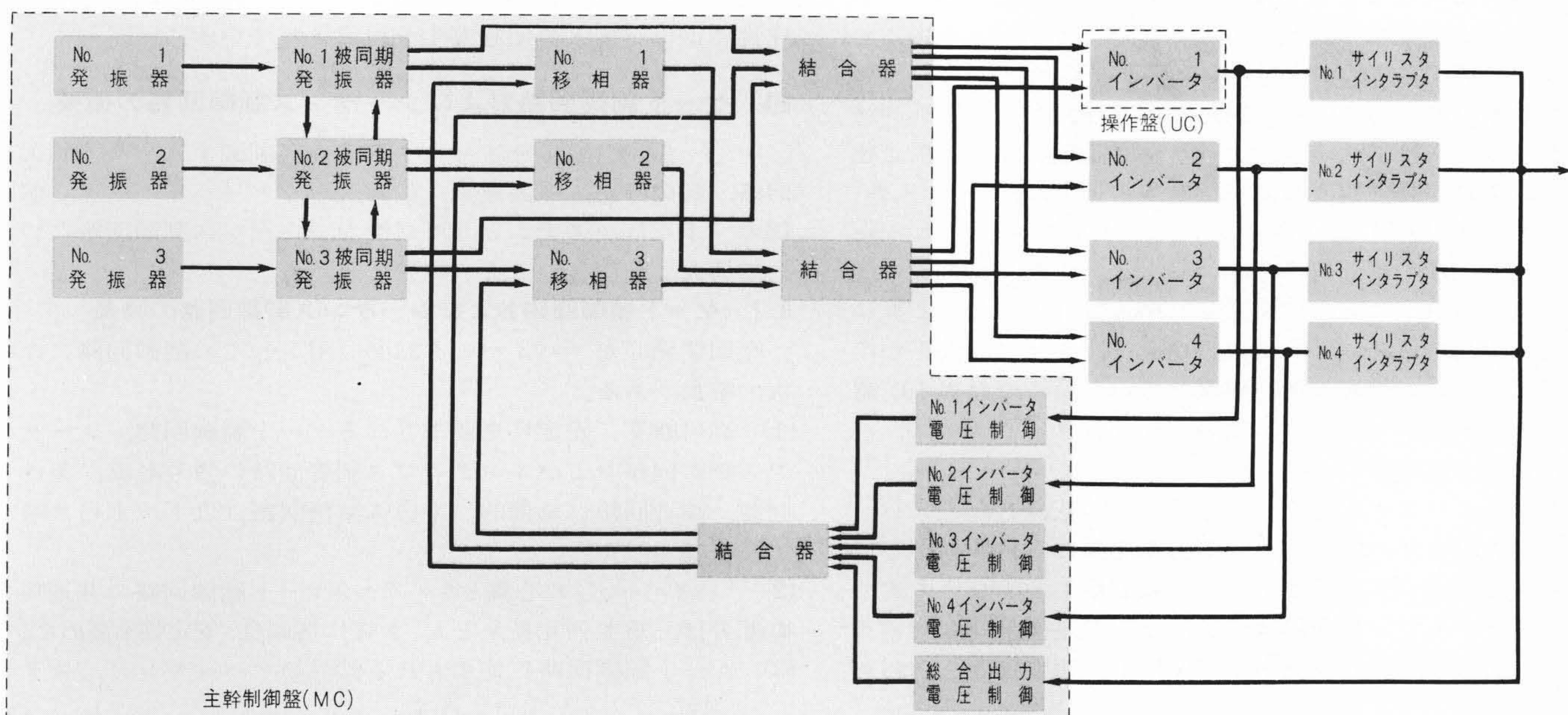


図1 三重並列冗長ゲート制御系統ブロック図 「ハイバータ」4台並列の例を示す。

Fig. 1 Block Diagram of Gate Control Circuit with Three Parallel Redundancy

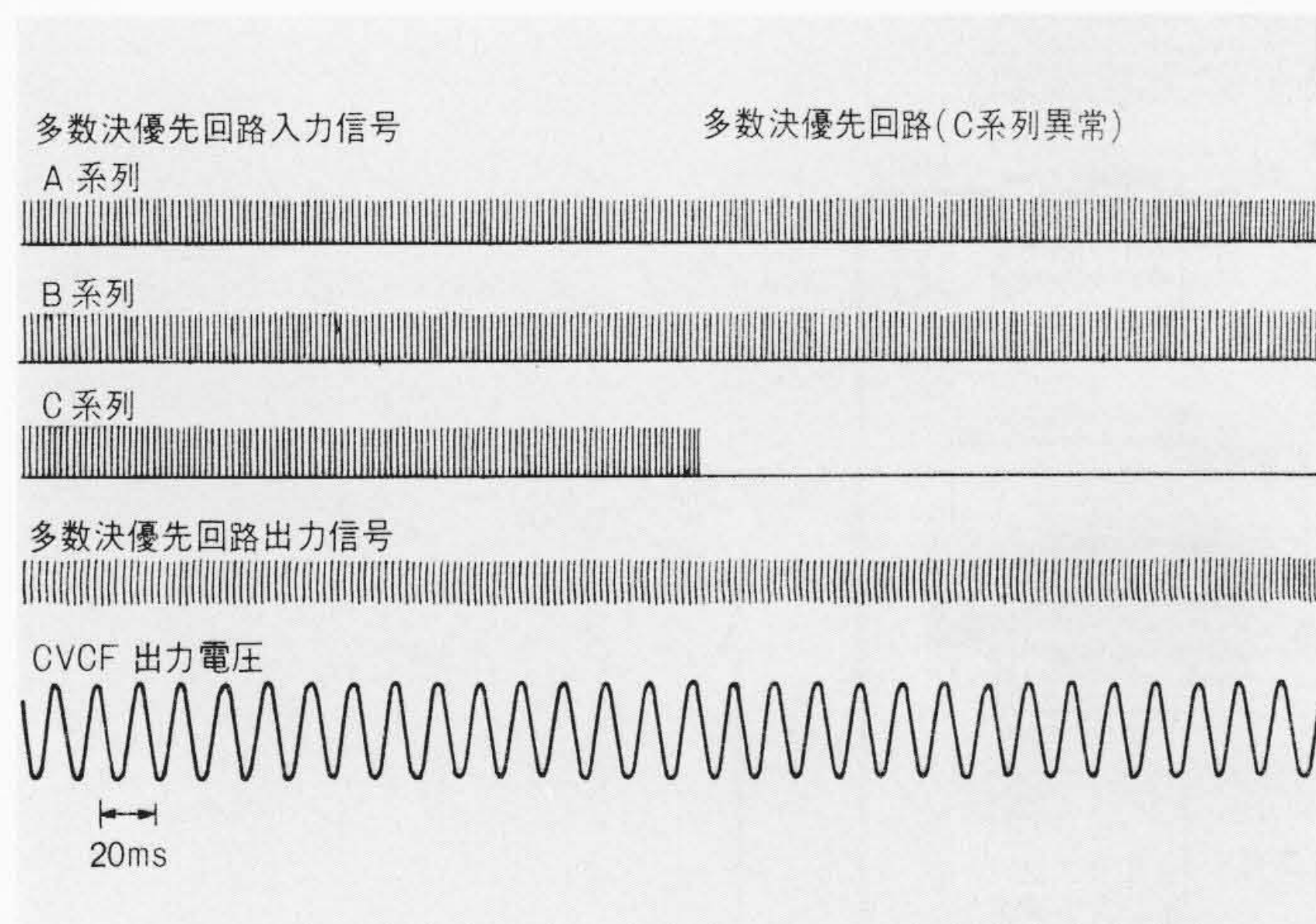


図2 ゲート制御回路1系統故障時のゲート信号波形 多数決優先回路において、C系列に異常が発生した場合を示す。

Fig. 2 Gate Signal Waveform When One Arm of Three Parallel Redundancy Fails out

並列運転されるシステム系全体としては、比較的大きなスペースに展開されるので、主幹制御盤と各CVCF電源の操作盤または操作盤相互間の配線距離は最短3～5m、標準10m程度考えておく必要がある。

さらに、主幹制御盤自体が並列冗長系を構成するきわめて高信頼度システムである場合などを含め、最長40m程度の長距離の信号を伝送する必要がある。必要な性能を列記すると

- (a) 送信、受信素子一対の伝送おくれが $0.4\mu\text{s}$ 以下程度である。
- (b) 送信・受信素子ともに日立HD2500シリーズに直結できる。
- (c) 耐ノイズ性がすぐれている。
- (d) ケーブル線として複数個の信号を一体送受信するときに、信号相互間の混信などが無い。

などの性能を満足するものを試験し、送信・受信素子数組を組み込んだ標準プリント板を開発した。本素子の特長は上記(a)～(d)を満足し、かつ電源電圧が60%まで低下しても送信・受信機能を失わない好結果が得られた。

これら送信・受信素子は主幹制御盤と操作盤、操作盤相互間の信号伝送用として使用され、その機能を十分に発揮している。

3.3.2 シーケンス制御回路

シーケンス制御回路は制御・操作電源および主回路側の故障、異常などを条件として起動、停止、商用停電・復帰および事故時の保護連動動作を行なうもので、各種主回路・操作機器の投入、しゃ断を所定のタイムシーケンスに従い、CVCF電源の起動、停止などの操作を行なう制御回路である。本シーケンス制御回路の特長を以下に述べる。

- (1) 時間設定タイマ、論理動作部などをすべてIC化した標準シーケンス用プリント板を開発した。
- (2) 主回路、操作回路よりの条件回路、判定回路としてのICへの結合部はすべて標準化された条件判定回路を用いた。
- (3) IC信号を主回路機器に伝達する信号増幅部にも標準化されたリレー駆動素子を採用した。

3.3.3 インタラプタ制御回路

サイリスタインタラプタは図1のように各CVCF出力と出力共通母線との間に接続され、高速度限流・しゃ断機能を持ち、主回路並列冗長系の主要な装置である。本装置の制御回路の特長を以下に述べる。

(1) 外部信号による出力しゃ断、負荷短絡、過電流などの限流しゃ断、CVCF電源出力低電圧しゃ断などの機能に必要な検出部、論理部、信号増幅部などを収納している（論理部にはIC採用）。

(2) 回路構成はシーケンス制御回路と同一となっている。

(3) 装置としては(1)に示す全機器と電源部を含めインタラプタ本体内にカード式に収納されている。

3.4 制御電源方式

ゲート制御、シーケンス制御およびインタラプタ制御回路の電源方式として、

- (1) CVCF電源出力と商用電源との突き合わせ方式
 - (2) 制御回路専用のバッテリーを設置する方式
 - (3) 商用停電時に運転される主回路の蓄電池を電源とし、高周波インバータを用いて得られる交流出力を電源とする方式
- などが考えられ、(3)方式が他方式に比較し、

(a) 出力電圧の自動電圧調整（以下、AVRと略す）が容易で変動幅が少ない。

(b) 装置として構成が合理的で、スペース、価格および操作などの点ですぐれている。

(c) 電源としての並列冗長系の構成が容易であり、「ハイバータ」システムにおいても2系列並列冗長としている。

などの利点があり、高周波制御電源インバータを電源とする方式を採用している。

4 「ハイバータ3300」

4.1 「ハイバータ」標準仕様

図3は「ハイバータ」2台並列の冗長無停電電源設備単線系統を示すものである。「ハイバータ」は三相200Vを受電し、DCに変換するシリコン整流器、再びACに変換するサイリスタインバータ、停電時に蓄電池より給電するための直流サイリスタスイッチおよび負荷過電流や短絡電流をしゃ断、並列運転中の事故機の切り離しを行なうサイリスタインタラプタより成っている。蓄電池および充電装置は停電時にシリコン整流器に代わってインバータに直流電力を給電するとともに、放電に備えて自動的に回復充電する。主幹制御盤はインバータに定周波の信号を送り、出力電圧を検出してこれを一定値に維持するように制御する。また、システム全体の操作機能も主幹制御盤に含まれる。バイパス切換盤は定期点検など「ハイバータ」を停止させる場合、または一部の負荷を商用受電系に移す場合などで無停電で商用側に切換えを必要とする場合に用いられる。

図4は「ハイバータ」の外観を示すものである。中央は主幹制御盤で、「ハイバータ」2台列盤の例であり、ざん新で格調高い外観に加えて、色調は近代ビル設備によく調和するレザートーン塗装が施されている。表1は「ハイバータ」の標準仕様を示すものである。

4.2 試験結果

図5は商用入力停電時の各部波形を示すものである。商用入力停電とともに停電検出を行ない、直流サイリスタスイッチを投入する。シリコン整流器出力電圧と蓄電池放電時電圧はほぼ等しく選定されているので「ハイバータ」出力電圧の変動は小さい。

図6は商用入力回復時の各部波形を示すものである。蓄電池の放電終止電圧まで低下した状態で商用入力回復し、直流電圧変動の大きい最悪条件であるが、「ハイバータ」出力電圧変動は規定値内に収まっている。なお、商用入力回復の際には瞬間停電時の再投入によるじょう乱を避けるため、約4

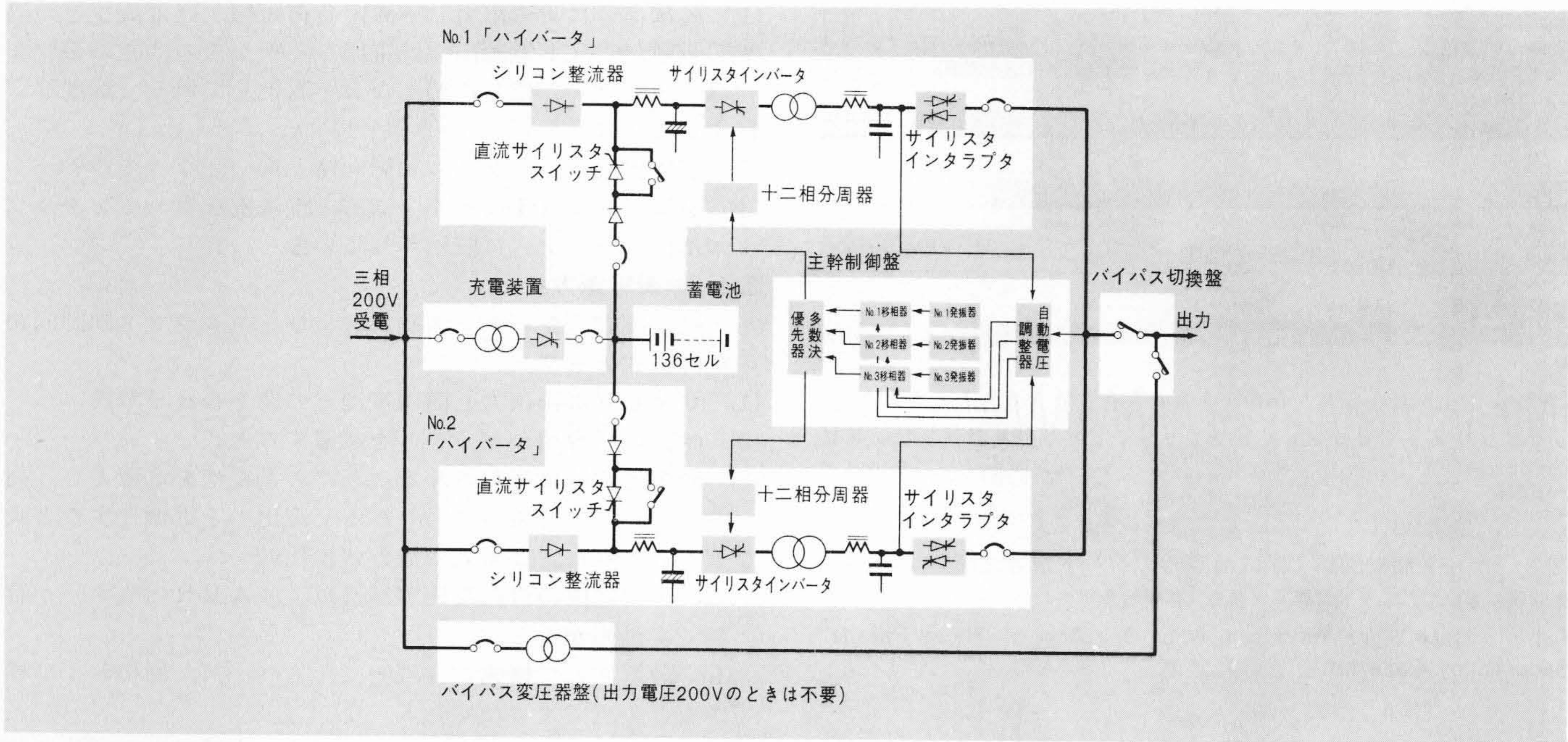


図 3 並列冗長無停電電源設備単線系統図 「ハイバータ」2 台並列の例を示す。

Fig. 3 One-Line Diagram of Parallel Redundant Uninterruptible Power Supply System

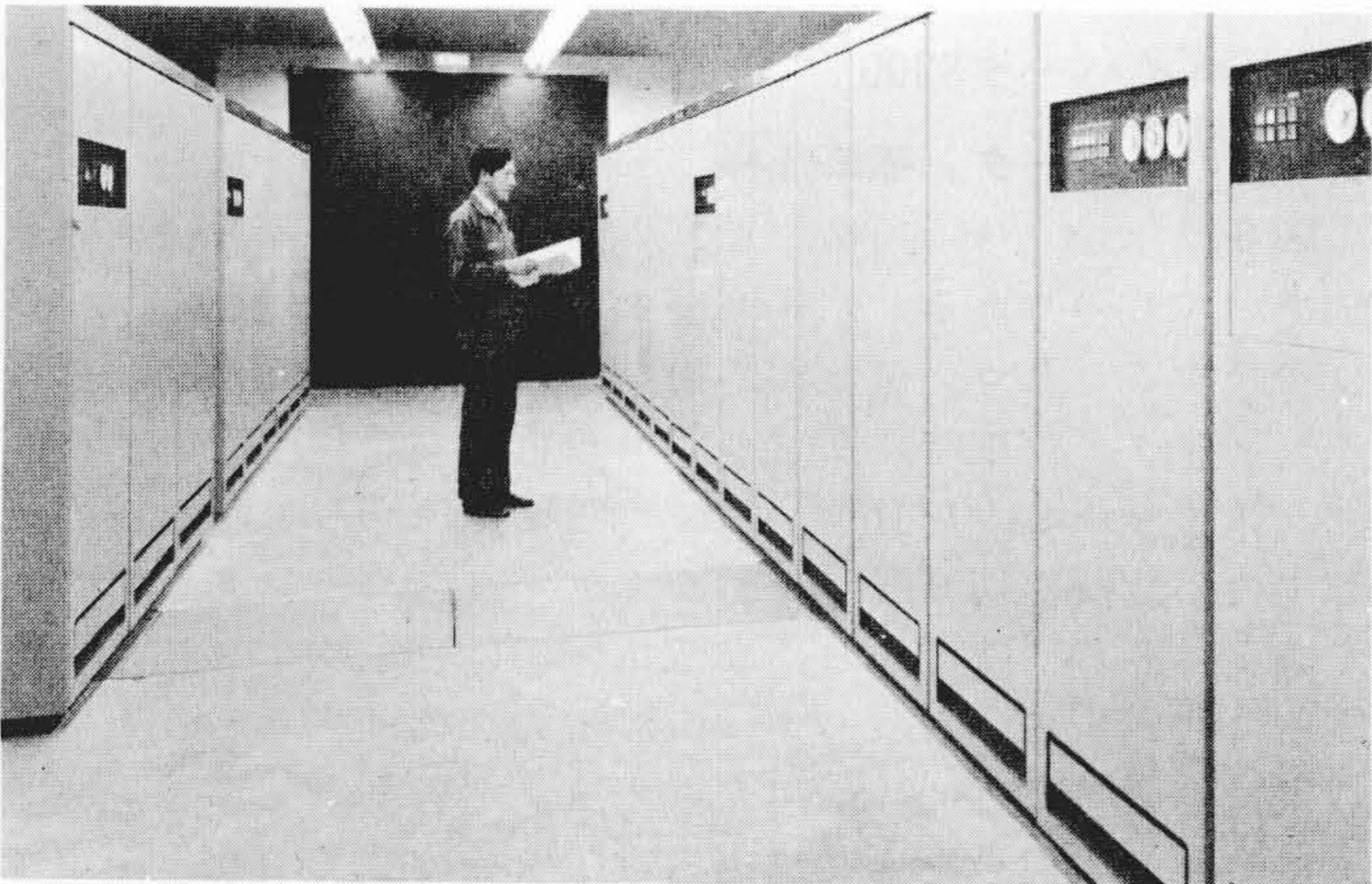


図 4 「ハイバータ-3300」 「ハイバータ」3 台並列の場合の外観を示す。

Fig. 4 External View of Hitachi “HIVERTER-3300”

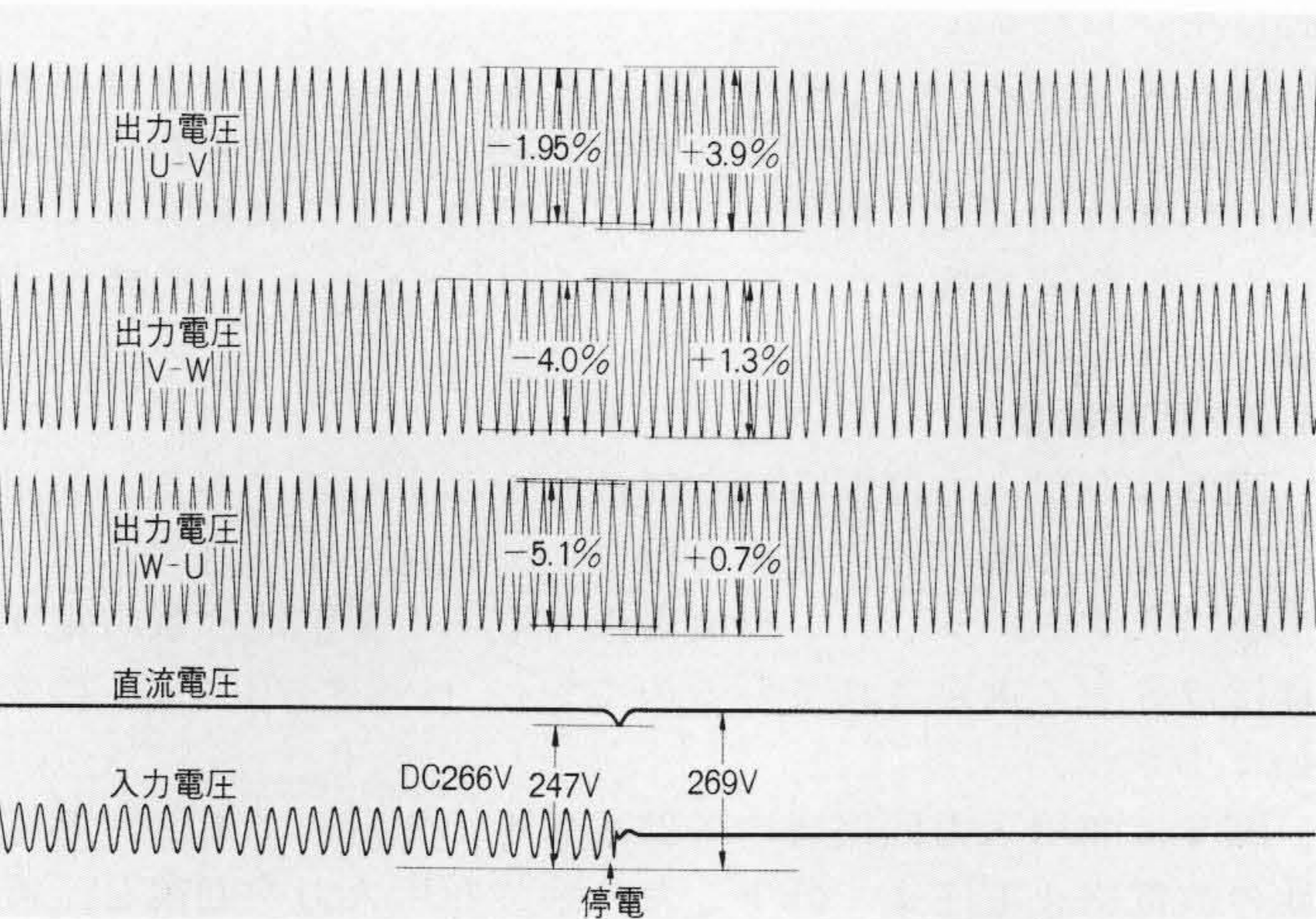


図 5 商用入力停電時の「ハイバータ」各部電圧 2 台並列運転中の停電想定試験における各部の波形を示す。

Fig. 5 Power Failure Test

表 I 「ハイバータ」標準仕様 「ハイバータ3300」シリーズの仕様を示す。

Table I Standard Specifications of “HIVERTER-3300”

交流入力	
定格電圧	200V (I)
電圧変動範囲	±10%以内 (定常時)
相 数	三相 3 線式
周 波 数	50または60Hz
周波数変動許容範囲	± 5 %以内
直流入力	
定格電圧	250 V
電圧変動範囲	230～290 V
蓄電池直列数	高率放電鉛電池：136セル 焼結式アルカリ蓄電池：230セル
交流出力	
定格出力	100kVA, 150kVA, 200kVA, 250kVA
定 格	100%連続
定格電圧	200～210V, または220～230Vの1点
電圧整定精度	± 2 %以内
相 数	三相 3 線式
定格周波数	50または60Hz
周波数精度	± 1 %以内 (±0.01%まで標準)
定格負荷力率	0.9遅れ
力率変動許容範囲	0.9～0.7遅れ
電圧波形ひずみ率	5 %以内
電圧瞬時変動率	電源停電または回復時 +10%, - 8 %以内 負荷急変50%↔80%にて +10%, - 8 %以内 事故「ハイバータ」自動解列時 +10%, - 8 %以内
同上変動回復時間	4 サイクル以内
電圧不平衡率	負荷電流不平衡率±15%にて ±2.5%以内
その他	
準拠する規格	JIS, JEC, JEM 塗装色 外面 2.5PB6/3.8
周囲温度	0～40℃ ライトブルー
周囲湿度	30～90% レザートーン塗装
設置場所	屋内(塵埃(じんあい), 腐食性ガスは なく清浄) 内面 7.5BG6/1.5 計器類縁 わく 黒色 操作取っ手 7.5BG3/3.5

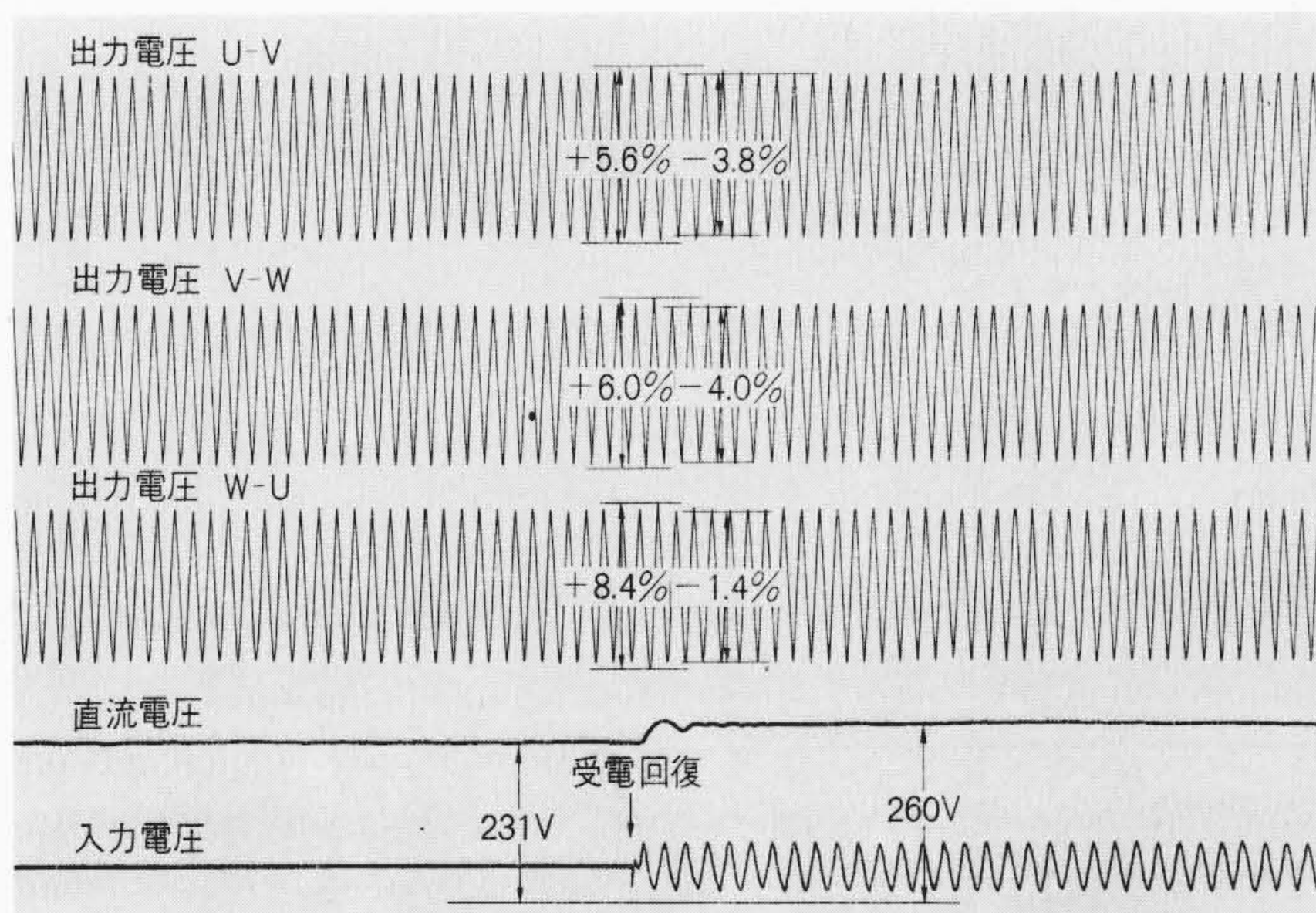


図6 商用入力回復時の「ハイバータ」各部電圧 2台並列運転中の停電想定試験における各部の波形を示す。

Fig. 6 Power Recovery Test

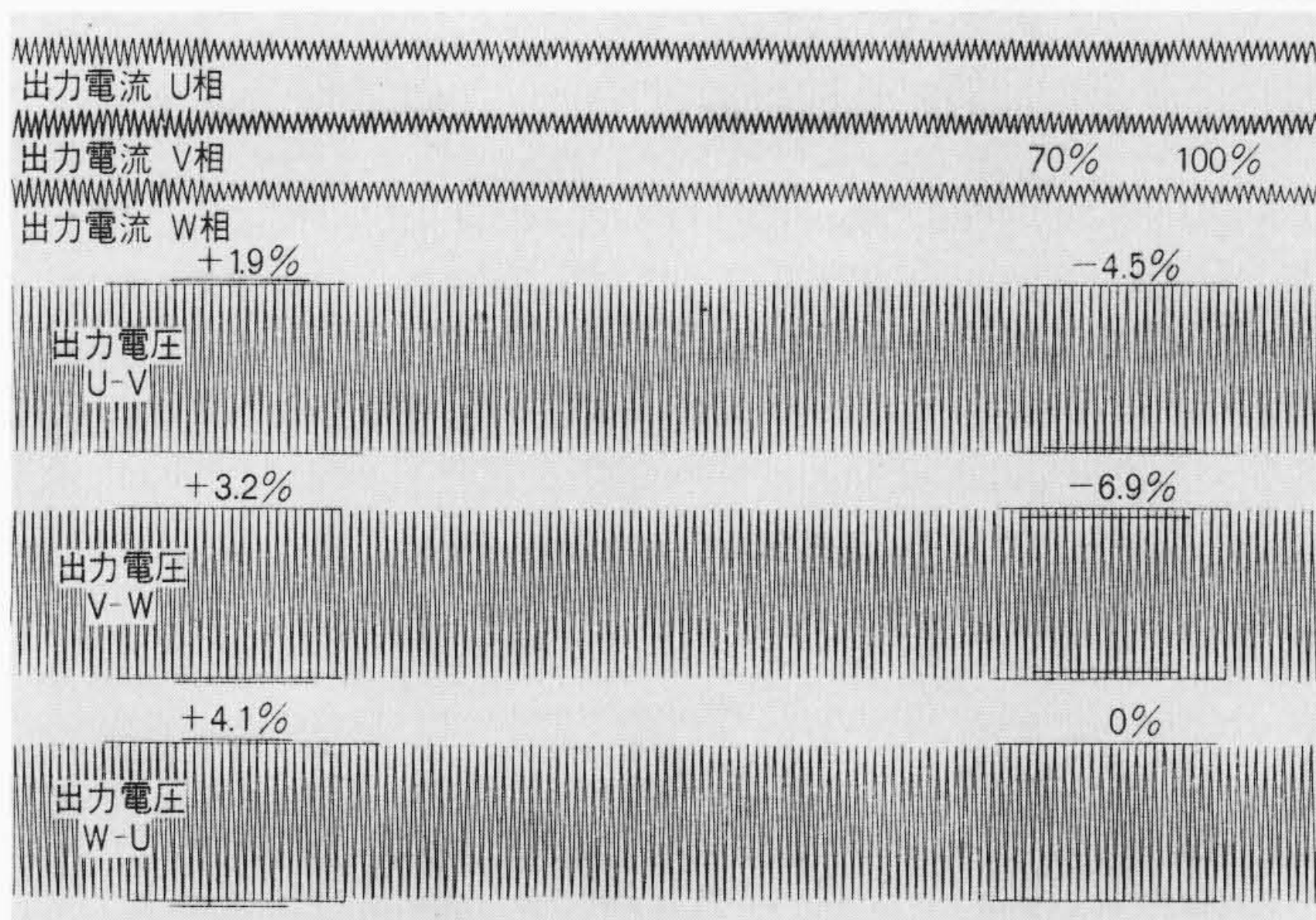


図7 負荷急変による瞬時電圧変動 30%の負荷出力電圧急変の場合を示す。

Fig. 7 Voltage Transient for Step Load Test

秒間DCサイリスタスイッチを投入したままにしている。

図7は三相負荷急変した場合の出力電圧変動を示すものである。これは定格値を最大負荷とする場合のオシログラムで、「ハイバータ」の出力電圧変動は規定値の+10%、-8%よりはるかに小さく、負荷に及ぼす影響はない。

図8はサイリスタインタラプタ主回路単相結線図を示すものである。主サイリスタは常時ONし、負荷に給電する。バイパスサイリスタは限流インピーダンスをそう入し、限流運転を行なうために用い、転流サイリスタ、転流リアクトルおよび転流コンデンサは事故電流を検出したとき、主サイリスタを瞬時にしゃ断するために用いられる。

図9はサイリスタインタラプタによって「ハイバータ」を並列投入した場合の各部波形を示すものである。No.2「ハイバータ」によって負荷給電している状態で、No.1「ハイバータ」を投入する。まずNo.1インタラプタのバイパスサイリスタに信号が与えられ、限流インピーダンスを通して限流運転にはいる。この場合、全体の出力電圧はほとんど変動しない。続いて0.5秒後主サイリスタに信号を与え定常状態となる。負荷電流は2台の「ハイバータ」で分担し、全体の出力電圧は瞬時上昇するがすぐ復帰する。

図10は逆に2台並列運転状態でNo.1「ハイバータ」を停止

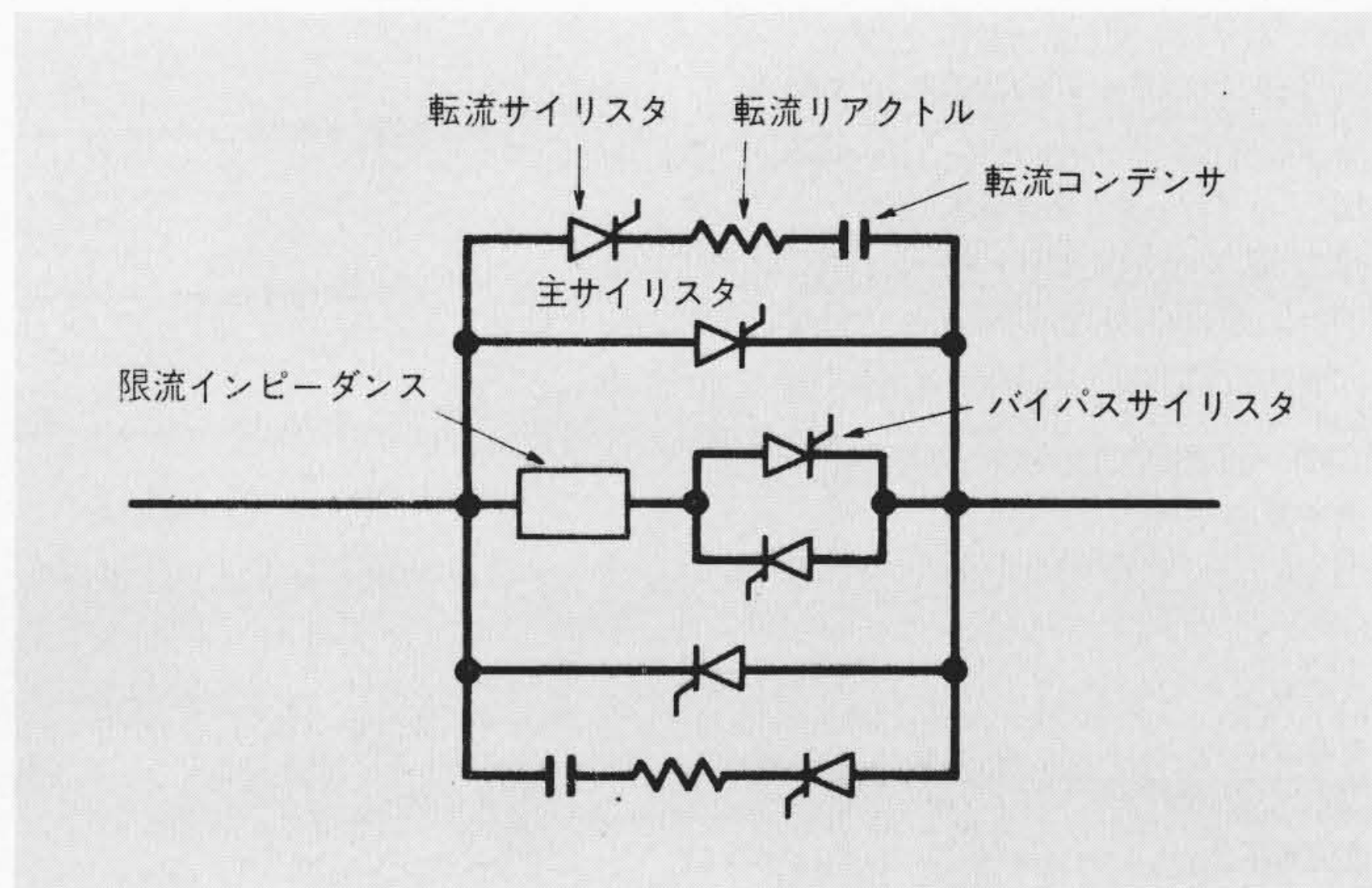


図8 サイリスタインタラプタ 主回路単相分結線図を示す。

Fig. 8 Thyristor Interrupter

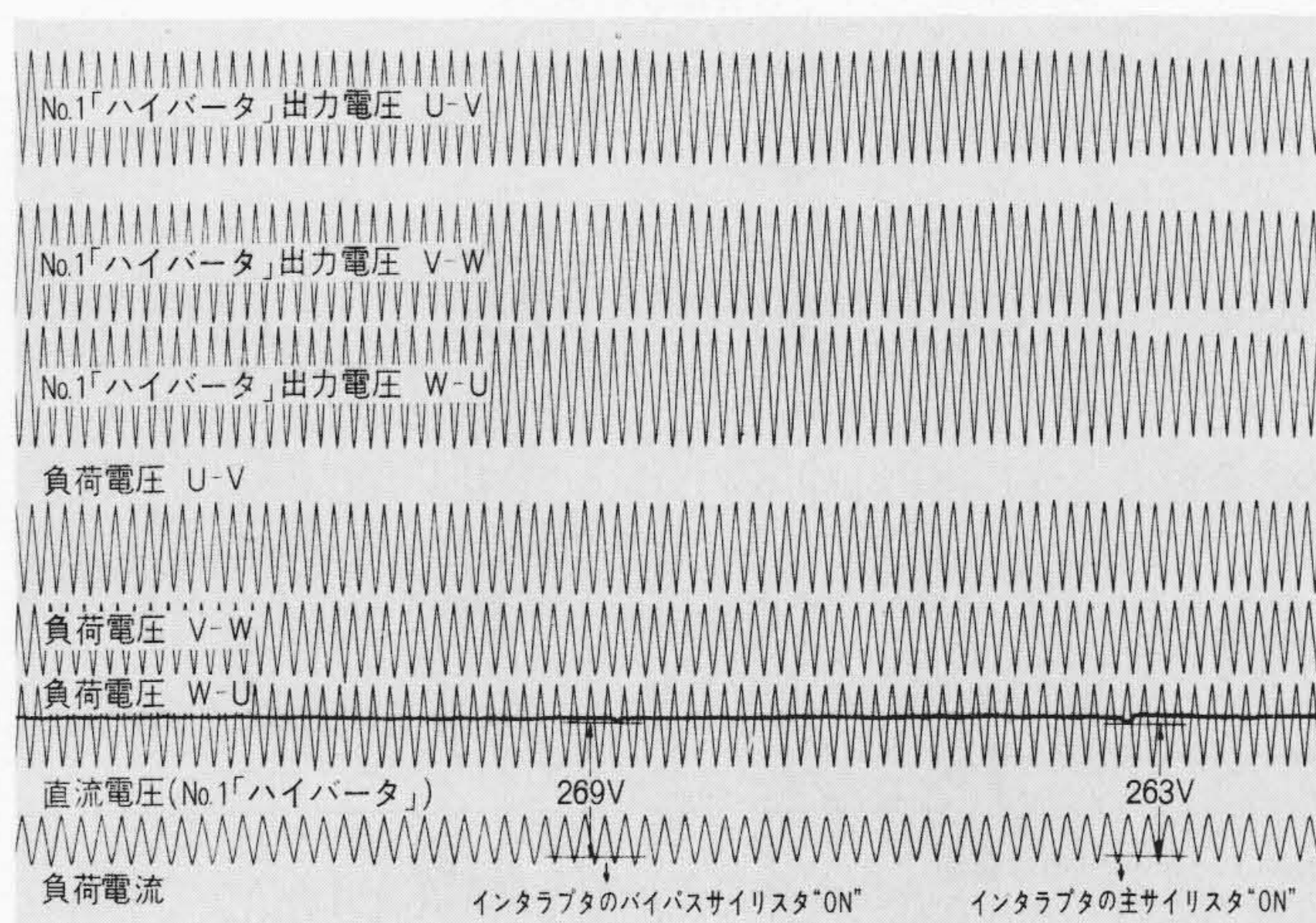


図9 サイリスタインタラプタによる「ハイバータ」の並列投入 無負荷運転中のNo.1「ハイバータ」を並列投入し、2台並列運転になったときの各部波形を示す。

Fig. 9 Voltage Transient of One Inverter from No Load Condition to Parallel Condition

した場合の波形を示すものである。停止指令は「ハイバータ」入力しゃ断器とインタラプタに並列に与えられる。まず、インタラプタ主サイリスタをしゃ断し、バイパスサイリスタに信号を与え限流運転にはいる。この場合の出力電圧は瞬時降下するがすぐ復帰する。続いて「ハイバータ」入力しゃ断器がしゃ断し、各部に蓄積されていたエネルギーを徐々に放出し、負荷電流はNo.2「ハイバータ」に移る。限流運転にはいて0.5秒後にバイパスサイリスタの信号は停止し、No.1「ハイバータ」は完全に切り離される。この場合No.2「ハイバータ」が全体負荷を負っているのほとんど出力電圧は変動しない。

図11は2台並列運転中にNo.1「ハイバータ」を人工的に転流失敗させた場合の各部波形を示すものである。No.1「ハイバータ」転流失敗を瞬時に検出し、インタラプタ主サイリスタの信号を停止するとともに、転流サイリスタに信号を与える。転流コンデンサに蓄積されたエネルギーによって主サイリスタを消弧し、No.1「ハイバータ」は出力回路より切り離される。No.2「ハイバータ」は負荷急増するので出力電圧も変動するが、その値は規定値の+10%、-8%以内である。

商用入力電力を負荷へ直送するバイパス回路を設ければ次のような利点がある。

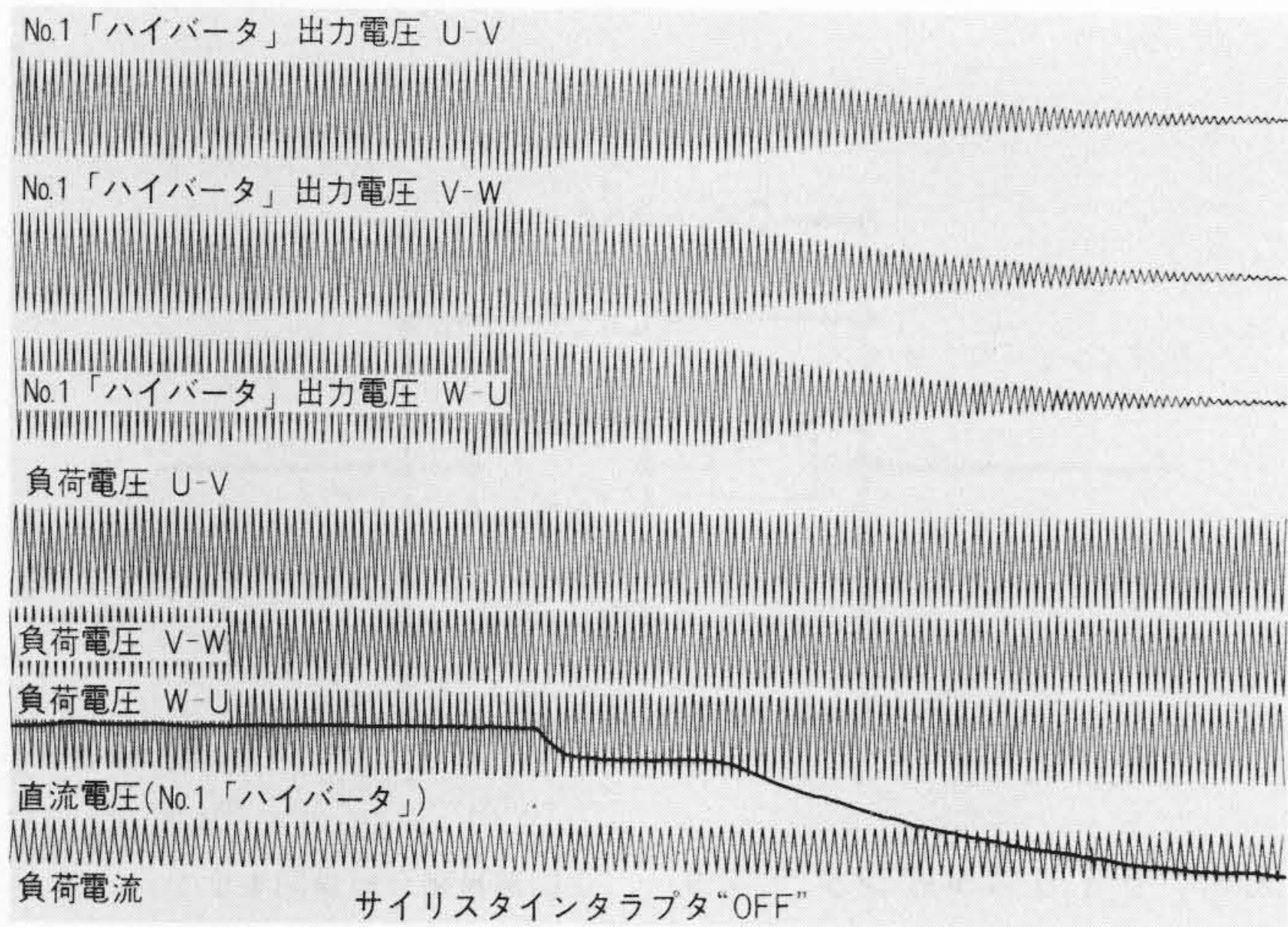


図10 「ハイバータ」の並列運転状態よりの解列 2台並列運転中にNo.1「ハイバータ」を解列したときの各部波形を示す。

Fig. 10 Isolation of Normally Operated Inverter

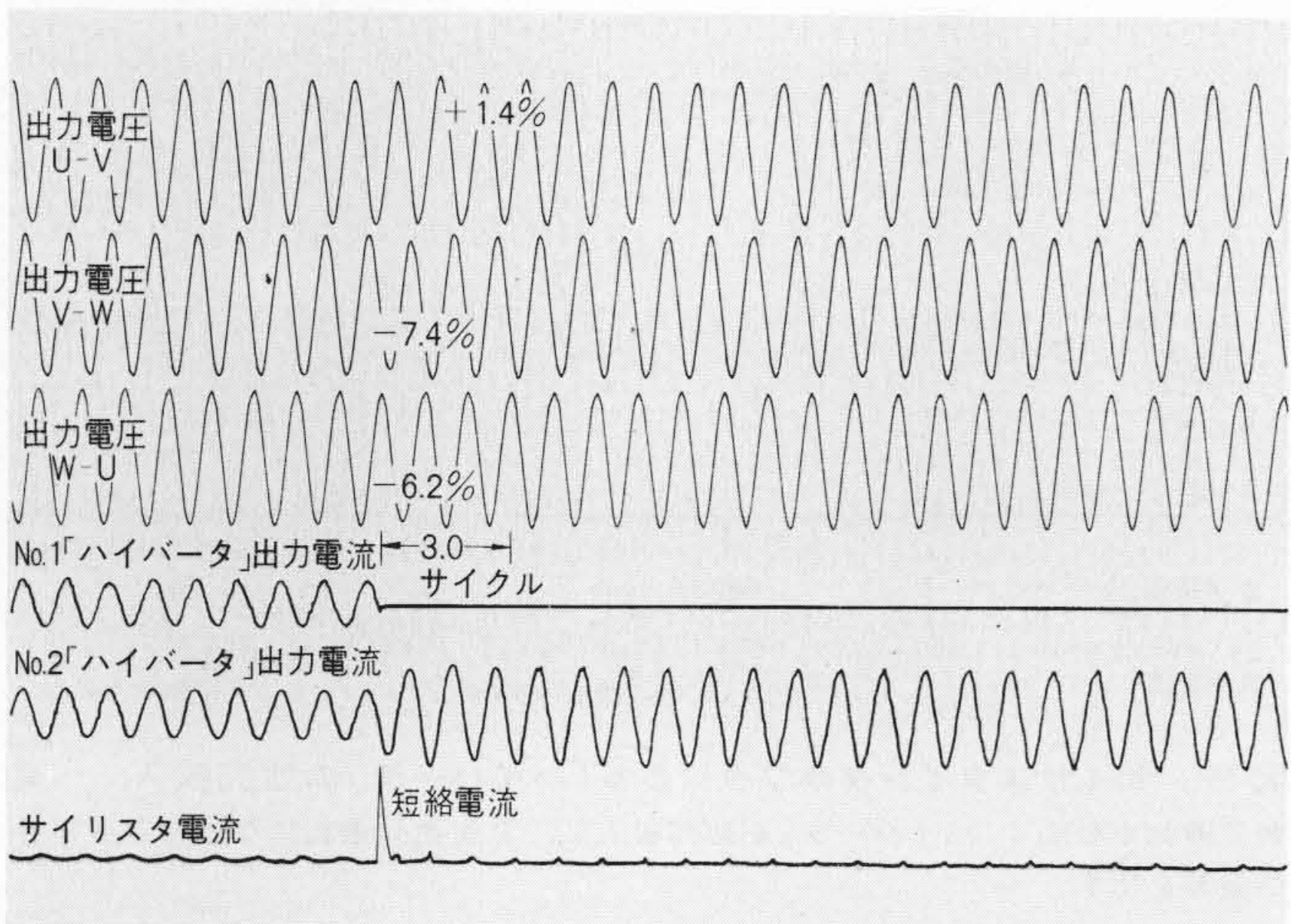


図11 「ハイバータ」の並列運転状態の転流失敗 2台並列運転中にNo.1「ハイバータ」で転流失敗が生じた場合の各部波形を示す。

Fig. 11 Inverter Fault Test

- (1) 「ハイバータ」のシステム容量が負荷容量に比べ余裕がなく、1台ずつ停止して定期点検などができない場合は、一時負荷を直送バイパスに預ける。
- (2) 負荷の起動電流が非常に大きい場合、バイパス回路で起動し、起動電流が減衰してから「ハイバータ」に負荷を移す。

図12はバイパス回路より「ハイバータ」に負荷を移した場合の各部波形を示すものである。「ハイバータ」出力電圧をバイパス回路電圧より若干高くし、主幹制御盤内の補助発振器を自走させて周波数および位相を調整しバイパス回路と同期化し、瞬時並列運転を行なってバイパス回路側を切り離す。この場合、適当な電圧差と位相差を選べば図12のように出力電圧変動は小さく抑制できる。

図13はハイバータよりバイパス回路に負荷を移した場合の各部波形を示すものである。「ハイバータ」出力電圧をバイパス回路より若干低くし、バイパス回路と同期化し、瞬時並列運転を行なって「ハイバータ」側を切り離す。

5 結 言

以上、並列冗長無瞬断電源システムの概要を述べたが、本



図12 バイパス回路より「ハイバータ」への負荷切換 バイパス回路より「ハイバータ」へ100%負荷(250kVA)を移した場合の各部波形を示す。

Fig. 12 Synchronised Transfer of Critical Load from By-pass Utility to “HIVERTER”

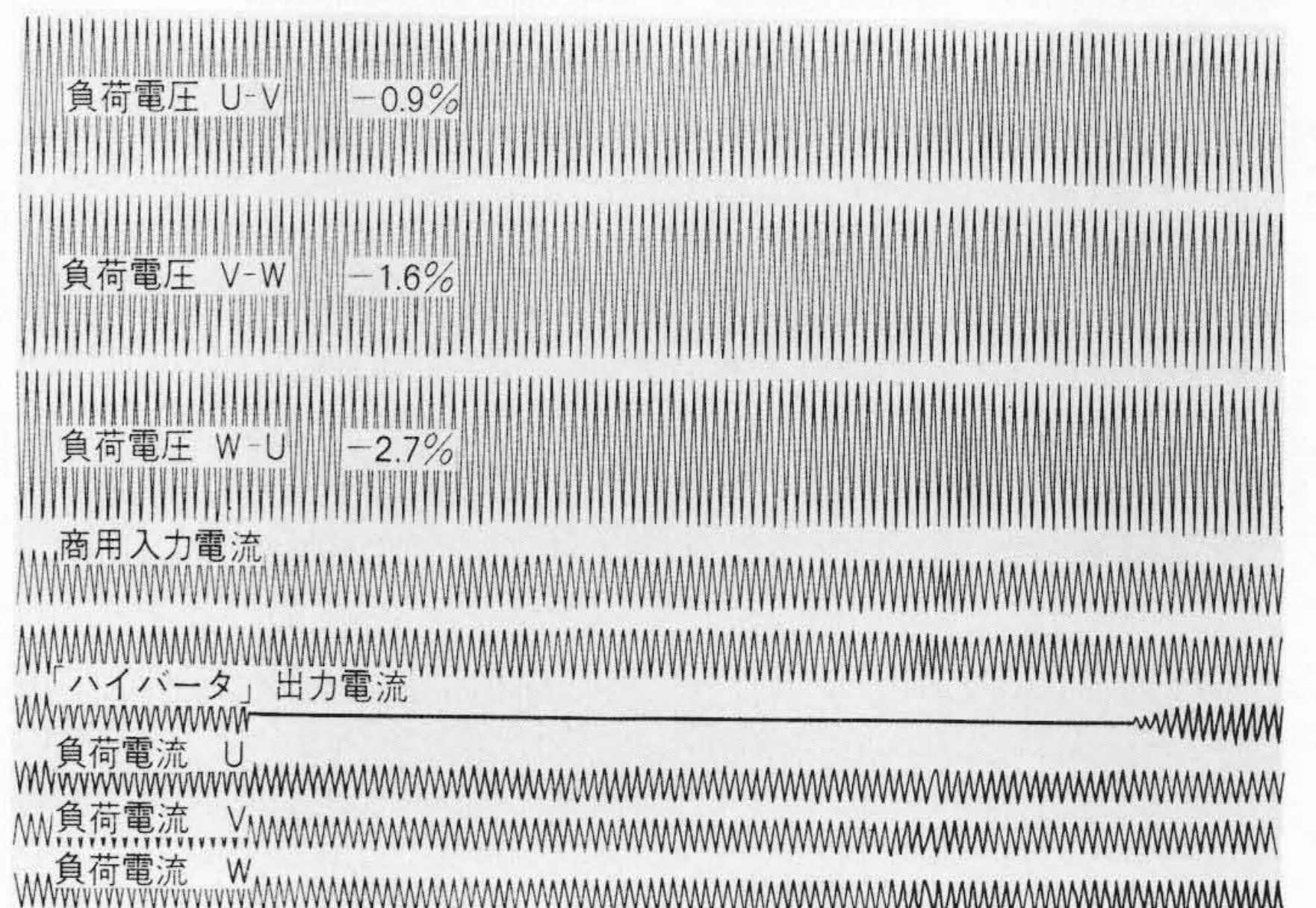


図13 「ハイバータ」よりバイパス回路への負荷切換 「ハイバータ」1台で100%負荷(250kVA)運転中に切り換えを行なった場合の各部波形を示す。

Fig. 13 Synchronised Transfer of Critical Load from “HIVERTER” to By-pass Utility

システムは、

- (1) 信頼性第一に設計され、MTBFは 10^5 時間以上が期待できる。
- (2) 総合効率は87～90%以上と高く、電力料金の節約ができ、電源室の空調容量も少なく済む。
- (3) 「ハイバータ」主部のインバータに逆導通サイリスタを使用したパルス転流方式を採用。また、ゲートおよびシーケンス回路をIC化して装置の小形化を図っている。機器の寸法および重量もビル内搬入時にエレベータが利用できるよう考慮してある。
- (4) AVRレスポンスは3サイクル以内であり、電源急変および負荷急変や、並列運転中の「ハイバータ」の1台が万一故障した場合の故障機の切離しなど、負荷にはなんら悪影響を与えことなく安定した運転を行なうことができる。
- (5) 日常の保守点検は必要ないが、万一、部品交換などが必要な場合でも、おもな電気品は機能別にトレイまたはストックにまとめられ、交換時間が短くなるよう考慮した。
- (6) ざん新で格調高い外観と色調は近代的ビル設備によく調和するなどの特長を有する。