

集積回路化(CD-4)

4チャンネル ステレオ システムの開発

Monolithic ICs for CD-4 4-Channel Stereo Demodulator System

Linear monolithic ICs, HAI333 and HAI334, for CD-4 stereo demodulator systems have been developed. An FM signal from CD-4 stereo disc is demodulated by HAI333, which contains a pre-amplifier for input active filter, a phase locked loop circuit (PLL) for FM discrimination, and an amplifier-detector circuit for lock range and muting control. HAI334 contains an automatic noise reduction control system (ANRS), an amplifier for main audio channel and a transistor for matrix circuit. The signal to noise ratio of the PLL circuit has been improved by more than 17 dB compared with the conventional level. Shock noises peculiar to CD-4 stereo discs have been successfully suppressed, and the temperature drift of the PLL voltage controlled oscillator has been compensated at about 400 ppm/°C by a simple method. A stable direct coupled amplifier-detector circuit with high gain (40 dB) and wide dynamic range (more than 5V) has been developed for use in lock range, muting and ANRS control.

大橋伸一* Shinichi Ohashi
佐藤允也** Mitsuya Sato
高瀬嘉文*** Yoshibumi Takase

1 緒 言

CD-4 4チャンネルステレオ システムは、昭和45年日本ビクター株式会社より提案されて以来、徐々に普及し、最近ではセパレート形ステレオセットの多くに装備されるようになったが、信号対雑音比（以下、S/N比と略す）の点で従来の2チャンネルレコード方式に及ばず、また復調器回路の原価高がその普及への重大な障害となっていた。筆者らはこれらの難点解消への手順を2段階に分けて考えた。第1段階は性能向上に重点を置き、システムの的には今後1～2年の間に生ずると思われる簡略化への要求を柔軟に吸収できる設計を採用する期間、また、第2段階は簡略化への評価が定まり、システムが固定した段階でCD-4復調回路のみならず、従来からの弱信号系回路までも収容して性能/原価比の大幅向上をねらった大規模集積化を行なう期間である。本稿はその第1段階用集積回路（以下、ICと略す）系列の開発に関する報告である。

2 IC化システムの構成⁽¹⁾⁽²⁾

2.1 基本構成

CD-4レコードでは従来のオーディオ周波数帯域内に前方(F)及び後方(B)の信号の和(F+B)が録音され、更に両信号の差(F-B)によって変調されたキャリア周波数30kHzのFM信号が重畳されている。

図1は、このCD-4信号の復調器の基本構成図を示すものである。カートリッジより検出された信号のうち、オーディオ帯域成分(和信号)は増幅器A₁、低域通過ろ波器LPF₁及びA₂を経て分離、増幅されマトリックス回路に入る。一方、FM信号(差信号)は高域通過ろ波器HPF₁、A₃にて分離増幅後、Phase Locked Loop回路(以下、PLLと略す)にて検波される。同出力はLPF₂にてキャリア漏洩分を除き、Automatic Noise Reduction System(以下、ANRSと略す)にて、

S/Nを改善するために録音側で施された圧縮及び伸張特性の逆演算を施されてマトリックス回路に入る。マトリックス回路では和信号と差信号を前方信号と後方信号とに分離する。ロックレンジコントロール系は、入力キャリアレベルが低下した際、PLLの復調帯域幅を狭めてS/Nの劣化を防ぐ働きをする。ミュート系は従来の2チャンネルレコード演奏時にFM系をシャ断し、その雑音によるS/N低下を防止する。ANRS系は入力オーディオ信号帯域をHPF₄及び帯域通過ろ波器(以下、BPFと略す)により2分割し、それぞれの帯域内信号強度に応じて自動的に利得が制御される増幅回路である。

2.2 ANRS回路

CD-4復調回路の主要部はFM系であり特にその周辺回路が複雑であって、その簡略化が性能、コスト比改善へのキーポイントとなっている。

その第1はANRS制御部、第2はPLL周辺の制御部である。まず、前者の簡略化につき考察する。

CD-4システムがSQ、QS、その他の4チャンネル方式に比べて本質的に優れている点は、前方及び後方に置かれた4個のスピーカ出力がそれぞれ独立し本質的に分離度が良いことにある。この分離度を劣化する要因はカートリッジを除くと和及び差信号間の振幅及び位相偏差であり、主にANRS部で発生する。図2は、各社の市販セットの前方及び後方信号間の分離度測定例を示すものである。同図中の実線は中域及び高域周波数帯の2系統それぞれのレベルに応じた制御を行なうANRSを施した場合を、また点線は1系統のみの制御に簡略化した場合について示すものである。

ステレオ音場効果として分離度が重視されるのは、1～2kHzまでであるから実用上は1系統制御で十分である。よっ

* 日立製作所家電研究所

** 日立製作所半導体事業部

*** 日立製作所豊川工場

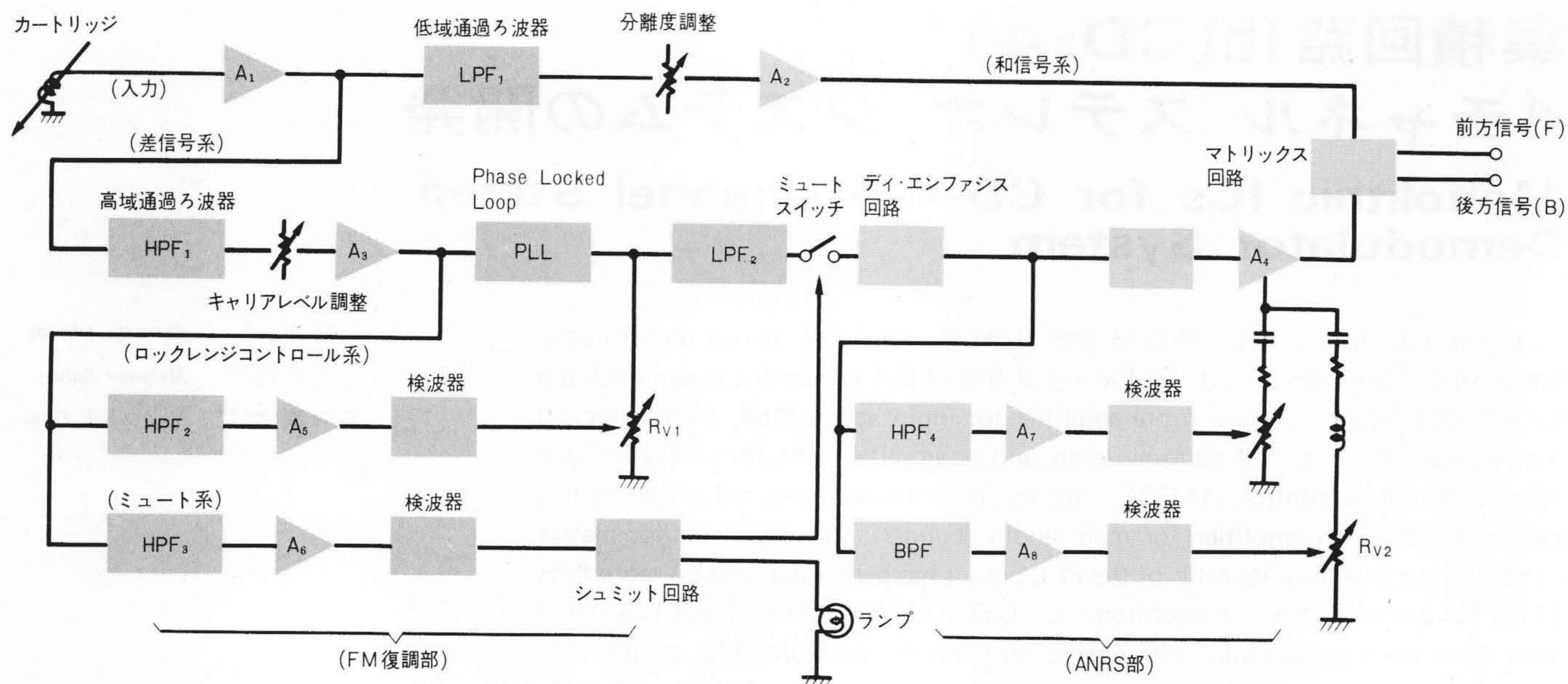


図1 CD-4復調器の基本構成 録音仕様に基づいた標準構成である。

Fig. 1 Basic Block Diagram of CD-4 Demodulator

て、1系統制御を採用し必要に応じ2系統目は外部的に追加することにした。

2.3 ロックレンジコントロール

ロックレンジコントロールの機能は第1にレコードが摩耗しキャリアレベルが低下した際のS/N比劣化を防ぐため、キャリアレベルに応じて自動的にPLLの復調周波数帯域を狭めること、第2に針飛びその他の原因によるキャリア切れの際発生するショック音を同様の作用で緩和することの2点である。図3はレコードの摩耗特性例で、CD-4専用針を用いれば数百回まで、また、CD-4専用針に比べ生産性の良い丸針でも200回程度まで十分再生可能であり、実用上摩耗によるキャリアレベル低下は心配ないと思われる。ショック音に関しては数十種のレコードにつき繰り返し試聴した結果、若干、ショック音の音質が和らげる場合があるが、総合的にはほとんど効果のないことが判明した。よってロックレンジコ

ントロール系は、今後徐々に省略されていくものと考えられる。筆者らはロックレンジコントロール系の検波出力までをミュート系と兼用させることにした。

2.4 IC化復調回路

図4は、最終的なIC化構成図を示すものである。右左チャンネルそれぞれを2品種構成とした。HA1333は、FM復調系で前置増幅器、PLL及びミュートとロックレンジコントロール兼用の制御系を含んでいる。HA1334は、ANRS系で前置増幅器、圧縮・伸張用増幅器A4、同制御用の増幅検波回路及び和信号系の増幅器A2並びにマトリックス回路用トランジスタを含んでいる。

3 S/N比の改善⁽³⁾

3.1 PLLの雑音源

標準FM入力信号(周波数偏移幅=±1.3kHz, キャリア

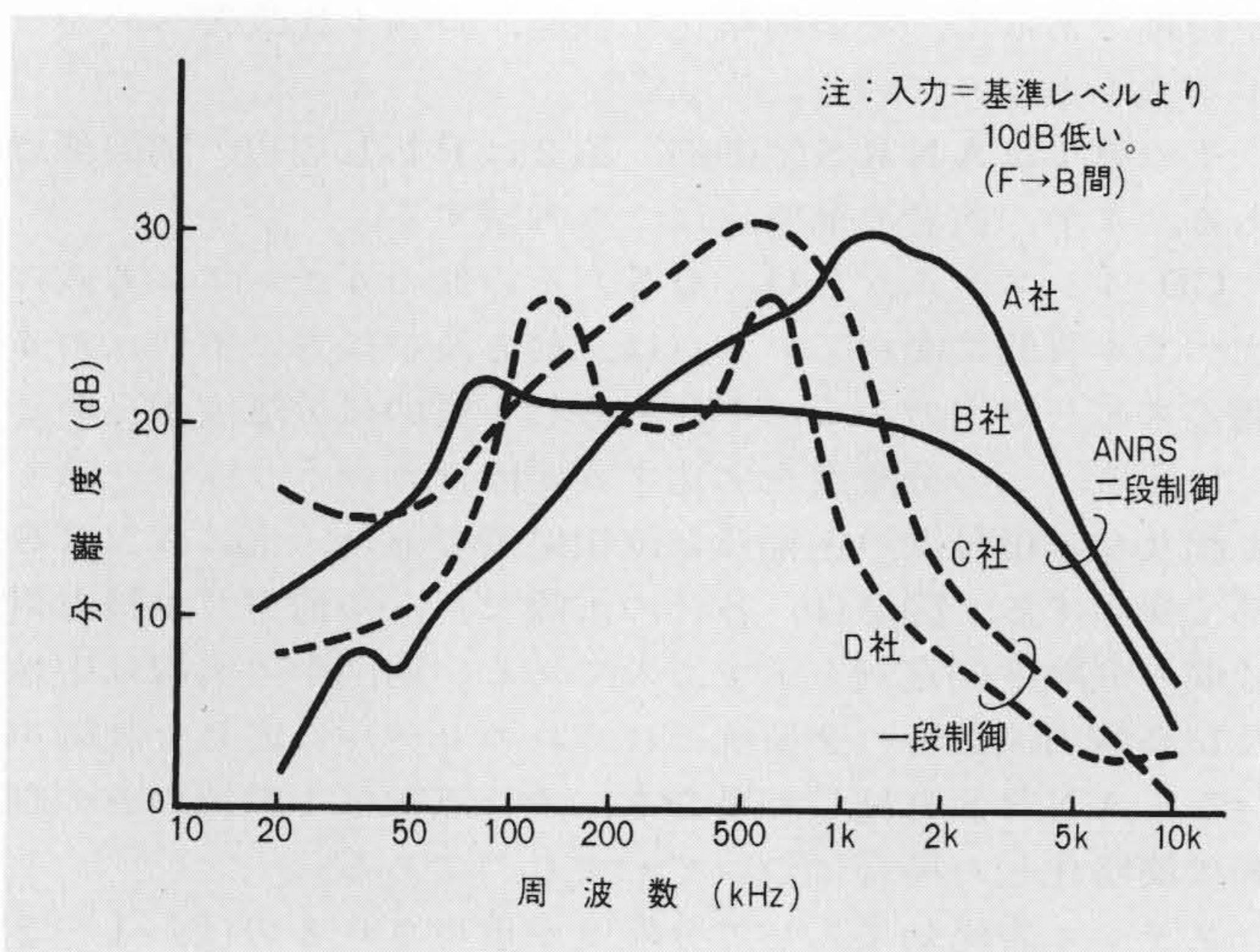


図2 CD-4復調器の分離度の例 各社製品の分離度測定例である。

Fig. 2 Separation Characteristics of CD-4 Demodulators

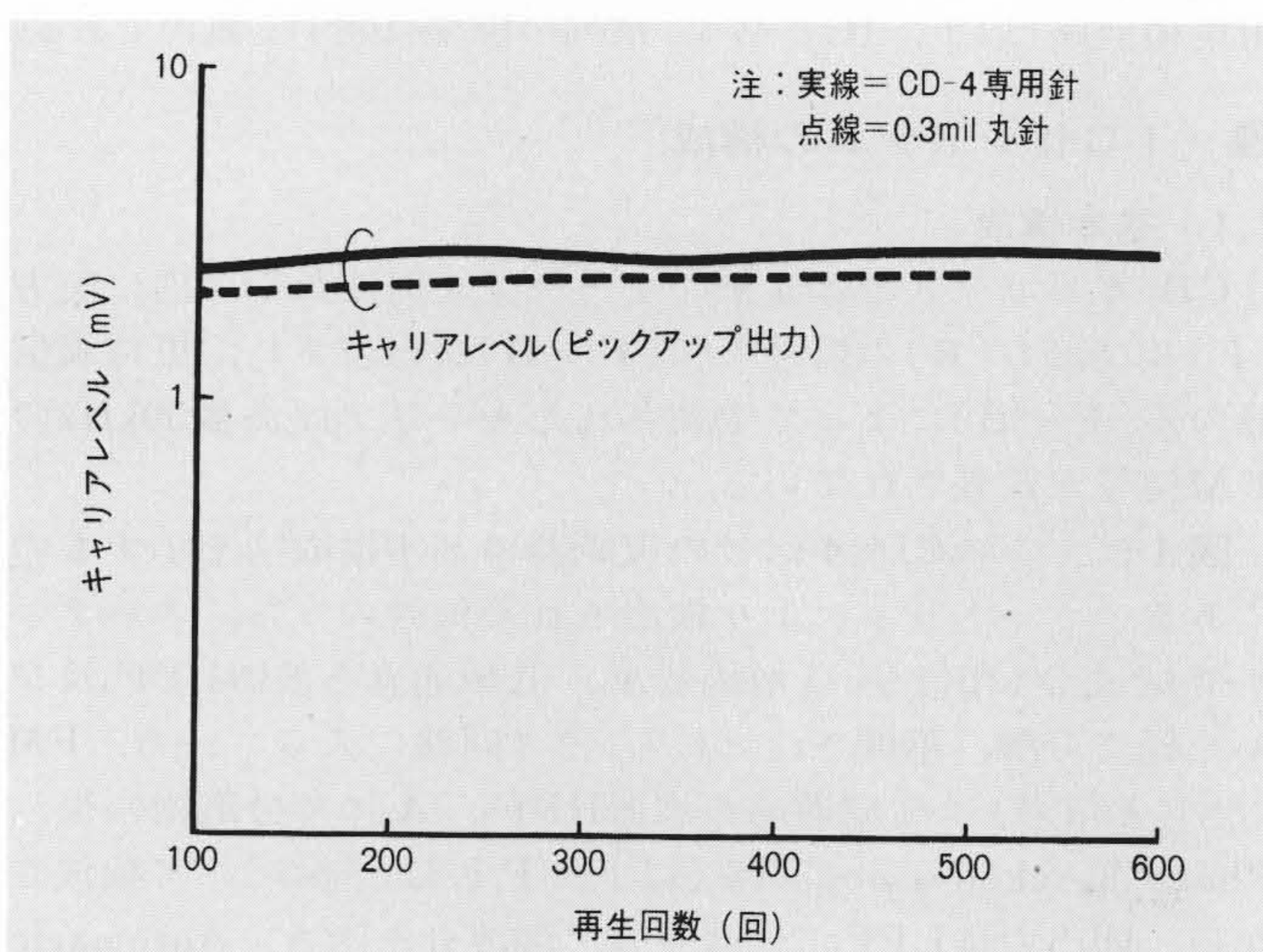


図3 レコードの摩耗に伴うキャリアと雑音の変化例 CD-4レコード耐用回数を調べるため、キャリアレベル低下と雑音増加度を測定した例である。

Fig. 3 Obliteration Characteristics of Carrier and Noise Level of CD-4 DISC Record

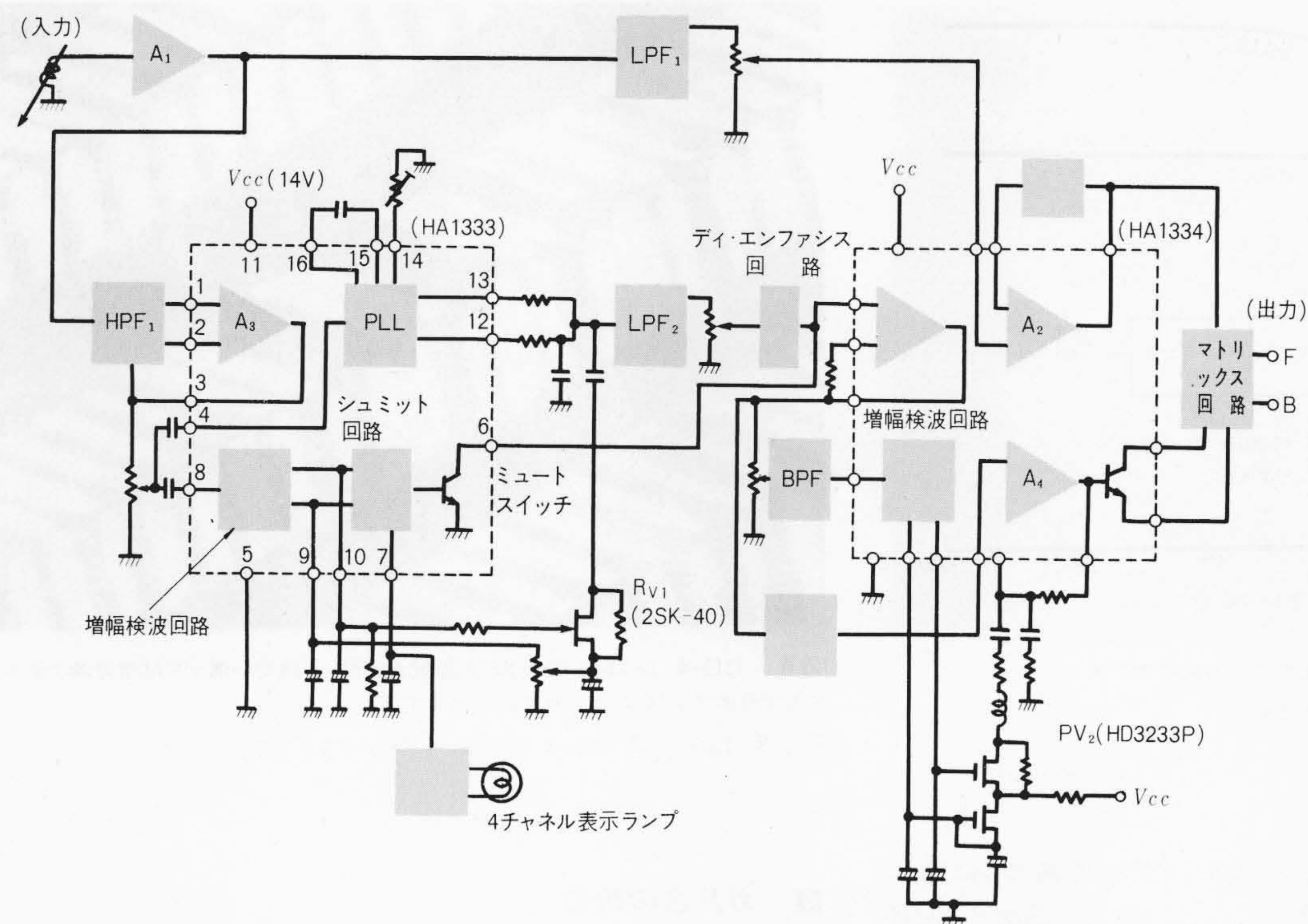


図4 IC化CD-4 復調回路
IC化に適するよう各制御系の統合、簡略化が行なわれたシステムである。
Fig. 4 Block Diagram of Monolithic IC CD-4 Demodulator

レベル=4 mV) に対するPLL出力のS/N比は、入力換算等価雑音抵抗を1.5k Ω とするとほぼ60dBである。更に後段のディ・エンファシス回路及びANRS回路によって改善されてFM系出力では84dBとなる。しかるに従来セットのS/N比は50dB程度と低く、その原因はPLL ICの過大な内部雑音にあると考えられていた。

3.2 電圧制御発振回路の雑音

図5は従来のPLL ICのブロック図を示すもので、電圧制御発振回路VCO、位相検波器、増幅器、低域通過ろ波器より構成されている。このうち、位相検波器、増幅器のS/N比は信号レベルが大きいのので無視できる。VCOの雑音、すなわち発振周波数のゆらぎは2個の定電流源 I_1 、 I_2 及びシュミット回路のしきい値電圧のゆらぎより発生する。通常のト

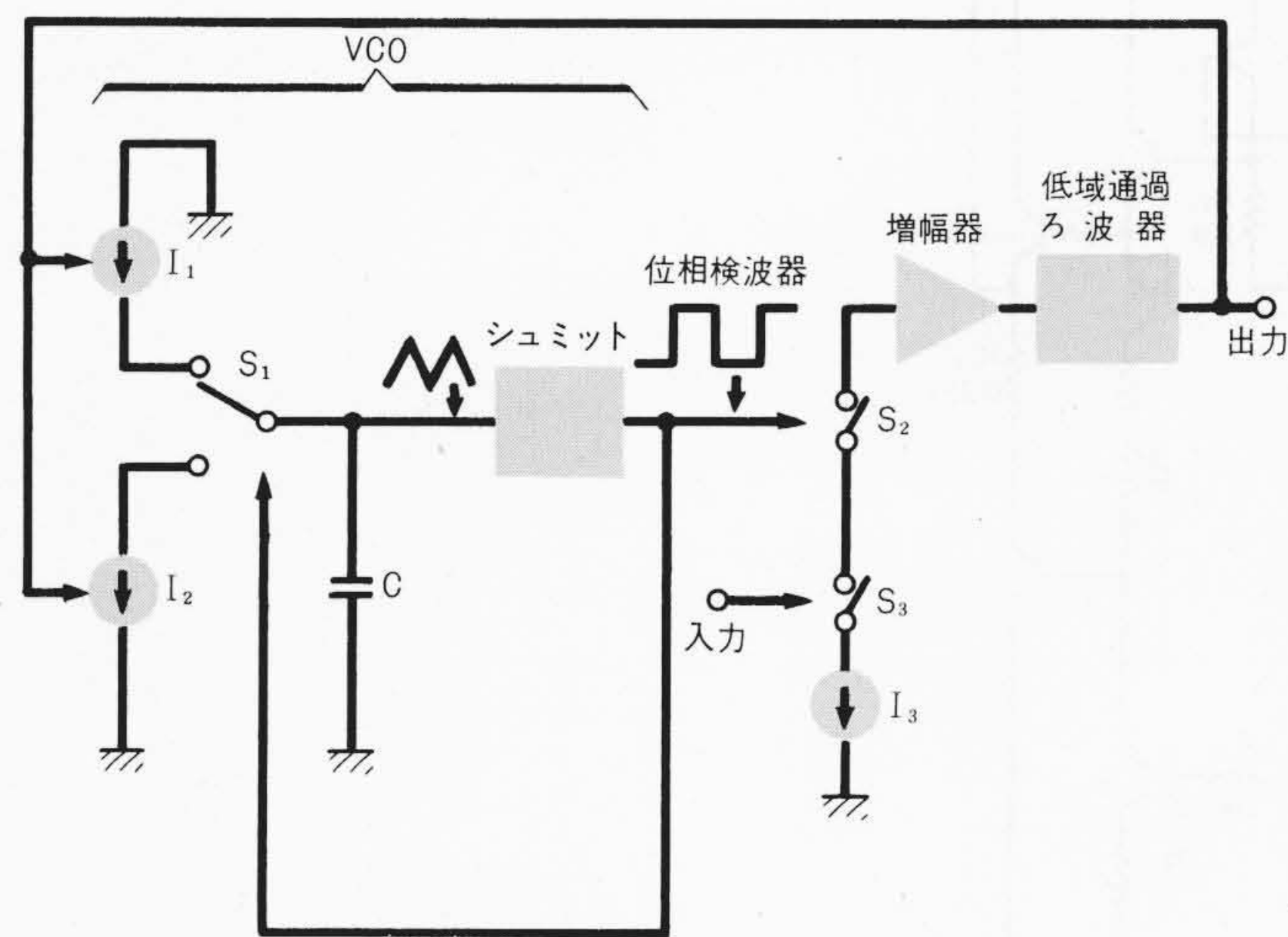


図5 従来のPLL ICの構成図 従来セットに採用されてきたPLL ICの構成図である。

Fig. 5 Block Diagram of Conventional PLL IC

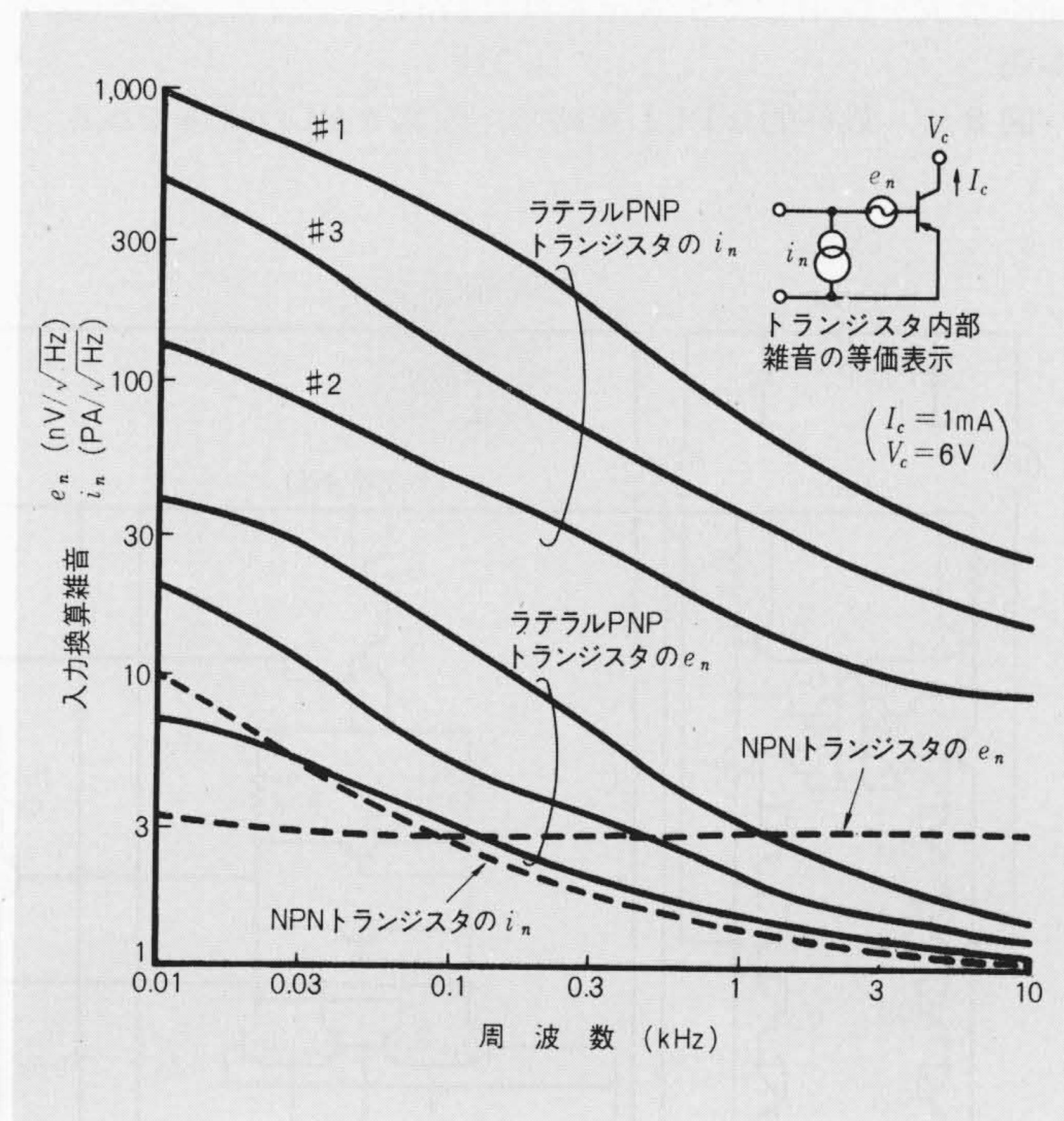


図6 IC内トランジスタの雑音スペクトラム リニアモノリシックIC内の標準的なNPNとラテラル構造のPNPトランジスタの入力換算雑音スペクトラム例である。

Fig. 6 Noise Spectrum of Transistors for Monolithic IC

ランジスタの内部雑音レベルをもとにして計算すると、両者の雑音成分によるS/N比はそれぞれほぼ80dBであって格別に問題視する必要はない。そこで細部の回路構成に立ち入って調べ、定電流源 I_1 回路内のPNPトランジスタが主原因であることを突き止めた。図6は、リニアIC用ラテラル構造のPNPトランジスタの雑音スペクトル例である。比較のため

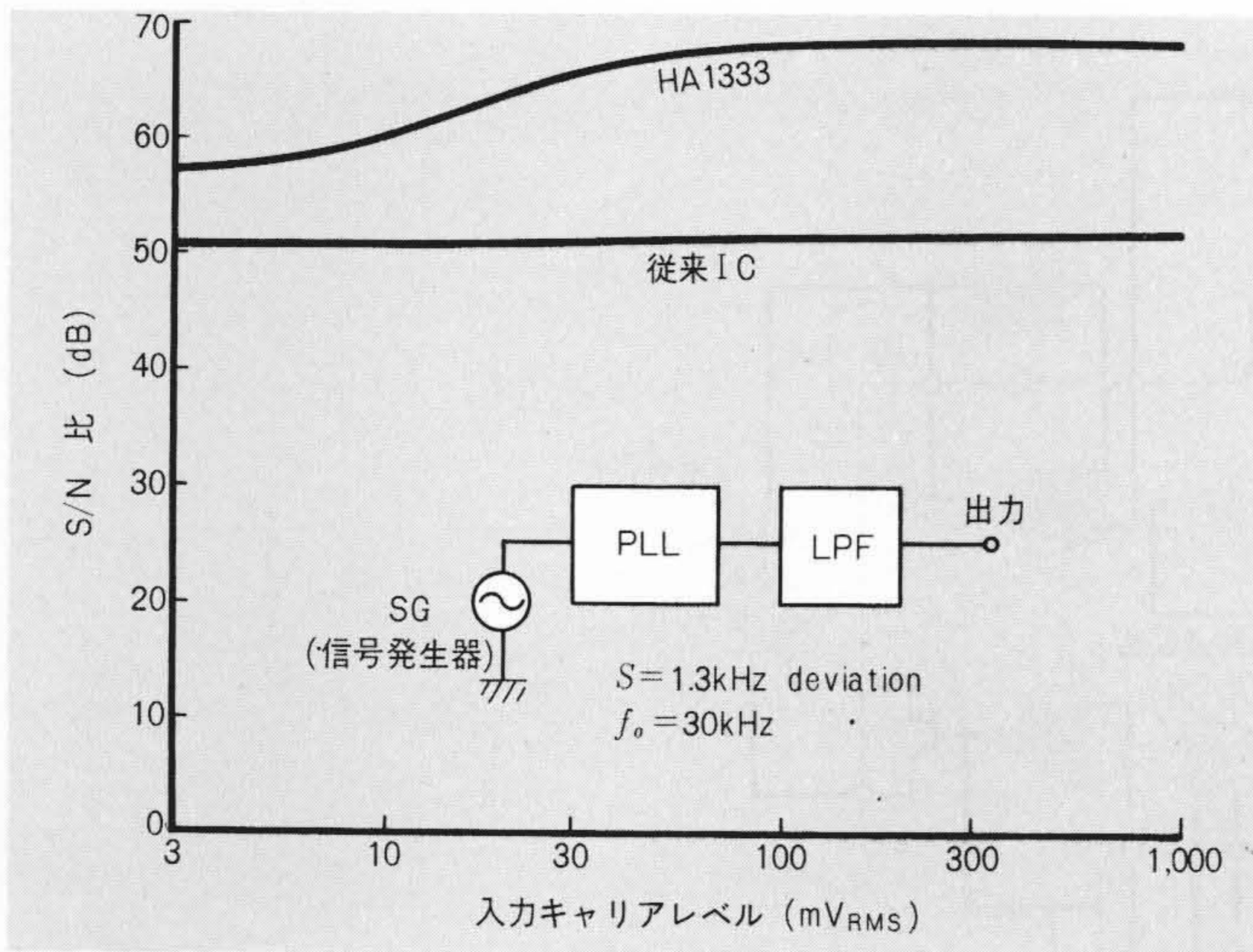


図7 PLLのS/N HA1333のPLL部のS/N比特性である。

Fig. 7 Signal to Noise Ratio of PLL

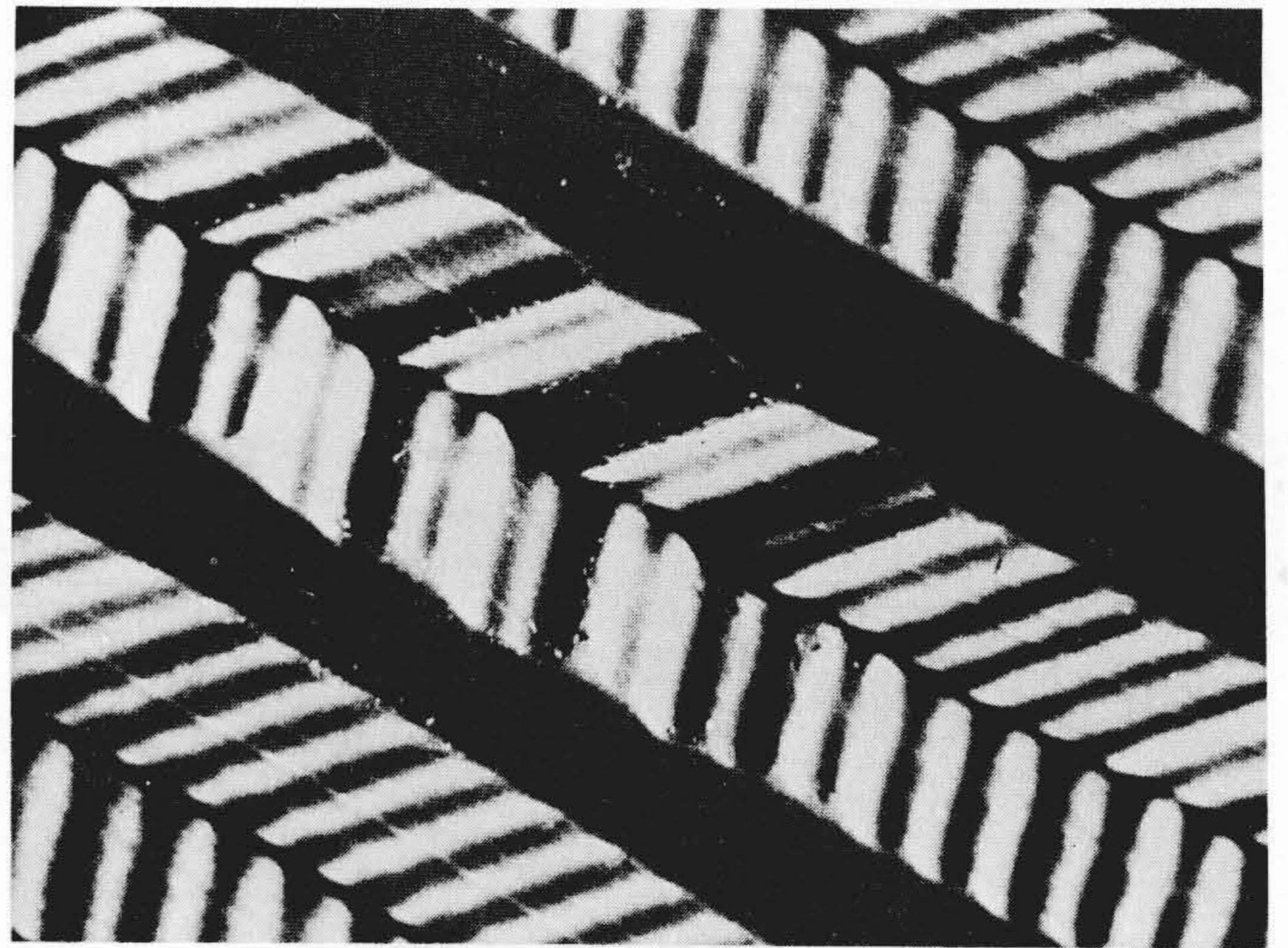


図9 CD-4 レコードのガリ音発生部 細かい溝がFM信号溝である。中央で乱れている部分がガリ音が発生する。

Fig. 9 Noisy Grooves of CD-4 Record Disc

に示した標準的なNPNトランジスタの電流性雑音 i_n に比べてPNPのそれは2けた以上大きく、この結果、前記の80dBは40dBとなってほぼ実際のレベルに一致する。

そこで、PNPトランジスタを用いず、よりシンプルなVCO回路構成を採用してS/N比をほぼ17dB以上改善し得た(図7参照)。

図8は、最終的なPLL回路で、左端がVCO回路である。

4 ガリ音の改善

図9は、レコード音溝上のガリ音発生部を示したものである。FM信号の音溝が乱れており、ここで針飛びによるキャリア切れや振幅、位相変動によりガリ音が発生する。このガリ音は最近のレコードでは徐々に減ってきてはいるが、当面は回路技術でできるだけ抑圧したい。筆者らは種々の対策を

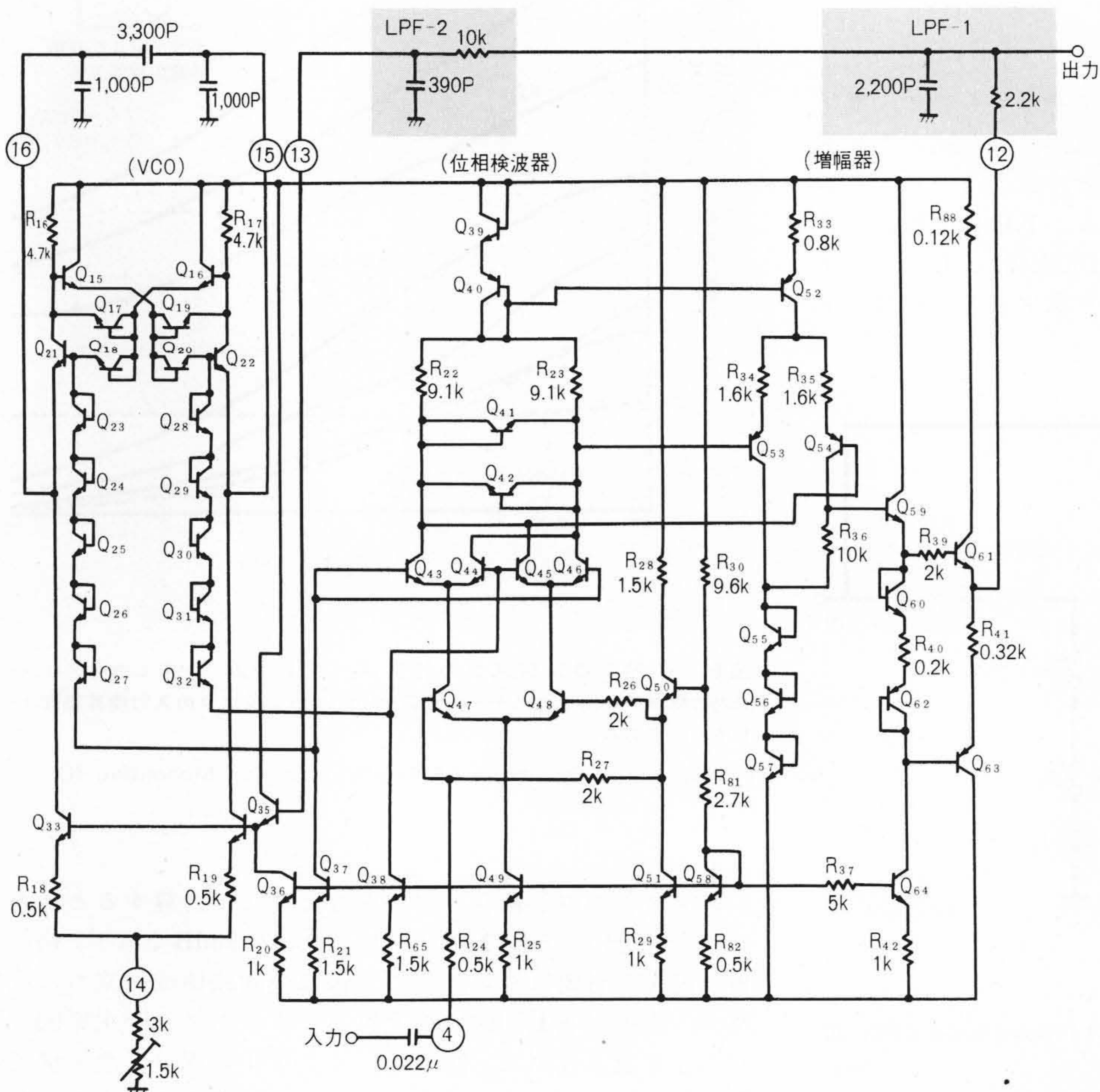


図8 PLL回路 HA1333に採用されたPLL回路である。

Fig. 8 Circuit Diagram of PLL

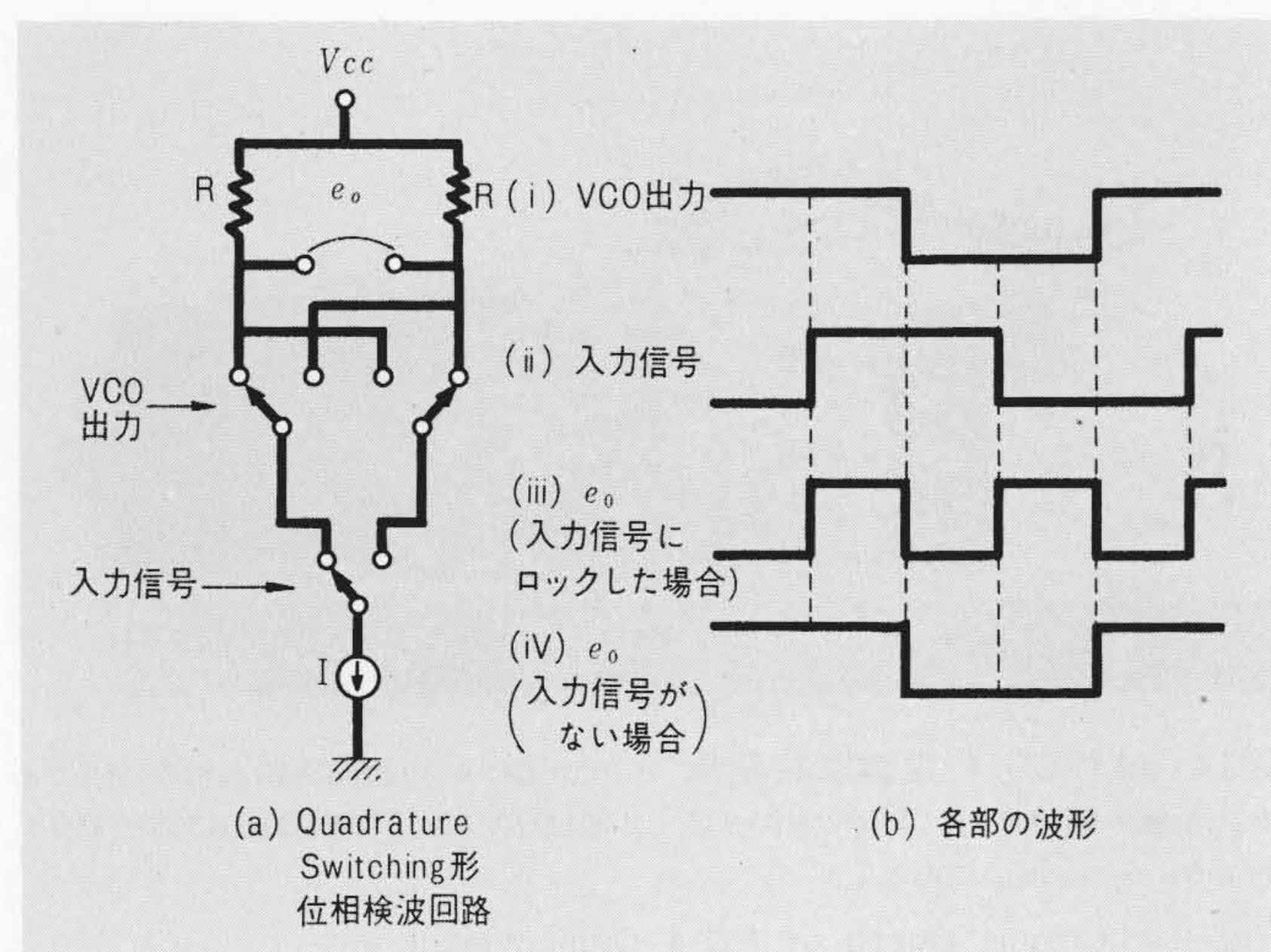


図10 位相検波器の動作 IC回路で広く用いられている位相検波回路である。

Fig. 10 Basic Operation of Quadrature Switching Phase Detector

試みたがそのなかでも PLL のオフセット電圧変動対策が著しく効果的でレコードによっては十分の程度に発生頻度を低減し得た。図10は、位相検波器の構成とその動作説明図である。同図(a)で上側のスイッチは VCO に、また下側のスイッチは入力信号に同期して動作する。同図(b)図にちょうど入力信号と VCO 波形の位相差が90度のときの出力 e_o 波形を示した。 e_o は VCO 周波数の 2 倍である。入力信号がない場合は同図(a)の下側のスイッチが半導通の状態になり、それぞれの端子に $\frac{1}{2}$ ずつ電流を流すので出力 e_o は直流のみとなりリップル成分を含まない。しかし、実際には両端子が等しく半導通状態にならず、多少の不均衡によって、出力には同図(b) (iv) に示すような VCO と同周波数のリップル分を発生し、その大きさがばらつく。リップル成分は LPF により減衰され、VCO にフィードバックされる。その正の部分は VCO 波形の半周期間を広げ負の部分は残りの半周期間を狭めるように作用する。同(b) (iii) の場合は、半周期間にリップルの正と負の部分が作用するので平均化されてその影響は無視し得るが、(iv) の場合は VCO の Duty Ratio を変化させる。これは入力周波数が変化し VCO との位相差がづれたことと、等価なので出力直流成分が変化するのである。すなわち、入力のカリヤ切れによって PLL の出力オフセット電圧が変化し、そのショックがガリ音となる。この対策法は LPF のリップル減衰度を強めればよく、図4の HA1333 では PLL 出力と VCO 入力端子 12, 13 (図4 参照) を設け LPF 設計が自由に行なえるように配慮した。従来の PLL IC はピン数上の制約から VCO 入力と LPF 出力が IC の内部で結線されており、上記のオフセット変動対策は困難であった。

5 增幅檢波回路

一般に増幅及び検波を行なう場合、増幅回路の直流バイアス成分を阻止するコンデンサ用端子を要し、端子数の制約から集積度を上げにくい。しかし、この直流出力を参照電圧 V_r として検波出力から差し引けば、増幅回路と検部回路を直接結合できる。この際、検波出力に重畳する直流分と V_r が大きさ及びその変動率が等しい必要がある。

この他、高利得、高出力であり、また過大入力に対する飽和特性が素直であれば入力・出力条件等周辺回路の設計が楽

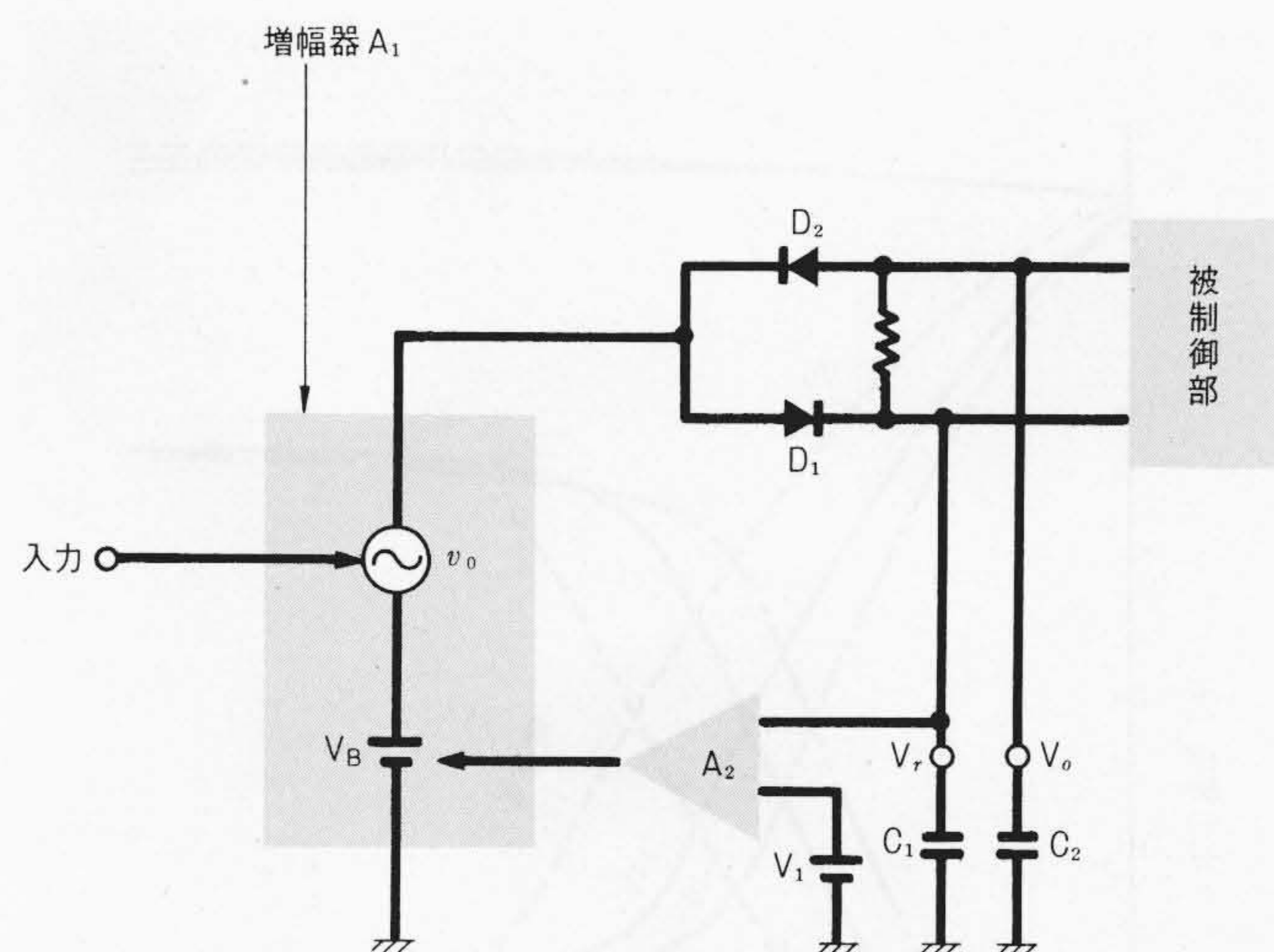


図11 増幅検波回路の構成 増幅回路と検波回路を直接結合した回路構成である。

Fig. 11 Block Diagram of Amplifier and Detector Circuit

になってくる。図11は、このような目的で筆者らが考案し、
 H A 1333及びH A 1334に採用した回路方式である。 v_o と V_B は
 それぞれ増幅器 A_1 の信号出力と出力直流バイアス電圧を示す。
 ダイオード D_1 を介し C_1 が充電される。 C_1 端電圧 V_r は V_1 と比較
 され、その差電圧が増幅器 A_2 により増幅され V_B を制御する。
 この結果、 V_r は常に V_1 に等しく、すなわち、 V_B と v_o の正のピ

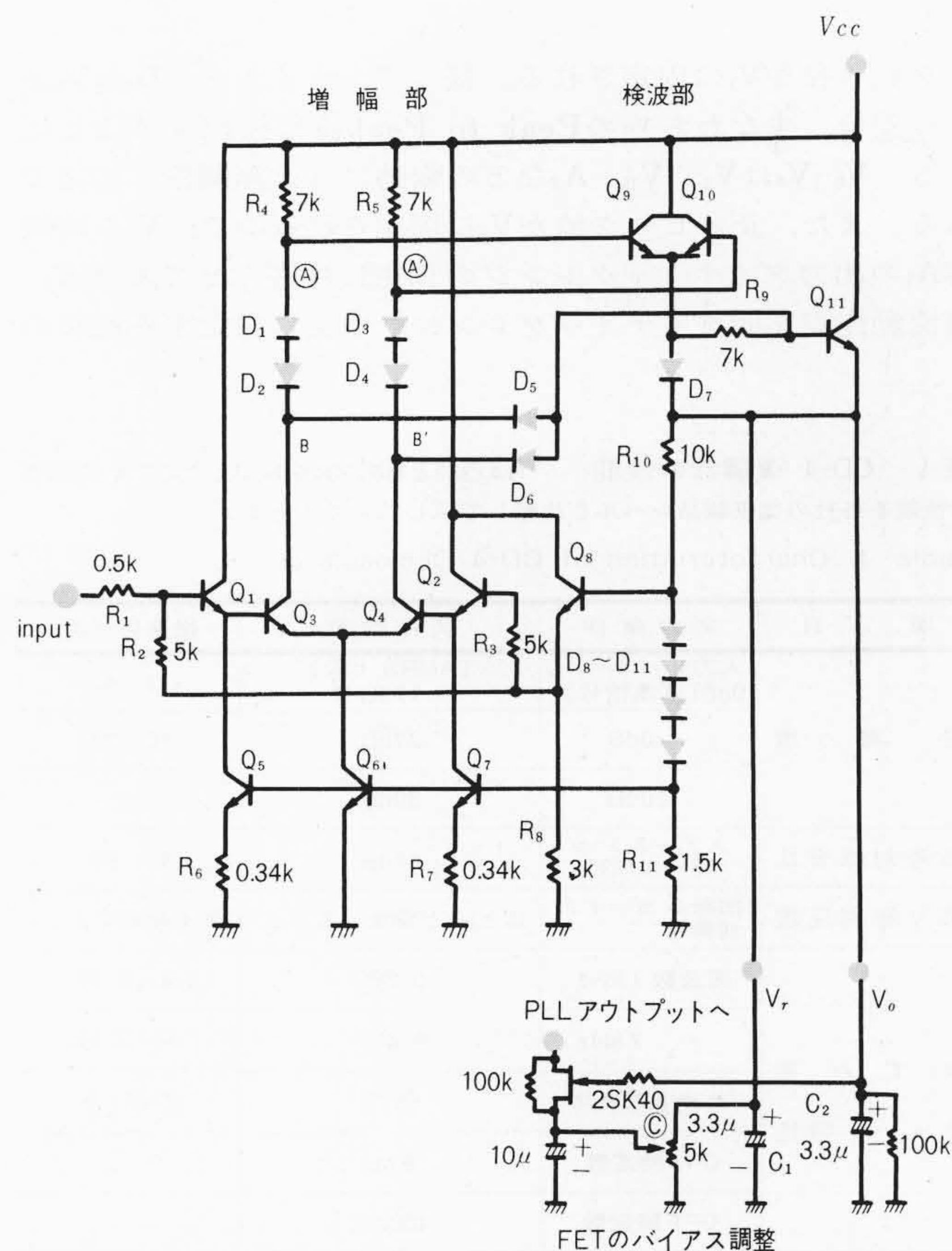


図12 増幅検波回路 HAI333及びHAI334に採用された増幅検波回路である。

Fig. 12 Direct Coupled Amplifier and Detector Circuit

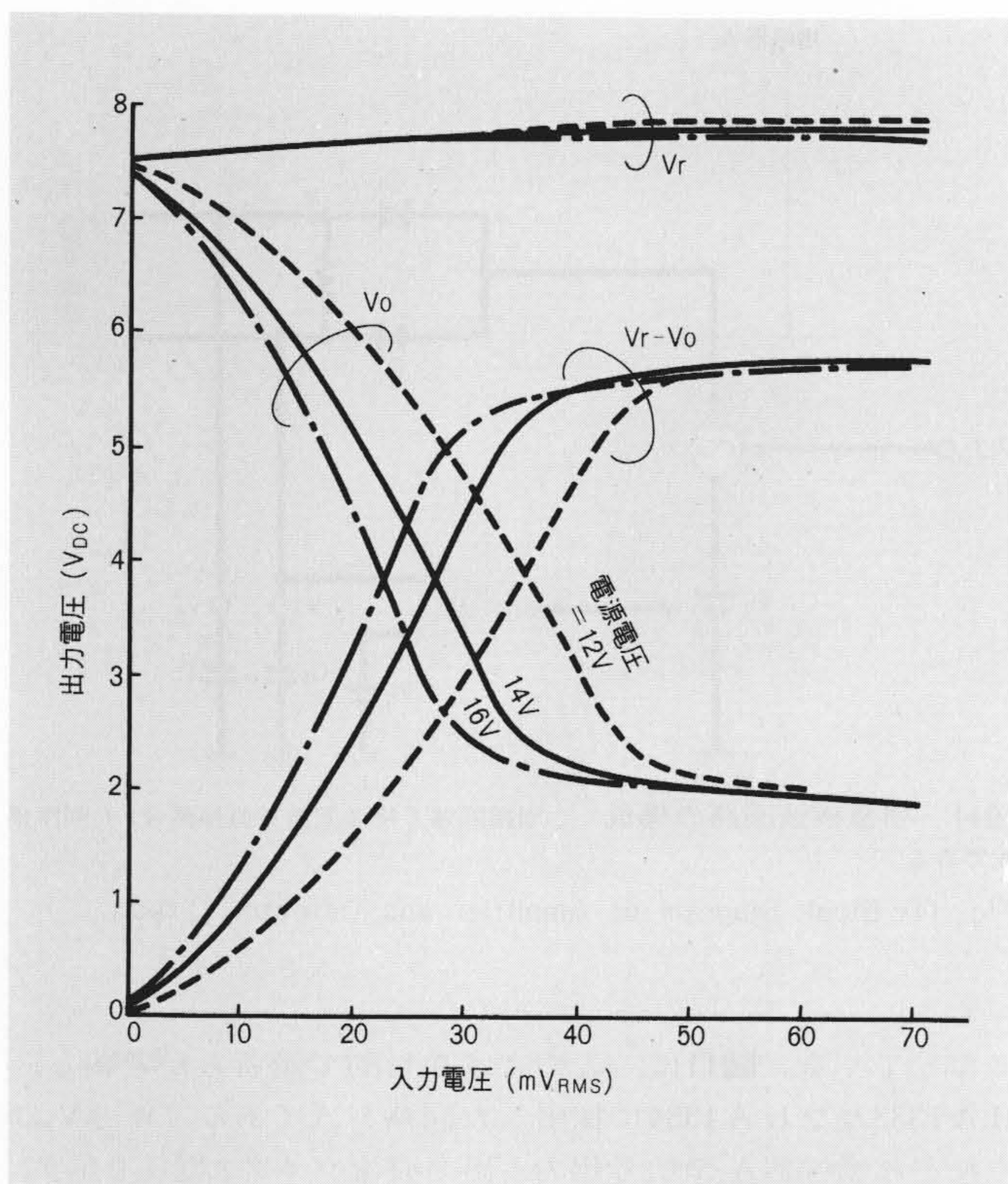


図13 増幅検波回路の入出力特性 HAI333及びHAI334に採用された増幅検波回路の入・出力特性である。なお、 V_r は基準電圧、 V_r-V_o が出力である。

Fig. 13 AC Detection Characteristics of Amplifier and Detector Circuit

ーク値の和が V_1 に固定される。従って、ダイオード D_2 は V_1 からの差分、すなわち v_o のPeak to Peak値を検出することになる。 V_o-V_r は V_1 、 V_B 、 A_2 などの変動にはほぼ無関係に安定である。また、正のピーク値が V_1 に固定されるので、 V_1 を増幅器 A_1 の出力ダイナミックレンジの正側に片寄らせておけば、直流動作点を同ダイナミックレンジの中央に設定する通常の

表1 CD-4 復調器の性能 HAI333とHAI334を採用したCD-4 復調器の性能を各社の従来製品レベルと比較して示したものである。

Table 1 Characteristics of CD-4 Demodulator

項 目	測 定 条 件	試 作 性 能	従 来 レ ベ ル
分 離 度	入力レベル=0dB(基準信号)	(ANRS 1段) 17dB	15~40
	-10dB	27dB	16~29
	-20dB	30dB	—
信号対雑音比	入力=2.5mV 1.3kHz 偏移	66dB	48~60
ガリ音抑圧度	市販レコードの演奏時	ほとんど発生しない。	時々発生する。
ひ ず み 率 ミ ュ ー ト 特 性	周波数 1 kHz	0.2%	0.4~0.6%
	" 7 kHz	0.4%	1.6~3.3%
	ミュート減衰比	64dB	60dB typ
	ON 時定数	5 ms	—
	OFF 時定数	400ms	—
キャリアリーク	出力にて	-60dB	-40~60
出 力 レ ベ ル	基準信号	106mV	—

注：基準信号(差信号)=4 mV, ± 1.3 kHz deviation

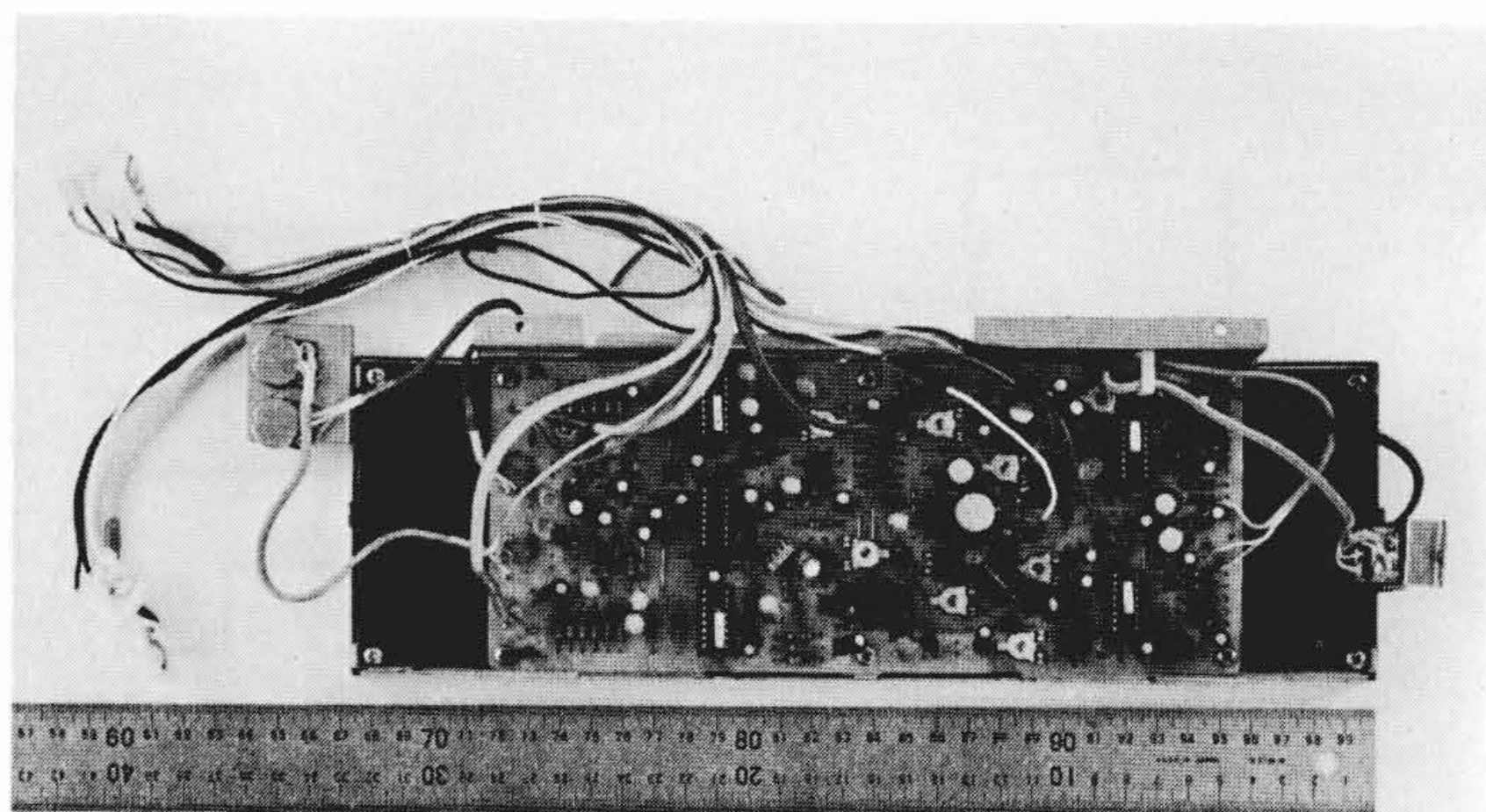


図14 試作CD-4 復調回路基板 IC化CD-4 復調器回路基板の外観である。5個のICのうち、2個はHAI333、2個はHAI334、1個はHDI333P(MOS Transistor Array)である。

Fig. 14 Circuit Board of CD-4 Demodulator

場合に比べ、ほぼ2倍広い出力範囲が得られることになる。図12は最終的な増幅検波回路である。図12の V_1 はトランジスタ Q_6 のベース、エミッタ間接合電圧に、 D_1 は Q_9 、 Q_{10} に、 D_2 は D_5 、 D_6 に、 C_1 、 C_2 は同じ記号のコンデンサに対応する。図13は検波特性であり、12V以下の電源電圧で5.5Vの検波出力が得られている。

6 IC化CD-4 復調器の性能

表1は、今回開発したIC、HAI333及びHAI334を用いたCD-4 復調器の主要性能を示すものである。分離度は、ANRS部が二段制御の従来製品に比べ若干劣るが、実用上は十分である。ガリ音はレコードにより異なるが、ほとんど発生しないレベルまで抑圧できた。その他、ひずみ率は従来レベルの $\frac{1}{2}$ 程度に改善された。図14は復調器基板を示すものである。

7 結 言

CD-4 ステレオシステムの復調用IC、2品種HAI333及びHAI334を開発した。前者に含まれるPLL回路のS/N比を従来比ではば17dB改善した結果、復調システムとして10dB改善した。また、同PLL部の直流オフセット変動を抑圧しガリ音の発生をほぼ皆無にできた。ひずみ率も0.2%に改善し得たので総合的にみて音質上の問題は解消されたと考えられる。今回はユーザーごとの使い方、仕様などの違いを柔軟に吸収するため、復調システム内の各要素を分離し、個々に十分な性能をもたせたが、今後は使用及び製造実績の累積をまって最適なシステム設計を行ない、全体を1チップ化した復調器の部品化を進めたい。最後に本IC化システム開発に際し、適切な御助言をいただいた日立製作所半導体事業部小林部長、同音響事業部渡辺部長及び同豊川工場額田副工場長に対し深謝する次第である。

参考文献

- (1) 太田一穂：「4チャンネルステレオ」日刊工業新聞社(昭47-10)
- (2) 長 真弓：「4チャンネルステレオ」日本放送出版協会(昭48-8)
- (3) J. Klapperほか、"Phase Locked and Frequency Feedback System" Academic Press (1972)