

オフィス コンピュータ

Characteristics of the Office Con

従来、やや軽視されがちであった元帳会計機システムを、コンピュータHITAC 85は、その応用分野を大幅に広げた。一タの開発の背景、市場要求への取組み方、ハードウェア将来への計画などについて述べた。また、システムの特長の機能、モジュール構造のハードウェア、ファームウェア、必要性和その実現方法、あるいは実態を解説するとともに、の方向についても言及した。

1 緒 言

日立製作所における超小形事務用コンピュータの製造と販売には、昭和44年のHITAC 1の発表に始まって、約7年の歴史がある。この間、ビルディング コンピュータHITAC 5、5II オフィス コンピュータHITAC 55をはじめ、ミニ コンピュータHITAC 10、HITAC 10IIの応用システムとして、マルチステーションビルディングシステム〔一つのCPU(中央処理装置)に数台の入・出力機器をつないで、それぞれをステーションとし、ビルディングなどを行なうシステム〕、特殊目的の事務用小形システムなどを数多く製造、販売した。

ここに述べるオフィス コンピュータHITAC 85の開発に際しては、これらの経験を基盤とし、このクラスのコンピュータに最近特に強く要求されているバッチ処理システムとしての機能に対しても、HITAC 201、HITAC 8100及びHITAC 8150の多年にわたる小形機市場での実績に基づいて十分な検討を加え、要求されている点を取り入れるよう配慮した。

その結果、オフィス コンピュータとしては、元帳会計機あるいは記帳会計機としての機能が最も重要な要素であり、これを1本の柱とすることが必要であると同時に、またバッチ処理については、新規ユーザーへの無理のない導入を意図すべきであり、導入後はユーザーの事務処理量の増大とその質的变化によく対処できる強化計画の検討が、ユーザーとメーカーの双方にとり有利であると考えた。

以下、HITAC 85の処理方式の決定、ハードウェア、ソフトウェアの設計意図などにつき述べる。

2 処理方式決定の背景

2.1 元帳会計機の再考

最近の超小形機では、バッチ処理システムとしての機能の充実に主眼が置かれていることは疑うことのできない事実である。この系統に属するシステムによる事務機械化は、当然のことながら伝票会計システムを前提とする。この伝票会計システムは、事務処理の能率の向上、合理化及び機械化という面からみれば、不完全な点はないように思われる。しかし、一般的にみれば多くの機械化された伝票会計システムでは、普通の企業活動にあって、最も敏速で、且つ小回りのきく判断をしなければならない、いわゆる中間管理者層への情報サービスに難点があるように思われる。実際、バッチ処理(現時点の事務機械化の90%以上が、この処理方式である)によ

お詫びと訂正

本誌「日立評論」VOL.57, No.12, p.19~23掲載の「オフィス コンピュータ HITAC 85の特長」中に編集部の不行届きで、次のような誤りがありました。執筆者に御迷惑をおかけしましたことを謹んでお詫び申し上げますとともに、下記のように訂正いたします。

記

誤	正
(1) p.21,左段下から3行目 (通常、録音に使うもの)	(通常、録音に使うものと同じ形状のもの)
(2) p.21,右段上から23行目 スカルプチュア タイプ(キーの文字を彫り込んだもの)のキートップ、	スカルプチュア タイプのキートップ
(3) p.21,右段下から4行目 (common bus:バスとは処理装置と入・出力機器などを結ぶ接続線をいう)	(図4に示されている制御バス、データバスのように、多種の装置によって共用されるバス)
(4) p.22,左段上から2行目より (バスには機器全体を接続する基本的なプログラムバスと、高速転送を必要とする機器を接続するダイレクトメモリアクセス(DMA)バスとがある。前者による制御をプログラム制御といい、後者による制御をダイレクトメモリアクセス制御という)。	当該箇所全文を削除

によって扱われる。従って、管理者にとっては、必要とするデータを必要な時、必要とする形で得ることが容易となり、彼らの努力、判断を最少のターンアラウンドタイムで企業活動に反映することができるようになる。

ビルディング アカウンティング システムの上位機種を目指すHITAC 85の企画に当たっては、上述の理由により、台帳会計機としての機能、構成部分も、構成から除外することはできないということを強く認識した。

2.2 将来の拡張への礎

バッチ処理システムは、事務機械化の典型的なパターンの一つであり、利用法とシステムの設計を誤らなければ、企業体、公共体に必要なデータ処理に非常に有効な手段である。

そこで、HITAC 85の当面の目標としては、将来、大容量ディスク ファイルを基本とする本格的なバッチ処理システムに拡張することを前提として、データの入力手段の確立、単位ファイルの確立、及びプリンタや処理装置などのバッチ処理のための基本装置の先行提供を重点的に行なうこととした。

一方、オンライン システムの構成要素としても十分な機能を与えることを考慮した。通信制御装置を介してみたHITAC 85の論理構造を、日立製作所のH-1740データ エントリシステムと同一とし、センタ側ではこれと同一の通信アクセス法で処理できることとした。また、HITAC 85同士、H-1740を相手局とするデータ通信も、ポイント ツウ ポイント、あるいはマルチ ポイント様式で可能な広範囲の応用に耐え得るも

* 日立製作所旭工場 ** 日立シンガー株式会社

オフィス コンピュータHITAC 85の特長

Characteristics of the Office Computer HITAC 85

従来、やや軽視されがちであった元帳会計機システムを、構成に加えたオフィスコンピュータHITAC 85は、その応用分野を大幅に広げた。本稿は、このコンピュータの開発の背景、市場要求への取組み方、ハードウェアとソフトウェアの概要、将来への計画などについて述べた。また、システムの特長である元帳会計機としての機能、モジュール構造のハードウェア、ファームウェア、バッチ処理機能などの必要性和その実現方法、あるいは実態を解説するとともに、将来における機能拡張の方向についても言及した。

尾 裕 博 之* *Hiroyuki Osako*

三橋 莊 一 郎** *Sôichirô Mitsuhashi*

1 緒 言

日立製作所における超小形事務用コンピュータの製造と販売には、昭和44年のHITAC 1の発表に始まって、約7年の歴史がある。この間、ビルディング コンピュータHITAC 5, 5II, オフィス コンピュータHITAC 55をはじめ、ミニ コンピュータHITAC 10, HITAC 10IIの応用システムとして、マルチステーションビルディングシステム[一つのCPU(中央処理装置)に数台の入・出力機器をつないで、それぞれをステーションとし、ビルディングなどを行なうシステム]、特殊目的の事務用小形システムなどを数多く製造、販売した。

ここに述べるオフィス コンピュータHITAC 85の開発に際しては、これらの経験を基盤とし、このクラスのコンピュータに最近特に強く要求されているバッチ処理システムとしての機能に対しても、HITAC 201, HITAC 8100及びHITAC 8150の多年にわたる小形機市場での実績に基づいて十分な検討を加え、要求されている点を取り入れるよう配慮した。

その結果、オフィス コンピュータとしては、元帳会計機あるいは記帳会計機としての機能が最も重要な要素であり、これを1本の柱とすることが必要であると同時に、またバッチ処理については、新規ユーザーへの無理のない導入を意図すべきであり、導入後はユーザーの事務処理量の増大とその質的变化によく対処できる強化計画の検討が、ユーザーとメーカーの双方にとり有利であると考えた。

以下、HITAC 85の処理方式の決定、ハードウェア、ソフトウェアの設計意図などにつき述べる。

2 処理方式決定の背景

2.1 元帳会計機の再考

最近の超小形機では、バッチ処理システムとしての機能の充実に主眼が置かれていることは疑うことのできない事実である。この系統に属するシステムによる事務機械化は、当然のことながら伝票会計システムを前提とする。この伝票会計システムは、事務処理の能率の向上、合理化及び機械化という面からみれば、不完全な点はないように思われる。しかし、一般的にみれば多くの機械化された伝票会計システムでは、普通の企業活動にあって、最も敏速で、且つ小回りのきく判断をしなければならない、いわゆる中間管理者層への情報サービスに難点があるように思われる。実際、バッチ処理(現時点の事務機械化の90%以上が、この処理方式である)によ

って作成される管理データは、膨大なリストの山として管理者を襲うという事態が起きかねない。それは、「システム設計の巧拙による」と一言で片付けられればそれまでであるが、このシステムはそのような危険を含んでいることを否定できない。EDPS(Electronic Data Processing System)の導入に失敗したユーザーの例、管理データの不適切さを訴える管理者の例は希少ではなく、その原因の多くは前述の事実にある場合が多い。

ここに、超小形ないしは小形EDPSのユーザーが、その導入以前から慣れ親しんできた元帳会計システムを、本質において変革することなく機械化できるシステムが必要になってくるわけである。元帳会計機システムは、管理データとしての企業活動の記録は、すべて可視台帳(ビジュアル レコード)によって扱われる。従って、管理者にとっては、必要とするデータを必要な時、必要とする形で得ることが容易となり、彼らの努力、判断を最少のターンアラウンドタイムで企業活動に反映することができるようになる。

ビルディング アカウンティング システムの上位機種を目指すHITAC 85の企画に当たっては、上述の理由により、台帳会計機としての機能、構成部分も、構成から除外することはできないということを強く認識した。

2.2 将来の拡張への礎

バッチ処理システムは、事務機械化の典型的なパターンの一つであり、利用法とシステムの設計を誤らなければ、企業体、公共体に必要なデータ処理に非常に有効な手段である。

そこで、HITAC 85の当面の目標としては、将来、大容量ディスク ファイルを基本とする本格的なバッチ処理システムに拡張することを前提として、データの入力手段の確立、単位ファイルの確立、及びプリンタや処理装置などのバッチ処理のための基本装置の先行提供を重点的に行なうこととした。

一方、オンライン システムの構成要素としても十分な機能を与えることを考慮した。通信制御装置を介してみたHITAC 85の論理構造を、日立製作所のH-1740データ エントリ システムと同一とし、センタ側ではこれと同一の通信アクセス法で処理できることとした。また、HITAC 85同士、H-1740を相手局とするデータ通信も、ポイント ツウ ポイント、あるいはマルチ ポイント様式で可能な広範囲の応用に耐え得るも

* 日立製作所旭工場 ** 日立シンガー株式会社

のとした。

2.3 ユーザー ニーズを的確に把握

オフィス コンピュータの応用分野は、その性能が規模、価格及び形態に比べて高く、手軽に使えるというところから、非常に多岐にわたりつつある。しかし、ただこれに即応していたずらに機能を増したのでは、その本来の良さを失わせることになりかねない。そこで、HITAC 85では、基本構成を可能な限り単純化して、ユーザーの要求するシステムを、徹底したモジュール構造で実現することにより、いっそう高い導入効果が得られるよう考慮した。

3 ハードウェア

3.1 専用のプリンタを開発

連続帳票、元帳、単票を、必要な組合せで効率よく使うには、次の機能が必要である。

- (1) 実用に供されている幅員の連続帳票を必要な組合せで、2種それぞれ独立に制御できること。
- (2) 単票処理機構を簡単に着脱できること。
- (3) 左右双方向の印字が可能で、且つ高速であること。
- (4) 構成部分をできるだけ独立して動作でき、外部からの制御により、無理なく多様な動作を行ない得ること。

これに対してドット マトリックス方式のシリアル プリンタで、印字速度150字/秒、1行印字数225(パイカ)及び270(エリート但し、搭載時は255)、基本紙送りピッチ6及び8/in、最大紙送り速度40in/秒、トラクタ数最大2という専用プリンタを開発した。図1の概要に示すように、印字と紙送りはそれぞれ独立したサーボ系で制御され、また、64バイトのファースト イン ファースト アウト メモリを備えて、制御側の専有度と独立性を改善している。印字ヘッド キャリアはリード スクリューにより駆動し、双方向印字と高い位置決め精度を得ている。

3.2 帳票類の扱いを完備

元帳会計システムを抵抗なく機械化するには、少なくとも2種類の元帳が同時に扱え、そのうちの一つは、単位処理の

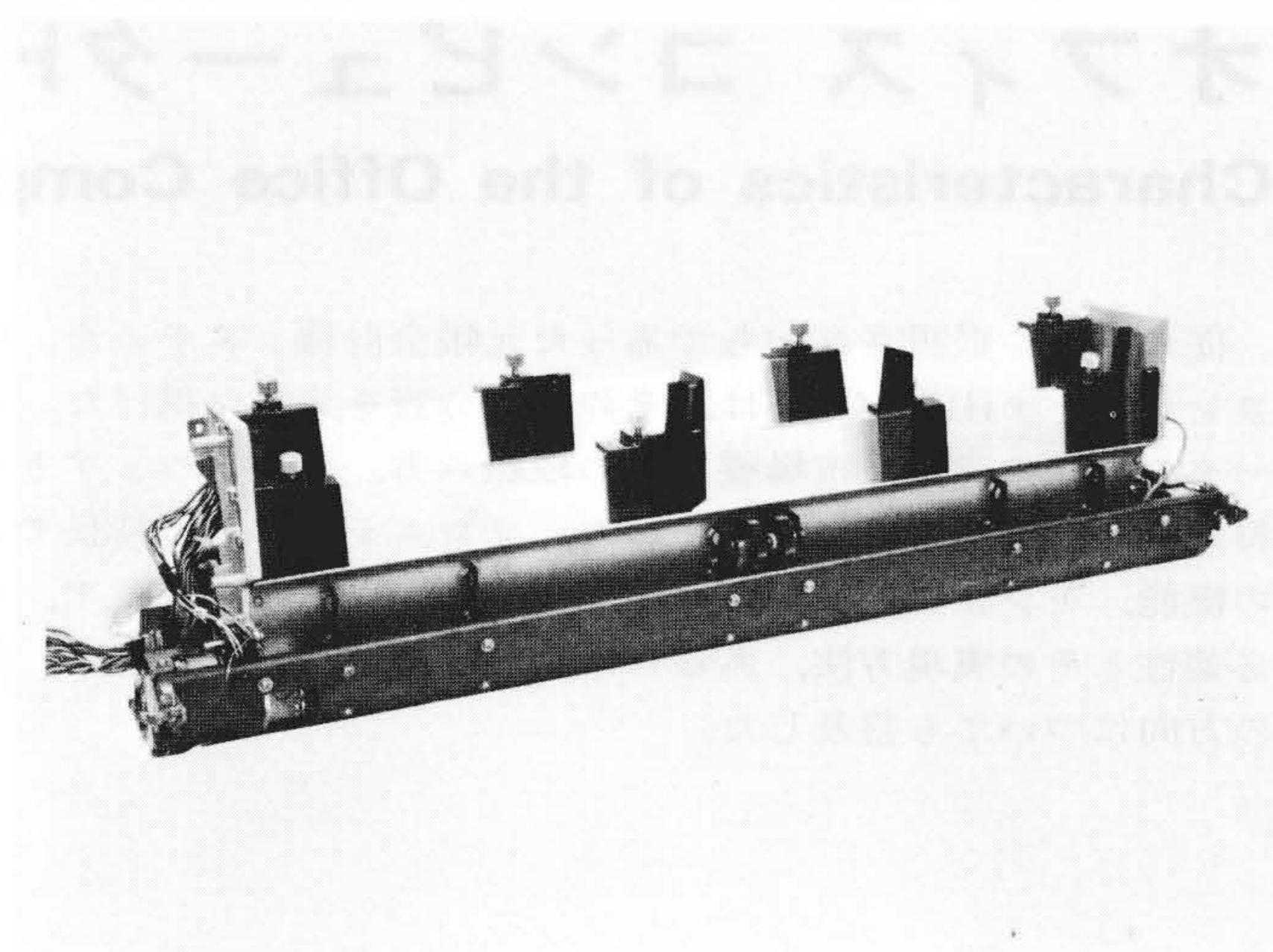


図2 デュアル フロント フィード装置 左右二つの駆動ローラと前後二つのポケットにより、最大4種類までの帳票類を制御できる。

間オペレータの介入なく自動的に繰り返し使用でき、且つ少なくとも1種類の伝票類を同時に発行できる機能が必要である。デュアル フロント フィード装置は、この目的に合致するよう開発されたものであり、図2にその主要部分を示す。左右に独立した帳票駆動部をもち、それぞれに対応して前後二つの入排出ポケットを配置してある。特に後部ポケットは、主として元帳のパーク位置(一時どけておく場所)としての機能に主眼をおき、元帳の繰返し使用の自動化を可能にしている。また帳票類の上下端は、二つの光電素子によって検知され、印字行位置のプログラム制御が行なわれる。

使用できる帳票類は、最大幅330mm、最小長さ114mm、最大パーツ数6、総単位重量50~180kg(上質機)である。最大紙送り速度は12in/秒、そのピッチは6/in及び8/inである。使用済みの元帳、あるいは印刷後の単票類は前述の挿入排出口からも排出できるが、本体きょう体下部のスタッカに直接

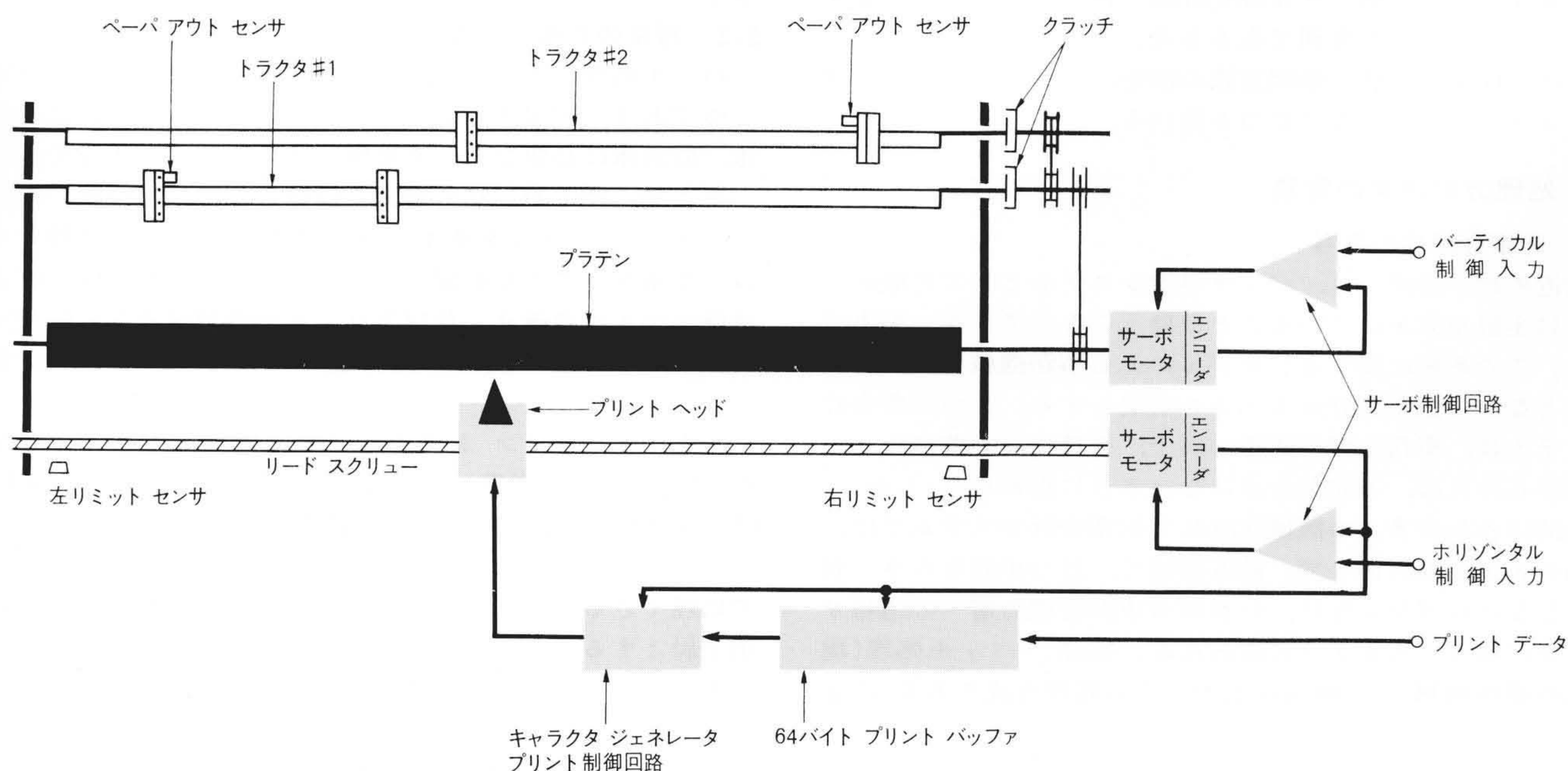


図1 プリンタの概要 各機能ユニットを、外部から独立制御できるようにした。

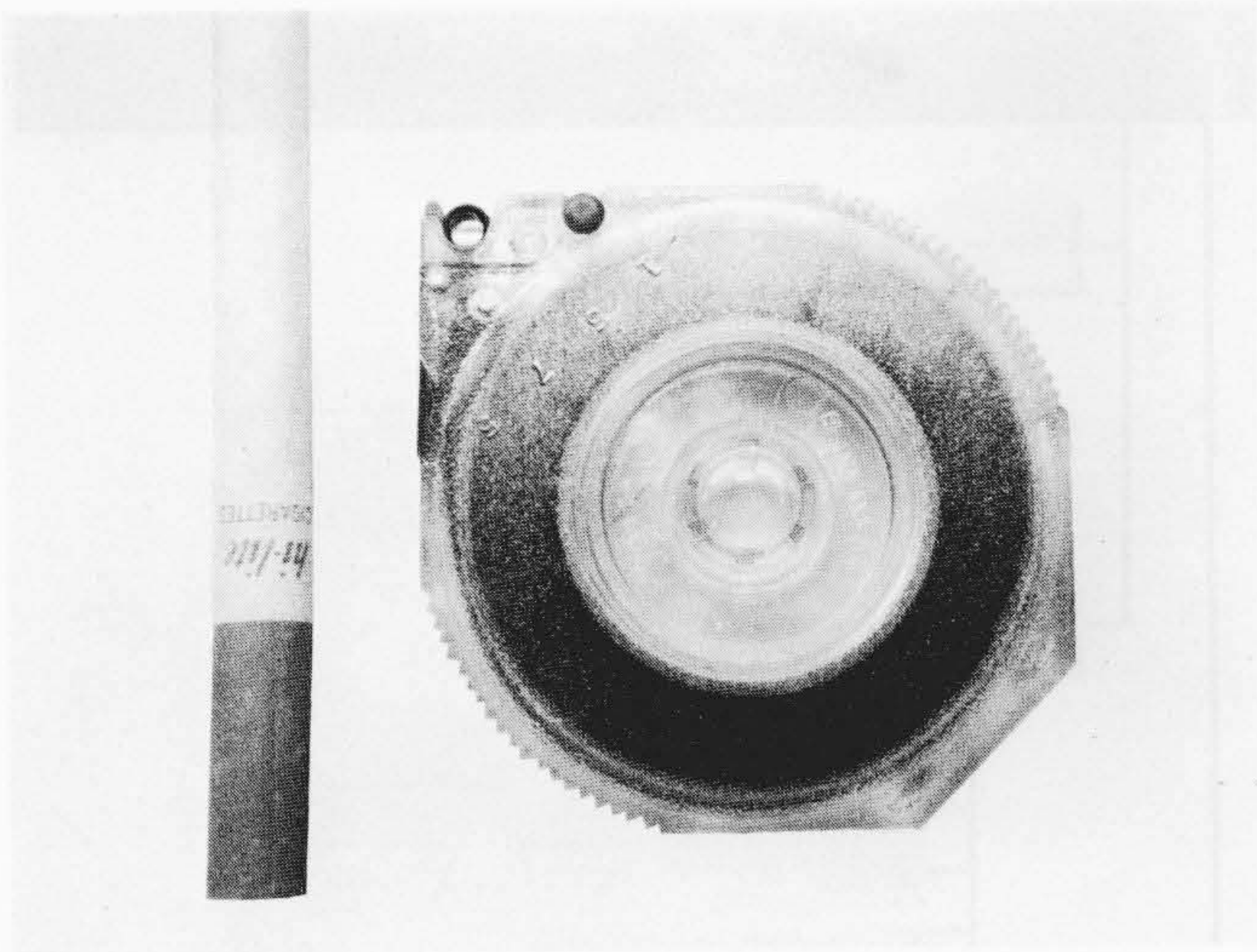


図3 ミニ カセット 外径約60mmと小形で使いやすい。

排出できるようにもなっている。

磁気元帳(磁気ストライプには、その元帳固有のデータや変動データを記録できる)装置はこの装置のオプション機構であり、左側のポケットに搭載可能である。磁気ストライプは元帳の表裏にあり、総記憶容量はそれぞれ556バイトで、このうちユーザーは512バイトを使用できる。書込み時にはリード アフタ ライト チェックを、読出し時にはサイクリック コードによるチェックを行なって、データの信頼性を確保している。

3.3 互換性を重視したファイル媒体

事務機械化装置には、それが使用されるシステムのいかなるものを問わず小規模なファイル、データ交換媒体、プログラム ロード装置、あるいは作業用外部記憶装置として使用できるものが、なんらかの形で必要である。

HITAC 85では、この装置の選択に当たって、より広範囲な互換性をもつこと、信頼性の高いこと、単位情報当たりの利用単価が安いこと、取扱いが簡単で保管場所をとらないことなどを主として考慮した。その結果、当面はミニ カセット磁気テープとフロッピー ディスクの二つを採用することとした。

ミニ カセットは、従来のフィリップス形カセット(通常、録音に使うもの)と異なり、オープン リール形のカセット形磁気テープである。1巻当たりの容量は約100キロバイト、記

録密度は1,600ビット/インチ、転送速度は2キロバイト/秒である。特長は、オープン リール方式で約40インチ/秒の高速レコードサーチが可能であること、媒体寿命が長いこと、図3に示すように媒体が非常に小形であることなどである。この媒体はシンガー社によって開発され、国内では日立シンガー株式会社によって販売されているモデル1500データ エントリ システムと完全な互換性がある。なお記憶されたデータは、リード アフタ ライト チェックとサイクリック リダングデンシー チェックとにより正確性を保証されている。

フロッピー ディスク装置は、1ディスク当たり約250キロバイトの容量をもつランダム アクセス記憶装置で、日立製作所のH-1740、IBM社の3740などのデータ エントリ システムと媒体互換性をもつ。この装置はプログラム ロード、データ交換媒体としての利用だけでなく、小規模バッチ処理を行なう場合のマスタ ファイル、その他の目的のランダム アクセス ファイルとして手軽に利用できる。平均アクセス時間は約300ms、データ転送速度は31.4キロバイトで、制御装置を増設することなく4台まで接続できる。

3.4 オペレータとの接点

キー ボードは、この種のオフィス コンピュータの設計に際して最も人間工学的考察を要する装置である。この設計のポイントは、まず第一に従来の事務用英文タイプライタのキー ボードに、操作面からの機能を合わせることにあり、スカルプチュア タイプ(キーの文字を彫り込んだもの)のキートップ、タイプライタと同じシフト ロック機構(シフトしたらロックして、シフトしたままにする機構)を重点的に採用している。安定性、保守性の面から電子式キー ボードを使用することにしたが、内部に装置したスピーカから擬似打鍵音(入力したことを知らせる音)を発生すること、完全なロールオーバー打鍵(押したキーが完全に戻らなくても、ほかのキーを押せること)を許すことによって操作性の改善を図った。

オペレータに機械の状態を知らせる表示器類は、必要最小限度にとどめ、表示の重複を極力避け簡略なものとした。素子は、一つの例外を除いてほとんど交換不要の発光ダイオードである。

3.5 余裕ある基本システムの設計

処理装置、主記憶装置、入・出力制御機構、通信制御機構などは、図4に示すようにすべて共通バス(common bus:バスとは、処理装置と入・出力機器などを結ぶ接続線をいう)制御方式とし、機器の増設、故障部位の分離などが容易にできるようにした。データ転送は、低速系に対してはプログラ

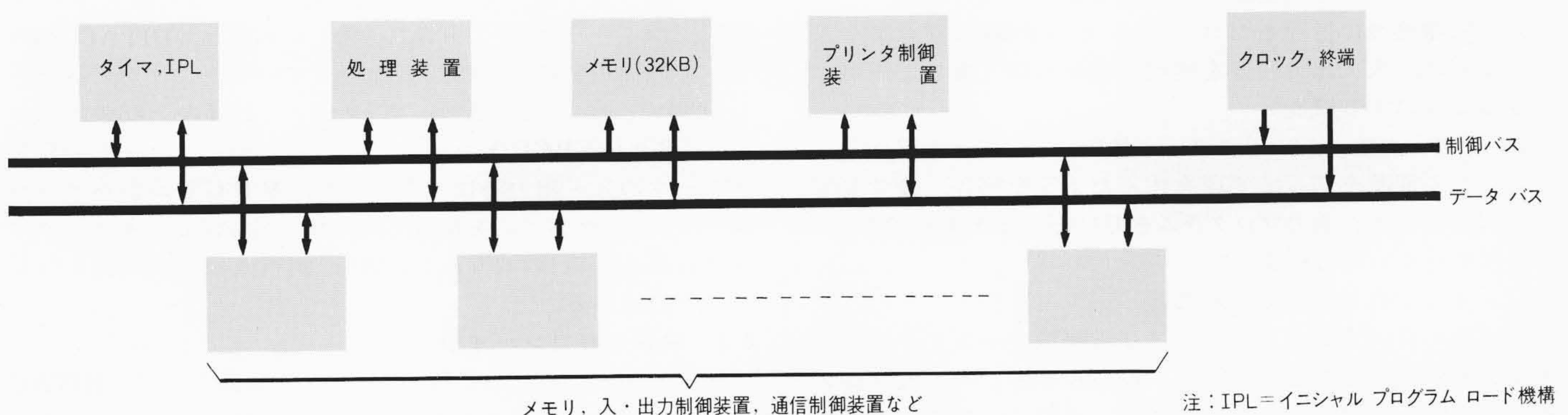


図4 共通バス方式のシステム制御 上部の各装置が基本システム、下部にオプションを示す。コネクタ位置に無関係に、何をどこにでも実装できる。

ム制御、高速系にはダイレクト メモリ アクセス制御により行なわれる(バスには、機器全体を接続する基本的なプログラムバスと、高速転送を必要とする機器を接続するダイレクト メモリ アクセス(DMA)バスとがある。前者による制御をプログラム制御といい、後者による制御をダイレクト メモリ アクセス制御という)。

処理装置は8ビットのデータ構造で、マシン サイクル600nsであるが、将来はサイクル タイム600nsのメモリを接続できるようにしたい。

主記憶装置は1.2 μ sのサイクル タイムをもつコア メモリで、32キロバイトと8キロバイトの増設モジュールが用意され、基本システムには32キロバイトが実装されている。共通バスは非同期制御方式を採用しているため、将来、サイクルタイムやアクセス タイムの異なるメモリが開発されても、現在のメモリとの混用が可能である。

通信制御装置は1,200及び2,400ビット/秒の通信速度をもつ同期制御方式で、専用、公衆どちらの通信回線にも適用可能である。しかし、現時点では専用回線には2,400ビット/秒、公衆回線には1,200ビット/秒を適用するよう意図されている。また、将来必要であれば、より高速な回線への接続も容易な設計となっている。

4 ソフトウェア

4.1 ファームウェア

オフィス コンピュータHITAC 85のソフトウェアは、HITAC 85PSと呼ばれ、その構成は図5に示すとおりである。HITAC 85PSは、伝票発行業務から遠隔地とのデータ通信を行なうオンライン業務まで広範囲なユーザーの業務を容易に、且つ効果的に処理することを目的に開発したプログラミング システムである。これを従来の超小形コンピュータのプログラミング システムと比較するとその著しい特長は、ファームウェアと呼ぶ新しい技術を採用した点である。

ファームウェアは、従来のハードウェアが行っていた処理の一部を代行するシステム プログラムであり、一般の機械語より更にハードウェアに密着した命令(一般の機械語と区別するため、マイクロ命令と呼ぶ)でプログラミングされている。ファームウェアの採用によって、HITAC 85のユーザーが得られる主な利点は次のとおりである。

(1) 操作が容易になること。

ファームウェアと管理プログラムのモニタの機能により極めて容易にコンピュータを操作でき、システムを活用することができる。具体的には、下記の機能を支援している。

- (a) ボタン操作によるワン タッチ オペレーション
- (b) オペレータとの会話形式によるシステムの制御
- (c) 帳票処理に付随したローカル モード機能(プログラムによらず、入・出力装置を処理装置から切り離して使用できるようにする機能)
- (d) パワー フェイル リスタート機能(プログラム実行中にいったん電源を切って処理を休んだような場合、後で電源を入れれば休止前のプログラムを再びそのまま実行できる。これを行なわせる機能)

(2) メモリが有効活用できること。

利用者の目的プログラムのメモリ所要量を小さくさせ、メモリを有効活用できる。例えば、最高6本までの処理プログラムを同時に主記憶装置に常駐させ、必要に応じて一つのプログラムの処理を中断し、他のプログラムを実行させ、また元のプログラムに戻すということもできる。

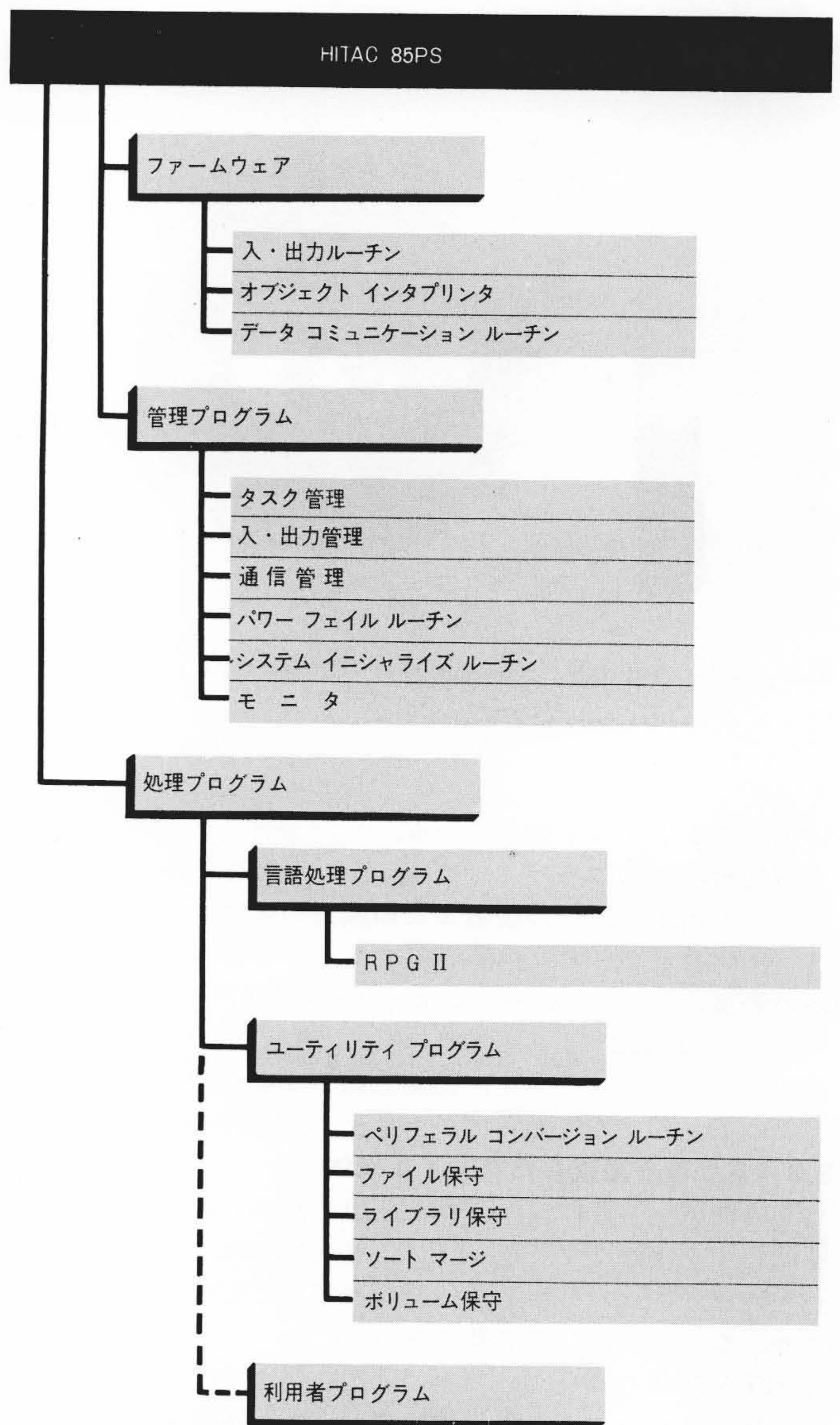


図5 HITAC 85PSのプログラム構成 ファームウェアを基本としたプログラミング システムである。

(3) 信頼性を向上できること。

従来、ハードウェアがもっていた機能の一部をファームウェアに受け持たせることにより、ハードウェアの回路が簡単となり信頼性が向上する。

次に、ファームウェアの具体的な役割について説明する。ファームウェアは、キーボード装置、ミニ カセット テープ装置、マトリックス シリアル プリンタなど、HITAC 85のすべての周辺装置を制御し実行させている。これが一番大きな役割で、このほか紙テープ コードとHITAC 85の内部コード〔8単位EBCDIKコード〕との間の相互のコード変換を紙テープの入・出力時に行なったり、RPG IIコンパイラやユーザー プログラムを構成している命令語(これをインタプリタ言語と呼ぶ)の取り出し、解析、実行及び逐次制御を行なったりしている。

4.2 RPG IIコンパイラ

ユーザーのプログラム作成のための言語として、HITAC 85PSではRPG IIを採用している。RPG IIは従来のアセンブラ言語と比較して、次のような利点をもった問題向き言語である。

- (1) 言語仕様をユーザーが短期間に理解できる。
- (2) プログラムのデバッグが簡単で、システム建設が短期間にできる。
- (3) プログラムの変更が容易にできる。
- (4) 専任のプログラマを常時置く必要がなくなる。

RPG IIは、ユーザーが簡単なパラメータ形式で能率の良いプログラムを作れるように設計されており、次の機能をもっている。

- (1) 単一、又は複数の入力ファイルから、データ レコードを入力する。
- (2) 入力レコードや、プログラム中に記述されたりテラルから得られるデータで演算を実行する。
- (3) 帳票を作成する。
- (4) テーブルの探索処理を行なう。
- (5) 標識(indicator: 必要な処理を指示するための文字)を用いて、条件によって処理の順序を変えることができる。
- (6) 入力レコードの順序が正しいかどうかを検査することができる。
- (7) ファイルの作成、更新処理ができる。
- (8) キーボード装置を用いて、HITAC 85とオペレータとの会話処理ができる。
- (9) プリンタに対するページ、行の管理が自動的に行なえる。

以上の機能をもったRPG IIをユーザーが使うことにより、一つのプログラムで連続帳票、カットフォーム(元帳、又は単票)及び磁気元帳を自在に組み合わせて効率の良い業務処理を行なうことができる。特に、HITAC 85RPG IIでは、

一般のRPG IIに比べてキーボードまわりの操作命令を強化し、ビリング処理に適した機能を支援している。

5 結 言

本稿はHITAC 85の開発意図、その本質について読者の理解を得ることを目標に執筆した。

本稿からも推察できるように、HITAC 85は、より高い完成度を目指して発展しつつあるシステムであるが、その真価の発揮をこれからの開発にゆだねなければならない部分も少なくない。

HITAC 85をよりよく理解されること、及びより正しく評価、批判を乞う目的で、ここに将来計画の一端を述べ本稿の締めくくりとしたい。

HITAC 85の強化計画の第1は、バッチ処理装置と高性能な汎用フロント エンド処理装置として、より強力なシステムを構成するために、ファイル装置を大容量化することであり、これをより有効に利用できるようにするためのソフトウェアの提供である。第2に、このファイルを中心とする応用分野に、より多くの支持層を得るには、問合せ形のビデオ データステーション、マルチステーション ビリング用のワークステーションなどが必要と考えられる。そのほかに、バッチ処理用入・出力装置の強化として、カード読取機、マークセンスカード読取機なども意図されているが、ただ高性能を求めるよりも、オフィス コンピュータの特質である高操作性を生かすことに開発計画の重点をおき、より良いバランスを保ったシステムを提供したいと考えている。

論文抄録

MOS基本論理回路の比較

日立製作所 正木 亮・上遠野 臣司, 他2名
電子通信学会論文誌 58D-7, 397 (昭50-7)

最近のMOS技術の急速な進歩により、中・高速のシステム中のバイポーラ論理回路がMOS-LSIで置き換えられる可能性が強まっている。このため、種々のMOS基本論理回路の性能を比較することが必要となる。

相補形MOS (CMOS) は電力遅延積(回路の消費電力と遅延時間の積)が極めて小さくなる可能性があり、CMOSの電力遅延積は実際のシステム中における回路のスイッチングの平均周期に強く依存することが既に指摘されている。しかし、この論文以前には上記の周期に関する利用可能なデータは得られていなかった。筆者らはその値を推定と実験により得て、MOS回路の電力遅延積の正確な比較を可能にした。

この論文ではまず、(a) スタティック・シングルチャネルMOS、(b) ダイナミック四相MOS、及び(c) CMOSの電力遅延積がそれぞれ $\frac{1}{2} C V_{DD}^2$ 、 $\frac{1}{4} C V_{DD}^2$ 、及び $\frac{1}{2k} C V_{DD}^2$ と表わせることを示す。ここにC

は回路当たりの合計負荷容量、 V_{DD} は電源電圧であり、 k はスイッチング周期 T を回路遅れ時間 t_{pd} で割ったものと定義する。すなわち、 k が大きいということは、システム内の回路が実際の使用状態でごくまばらにしかスイッチしないことに対応する。

次に、 k に関する推定と測定の結果を次のように示している。

- (1) 電子計算機の論理構造を検討することにより、 k は小形電子計算機の場合120~180、大形電子計算機や高速の演算ユニットの場合20~60と推定された。
- (2) 動作している小形電子計算機の中の約100個の信号のスイッチング回数をカウンタで計測した。その結果、 $T=2.4\mu s$ となり、一方 t_{pd} は12nsであったので $k=200$ の値が得られた。
- (3) 小形電子計算機の中央処理装置を約300個の市販のCMOS集積回路を使用して構成した。回路の合計数は、負荷容量の非常に小さい約1,000個のチップ内部回路を除

くと、1,124個であった。この1,124個の回路の平均負荷容量は40pFと推定された。装置全体の消費電力と装置内の回路の t_{pd} の測定値から k を算出すると130~170の値が得られた。

- (4) 大形電子計算機の中の演算ユニットの論理的な動作を論理シミュレーションプログラムを用いてシミュレートした。この結果から算出すると、 k は30~80となった。

実験的に得られた値前記(2)、(3)、(4)は推定した値(1)とよく一致した。従って、 k は小形電子計算機の場合120~200、大形電子計算機や高速の演算ユニットの場合20~80の範囲にあると結論できる。よって、もし同一の t_{pd} が同一のCと V_{DD} で実現されれば、CMOSの消費電力は小形電子計算機及び大形電子計算機の場合、それぞれ他の回路の消費電力の $\frac{1}{40} \sim \frac{1}{100}$ 及び $\frac{1}{4} \sim \frac{1}{40}$ となり非常に有利である。