

8ビットマイクロコンピュータ HMCS6800の周辺LSIとメモリ

Memory and Interface LSI Family of Microcomputer HMCS6800

マイクロコンピュータシステムでの周辺LSIとメモリは、システムの経済性、設計効率という点から今後のマイクロコンピュータの普及を決する重要な要素である。

本稿では、最近日立製作所がマイクロコンピュータHMCS6800用周辺LSIとして開発した専用デバイスコントローラ(FDC, CMTC, CRTC)及びシステムサポートLSI(DMAC)について技術解説を行ない、合わせてマイクロコンピュータ用メモリとしてRAM, ROM, EPROMなど、一連の日立メモリファミリの紹介とマイクロコンピュータへの適用指針について述べる。

周辺LSIは、外付部品を最少化し、使いやすいものとするために、マクロコマンド方式、コードセットアップ方式などを導入した。メモリについては、マイクロコンピュータ用として使いやすいアスペクト比を持つN-MOS, C-MOSRAM, ROM, EP-ROMなど新製品の充実を図った。

更に、これら周辺LSI、メモリファミリのシステムの評価の一例として、周辺インタフェース部の実装規模、価格について従来技術との対比を行なった。

喜田 祐三* *Kita Yuzou*
川本 幸雄** *Kawamoto Yukio*
安達 栄一*** *Adachi Eiichi*
初鹿野 凱一*** *Hatsukano Yoshikazu*

1 緒 言

マイクロコンピュータシステムでの周辺大規模集積回路(以下、LSIと略す)とメモリの重要性は改めて述べるまでもないが、一例として現状のマイクロコンピュータシステムでの周辺回路部のLSI化率が全分野平均で43%(汎用インタフェースLSI32%, 専用インタフェースLSI11%)と低いことなどがその意義を物語っている。また上記の数字を裏付けるように、マイクロコンピュータユーザーは現状のマイクロコンピュータに対して「システムの経済性」と「使いやすさ(設計効率)」の点で、不十分であると問題を指摘している。日立製作所のマイクロコンピュータHMCS6800は、多方面より同類系のものに比べて使いやすさと経済性の点で良好との評価を得てはいるが、上記したマイクロコンピュータの全般的背景の中で「使いやすさ」と「経済性」とを更に改善するため、周辺LSIファミリとメモリ系列の充実に力を注いできた。

マイクロコンピュータの周辺LSIは、設計思想と用途から一般に次の三つの形式に分類される。

(1) 汎用インタフェースLSI

これは、種々の入出力装置インタフェースの共通基本部分だけをLSI化したもので、多種の装置への共通利用を可能にし、LSIの量産効果による低廉化をねらったものである。しかし反面、デバイスインタフェースを構成する際に、LSI外部に付加する個別部品〔集積回路(IC)〕の数が増加するという欠点がある。

(2) 専用デバイスコントローラ

入出力装置専用に設計されたLSIであり、したがって、外付コンポーネントが少なくマイクロコンピュータの経済性と設計効率を向上させるために極めて有効なLSIである。本稿で述べるカセットテープコントローラ(以下、CMTCと略す)、フロッピーディスクコントローラ(以下、FDCと略す)、CRT

(Cathode Ray Tube)コントローラ(以下、CRTCと略す)は、専用デバイスコントローラである。

(3) システムサポートLSI

優先割込制御回路、Direct Memory Access(以下、DMAと略す)転送制御回路など、入出力装置とは無関係にシステムを有効に運用する上で必要な周辺部をLSI化したものであり、後述するDMAコントローラ(以下、DMACと略す)は、マイクロコンピュータ応用システムでは不可欠の要素である。

2 HMCS6800周辺LSI

以下に述べるHMCS6800周辺LSIは、現状のマイクロコンピュータの問題点を改善するために「システムの経済性と使いやすさの向上」、すなわち具体的には機能の集積化を進め、外付コンポーネントの最少化を図り、更にマクロコマンド方式の採用によるソフトウェア設計の効率向上を主軸として開発された。更に、集積化による機能の硬直化に対しては、マイクロプログラム方式、コードセットアップ方式の採用で対処した。

2.1 CMTC(HD46502)

カセットテープは、マイクロコンピュータ用の安価な補助記憶装置として需要が期待されている。CMTCはカセットテープを制御するためのインタフェースLSIであり、ISOに準拠した記録フォーマットとデータ変調方式(Phase Modulation)を採用している。カセットテープ装置の仕様は各社各品種間でばらつきがある。CMTCでは基本的な制御回路を除き大半の機能をマイクロプログラム制御方式〔Read-only Memory(以下、ROMと略す):160バイト内蔵〕を採用して各機種間の仕様のばらつきを吸収し、更に機能の柔軟化を図った。次にソフトウェア設計の効率化を果たすために、マクロコマンド

* 日立製作所中央研究所 ** 日立製作所日立研究所 工学博士 *** 日立製作所武蔵工場

表1 CMTC(HD 46502)のマクロコマンド カセットテープを操作する各マクロコマンドは、1バイトのデータとしてプロセッサからCMTC内部のコマンドレジスタにセットされる。
CMTC内のROMを変更して、マクロコマンドを新設することも可能である。

マクロコマンドの種類	ニーモニック	マクロコマンドの機能
Set Load Point	SLP	テープのスタートポイント(BOTの位置)にイニシャライズする。
Write One Block	WOB	所定のブロックギャップを確保したのち、1ブロックデータをテープに書く。ブロック長はデータワードカウンタにソフトで与える。
Read One Block	ROB	プリアンプルを検出し、1ブロックのデータをテープから読み出す。
Write File Mark	WFM	所定のブロックギャップを確保したのち、ファイルマークをテープ上に記録する。
Skip One Block	SOB	1ブロックのデータをスキップ(読みとばし)して停止する。
Reverse One Block	REV	逆方向に1ブロック長テープを巻きもととして停止する。
Search File Mark	SFM	ファイルマークを検出するまでテープを前進させ、ファイルマークを検出するとファイルマーク直後のブロックギャップ中に停止する。
Erase	ERS	約3in長の記録を消去して停止する。
Rewind	RWD	テープを高速で巻きもととし、BOTの点で停止する。したがって、巻きもとし時のSLPがこのマクロに包含される。
Reverse Erase	RVE	テープを逆方向に巻きもとしながら記録を消去する。
High Speed Search	HSS	高速走行でファイルマークをサーチする。ファイルマークが検出されると停止する。SFMの高速化である。

方式を採用した。マクロコマンド方式とは、カセットテープ装置の作動時のシーケンスを分析し、マクロな機能として基本操作を分類定義するものである。定義された基本操作をマクロコマンドと呼び、ソフトウェアはこれら定義されたマクロコマンドをCMTCに対して発行すればよい。マクロコマンドを実行するための細部の制御は、LSI内部で行なわれる。表1はCMTCで定義された11種のマクロコマンドの概要を示すものである。図1にCMTCの機能ブロック図とインタフェース信号名とを記載したが、カセットテープ装置側のインタフ

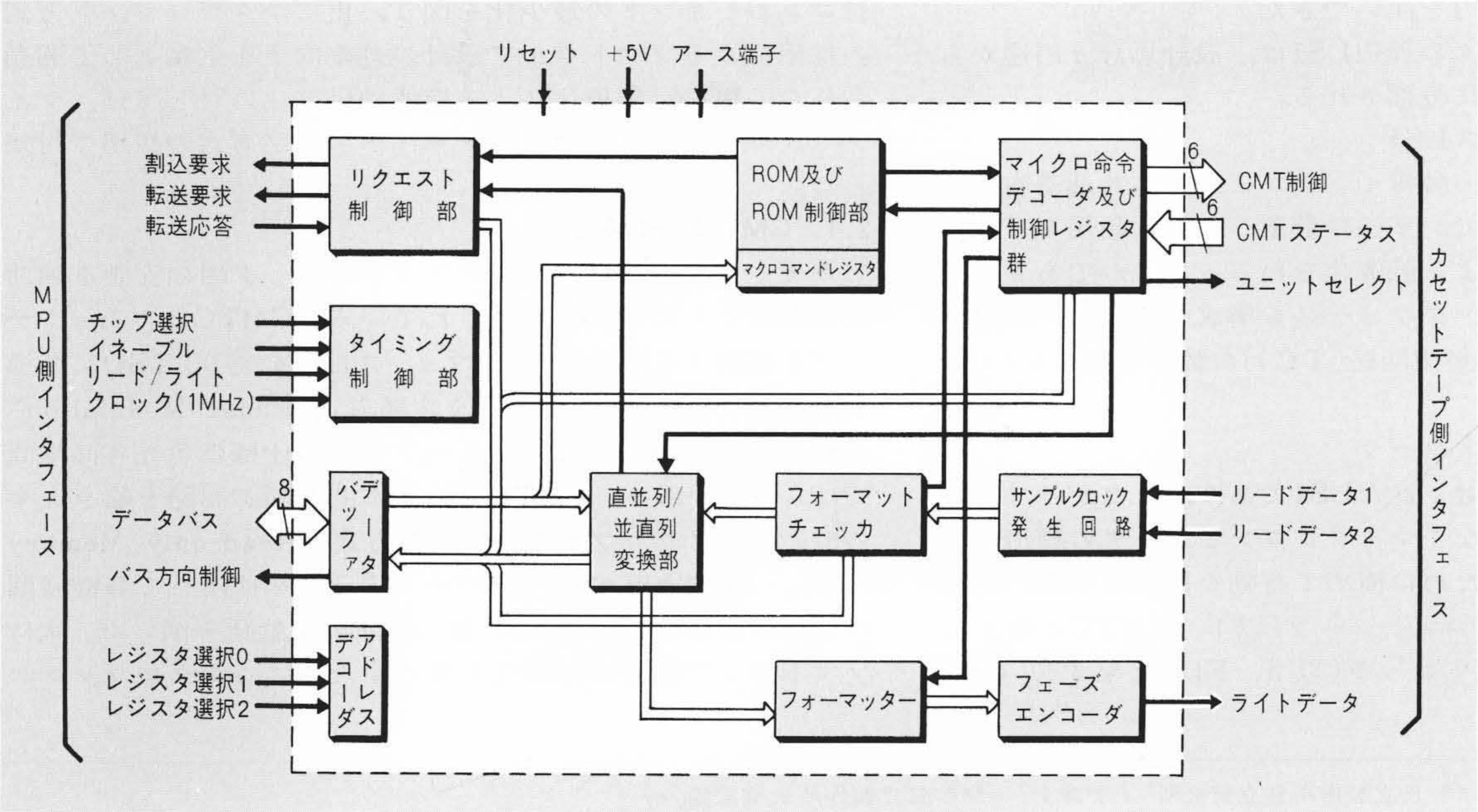


図1 CMTC(HD46502)機能ブロック図
CMTCは内部に160バイトのROMを持ち、カセットテープの仕様の変更、機能の柔軟性を実現できる。

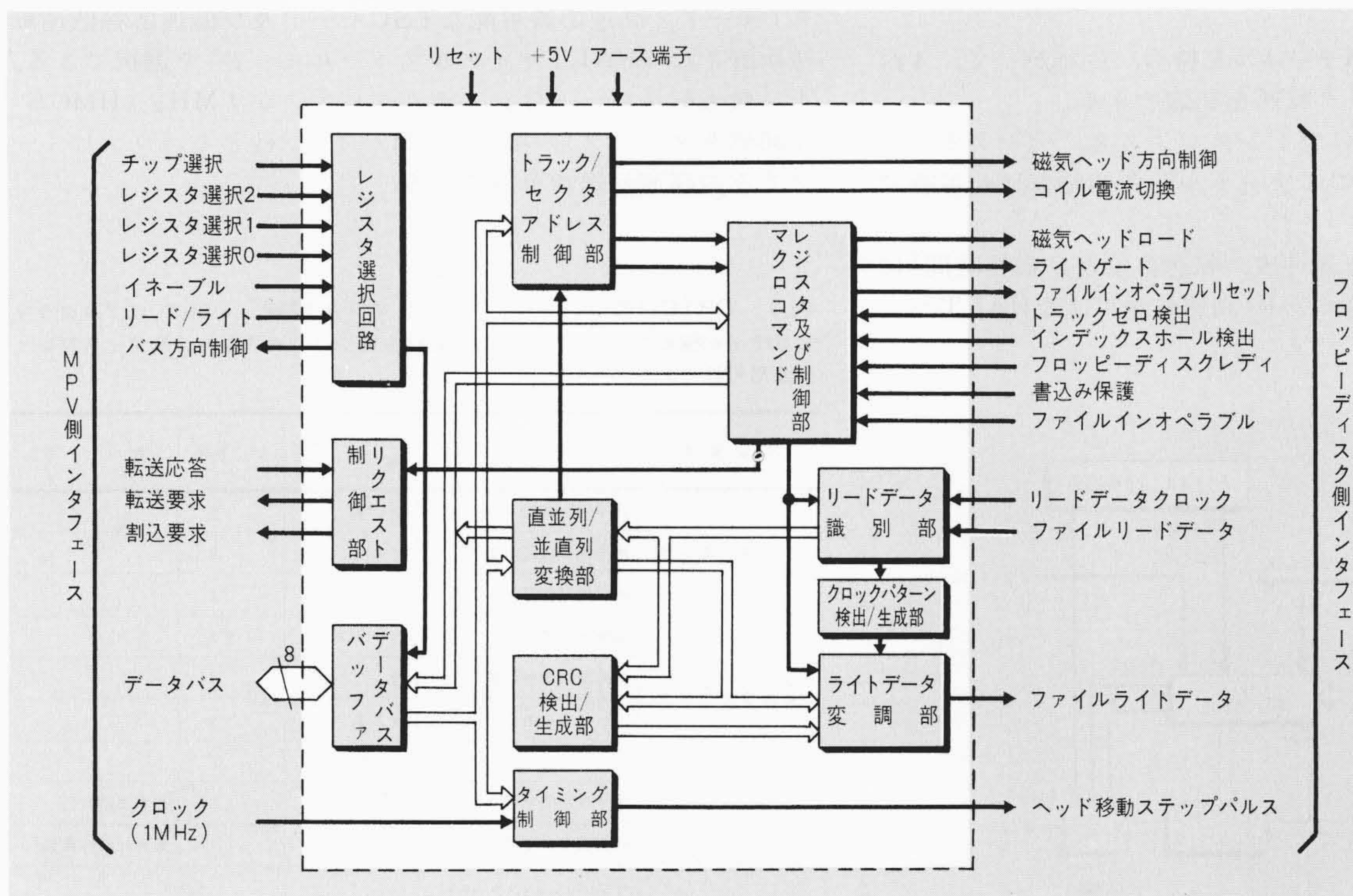


図2 FDC(HD46503) 機能ブロック図 FDCはIBM3740コンパチブルに作成されヘッドのロード時間、セトリグ時間はセットアップレジスタを用いてプログラマブルである。VFO回路だけを外部に設ける。

(1)ヘッド操作制御(ヘッドの移動方向、移動時間、セトリグ時間など)、(2)アドレスマークを含めた書込み・読出しデータの変復調とフォーマッティング、(3)CRC〔ID(Identification)部、データ部〕の生成と検出、(4)データ転送のための同期化信号発生、(5)各種エラー情報の表示、(6)DMAインタフェースの内蔵、(7)IDパートの検索とアドレス照合、(8)アドレスマークの生成と検出、(9)記録ギャップの確保、(10)マルチセクタ操作、(11)トラックのイニシャライズなど。

表2 FDC(HD46503)のマクロコマンドとその概要 フロッピーディスクを操作する各マクロコマンドは、1バイトのデータとしてプロセッサからFDC内のコマンドレジスタにセットされる。FFWを用いてトラックのフォーマッティングが可能となる。

マクロコマンド名	ニーモニック	マクロコマンドの機能
Seek Track Zero	STZ	ヘッドをトラックゼロの位置までシークする。
Seek	SEK	指定したトラックへヘッドを移動する。
Single Sector Write	SSW	指定したセクタに1ブロック(128B)のデータを記録する。
Single Sector Write with Delete Data Mark	SWD	指定したセクタにデリートデータマークを付加して、1ブロックデータを記録する。
Single Sector Read	SSR	指定したセクタより1ブロック(128B)のデータを読み取る。
Read CRC	RCR	指定したセクタのCRCチェックを行なう。
Multi-Sector Write	MSW	指定したセクタから論理的に連続するNセクタにデータを記録する。Nは指定可能
Multi-Sector Read	MSR	指定したセクタから論理的に連続するNセクタからデータを読み出す。Nは指定可能
Free Format Write	FFW	IBMフォーマットを無視して、任意のパターンをべた書きする。
Free Format Read	FFR	記録フォーマットに関係なくすべての記録情報を読み出す。

なおVFO(Variable Frequency Oscillator)回路はLSI上に集積化されていないので、フロッピーディスクドライブ、又はその外部に実装しなければならない。

2.3 CRTC(HD46505)

CRTCはラスタスキャンの偏光系を持つCRTとマイクロプロセッサとを結合するためのLSIであり、基本的には、外部から1文字表示単位のタイミング信号を受け、これをもとに指定された各種の制御タイミングを発生するものである。特にこのCRTCは、表3に示すように多種多様な表示形態に容易に対応できるような制御タイミングのプログラマビリティを持っていると同時に、図3から分かるようにディスプレイとしてプロセッサの処理能力を最大限に発揮できるようなデータストラクチャを提供することを目的に開発されている。

このCRTCの特長は図3から明らかなように、デュアルポートのワークメモリ〔Random Access Memory(以下、RAMと略す)〕を前提としていることで、同図のような構成にすることによりディスプレイとして次のような効果が期待できる。

- (1) プロセッサのプログラム動作と表示のためのリフレッシュ動作を完全に時分割にできるので、プロセッサの処理能力を損なうことがない。
- (2) プロセッサのワークメモリ(RAM)から直接リフレッシュできるので、従来必要であった表示専用のラインバッファ、DMA制御回路などが不要となる。
- (3) リフレッシュデータのワードフォーマットの自由度が大きい。容易に8ビット以上にできるので図形とか漢字表示に対するコードの拡張、あるいはカラー、輝度など表示機能の拡張が容易である。

2.4 DMAC(HD46504)

DMAデータ転送は、プロセッサを介在せずにメモリと入出力装置間で直接データ転送を行なう技術であり、マイクロコンピュータ応用システムでは不可欠のシステム技術要素になりつつある。図4にDMACの内部構成ブロック図を示す。これより明らかなように、DMAC(HD46504)は次のような機能

- 的特長を持っている。
- (1) LSI内に4個のDMAチャンネルを持ち、したがって、4台の入出力装置のDMAデータ転送を制御できる。
 - (2) 各チャンネルは、個別にアドレスレジスタ、データカウンタレジスタを持っているのでチャンネル間の同時転送が可能である。
 - (3) 入出力装置の性質(転送速度、転送容量及び応答時間)によって、3種のDMA転送モード(高速転送可能なHALTモード、高速応答可能なTSCモード及び低速応答低速転送が許されるHALTサイクルスチールモード)を選択できる。
 - (4) 最大転送レートはシステムクロックが1MHz(HMCS 6800標準クロック)の場合に1Mバイト/秒とミニコンピュータ並みの高速転送が可能である。

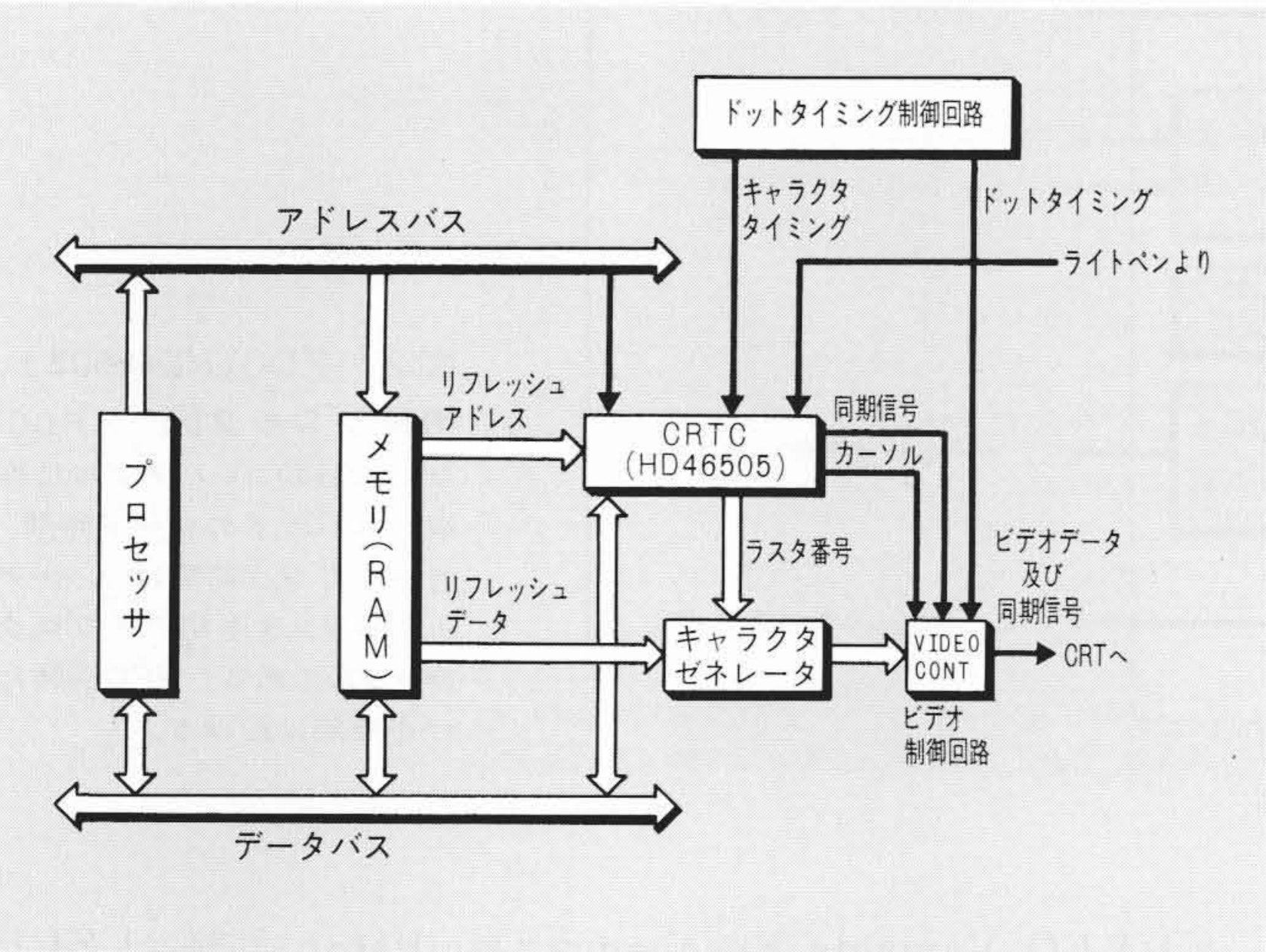


図3 CRTC(HD46505)の使用例 CRTCはRAMをリフレッシュメモリとして使用するので、システムの自由度が高くDMA転送が不要である。

ストモード、高速応答可能なTSCモード及び低速応答低速転送が許されるHALTサイクルスチールモード)を選択できる。

(4) 最大転送レートはシステムクロックが1MHz(HMCS 6800標準クロック)の場合に1Mバイト/秒とミニコンピュータ並みの高速転送が可能である。

表3 CRTC(HD46505)のプログラマブル機能 CRTCはプログラマビリティが極めて高いので、各種の仕様を持つラスタスキャン形ディスプレイに適用可能である。

可変要素	プログラマブルな機能	プログラム単位	ビット数	備考
水平タイミング	水平掃引時間	文字	8	—
	水平同期信号位置	"	8	—
	水平同期信号パルス幅	"	4	—
垂直タイミング	垂直掃引時間	行+ラスタ	7+5	—
	垂直同期信号位置	行	7	—
	1行に含まれるラスタ数	ラスタ	5	—
	インタレースの有無	3種類	2	—
画面フォーマット	水平表示文字数	文字	8	最大256字/行
	垂直表示文字数	行	7	最大128行/画面
	リフレッシュ・スタート・アドレス	文字	14	スクロール容易
その他	カーソル・アドレス	文字	14	—
	カーソル表示形態	3種類+形状	12	点滅周期、表示の可否etc
	ライトペン検出アドレス	文字	14	—

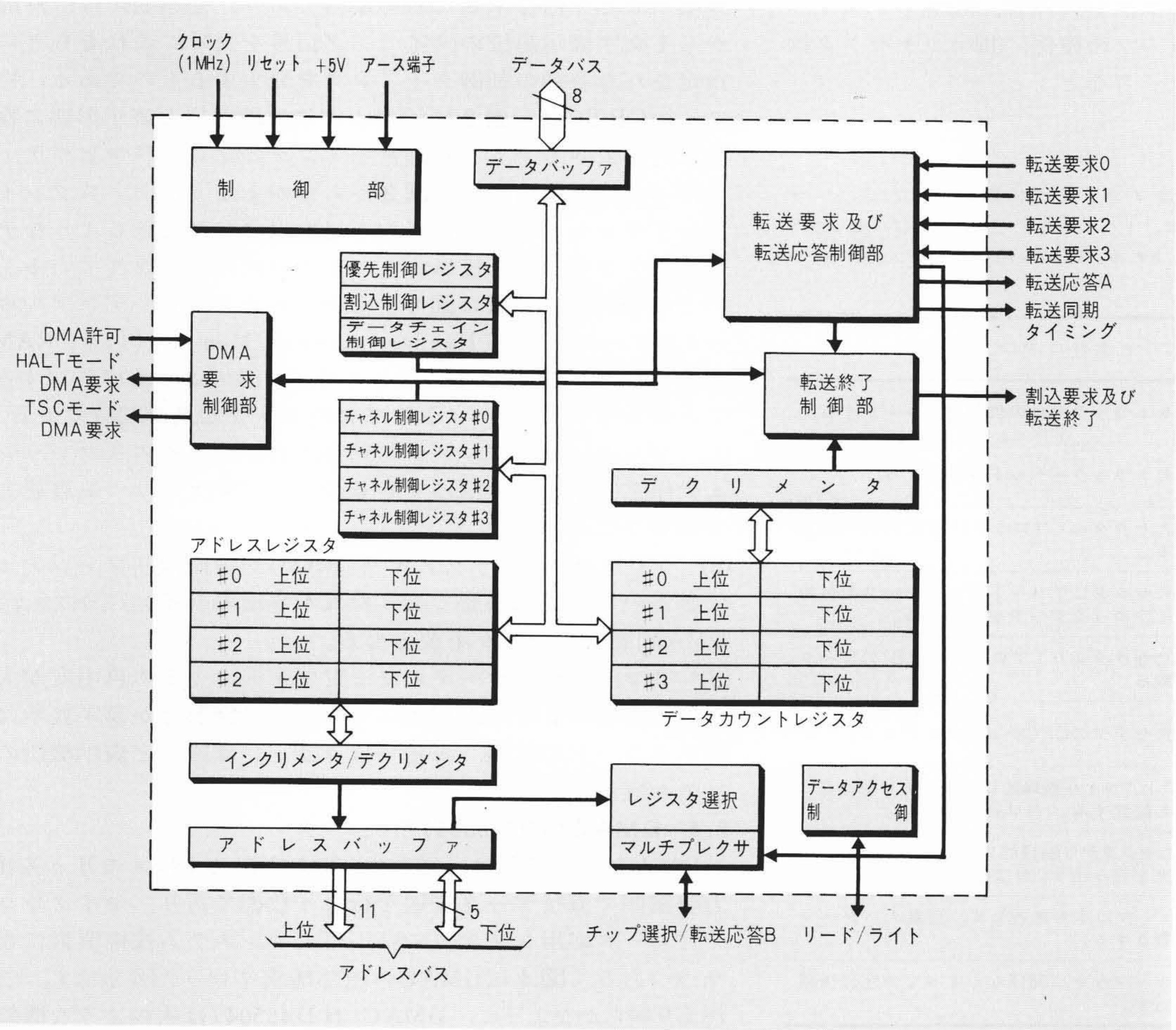


図4 DMAC(HD46504)の機能ブロック図 DMACは4チャンネルをサポートし、チャンネル別コントロールレジスタ4本と全チャンネル共通コントロールレジスタ3本により多様な機能を実現できる。

表 4 日立MOSメモリ系列 HMはRAMを表わし、HNはROM又はEP-ROMを表わす。また先頭数字が“ 4 ”はN-MOS又はC-MOSを表わし、“ 3 ”はP-MOSを表わす。

区 分	品 名	容量(bit)	構 成 (Word×bit)	外 形	アクセス時間 (ns)	サイクル時間 (ns)	電 源 (V)	他 社 相 当 品
N-MOS Static RAM	HM452102-3	1,024	1,024×1	16ピンDIP	350	350	+5	(2102A)
	HM452102-4				450	450		(2102A-4)
	HM46810A	1,024	128×8	24ピンDIP	450	450	+5	MCM6810AL
	HM472114	4,096	1,024×4	18ピンDIP	200~450	200~450	+5	2114
C-MOS Static RAM	HM435101	1,024	256×4	22ピンDIP	650	650	+5	5101L
	HM435101-I				450	450		5101L-I
	HM435101V				650	650		—
	HM4315	4,096	4,096×1	18ピンDIP	300~450	300~450	+5	—
N-MOS Dynamic RAM	HM4704-1	4,096	4,096×1	16ピンDIP	200	375	+12, +5, -5	MK4027-3
	HM4704-2				250	425		MK4027-4
	HM4711-1	4,096	4,096×1	22ピンDIP	130	290	+12, +5, -5	—
	HM4711-2				150	320		—
	HM4711-3				200	380		2107B, TMS4060-2
	HM4716-3	16,384	16,384×1	16ピンDIP	200	375	+12, +5, -5	—
	HM4716-4				250	375		—
EP-ROM	HN351702A	2,048	256×8	24ピンDIP	1,000	1,000	+5, -9	1702A
	HN462708	8,192	1,024×8	24ピンDIP	450	450	+12, +5, -5	2708
Mask-ROM	HN46830A	8,192	1,024×8	24ピンDIP	500	500	+5	MCM6830AL
	HN46532-2	32,768	4,096×8	28ピンDIP	450	450	+5	—
	HN46532-3				650	650		—

RAM, N-MOS ダイナミックRAM, EP-ROM及びMASK-ROMと豊富な品種系列を用意している。

3.1 RAMファミリ

小規模システムにはスタティクRAMが適している。それは、ダイナミックRAM特有のクロックやリフレッシュ回路を必要とせず、またインタフェースが容易で使いやすいためである。日立製作所のスタティクRAMの系列は、すべて5V単一電源であり、電源コストの面で小規模システムの場合には有利となる。

1Kバイト以下のシステムにはHM46810A(128語×8ビット)、2Kバイト前後のシステムにはHM452102(1,024語×1ビット)、又はHM472114(1,024語×4ビット)などのスタティクRAMを使用することが適当である。2~16Kバイト程度のシステムには、スタティクRAM HM472114、又はダイナミックRAM HM4704(4,096語×1ビット)を、16Kバイト以上のシステムにはダイナミックRAM HM4716(16,384語×1ビット)を使用することが適当と思われる。

また低消費電力が必要な場合には、HM435101(256語×1ビット)及びHM4315(4,096語×1ビット)などのC-MOSスタティクRAMを用意しており、バッテリー・バックアップによって記憶情報の不揮発性化が可能である。

3.2 MASK-ROMファミリ

マイクロコンピュータシステムでは、プログラムをMASK-ROMに格納するのが一般的である。日立製作所のMASK-ROMには、小規模システム用としてHN46830A、大規模システム用としてHN46532がある。

HN46830Aは1K語×8ビット構成で、4本のチップ選択端子を用いて16Kバイトまで拡張できる。またモトローラ社のMCM6830ALと完全コンパチブルである。

HN46532は4K語×8ビット構成の32KビットMASK-ROMでRAMの回路技術を応用して、高速、低消費電力、大容量を実現した。4本のチップ選択端子を用いて最大65Kバイトまで拡張できる。なお両品種とも入出力はT²L直結が可能である。

3.3 EP-ROMファミリ

日立EP-ROMには256語×8ビット構成のHN351702Aと1K語×8ビット構成のHN462708とがある。いずれもFAMOS(Floating Gate Avalanche Injection MOS)構造のメモリセルから成り、紫外線(2,537Å)照射により記憶内容を消去し、電氣的に書き替え可能な読出し専用メモリである。記憶情報の保持特性を良好にするために高温でのスクリーニングを実施し、高信頼性を確保している。HN462708は、NチャネルSiゲートMOS、HN351702AはpチャネルSiゲートMOSプロセスを用いているが、いずれも入出力はT²Lコンパチブルであり、使いやすくできている。

4 結 言

マイクロコンピュータHMCS 6800用周辺LSIとして新規開発した4品種(CMTC, FDC, CRTC, DMAC)とRAM, ROM, EP-ROMなどメモリファミリについて述べた。最近は従来の汎用インタフェースLSIに代わって専用デバイスコントローラの開発動向が強まっているが、日立製作所で今回開発したFDC, CMTCなど専用インタフェースLSIの完成により、入出力インタフェースの実装規模、価格は従来の個別ICを用いた場合に比べて $\frac{1}{10}$ ~ $\frac{1}{20}$ 、また汎用インタフェースLSIを用いた場合の $\frac{1}{5}$ ~ $\frac{1}{10}$ に改善された。またメモリファミリについてもN-MOSダイナミック、C-MOSスタティクRAMをはじめとしてEP-ROM, MASK-ROMなど、系列の強化とマイクロコンピュータ用メモリとして使いやすいアスペクト比を持つファミリの充実を図った。

今後は、マイクロコンピュータの真の普及を目指してユーザーの要望に応ずるため、技術の革新と新製品の開発に努力したいと考える。

最後に本開発に際し種々御指導、及び御援助いただいた関係各位に対し深謝する次第である。