U.D.C. [681. 327. 67. 004. 63: 539. 164. 3]: 519. 873

# ソフトエラー評価手法の確立とその応用 Development of Soft Error Evaluation Method and Its Application

α線によるソフトエラーの問題は、メモリの大容量化、微細化に伴い、ますます 重大となりつつある。しかし、技術的に困難な点が多いことから、まだその評価法 は確立できていない。今後の製品設計に有効な評価手法を確立する必要がある。

日立製作所は、従来、困難であった微量α線の分析を可能とする装置の開発、ソフトエラーの基本的性質を評価するシステムの開発を行ない、64kビットRAMに適用した。適用した結果、ソフトエラーの発生は、ブラッグの法則により説明できることが分かった。また、設計段階でソフトエラー率を予測できるソフトエラー解析プログラムの開発に成功し、実測値と計算値が良く一致することを確認した。

北出邦夫*	Kunio Kitade
篠田孝司**	Takashi Shinoda
鳥谷部 達***	Tôru Toyabe

# 1 緒 言

半導体メモリの大容量化, 微細化の前途をはばむ問題の一つとして, T.C. Mayらが発表<sup>1)</sup>した一過性の誤動作, α線ソフトエラーの問題が挙げられる。

メモリの耐 α線強度を短時間で評価する一般的手法は,強い α線束をもつ α線源による強制照射試験である。しかしこの手法だけでは,ソフトエラーの発生メカニズムを解明する

のほかに、二つのモデルの混合する「混合モデル」の3種類のモデルが認められる。

# 2 評価手法の開発とその応用

# 2.1 評価装置の開発

メモリの耐α線強度を評価する上で必要なデータは,

ことは困難であり、市場でのソフトエラー故障率を精度良く 推定することは容易ではない。また、大容量メモリでα線対 策として各半導体メーカーが実施しているチップコーティン グ品では、評価自体が困難である。更に、設計時点でのソフ トエラー故障率の予測を行なうことは不可能である。

ソフトエラーの発生源は、パッケージ材にppmオーダーで 含まれる微量のU(ウラン)、Th(トリウム)から放出される *a* 線である。この *a*線は、メモリチップに入射し、シリコン基 板内に高密度の電子正孔対を生成し、メモリデバイスの電位 分布を変化させるとともに、メモリ情報の反転を発生させる。

図1に、メモリ情報の反転を模式的に表わす。α線の入射 によって生成した電子正孔対のうち,正孔はマイナス電圧が 印加される基板側へ引かれる。逆に、電子はプラス電圧が印 加される情報蓄積部に引かれる。回路動作上、情報蓄積部に 電子が満ちた状態を情報"0",空のときを情報"1"としてい るため、情報"1"→"0"の誤動作が発生する。このような誤 動作をソフトエラーの「メモリセルモデル」と呼んでおり, 情報"1"、"0"を判定するビット線電位の変化によって発生 する「ビット線モデル2)」と区別している。ビット線は、メモ リ情報によりその電位を変化し、基準電位と比べ情報の"1"、 "0"を判定する。この変化量は極めて微少であり、センスア ンプにより増幅を受ける。メモリセルからの読み出し→セン スアンプの増幅までの極めて短い時間帯に, α線がビット線 近傍に入射すると、ビット線の電位が変化し、基準電位より も低下すると情報"1"→"0"の誤動作が発生する。逆に、基 準電位が低下すると、情報"0"→"1"の誤動作が発生する。 この二つのソフトエラーモデルの特徴は、前者が情報"1"→ "0"の反転だけ生ずるのに対し,後者が"1"→"0"と"0"→ "1"の両方向の反転が起こることである。また、前者がサイ クルタイムに無関係であるのに対し,後者は反比例する。 実際の製品では、「メモリセルモデル」「ビット線モデル」

(1) ソフトエラー率の α線エネルギー依存性, 入射角依存性



(c)メモリ情報"1"(電子「空」)→"0"(電子「満」)への反転

図 | メモリセルでの誤動作 シリコンチップ内に入射したa線は、高 密度に電子正孔対を発生し、メモリセル内での情報の反転を起こす。

23

'日立製作所武蔵工場 \*\* 日立製作所デバイス開発センタ \*\*\* 日立製作所中央研究所 工学博士

494 日立評論 VOL. 64 No. 7(1982-7)



図2 ソフトエラー評価システム ソフトエラー率の a 線エネルギー 依存性,入射角依存性を容易に評価できるシステムである。(1)真空保持部(2) RAM動作部(3)エネルギー測定部から成る。 本装置は,分解能0.07MeV, バックグラウンド0.009 a/cm<sup>2</sup>・h の性能をもっている。

また, バックグラウンド0.001~0.002α/cm<sup>2</sup>·hの比例係数管の開発にも成功<sup>3)</sup>している。

## 2.1.3 実装評価システム

メモリのソフトエラー故障率を評価するには,実装評価が 最も精度が良い。

日立製作所は低価格で大量のサンプルを評価できる実装評価システムを開発し、大量試料の実装評価を実施している。 パターン発生器により動作させたメモリの出力信号(Dout) をパリティチェッカに入力し、ソフトエラーの発生した場合、 単安定マルチバイブレータの状態を反転し、発光ダイオード を点灯させエラーの発生を確認するものである。

2.2 評価結果

2.2.1 ソフトエラー率のα線エネルギー依存性,入射角依存性 図3は,α線入射角をパラメータとしたソフトエラー率のエ ネルギー依存性を示す。

図3からソフトエラー率が最大となるα線エネルギーのあることが分かる。このピークエネルギーは、微細加工の進んだ製品ほど小さくなる。また、α線入射角が大きくなるに従い、ソフトエラー率は増加し、64kメモリでは、約60度の入射角で最大のエラー率を示すことが分かった。

シリコン内でのα線の飛程は、ブラッグの法則に従い図4

などの基本的性質。すなわち、チップに入射するα線は、種 種のエネルギー、入射角をもっている。

(2) パッケージ材から放出される α線量,エネルギースペクトラム形状。すなわち,強制照射試験の加速係数の算出。
(3) チップコート材などの α線阻止効果。

が挙げられる。

日立製作所は上記3項目に注目して、ソフトエラー評価装置,評価手法を開発した。

2.1.1 ソフトエラー評価システム

図2は、日立製作所が開発したソフトエラー評価システムの概略図である。システムは、

(1) 真空保持部

(2) エネルギー測定部

(3) メモリ動作部

の3部分から構成される。

有機薄膜を減速材として用い,メモリとα線源間に挿入す ることによって,α線エネルギーを変化できるようにした。有 機薄膜の膜厚を増すことにより,α粒子数一定のまま,エネル ギーを減ずることができる。

システムを真空内に保持し、α線の飛程を長くすることでソフトエラーのα線エネルギー依存性、入射角依存性の評価を可能とした。

2.1.2 微量 α 線分析装置

 $\alpha$ 線源による強制照射試験により、ソフトエラー故障率を 精度良く推定するには、パッケージ材から放出される  $\alpha$ 線の 線量、エネルギー分布を把握し、 $\alpha$ 線源の加速係数を算出して おく必要があるが、パッケージ材から放出される  $\alpha$ 線の線量 は極めて微量で、計測が困難であった。 日立製作所は三極管構造をもつ低バックグラウンド、高分 解能微量  $\alpha$ 線分析装置を開発<sup>3)</sup>した。各電極の電位を適切に 与え分析効率を上げることができた。有効面積を500cm<sup>2</sup>と大 きくして大量試料の計測を可能とし、微量 $\alpha$ 線の分析を短時 間で実行でき、しかも精度を良くしている。

に示すように,静止直前で最大の電子正孔対を生成する<sup>4)</sup>。ある限られた領域に発生した電子正孔対だけがソフトエラーを 発生すると考えれば,同図に示すように,入射エネルギーの 大小により,ソフトエラーに敏感な領域での生成電子正孔数



 $\frac{1}{1}$   $\frac{1}{2}$   $\frac{$ 

図3 入射角をパラメータとしたソフトエラー率のエネルギー依存性 a線の入射角をパラメータとしたときのソフトエラー率のエネルギー 依存性を示す。ソフトエラー率が最大となるエネルギーをもち、入射角が深くなるに従い最大値となるエネルギーは大きいほうにシフトする。

 $\mathbf{24}$ 





図4 ブラッグの法則によるソフトエラーモデル シリコン内に入 射した a線が発生する電子正孔対は、ブラッグの法則に従い静止直前でその数 は最大となり、ソフトエラー率の入射角、エネルギー依存性を発生電子正孔数 で説明できる。

が変化する。この関係は、ソフトエラーのエネルギー依存性、 入射角依存性の関係をよく説明できる。

## 2.2.2 微量 *α* 線分析結果

図5は、セラミックパッケージの金めっき金属キャップから放出される  $\alpha$ 線エネルギー分布を示すもので、 $0 \sim 9 \, \text{MeV}$ の広いエネルギー帯をもっている。このようなエネルギーの  $\alpha$ 線が、様々な入射角でチップに入射するため、強制照射試験の結果だけで市場でのエラー率を推定することは危険であり、前項の性質を考慮しておく必要がある。表1に、種々の パッケージ材から放出される  $\alpha$ 線量を示した。

2.2.3 ホットリッドによる加速評価

強制照射によるエラー率の推定の問題点と,大量サンプル と長時間を要するという実装評価での問題点を緩和するのが, パッケージ材よりも比較的多くの放射性同位元素を含む物質

表 | パッケージ材のα線放出量 パッケージ材から放出されるα線放 出量を示した。

	Second Concerns	(	

数,評価時間の問題を解決できる。単純な実装評価との良い 相関性をもっていることを確認している。

# 3 チップコート材の α 線阻止効果

#### 3.1 ポリイミド樹脂のα線阻止効果

大容量メモリで必須となりつつあるのがチップコート技術 である。日立製作所では、ポリイミド樹脂(以下、PIQ<sup>®\*)</sup>と 略す。)コートにより  $\alpha$ 線対策を図っている。図6に、PIQ<sup>®</sup>に よるソフトエラー率の低減の様子を示す。5.48MeVのエネル ギーピークをもつAm(アメリシウム)線源では、PIQ<sup>®</sup>厚15 $\mu$ m のとき、エラー率はチップコートなしよりもかえって増加して いる。この現象は、ブラッグの法則モデルによって説明でき る。コート厚が薄い場合、ソフトエラーに敏感な領域で入射  $\alpha$ 線を静止させるためである。最大ピークエネルギー7.12MeV のRa(ラジウム)線源の結果から、PIQ<sup>®</sup>45 $\mu$ m厚では、少なく とも、そのエネルギー以下の $\alpha$ 線は、エラー発生がなくなる ことから、完全に遮へいされるものと考えられる。

### 3.2 チップコート品のエラー率推定手法<sup>5)</sup>

前掲図5の結果から、PIQ<sup>®</sup>45μmで7.12MeV以下の、α線 は遮へいされると考えられる。したがって、チップに進入す るα線は、同図の7.12~9MeVだけであり、しかも、2MeV以下に 減衰して進入すると考えられる。この領域のα線は、全体の2 %以下である。2MeV以下のα線に対するソフトエラー率は、 前掲図3に示す結果から、最大時と比べ二桁以下になっている。 更に、入射角は大きくなるに従い、エラー率はエネルギーの大 きいほうヘシフトすることから、垂直入射の場合が最悪条件とな る。したがって、PIQ<sup>®</sup>コートしたメモリは、しない場合に比べて 2%と二桁以下の乗算から、<sup>1</sup>/<sub>5,000</sub>以下に低減される。実装試 験の結果、2×10<sup>6</sup>デバイス時間までエラー発生はなく、<sup>1</sup>/<sub>2,500</sub> までソフトエラー率が低減されていることを確認している。

25

N	ケージ材	α線放出量(α/cm <sup>2</sup> ·h)
セラミックパッケージ	パッケージ本体	0.4
	メタルリッド	0.1以下
ガラス封止パッケージ	セラミックベースキャップ	0.4
	封止ガラス	~ 3
プラスチ・	ックパッケージ	0.1

496 日立評論 VOL. 64 No. 7(1982-7)



図6 PIQ®のソフトエラー防止効果 PIQ®膜厚によるソフトエラー の減衰効果を示す。45µm厚のPIQ<sup>®</sup>により、ソフトエラーは完全に発生しなく なる。

図7 ソフトエラー率のメモリー電荷依存性 メモリセル電荷量Os を変えたときのソフトエラー率をコンピュータシミュレーション解析した結果

と実測結果を示す。良い一致が見られる。

#### ソフトエラー解析プログラム 4

α線ソフトエラーに関するコンピュータシミュレーション 解析には、IBM社、インテル社などの発表6)がある。しかし、 その解析は、α線の入射により発生する電子の拡散運動を定 量化する過渡現象や,拡散層に捕獲される電荷量の解析だ けにとどまり、実際に研究者が知りたい、ソフトエラー発 生率にまで言及していない。一方,日立製作所の研究所,開 発センターで開発したソフトエラー解析プログラム(以下. HSERAM<sup>7)~9)</sup>と略す。)は、実装状態でのソフトエラー率、強 制照射試験でのソフトエラー率を精度良く計算できる。

図7は、メモリセル電荷量とソフトエラー率の関係を、 HSERAMによるシミュレーションと実測により求めた7)~9)結 果であり、シミュレーションと実測との良い一致が見られる。 このように市場でのソフトエラー故障率を精度良く予測でき ることは、耐α線強度の向上に大いに寄与し、今後の製品設 計に有効に活用できる。すなわち、製品試作を行なわなくて も設計段階でソフトエラー率が予測可能であるため、耐α線 強度が十分にある製品開発の早期化に有効であり, 現在効果 的に活用している。

#### 5 結 言

以上を要約すると,

(1) ソフトエラー評価システムを開発し、その結果得られた α線エネルギー依存性,入射角依存性などは、ブラッグの法 則による電子正孔発生割合で説明できることを明らかにした こと。 (2) パッケージ材から放出される微量のα線量,エネルギー スペクトラム形状を計測できる α線分析装置を開発したこと。 (3) 実装評価システムを開発し、大量サンプルによる実装評 価の実施, ホットリッドによる加速評価を可能とし, 市場で のソフトエラー故障率を精度良く推定できるようにしたこと。

(4) チップコートを施した大容量メモリの評価手法,市場で のソフトエラー故障率の予測手法を確立したこと。

(5) ソフトエラー解析プログラムの開発を行ない、実装時の ソフトエラー率予測に有効に活用できる見通しを得たこと。

以上のように、ソフトエラーの評価手法の開発を多面的な 視点から行ない,実際の製品に応用し,有効に活用できる見 通しを得た。

# 参考文献

- T. C. May, et al. : A New Physical Mechanism for 1) Soft Errors in Dynamic RAMs, Proc. 1978 IEEE IRPS pp. 33~40
- N. Motoki, et al. : Development of the Method to Deter-2) mine the Critical Energy for the Soft Error in Dynamic RAM, Proc. 1979 ISTFA pp. 191~193
- N. Motoki, et al. : Alpha Flux Measuring and Soft Er-3) ror Evaluating Techniques, Proc. 1980 ISTFA pp. 30~36
- D. S. Yaney, et al. : Alpha Particle Tracks in Silicon 4) and Their Effect on Dynamic MOS RAM Reliability, IEEE Trans. on Electror Devices, Vol. ED-26 pp. 10~16 (1979)
- 北出、外:ポリイミド樹脂コーティングによるソフトエラー 5) 防止効果,昭和56年度電子通信学会,半導体材料部門全国大 会, p.63
- S. Kirkpatrick : Modeling Diffusion and Collection of 6) Charge from Ionizing Radiation in Silicon Devices, IEEE Trans. on Electron Devices, Vol. ED-26 pp. 1742~1753 (1979)

T. Toyabe, et al. : A Soft Error Rate Model for MOS 7) Dynamic RAMs, IEEE Trans. on Electron Devices, Vol. ED-29, pp. 732~737 (1982) K. Mitsusada, et al. : Design for Alpha Immunity of 8) MOS Dynamic RAM's, 1981 IEDM 2.5 pp. 36~39 篠田,外:64kビットダイナミックRAMのソフトエラー率解 9) 析,昭和56年度電子通信学会,半導体材料部門全国大会p.61

26