

光通信用受光素子

Photodetectors for Optical Communications

光ファイバの低損失波長が0.8から1.3 μm 帯へ移り、各波長帯で光通信用受光素子が要請されている。これにこたえて素子構造・結晶成長技術を中心に、受光素子の開発を進めた。

0.8 μm 帯用Si受光素子として不純物濃度分布に特徴のある構造をもつAPD及び5V動作PIN-PDを提案し、高純度結晶成長技術を開発して実現した。APDはイオン化係数比0.03、降伏電圧約140V、PIN-PDは5Vバイアスで遮断周波数340MHzの特性をもつ。

1.3 μm 帯用受光素子として、結晶内部で光を吸収するInGaAsP/InPヘテロ構造のPIN-PDを提案し、低温液相成長技術の開発により実現した。開発素子は波長1.0～1.5 μm に感度を持ち、1GHz以上の高周波応答が可能である。

大内博文* Hirobumi Ôuchi

榊 重雄** Shigeo Sakaki

松崎 均*** Hitoshi Matsuzaki

1 緒言

低損失光ファイバと室温連続発振半導体レーザが時を同じくして世に出て以来、光通信の実用化に向けた研究・開発が活発化した。光ファイバはその後の技術的進歩によって驚くほどの低損失化が進み、それと同時に最小損失波長は、長波長化の一途をたどって0.8 μm 帯(短波長帯)から1.3 μm 帯(長波長帯)へ移った。受光素子の研究・開発はSiに代表される0.8 μm 帯用とIII-V化合物半導体やGeを主材料とした1.3 μm 帯用とに分かれた。Si受光素子は理論的な構造解析が進むとともに、その構造を実現する結晶成長技術やプロセス技術も進展した。低雑音APD(アバランシェフォトダイオード)や低動作電圧PIN-PD(PINフォトダイオード)が実現され、光通信システムに実用化されている。一方長波長受光素子は、混晶比を変えることによって波長感度領域を制御できること、及びヘテロ接合を利用することによって比較的低暗電流化が得られることから、化合物半導体素子の開発が主流となっており、特性の良いPIN-PDが開発される機運にある。しかし、APDとしては増倍雑音特性や結晶欠陥などに問題があり、量子井戸構造¹⁾を利用するなど新たな探求を含めた検討が続いている。この一方で、低動作電圧でAPDに匹敵する増倍作用のあるPIN-PDとFET(電界効果トランジスタ)の集積化受光素子の研究が活発化している²⁾。

上述した背景の下で、日立製作所では結晶成長技術の開発を主体に、光通信用受光素子の開発に当たってきた。以下本稿では、Si APD、PIN-PD及び長波長PIN-PDの構造設計、特性について述べる。

2 シリコン受光素子

2.1 Si APD

2.1.1 APDの構造と製作法

光通信用APDは高量子効率、高速応答ができる上にアバランシェ増倍雑音が小さく、動作電圧が低いことが要請される。しかし、これらの特性の間には相反関係がある。この関係を改善するため、理論的な構造解析に基づき図1に示す構造のAPDを開発した³⁾。本構造の特徴は不純物濃度の大きさが $p > p^- > \pi$ というp形層の濃度分布にある。接合を形成するp⁻層

には高い電界が形成され、この領域を光励起キャリアが通過する際アバランシェ増倍を起こす。濃度が高く、厚さの薄いp形層はp⁻層での高い電界を急激にドリフト電界まで低下させる役割を果たす。p層が導入された効果によって、APDの雑音特性と降伏電圧はp⁻層によって支配されることになり、p⁻層の不純物濃度と厚さを最適化することによって低雑音化、低動作電圧化を実現できる。高純度で厚い π 層は入射光の大部分を吸収する役割を果たし、発生した光励起キャリアが飽和ドリフト速度で接合へ走行するのに必要な最小ドリフト電界が形成されている。したがって、 π 層の厚さは量子効率を決定し、キャリアが接合まで走行するのに要する時間は応答速度を支配する。

高純度の気相エピタキシャル成長技術⁴⁾及び精密な不純物濃度制御技術を開発し、本構造を実現した。p⁺基板上に π 、p、p⁻層を連続的に成長する。p⁻、 π 層は各々厚さ3.5 μm 、

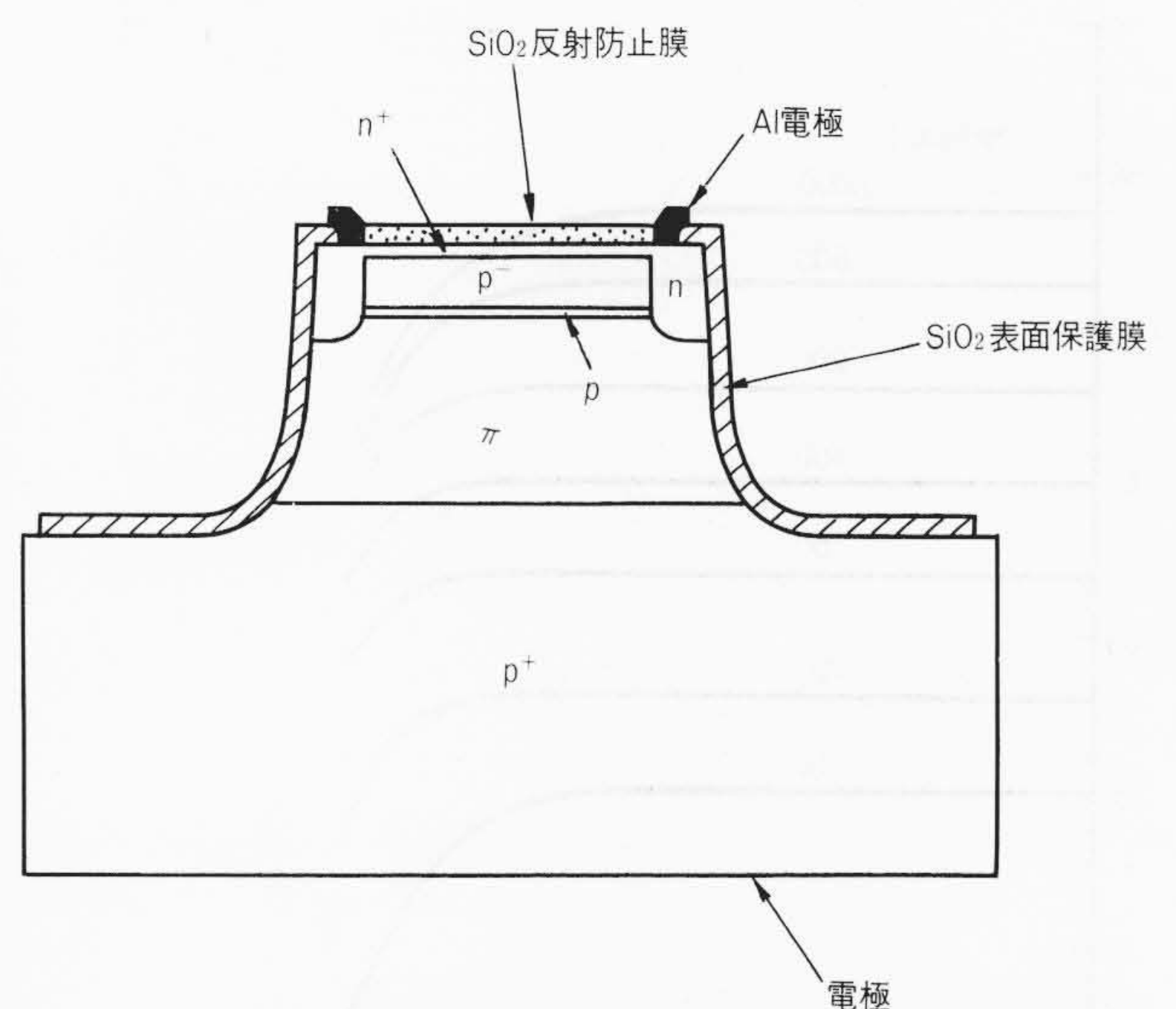


図1 開発した $n^+p^-p\pi p^+$ 形APDの断面構造 入射光は広い π 層で吸収され、発生したキャリアは飽和ドリフト速度で高い電界が印加されているp⁻層へ走行し、アバランシェ増倍が起こる。

* 日立製作所中央研究所 工学博士 ** 日立製作所高崎工場 *** 日立製作所日立工場

25 μm , 不純物濃度 $2 \times 10^{15}\text{cm}^{-3}$, $1 \sim 5 \times 10^{13}\text{cm}^{-3}$ である。受光面周辺での降伏を防止するためガードリング用 n 形拡散層を形成し、再び拡散によって浅い n⁺層を形成して pn 接合を作製した。接合露出端面での電界を緩和するためメサ形にエッチングした。表面保護膜として SiO₂膜を形成した後、波長 0.83 μm に合わせて SiO₂反射防止膜を形成した。蒸着によって電極を形成した後、ピル形パッケージにマウントした。受光面直径は 300 μm である。

2.1.2 APDの特性

開発APDは0.45~1.0 μm の波長範囲に感度があり、波長0.83 μm での量子効率は70%である。典型的な素子の降伏電圧は約140Vであり、降伏電圧近傍での暗電流は1 nA以下であった。降伏電圧近傍でのパッケージを含めた素子容量は1.4pFである。

図2は開発したAPDの周波数応答特性の光増倍率依存性を示す。印加電圧が小さく増倍率が低い場合、光吸収領域の π 層にかかる電界は飽和ドリフト速度を維持するのに必要な電界に達していないため、発生したキャリアが接合まで走行する時間によって応答特性は制限される。一方、印加電圧が降伏電圧に近く数百以上の増倍率になると、アバランシェ領域でのなだれ増倍の立上り時間が応答速度を制限する要因となる。このためAPDの応答性は増倍率と遮断周波数(3 dB低下)の積で表わすことができ、図2から増倍率500での増倍率-遮断周波数積は250GHzを得る。

図3は代表的なAPDの増倍雑音と増倍率の関係を示す。×印は実験値、実線は理論計算値を示す。アバランシェ増倍に伴って生じる付加雑音の大きさを表わす余剰雑音は、増倍率が大きくなるとともに増加することが分かる。この雑音はAPDの実用システムのSN比(信号対雑音比)を決定する主要因となっており、余剰雑音が小さいほど高い増倍率で動作させることができる。余剰雑音の指数を示す実効的な正孔対電子のイオン化係数の比、 K_{eff} は開発素子では約0.03と見なすこ

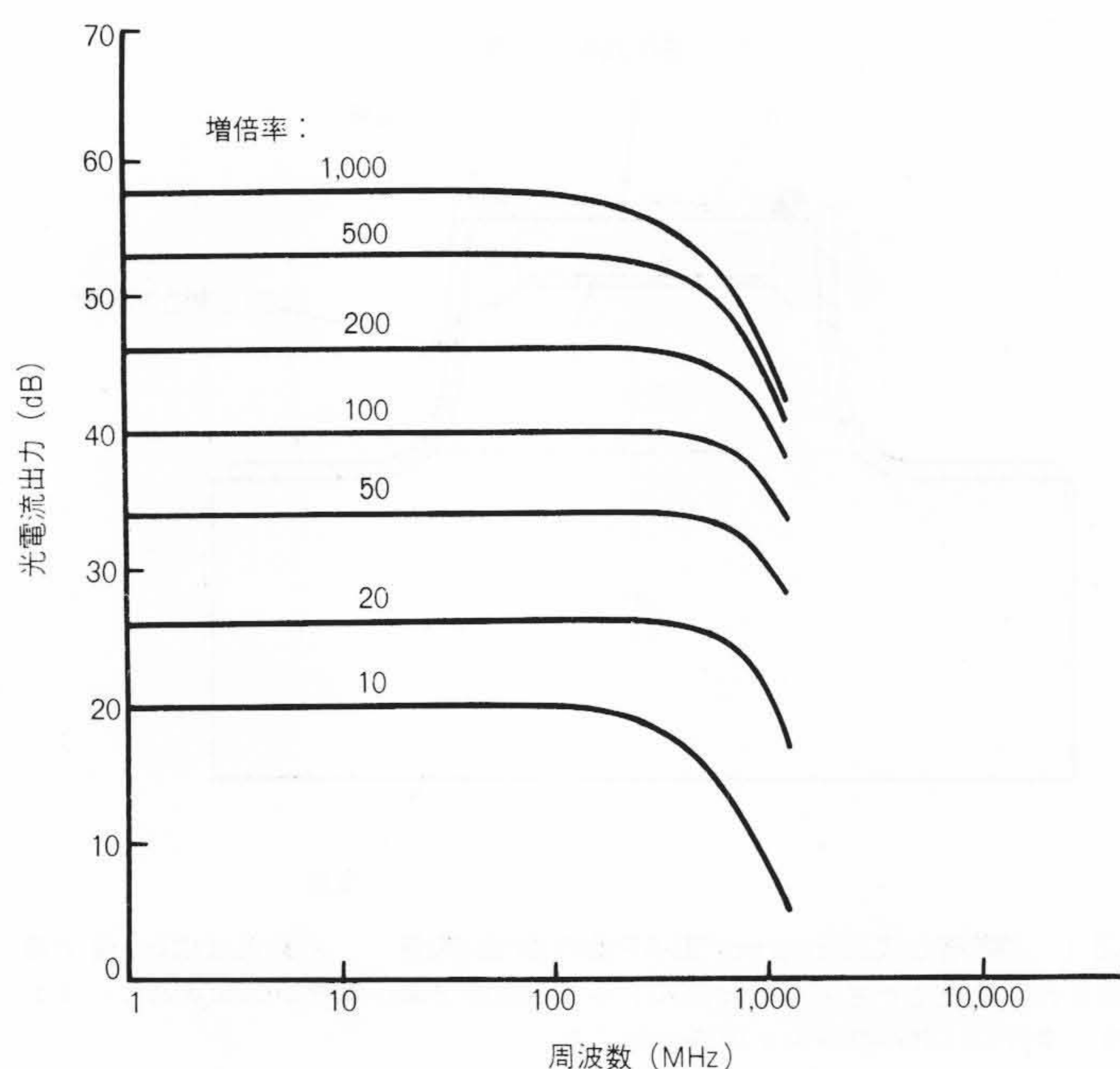


図2 n⁺p-pπp⁺APDの周波数応答特性 低増倍率ではキャリアの走行時間、高増倍率ではなだれ増倍の立上り時間によって応答速度が決定される。増倍率500での増倍率・遮断周波数積は250GHzであることが分かる。

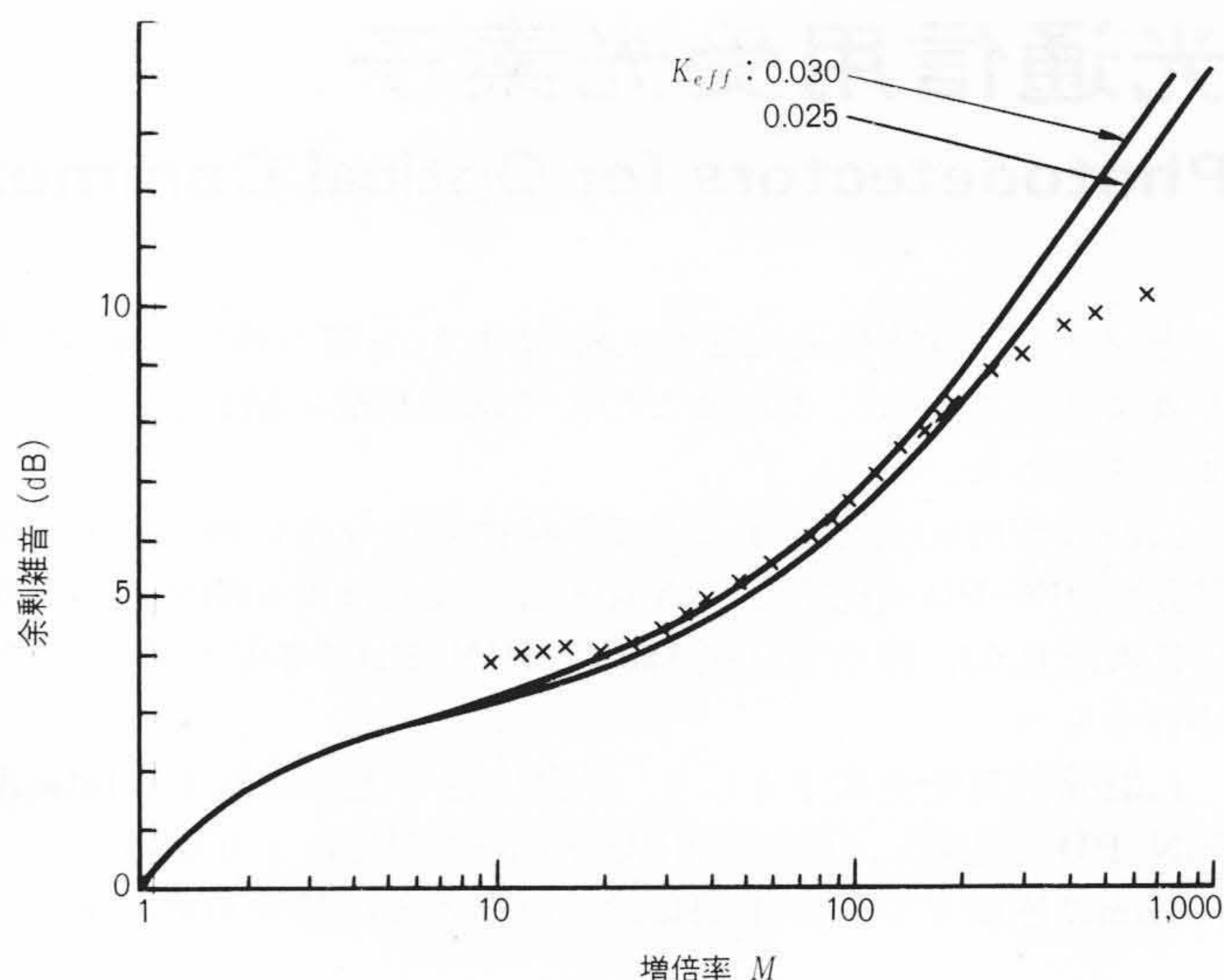


図3 n⁺p-pπp⁺APDの増倍雑音特性 増倍率が高くなるにつれて、増倍雑音は著しく大きくなる。実効的イオン化係数比 K_{eff} は0.03であることが分かる。

とができ、低動作電圧にもかかわらず低い雑音特性を実現できた。

2.2 Si PIN-PD

2.2.1 PIN-PDの構造と製法

PIN-PDは低い動作電圧で高量子効率・高速応答が可能ながことが要請される。Siは0.8 μm 帯の光吸収係数が小さいため、高量子効率を得るには広い空乏層が必要とされる。低い動作電圧で広い空乏層を得るには、光吸収領域の不純物濃度を低くすることが必要となる。開発したPIN-PD⁵⁾は図1に示した構造の中で、p⁻-p- π 領域を π (i)層で置き換えたことを除いて、基本的にはAPD構造と同じである。ホットダイオードは量子効率が70%以上、5Vの電圧でi層は空乏層化することを設計条件とし、i層は厚さ35 μm 、不純物濃度 $1 \times 10^{13}\text{cm}^{-3}$ 以下とした。

高純度エピタキシャル成長技術⁴⁾を適用してp⁺基板上に濃度 $5 \times 10^{12}\text{cm}^{-3}$ のi層を形成し、APDと同じ考えに従って製作工程を遂行した。チップはピル形あるいはTO-18形パッケージにマウントした。受光面の直径は300 μm である。

2.2.2 PIN-PDの特性

開発したホットダイオードの分光感度は0.45~1.0 μm の波長範囲にあり、波長0.83 μm での量子効率は約70%である。効率は約70%である。

典型的な素子の暗電流は室温、5Vバイアスの下で約50pAであり、周囲温度が70°Cで約3 nAである。逆方向耐電圧は100V以上であり、100Vでの室温暗電流は0.1nA以下である。素子の接合容量は無バイアスのとき約1.4pFであり、約3V以上のバイアス電圧では約0.8pFの一定値となる。

図4は典型的な開発素子の周波数応答特性を示す。入射光0.83 μm 、負荷抵抗50 Ω の条件で、ネットワークアナライザを用いて測定した。3 dB低下の遮断周波数は5Vバイアス状態で約340MHzであり、30V以上のバイアス電圧を印加すると1 GHzに達することが分かる。

3 長波長ホットダイオード

3.1 InGaAsP/InP PIN-PDの構造と製法

InP系化合物半導体は、禁止帯幅以上のエネルギーの光に

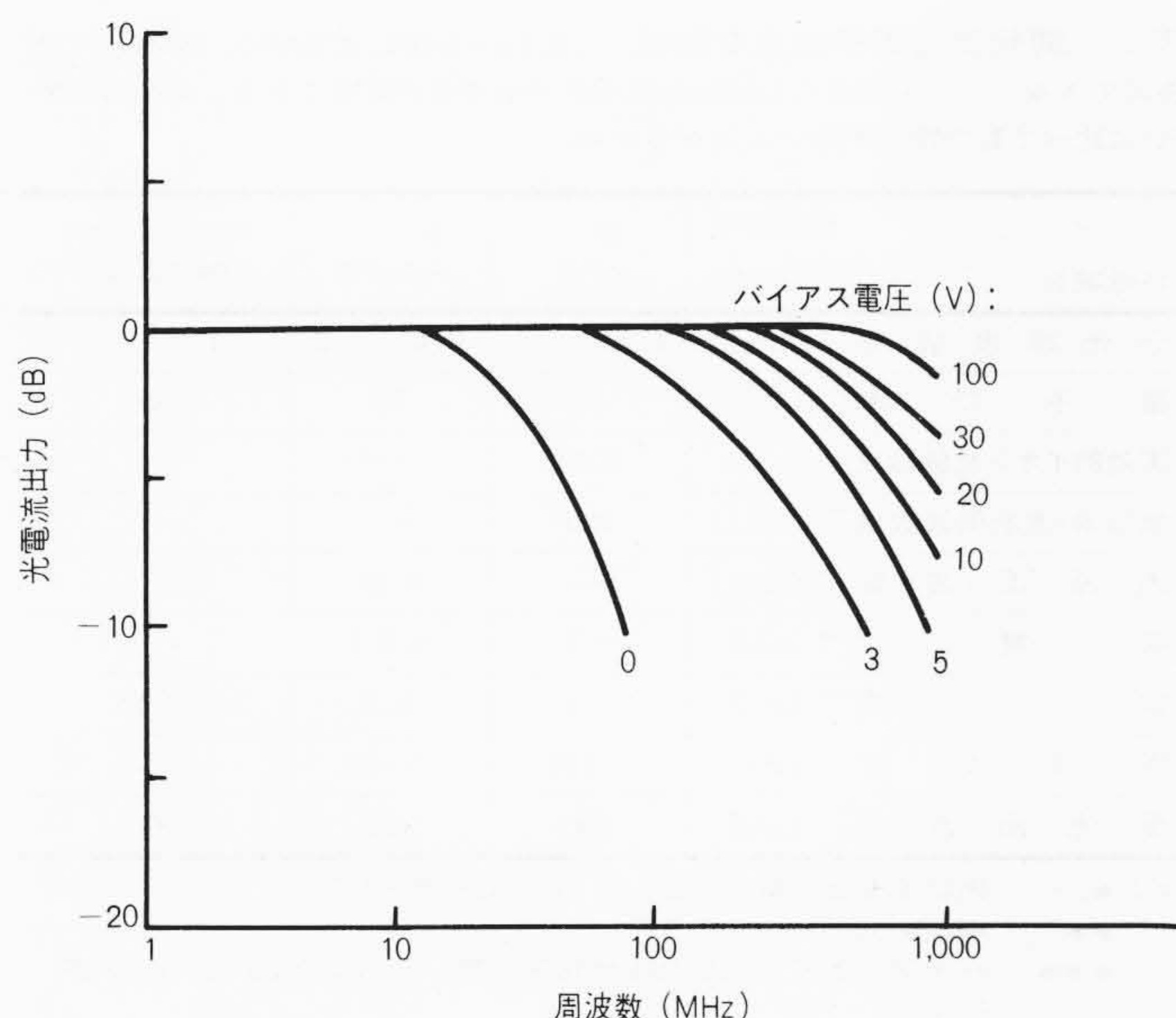


図4 Si PIN-PDの周波数応答特性 逆バイアス電圧が大きくなると、周波数応答特性は改善される。5 Vバイアスで遮断周波数は約340MHzに達する。

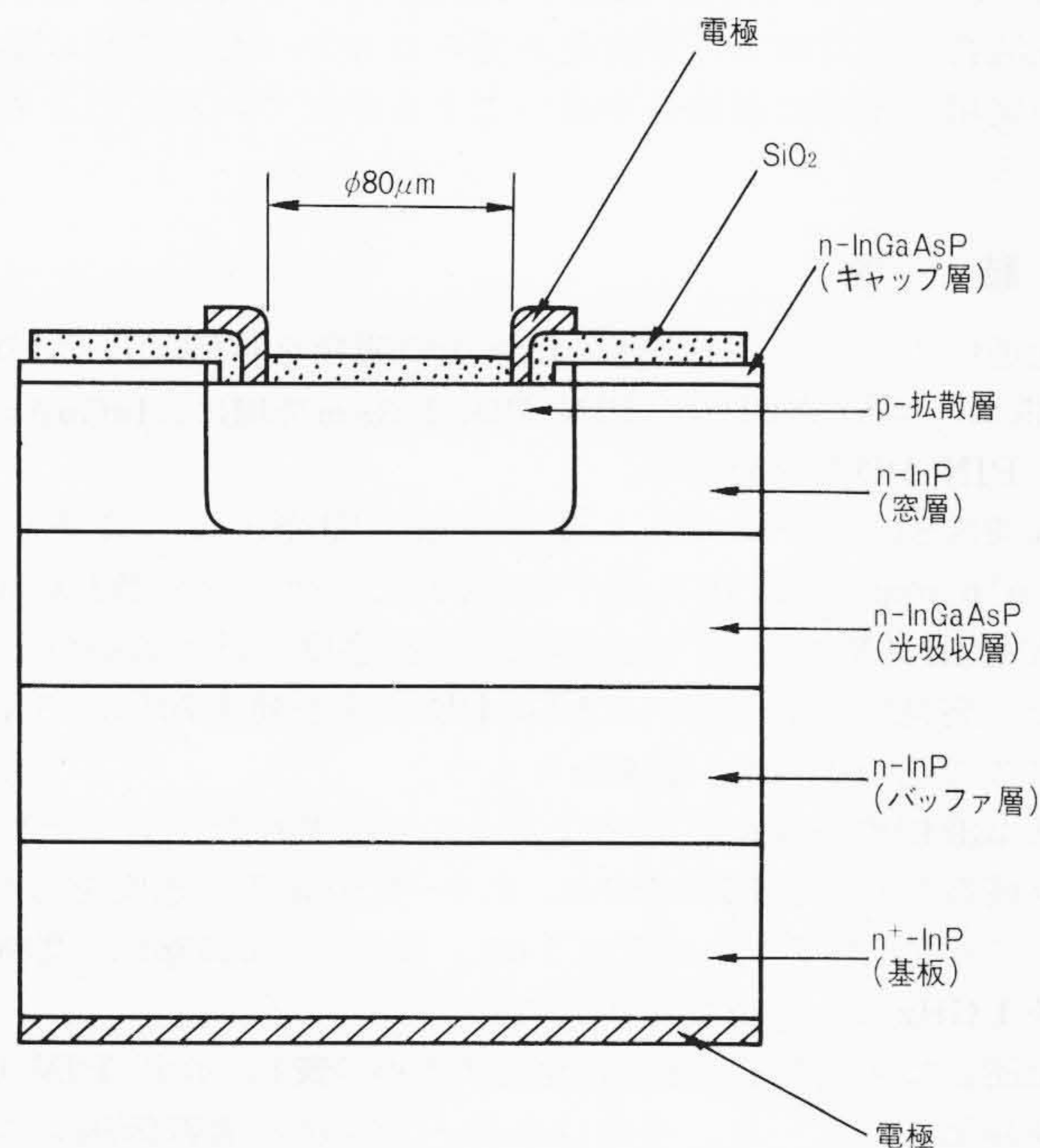


図5 InGaAsP/InP長波長PIN-PDの断面構造 入射光はp-InP層を透過して、結晶内部のInGaAsP層で吸収されて電子、正孔を発生し、光電流に寄与する。

対する吸収係数が大きいため、表面から $1 \sim 2 \mu\text{m}$ 内で光を吸収する。結晶表面では欠陥が多いため、発生したキャリアは再結合して消滅してしまうので、高い量子効率を得るには光を結晶内部で吸収する構造が望まれる。開発素子は図5に示すようにヘテロ接合から成っており、更に四元化合物層を介して表面保護したプレーナ構造をもつ。入射光は窓層となるInPを透過して光吸収層となる $\text{In}_{1-x}\text{Ga}_x\text{As}_y\text{P}_{1-y}$ で吸収される。InPの吸収端は約 $0.9 \mu\text{m}$ にあるため、それより長波長の $1 \mu\text{m}$ 帯の光はInP層を透過する。InGaAsP層の混晶比(x , y)を調整することによって、受光素子の分光感度領域を設定できる。本素子では $x=0.37$, $y=0.8$ とし、吸収端を約 $1.5 \mu\text{m}$ に設計した。接合はInP内に形成し、光吸収層の不純物濃

度を低減して動作状態では空乏層化するようにした。表面劣化が起こりやすいInPに代わって、化学的に安定なInGaAsPキャップ層(吸収端 $1.05 \mu\text{m}$)を介して SiO_2 表面保護膜を形成するプレーナ構造を採用し、表面漏れ電流の低減を図った。

低温(600°C)での液相成長技術を開発し、多層ヘテロ層を実現した。禁止帯幅が $1.5 \mu\text{m}$ 近くのInGaAsP光吸収層の上にInP窓層を形成しようとする、固液界面での化学的平衡が大きくずれた状態にあるため、InGaAsP層がInP溶液中に溶け出してしまう。このため多層成長は困難視されてきた。しかし、成長温度を下げることによって化学的活性度を抑え、InGaAsP層がInP溶液中に溶け出すことを防止できた。本成長技術の開発によって、受光層に必要な厚さをもつ四元層を形成するとともに、その上にInP層の形成を実現し、上述した素子構造を可能にした。 n^+ 基板上にバッファ層、光吸収層、窓層、キャップ層を形成する。成長層の高純度化をねらって成長前に溶液をベーキングし、含まれている不純物を除去して不純物濃度 $5 \times 10^{15} \text{cm}^{-3}$ を得た。選択的Zn拡散によってp形層を形成した。 SiO_2 表面保護膜を形成した後、蒸着によって電極を形成した。TO-46形パッケージにチップをマウントした。素子の受光面直径は $80 \mu\text{m}$ である。

3.2 InGaAsP/InP PIN-PDの特性

図6は典型的なホトダイオードの分光感度特性を示す。窓層の効果によって、 $1.0 \sim 1.5 \mu\text{m}$ の波長範囲にわたって比較的平らな分光感度特性が得られており、波長 $1.3 \mu\text{m}$ では 0.68A/W (量子効率65%)である。

試作素子の暗電流は逆バイアス電圧10Vで約1 nA(室温)であり、降伏電圧は約80Vである。逆バイアス電圧をパラメータとした暗電流の温度依存性を図7に示す。暗電流は温度が高くなるにつれて増大するが、その増加割合は約 35°C の温度上昇に対して暗電流が1桁増加する傾向を示している。

図8は試作素子の接合容量特性を示す。零バイアスでの容量は 0.7pF であり、バイアス電圧とともに容量は低下して5 Vバイアスで 0.6pF 、15Vではほぼ一定値になる。

入射光波長 $1.3 \mu\text{m}$ 、負荷抵抗 50Ω 、素子の逆バイアス電圧5 V及び10V条件で測定した開発素子の典型的周波数応答特性を図9に示す。1 GHzまでの測定周波数範囲では出力低下はほとんど見られず、1 GHz以上の周波数応答特性をもつことが分かる。

本試作素子の信頼性を調べるため高温逆バイアス通電試験

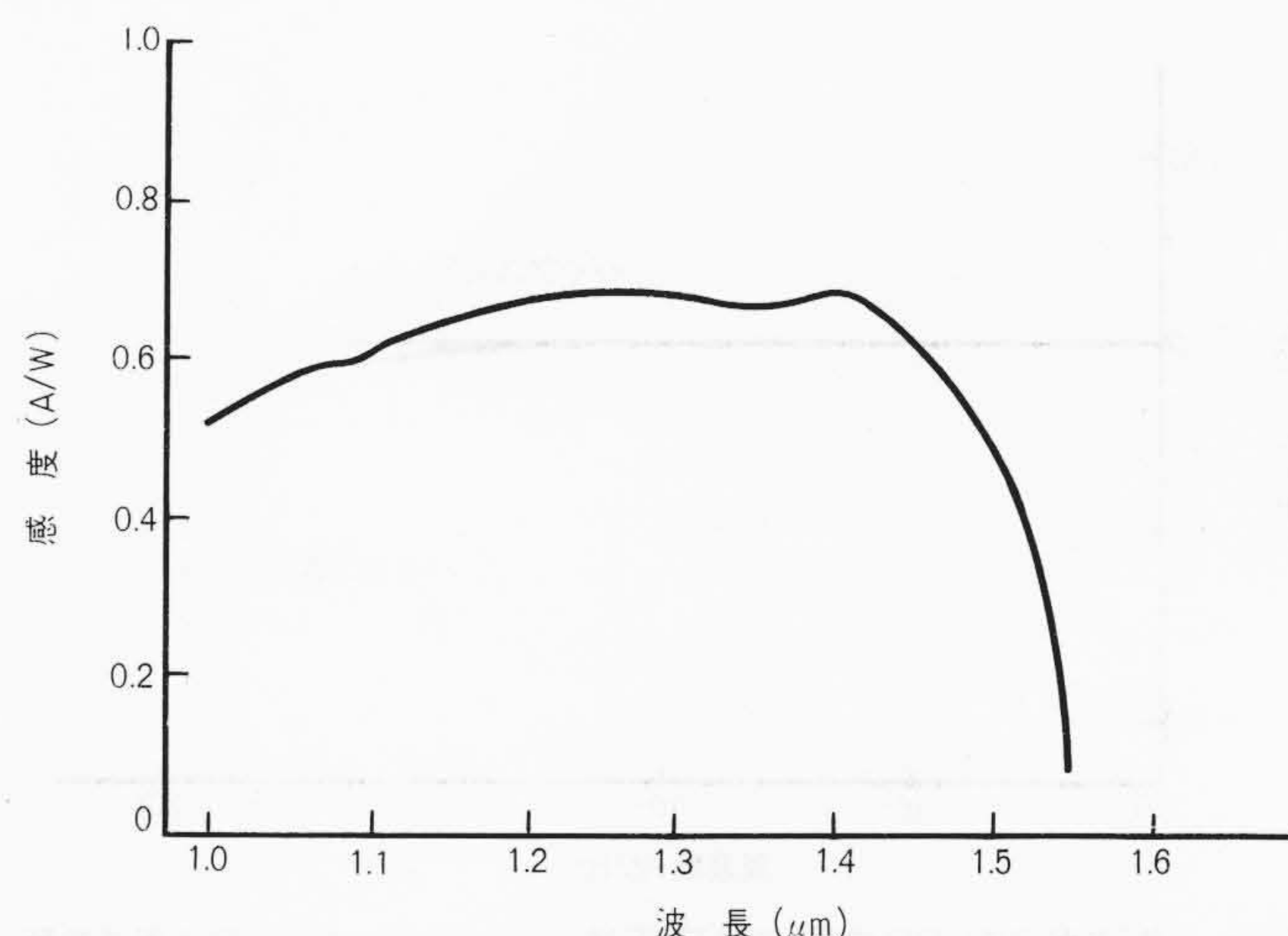


図6 長波長PIN-PDの分光感度特性 $1.0 \sim 1.5 \mu\text{m}$ 波長領域に感度があり、 $1.3 \mu\text{m}$ では 0.68A/W であることが分かる。

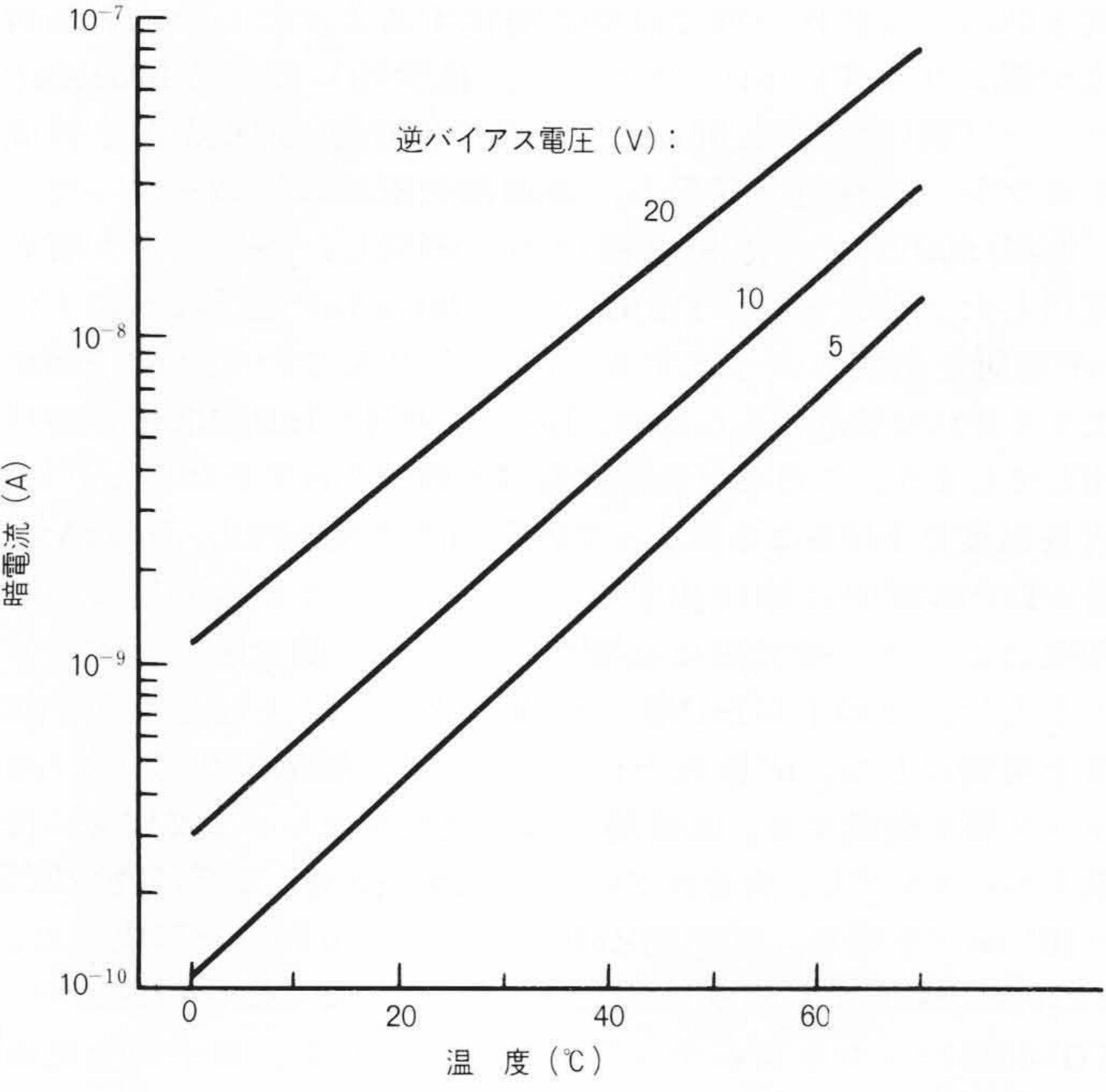


図7 長波長PIN-PDの暗電流の温度依存性 暗電流は温度上昇につれて増大し、その増加割合は約35℃上昇で1桁増加である。

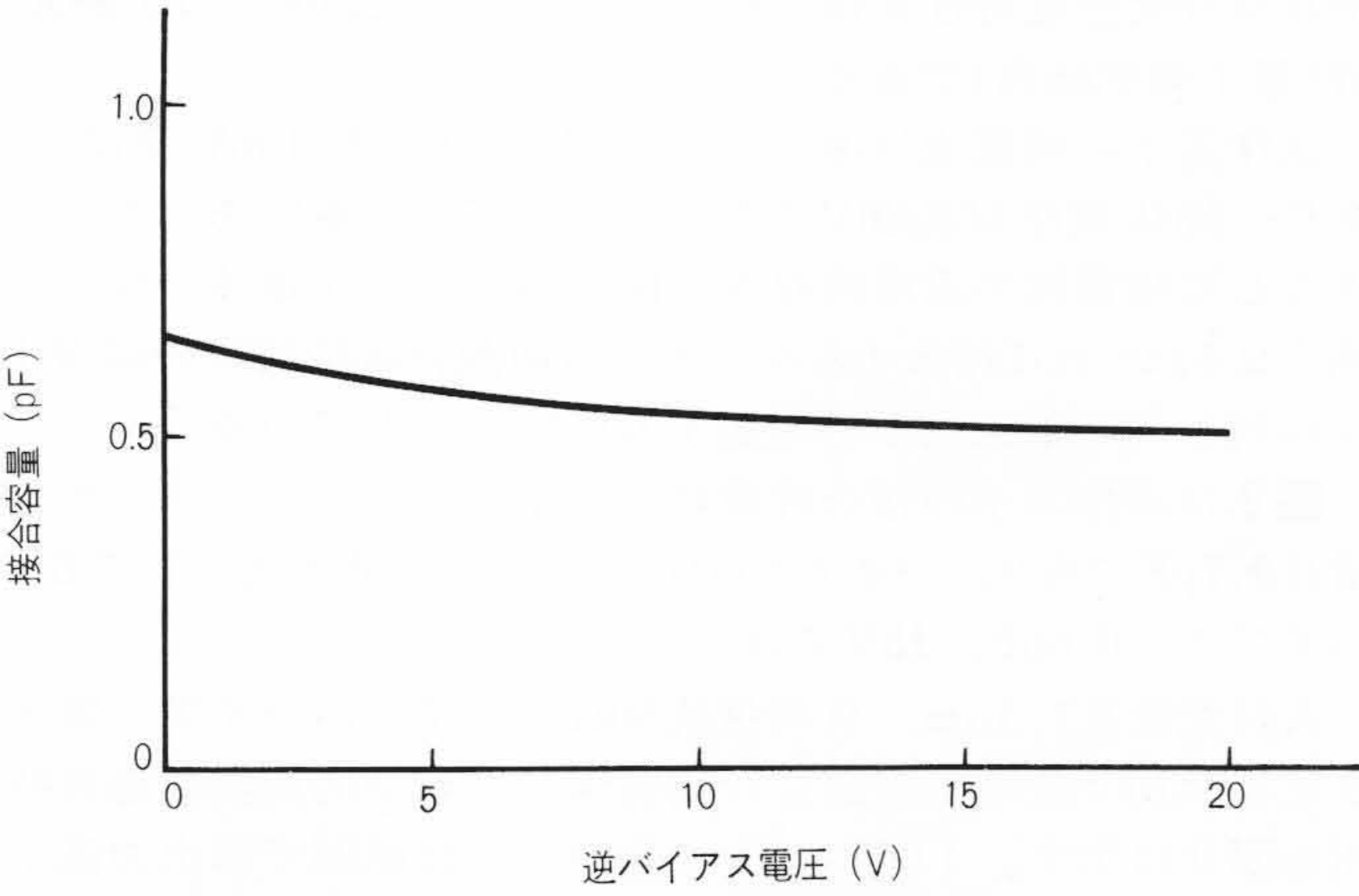


図8 長波長PIN-PDの接合容量のバイアス電圧依存性 逆バイアス電圧が増加するにつれて、接合容量は減少する。10Vバイアスで接合容量は約0.53pFになることが分かる。

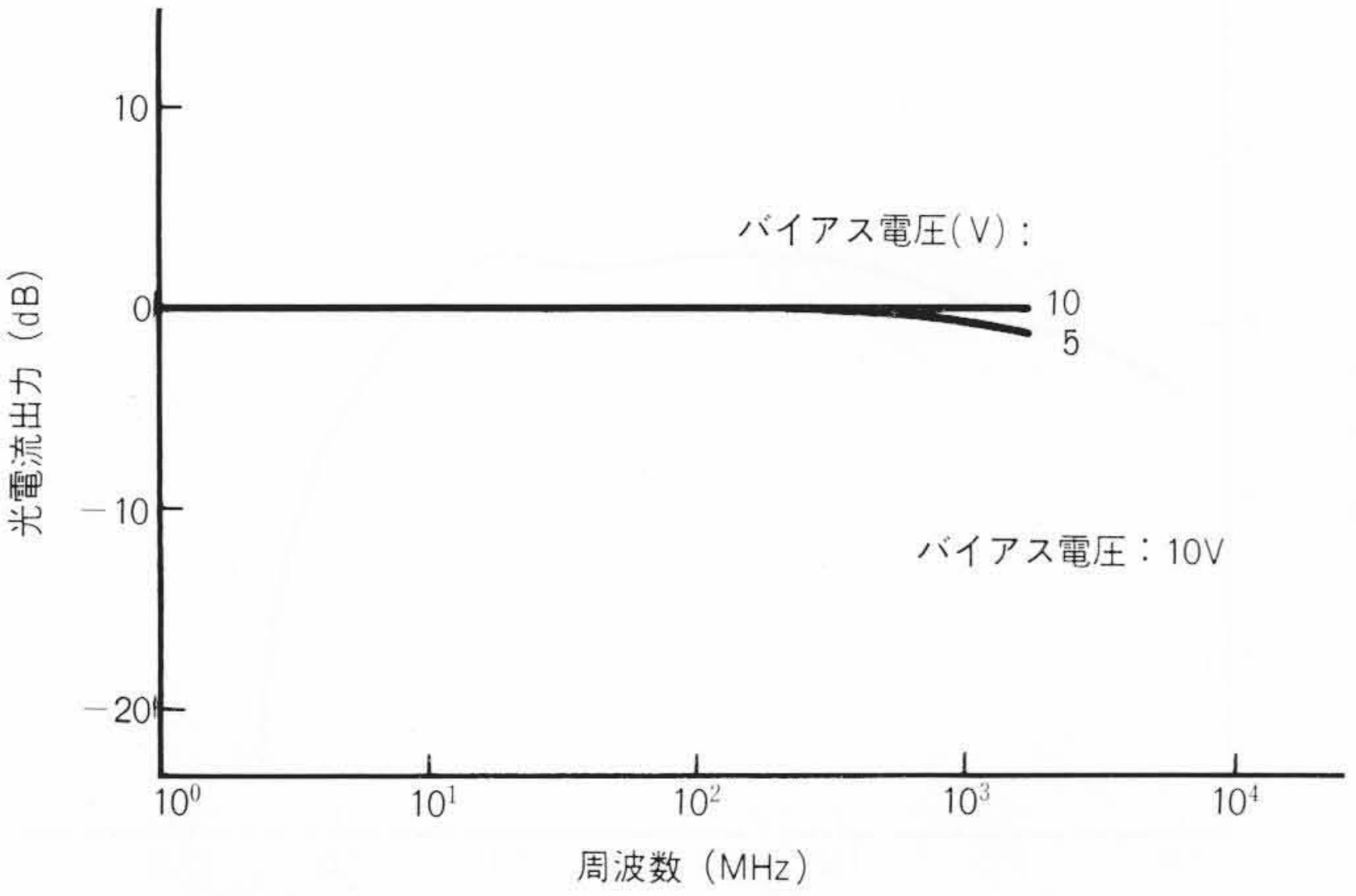


図9 長波長PIN-PDの周波数応答特性 1GHzまでの測定周波数範囲では応答出力に低下は見られず、1GHz以上の高周波動作ができることが分かる。

表1 開発受光素子の主な特性 0.8 μ m帯用にはSiAPD、SiPIN-PDが使用できる。1.3 μ m帯用にはInGaAsP/InP PIN-PDが実用できる。APDはPIN-PDに比べて動作電圧が高いことが分かる。

特性項目	受光素子	Si APD	Si PIN-PD	InGaAsP/InP PIN-PD
分光感度領域 (μ m)		0.45~1.0	0.45~1.0	1.0~1.5
量子効率* (%)		70	70	65
実効的イオン化係数比		0.03	—	—
増倍率・遮断周波数積** (GHz)		250	—	—
遮断周波数*** (GHz)		—	0.34	1
暗電流*** (nA)		< 1	< 0.1	1
容量*** (pF)		1.4	0.8	0.5
降伏電圧 (V)		~140	> 100	> 50
受光面直径 (μ m)		300	300	80

注：* 測定波長はSi素子0.83 μ m、InGaAsP素子1.3 μ m
** 増倍率500
*** バイアス電圧はSiAPD降伏電圧近傍、SiPIN-PD 5 V、InGaAsP PIN-PD 10V

(125℃、逆バイアス電圧30V、1,000時間)を実施した結果、暗電流特性にはほとんど変化が見られなかった。これは本素子が実用上十分に信頼性が高いことを示しているものと考えられる。

4 結 言

光通信用の高感度・高速受光素子の開発を目的として、0.8 μ m帯用にはSi APD及びPIN-PD、1.3 μ m帯用にはInGaAsP/InP PIN-PDを開発した。

高純度Siエピタキシャル成長技術の開発によって実現されたn⁺p-p⁺pp⁺形APDは、量子効率70%、イオン化係数比0.03、降伏電圧140Vであり、低動作電圧で高感度・低雑音特性を示した。高純度i層を用いたPIN-PDは量子効率70%、5 Vバイアスで遮断周波数340MHzをもつ。

低温液相成長技術の開発によって実現されたプレーナ形ヘテロ構造の長波長PIN-PDは、1.0~1.5 μ m帯に感度をもち、バイアス電圧10Vでは暗電流1 nA、接合容量0.53pF、遮断周波数1 GHz以上の特性を示した。

上述した受光素子の主な特性をまとめて表1に示す。PIN-PDは製品化されている。今後は高速・大容量の情報伝送システムに対応すべく、集積化受光素子の開発を進める予定である。

参考文献

- 1) F.Capasso, et al.: Enhancement of Electron Impact Ionization in a Superlattice: A New Avalanche Photodiode with a Large Ionization Rate Ratio, Appl. Phys. Lett., 40, 1, 38~40(1982)
- 2) R.F.Lehen, et al.: Integrated In_{0.53}Ga_{0.47}As p-i-n F.E.T Photoreceiver, Electron. Lett., 16, 10, 353~355 (1980)
- 3) 大内, 外: 低雑音, 低動作電圧シリコンアバランシェ・ホトダイオード, 昭和53年度電子通信学会総合全国大会講演論文集, No.777
- 4) T.Suzuki, et al.: High-purity Silicon Epitaxy, in Semiconductor Silicon 1973, H.R. Huff and R.R. Burgess, Eds. Princeton, NJ, 191(1973)
- 5) 向井, 外: Si-pinホトダイオード, 昭和54年度電子通信学会総合全国大会講演論文集, No.852