日立有償開放特許

ベクトルデータ処理装置

従来のスーパーコンピュータでは，主記憶装置内のベクトルデータに演算を施す場合，主記憶装置と演算器の間に設けられた複数のVR(ベクトルレジスタ)の一つに，そのデータを格納してから演算を施す。その際，そのデータの全要素を連続してVRに格納することはできたが，任意の要素を指定してそれらを連続的に格納することはできなかった。このため，一部の要素についてだけ演算を必要とする場合の処理時間が大きいという問題があった。

本発明はこの問題を解決したものであり，**図1**に示すように，VR群のいずれか一つ(例えばVR#n)に，一部の要素(例えばD_2，D_4，D_5，D_4……)を指定するデータをあらかじめ格納しておく。このデータとしては，例えばそれらの要素の主記憶アドレスA_2，A_4，……と先頭要素D_1のアドレスA_1との差Δ_2，Δ_4，……を用いる。また，アクセス回路④のレジスタ⑤には先頭要素アドレスA_1を格納しておく。VR#nからデータを連続して読み出し，加算器⑥でそれぞれに先頭要素アドレスA_1を加算して，格納したい要素のアドレスA_2，A_4，……を連続して生成し，これらにより主記憶装置①をアクセスして要素D_2，D_4，……を連続して読み出し，VR，例えばVR#iに格納する。格納された要素に対しては，従来と同じ方法によってパイプライン演算器③により演算を連続して施すことができる。

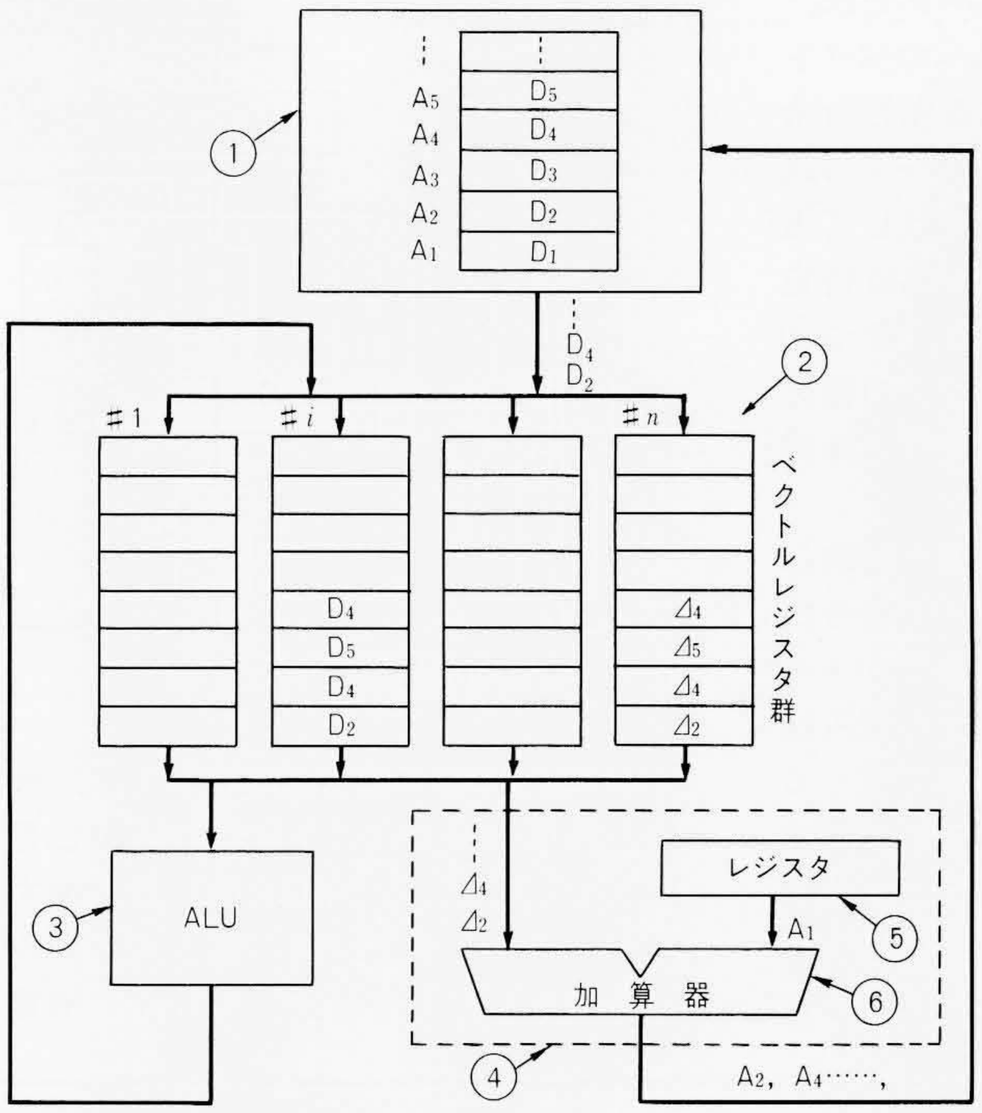

図1　本発明の要部ブロック図

1.　特長・効果

(1)　一部の要素に対してだけ演算が必要な場合，処理速度が向上する。この際，同一要素が重複して使用されてもよい。

2.　提供技術

■ 関連特許の実施許諾
● 特許第1394740号(特公昭61-60473号)
「ベクトルデータ処理装置」

ベクトルデータ処理装置

従来のスーパーコンピュータでは，あるVR(ベクトルレジスタ)へのベクトルデータの書込みを要求する先行命令の実行中に，同じVRからベクトルデータの読出しを行う後続命令を並行して実行することは，その後続命令が特定のタイミングで解読された場合だけ可能であった。このため，並列実行できる命令が制約され，処理速度上問題であった。

本発明は，**図1**に示すように，各VR②に書込みカウンタ③と読出しカウンタ④を設けることによってこの問題を解決した。制御部⑦は順次供給される命令に応答して，これらのカウンタを選択的に起動する。例えば，ある命令に応答してVR#1の読出しカウンタ④を起動して処理回路⑤に送るべきベクトルデータを読み出し，VR#2に対する書込みカウンタ③を起動して処理回路⑤から出力されるベクトルデータを書き込む。その書込み完了前の任意のタイミングに供給された第2の命令がVR#2のベクトルデータを用いて主記憶装置①から別のベクトルデータの読み出しを要求する場合，VR#2に対する読出しカウンタ④を起動してベクトルデータを読み出し，処理回路⑥へ送出し，VR#nに対する書込みカウンタ③を起動して，処理回路⑥が主記憶装置①から読み出した，上記別のベクトルデータの書込みを行う。

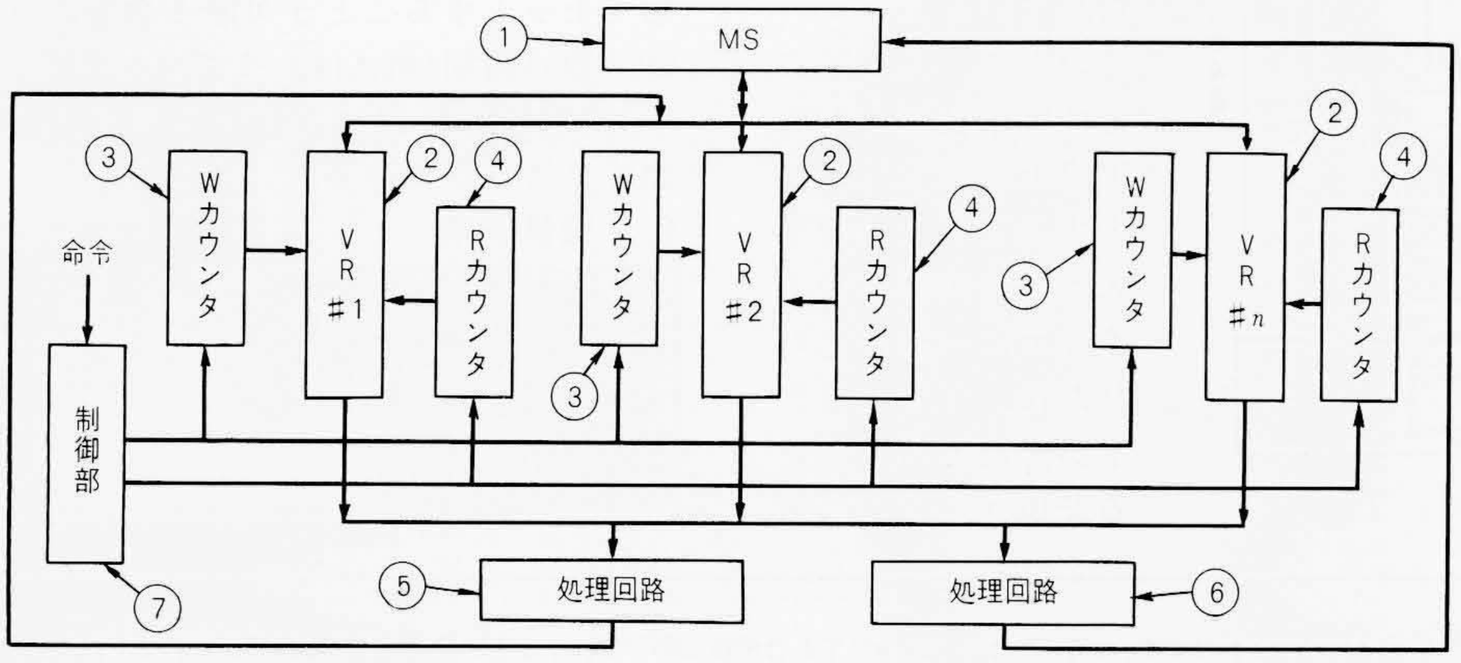

図1　本発明の要部ブロック図

1.　特長・効果

同一のVRに対して，書込みを行う命令と読出しを行う命令を並行して行えるので，命令実行速度が向上する。

2.　提供技術

■ 関連特許の実施許諾
● 特許第1369298号(特公昭61-31502号)
「ベクトルデータ処理装置」

日立有償開放特許

データ処理装置

従来のスーパーコンピュータでは，あるVR(ベクトルレジスタ)へのベクトルデータの書込みを要求する先行命令と，そのVRからのベクトルデータの読出しを要求する後続命令を並行して実行できるのは，(1)後続命令がある特定のタイミングで実行開始され，かつ(2)先行命令によるベクトルデータの書込みが連続クロックサイクルに行える場合に限られていた。

本発明は，このような問題を解決したものである。**図1**で，ロード命令が実行され，ロード/ストア回路②がベクトルデータを主記憶装置①から読み出す場合，主記憶装置①の内部で生じるバンクコンフリクトなどのために読出しが間欠的にしか行えないことが生じる。制御回路⑤は，このような間欠的に読み出されたベクトルデータをある

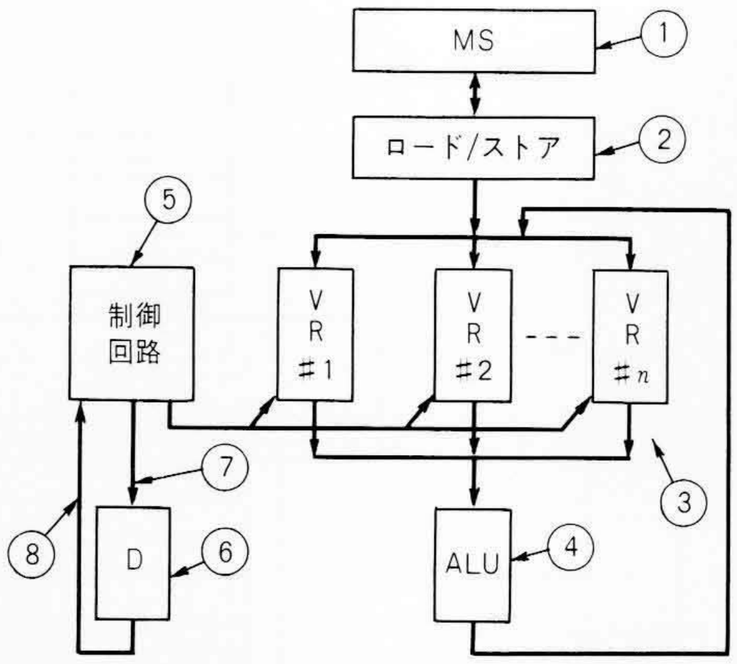

図1 本発明の要部ブロック図

VR(例えば#2)に書き込むとともに，後続の演算命令が同じVR#2の読出しを要求する場合，そのVRに次に読み出すべきベクトル要素が既に書き込み済みかを検出した上で読出しを行い，演算器④へ送るとともに，読み出し有効信号⑦を遅延回路⑥へ送出し，その信号を演算器④の演算時間だけ遅延して出力される信号⑧に同期して，演算器④から間欠的に出力される演算結果を演算命令が指定するVRに書き込む。以上の方法により，先行命令によるVRへの書込みが間欠的になされていても，後続命令のための読出しを書込みと並行して，かつ任意のタイミングで開始できる。

1. 特長・効果

命令を並行して実行できる場合が著しく増大し，命令実行速度が向上する。

2. 提供技術

■ 関連特許の実施許諾
● 特公昭61-52512号
「データ処理装置」

記憶制御装置

ベクトル処理装置では，複数の演算器を同時に動作させるのが普通であり，このため主記憶装置に対するアクセス要求発生源が複数存在する。

この発明は，アクセス要求発生源が複数存在する場合において，主記憶装置のアクセスを制御するための記憶制御装置に関するものである。

図1は本発明の説明図であり，ベクトル処理装置での主記憶装置のアクセス系を示している。同図で，アクセス要求装置は主記憶装置に対するアクセス要求を発生するものであり，ベクトル演算装置に対し複数個接続されている。アクセス要求スタック装置は，アクセス要求装置からのアクセス要求を一時蓄えるものであり，アクセス要求装置に対応して設けられている。主記憶装置はそれぞれ独立に動作可能な複数の記憶ユニットから成る。優先順位決定装置は，複数のアクセス要求の優先順位を決めるものであり，記憶ユニットの各々に対応して設けられている。

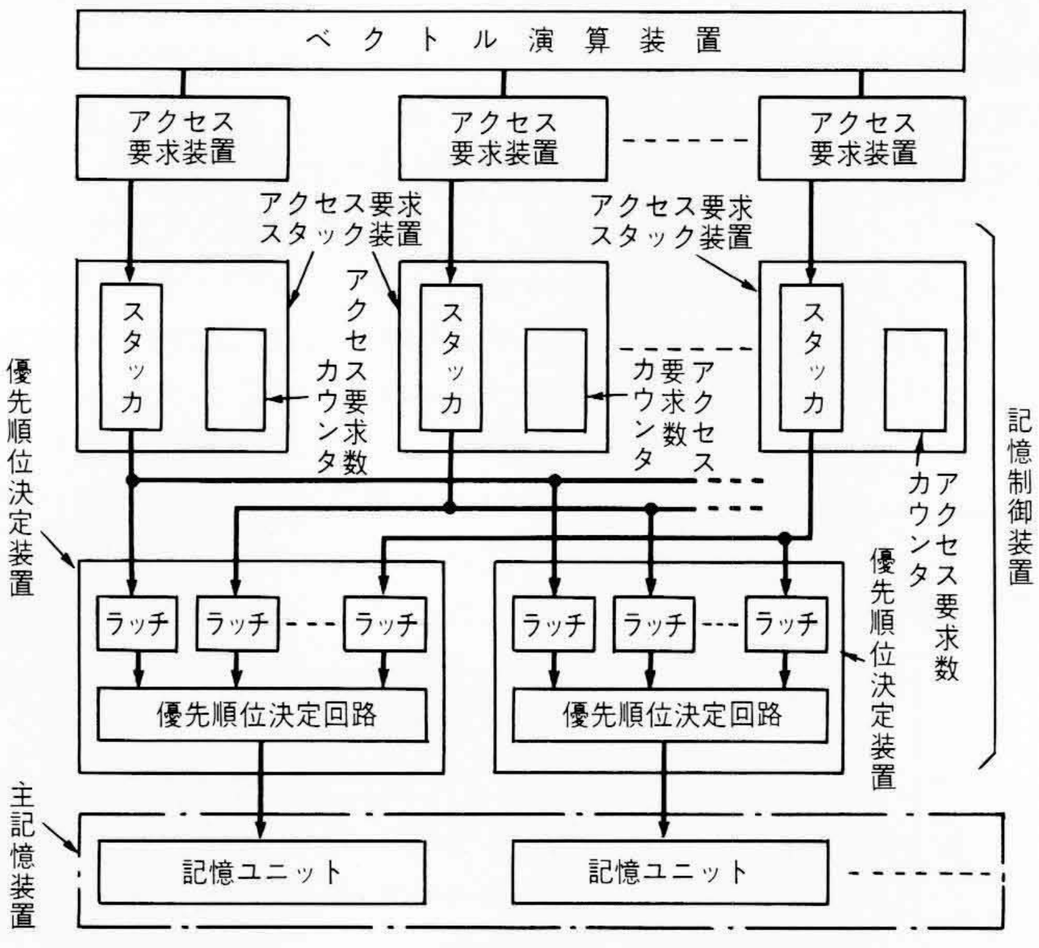

図1 本発明の説明図

以上で，あるアクセス要求装置からのアクセス要求は，対応するアクセス要求スタック装置内のスタッカに一時蓄えられた後，アクセスアドレスによって定まる記憶ユニットに対応する優先順位決定装置内のラッチにセットされ，その後，優先順位決定回路によって他のラッチにセットされたアクセス要求との間で優先順位が決められ，その順位に従って記憶ユニットに送出される。

アクセス要求スタック装置には，そこからアクセス要求が一つ優先順位決定装置に送出されると＋1，そこからのアクセス要求が一つ優先順位決定装置から記憶ユニットに送出されると－1されるアクセス要求数カウンタが備えられ，これの内容によってスタッカからのアクセス要求の送出が制御される。

1. 特長・効果

(1) 一つのアクセス要求スタック装置からのアクセス要求を，記憶ユニットごとに設けられた別々のラッチに連続してセットすることが可能となる。

(2) 短い周期(例えば，1クロックピッチ)で主記憶装置にアクセス要求を送出することができる。

2. 提供技術

■ 関連特許の実施許諾
● 特許第1328613号
(特公昭60-54694号)
「記憶制御装置」

日立製作所では，すべての所有特許権を適正な価格で皆さまにご利用いただいております。また，ノウハウについてもご相談に応じておりますので，お気軽にお問い合わせください。
お問い合わせ先は… 株式會社 日立製作所 〒100 東京都千代田区丸の内一丁目5番1号(新丸ビル) 電話(03)214-3114(直通) 特許部 特許営業グループ

製品紹介

中規模製造業向け統合生産管理システム“PCIM”

近年，CIM(コンピュータ統合生産システム)化の流れに伴い現行システムの見直し，新システムの開発など生産管理のシステム化需要は極めて盛んである。

しかし，システム開発には多大の費用と期間，及びノウハウを必要とする。そのユーザーニーズにこたえるため，このたび最新のソフトウェア生産技術を用いて，中・小形コンピュータ向けプログラムパッケージPCIMを開発した。

1. 主な特長

(1) サブシステム単位の導入が容易

PCIMは，業務別，段階別に導入できる。データ登録，主処理，処理状況の確認も，サブシステム単位の構造になっている(**表1**)。

(2) システム仕様の修正，保守が容易

システム開発支援ツール“EAGLE”でプログラム，データベース，画面の修正・改造が容易にできる(**図1**)。

表1 PCIMを構成するサブシステム

サブシステム	機能概要
生産計画*	生産品目の生産準備用大日程計画，負荷計画及び購買計画
技術情報管理	生産管理に必要な基準の一元管理
資材所要量計画	手配すべき正味所要量の算出(MRP)
購買納入管理	購買品及び外注加工品の調達管理，価格管理
日程計画*	工程別製品，部品，加工，組立計画(小日程計画)及び作業指示
工程管理*	内作品及び外作品の作業管理，実績収集，進捗管理
在庫管理	部品，原材料の在庫管理及び棚卸
原価管理*	製造原価の把握(標準原価計算)
運用支援	PCIM統合生産管理システム全体の運用

注：*は開発予定システムを示す。

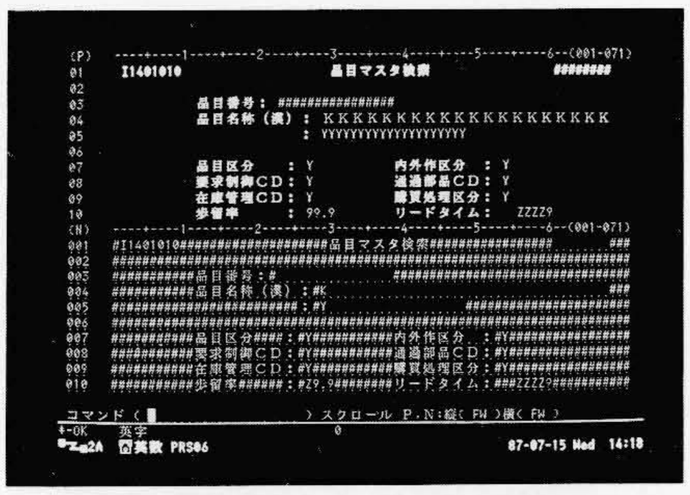

図1 EAGLEによるPCIMの画面定義

(3) マニュアルレスのシステム

PCIMの仕様は，サンプルシステムによって簡単に理解できる。

2. 稼動環境

(1) 機種……M630，M640，M660，M220，M240シリーズ

(2) OS……VOS1/ES2，VOS1/ES

(3) 言語……拡張COBOL

(日立製作所 情報事業本部 コンピュータ事業部)

日立クリエイティブワークステーション2050/32

オフィスオートメーションの飛躍的な進歩を望む利用者層の期待にこたえて，マルチタスク，マルチウインドウ，マルチセッション，マルチメディア処理を実現した2050は，新しい時代をリードした野心作として好評を博している。一方，ワークステーションの適用分野の拡大と，それに伴う利用者層の増大につれて，より高度で高性能化を求める声も強く，これらのニーズにこたえるため，32ビットマイクロプロセッサを搭載し高性能化するとともに，ホストコンピュータとの連携処理，ワークステーション間のネットワーク機能を強化した2050/32を新たに開発した(**図1**)。

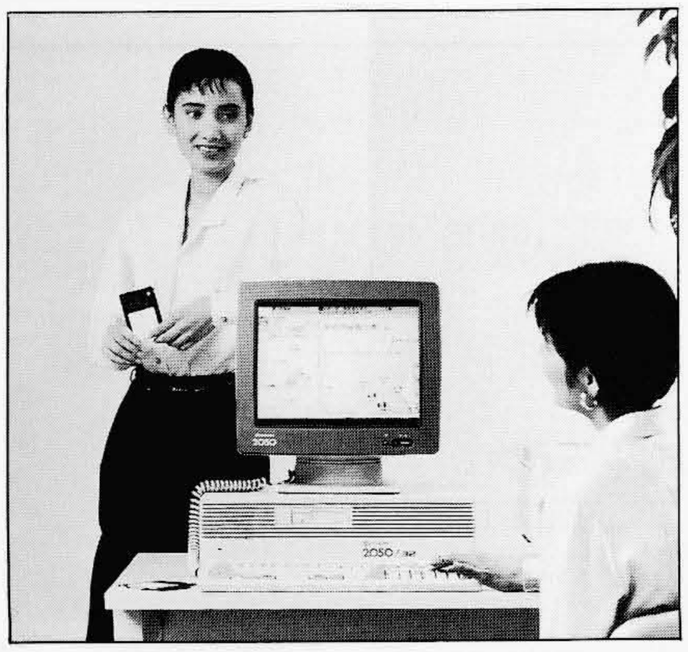

図1 2050/32

1. 主な特長

(1) 最新のハードウェアテクノロジー

メインプロセッサに68020(20MHz)を採用し，キャッシュメモリ，表示制御プロセッサの強化，演算プロセッサ標準装備などによって2050の3倍以上の性能向上を実現した。主記憶は最大16Mバイト，仮想メモリ空間4Gバイト，ファイル容量は616Mバイトまで拡張可能である。

(2) 充実したネットワーク機能

日立トークンリングネットワークTR4とWS-NETなどのLANへの接続を可能にし，2050シリーズ間でのファイル共用，プリンタ共用を実現した。これにより水平垂直分散ネットワークが構築できる。

(3) 強力なホストコンピュータとの連携処理

システムOA機能を強化し，2050シリーズの仮想事務机からMシリーズホスト(VOS3)とのメールサービス，データベースサービス，キャビネットサービスなどが利用できる。

2. 主な特長

表1に2050/32の主な仕様を示す。

(日立製作所 情報事業本部 コンピュータ事業部)

表1 主な仕様

項目	形式	2050(16ビットモデル)	2050/32(32ビットモデル)
制御部	プロセッサ	16ビットマイクロプロセッサ(68010)	32ビットマイクロプロセッサ(68020)*
	メインメモリ容量	2Mバイト(最大4Mバイト)	4Mバイト(最大16Mバイト)**
	フレームメモリ容量	1Mバイト	
フロッピーディスク	サイズ	3.5in	
	容量	両面高密度1Mバイト(フォーマット時)/台	
	搭載台数	1台	
ハードディスク	容量	40Mバイト/65Mバイト	88Mバイト
	搭載台数	1台+(外部接続：2台)	1台+(外部接続：6台)
表示能力	文字構成	半角文字：8×16ドット，全角文字：16×16ドット 半角文字：12×24ドット，全角文字：24×24ドット	
	文字種	英・数字，仮名：158種(スペース含む) KEIS：約7,000種(JIS第1・第2水準を含む)	
	表示属性	リバース/拡大(縦2倍，横2倍，縦横2倍) 縮小(1/4)けい線7種	
	解像度	1,120ドット×780ドット	
カレンダ時計		リチウム電池によるバックアップ	
I/Oスロット		5スロット	7スロット
プリンタインタフェース		標準装備	

注：* 数値演算プロセッサ68881 標準装備 ** キャッシュメモリ64kバイト 標準装備

製品紹介

中・小形コンピュータ“HITAC M-640，M-630”の開発

HITAC M-640，M-630及び新OS VOS1/ES2は，事業所や部門への設置を容易にするコンピュータとして，部門・分散システム機能及びシステムOA機能を強化したコンパクトで高いコストパフォーマンスを持つシステムである。

1.　主な特長

(1)　最新の超高集積CMOSとバイポーラLSIによりワンカードCPUを実現し，高速データ処理，小形化かつ省エネルギー化を図った。
(2)　31ビットアドレッシングの採用。
(3)　各プロセッサ内では，上位モデルへのフィールドアップグレードが可能。
(4)　各種入出力制御機構を内蔵しており，省スペースのコンパクトシステムを構成できる。HITAC M-630(**図1**)では，小形・高速の磁気ディスク装置を最大4台内蔵した壁づけ設置が可能なワンボックスシステムを実現した。
(5)　高集積化，自動運転機能及びRAS機能の強化により高信頼性を実現した。
(6)　新入出力装置による高性能システム(**表1**に示す)。
(7)　新中形OS“VOS1/ES2”ネットワーク機能，システム開発支援機能はもとより，新しいニーズに対応したホスト機側から分散機を制御する「部門分散システム：DDC」，システムOAを支援する「帳票データ配布システム：“Form-MMC”などをサポートする。

(日立製作所　情報事業本部　製品企画部)

図1　小形コンピュータ「HITAC M-630システム」

表1　主な仕様

項目＼機種		HITAC M-630/10，20，30，40	HITAC M-640/10，20，30，40	
モデル数		4	4	
L-470X＝1とした相対性能比		約3～約7.5	—	
M-220KX＝1とした相対性能比		—	約2～約7	
命令プロセッサ数		1	1	2(モデル40)
主記憶	素子	1Mビット DRAM		
	容量	最大32/64Mバイト	最大128Mバイト	
チャネル	最大チャネル数	6	16	
	トータルスループット	20Mバイト/秒	40Mバイト/秒	60(モデル40)
回線数(内蔵機構)		最大32	最大26	
ワークステーション接続台数		最大256台		
LAN(CS経由)		WS.NET，TR4		
新入出力装置	H-6527-1/2形ディスク駆動装置	360Mバイト又は560Mバイト(4台までプロセッサに内蔵)	—	
	H-6556-1形ディスク駆動装置	—	1,260～5,040Mバイト	
	H-6485-5/31形磁気テープ装置(カートリッジ形)	200Mバイト/巻(24kバイト/ブロック)	200Mバイト/巻(24kバイト/ブロック) 360Mバイト/巻(データ圧縮時)	
	H-6916-K1形半導体記憶装置	—	16Mバイト～256Mバイト	
サポートOS		VOS1/ES2	VOS1/ES2，VOS3	

日立評論　Vol.70　No.1

昭和63年度の日立技術の展望

本年の御愛読を厚く御礼申し上げます。

次号，昭和63年新年号(Vol.70，No.1)は，恒例により「昭和63年度の日立技術の展望」を特集致します。

なにとぞ，引き続き御愛読を賜りますようお願い申し上げます。

企画委員

委員長	武田	嗣康
委員	内田	和幹
〃	森山	昌和
〃	村上	啓一
〃	川崎	淳
〃	坂田	京之
〃	臼井	忠男
〃	伊藤	俊彦
幹事	森	岩男
〃	三村	紀久雄

評論委員

委員長	武田	嗣康
委員	加藤	寧
〃	長谷川	邦夫
〃	大島	弘安
〃	福地	文夫
〃	深井	勇次
〃	松尾	壹郎
〃	安田	元
〃	今井	溥
〃	押山	博一
〃	天野	比佐雄
〃	中山	恒
〃	三巻	達夫
〃	伊藤	俊彦
幹事	森	岩男
〃	三村	紀久雄

日立　Vol.49　No.12　目次

グラフ	玉川上水を歩く
ルポ	金融新時代に対応する 情報発信基地
明日を開く技術<86>	実験を開始した日立トカマク2号機
HITACHI WORLD NEWS	「喜多郎」北米コンサートツアー
技術史の旅<131>	長久保赤水(せきすい)
続・美術館めぐり<96>	白根桃源美術館
HINT コーナー	ICインバータ照明器具

日立評論　第69巻第12号

発行日　昭和62年12月20日印刷　昭和62年12月25日発行
発行所　日立評論社　東京都千代田区神田駿河台四丁目6番地 〒101
電話(03)258-1111(大代)
編集兼発行人　伊藤俊彦
印刷所　日立印刷株式会社
定価　1部500円(送料別)　年間購読料 6,700円(送料含む)
取次店　株式会社オーム社　東京都千代田区神田錦町三丁目1番
〒101 電話(03)233-0641(代)　振替口座 東京6-20018

© 1987 Hitachi Hyoronsha, Printed in Japan (禁無断転載) XZ-069-12