

LSI用高品質GaAs単結晶ウェーハの開発

Development of New Production Process for Highly Uniform Semi-Insulating GaAs Wafers for LSIs

GaAs-ICの高集積化に伴い、結晶特性の均一化とウェーハ加工精度の向上が強く望まれている。これらの要求にこたえるため、結晶成長技術の改良、高温インゴットアニール手法の確立およびウェーハ加工技術での研磨・洗浄プロセスの改善を進め、特性が均一で、かつ加工精度の高いLSI用高品質GaAs 3インチウェーハを開発した。

今回開発した3インチウェーハを用いてデバイス特性を評価した結果、FET(電界効果トランジスタ)のしきい値電圧のばらつきが5~6 mVと従来結晶の半分以下の高い均一性を持つことを確認した。

田原迫修一* Syūichi Taharasako
 稲田知己** Tomoki Inada
 乙木洋平** Yōhei Otoki
 小沢 誠* Makoto Kozawa

1 緒 言

GaAsはSiに比べ約5倍の移動度を持ち超高速動作の半導体として期待されている。すでに衛星通信用をはじめ小規模ICは製品化され、さらに高集積化に向け精力的な研究開発が進められているが、GaAs-LSI実現のためには、ICの基本素子であるFET(電界効果トランジスタ)のしきい値電圧のばらつきを低減することが絶対条件である。そのためには、素子特性に影響する結晶特性のウェーハ面内やインゴット内の均一性、インゴット間の再現性を向上させ、高品質な結晶にする必要がある。また、集積パターンの微細化に対応したウェーハ表面の清浄度、平坦度が重要となる。

このような状況により、結晶成長およびウェーハ加工技術を担う日立電線株式会社では、GaAs-LSI実現に大きく寄与するLEC(Liquid Encapsulated Czochralski)法アンドープ高品質結晶の開発に成功した。

2 結晶特性の高均一化

2.1 結晶成長の新システムの開発

イオン打ち込み技術を用いて作製されるIC、LSI用のウェーハには、打ち込んだイオンの高い活性化率と均一性が望まれている。図1に示すように、デバイス特性は結晶そのものの特性に起因する要素も多く、またその特性は結晶成長条件によって大きく変化する。日立電線株式会社では、結晶中の不純物濃度や融液組成および結晶の受ける熱履歴などの結晶成長条件とデバイス特性との関係を考慮し、独自の結晶成長技術を開発した。

装置の一例を図2に示す。高压での原料の合成と比較的低圧での引き上げ成長を連続して行う、いわゆる直接合成法¹⁾引上炉である。

結晶特性を改善するためには、後述する炭素濃度の低減と成長中に結晶の受ける熱履歴を制御することが特に重要である。そのために結晶引上方向に複数のヒータ(マルチゾーンヒ

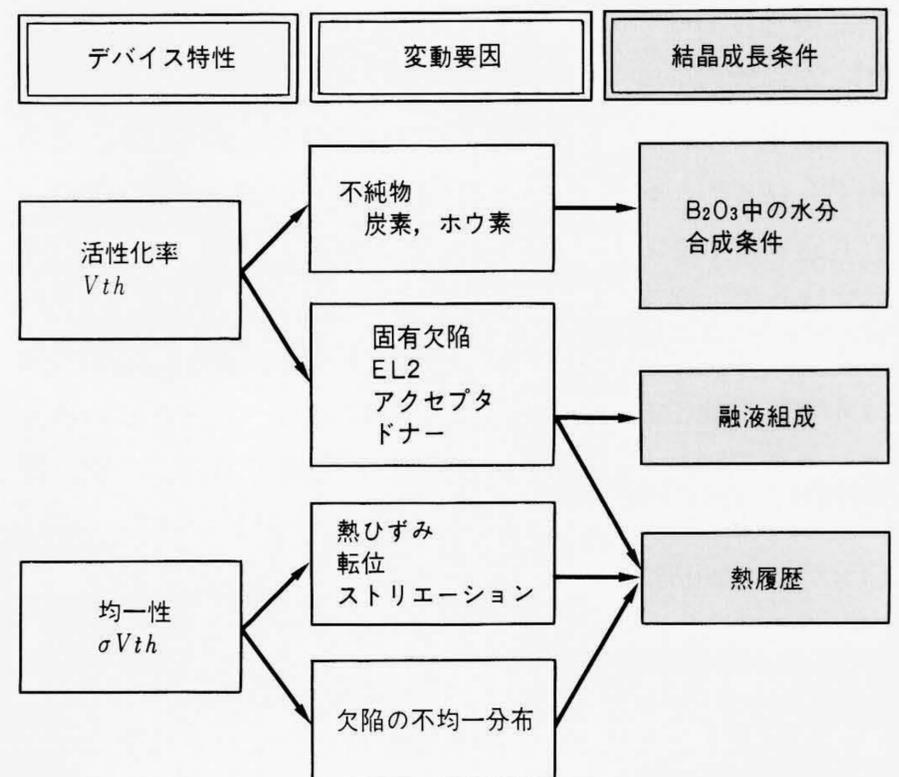


図1 デバイス特性に影響する変動要因と結晶育成条件 デバイスの高い活性化率および均一性を実現するには、図中の結晶成長条件の最適化が必要である。

* 日立電線株式会社日高工場 ** 日立電線株式会社金属研究所



図2 LEC法高圧引上装置 10 MPaに耐えられるチャンバ中に、マルチゾーンヒータから成る加熱炉を持つ。また、マイクロコンピュータにより自動制御で結晶作製ができる。

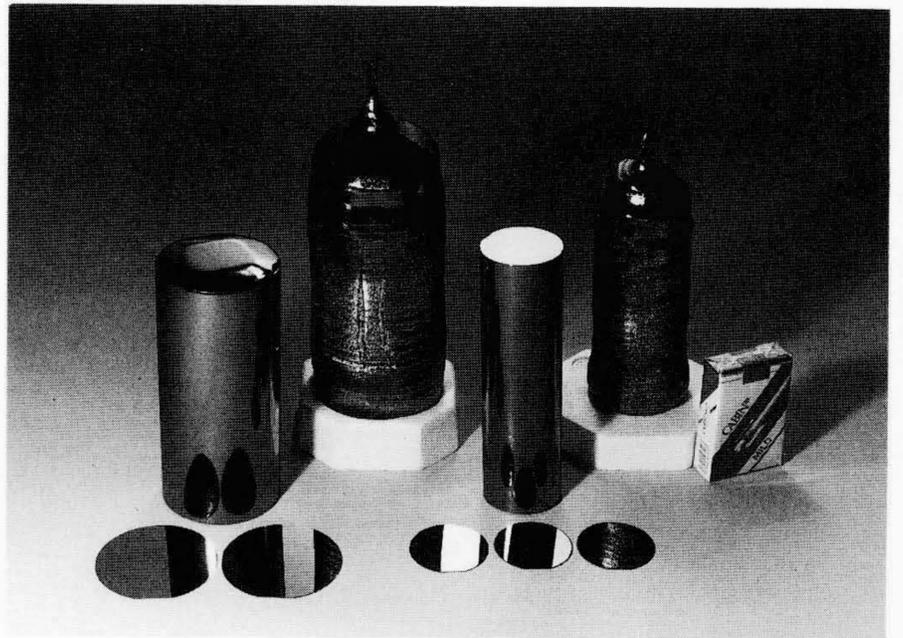


図3 φ2インチ、φ3インチのGaAs単結晶およびウェーハ 形状制御性の良い単結晶が再現性よく得られる。1インゴット当たりのウェーハ数は約150枚である。

ータ)を配し、炉内温度環境を最適かつ精密に設定・制御できる構造とした。また、結晶成長はマイクロコンピュータを用いた自動外径制御装置により、結晶成長開始から成長完了までを自動的に操作できるため、結晶のロット間の再現性が向上した。これらの独自技術によって開発したシステムを用いて、成長した結晶の例を図3に示す。実用サイズでは4インチ径まで作製可能であり、2インチ径、3インチ径のウェーハの場合、それぞれ1インゴットから150枚以上取得可能である。今回開発した新しいシステムでは、以下に述べるような結晶成長技術面での改善も行った。

(1) 不純物の低減

結晶中の不純物濃度は、通常 10^{15} cm^{-3} オーダーである。その中でもっとも多く含まれる炭素はアクセプタレベルを作り、打ち込んだイオンの活性化に悪影響を及ぼす²⁾。例えば図4に示すように、炭素濃度が高くなるとICの基本素子であるFETのしきい値電圧 V_{th} が浅い方向へシフトする。炭素濃度の低減は非常に重要であるが、引上炉の中にはヒータをはじめ多くの炭素製部材があり、きわめて難しい問題である。今回、炉部材の炭素が炉内の残留水分や残留酸素と結びついて、CO、CO₂ガスとなり原料合成中や結晶成長中にGaAs融液との酸化還元反応によって混入するメカニズムを突き詰め、それに基づいた対策を実施した。まず、結晶成長前の空焼き条件を高真空下で行うことにより、炭素製部材に含まれる残留水分や残留酸素の除去効率を高め、炉内のCO、CO₂ガスの発生を最小限に抑制した。次に、直接合成時の昇温を精密に制御し、封止材であるB₂O₃の溶解と原料封止を完全にすることにより、原料のGaおよびAsと炉内残留ガスとの酸化還元反応を抑えた。また、成長中のCO、CO₂ガスの混入を低減するために、GaAs融液表面を覆う酸化ホウ素に含まれる水分量を50%程度

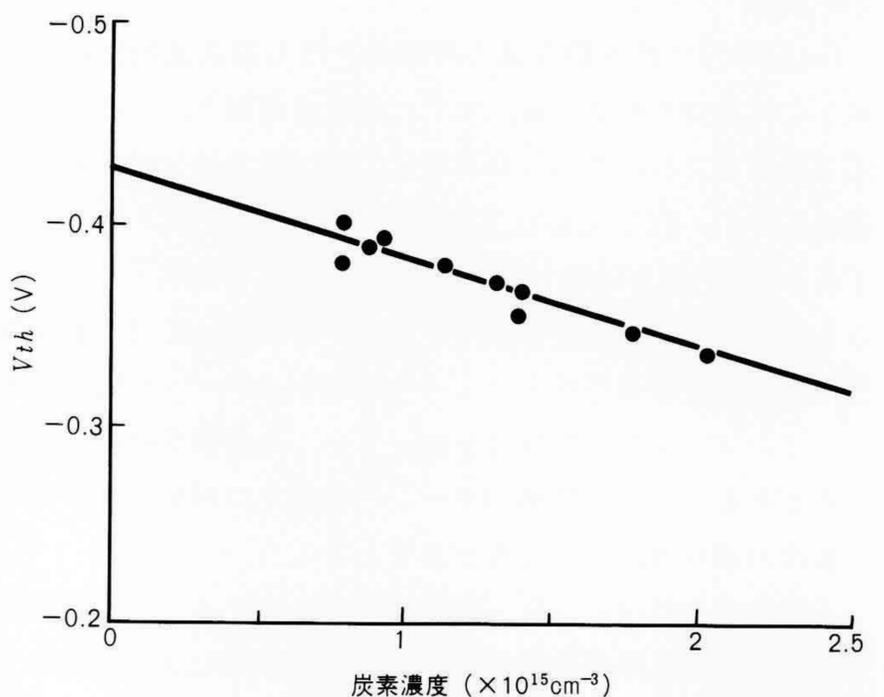


図4 炭素濃度としきい値電圧 V_{th} の関係 炭素濃度が高いほど活性化率が悪くなるため、結晶中の炭素濃度の低減が重要である。

多めにしたところ、酸化還元反応を調整でき成長中の混入が抑えられた。

以上の総合的な対策により、現在の製品中の炭素濃度は、 $2 \times 10^{14} \sim 2 \times 10^{15} \text{ cm}^{-3}$ (変換係数： $0.8 \times 10^{16} \text{ cm}^{-1}$)まで低減でき、デバイスの特性向上につながっている。

(2) 成長中の熱履歴の制御

図1にも示したように、結晶成長中の熱履歴は、電氣的に活性な欠陥の生成、分布を通じて、デバイス特性に大きな影響を及ぼす。結晶の受ける熱履歴を図5に示す。Aの領域は結晶固化直後であり、きわめて均一性の高い固溶状態にある。しかし、結晶が酸化ホウ素中B領域や雰囲気ガス中C領域で

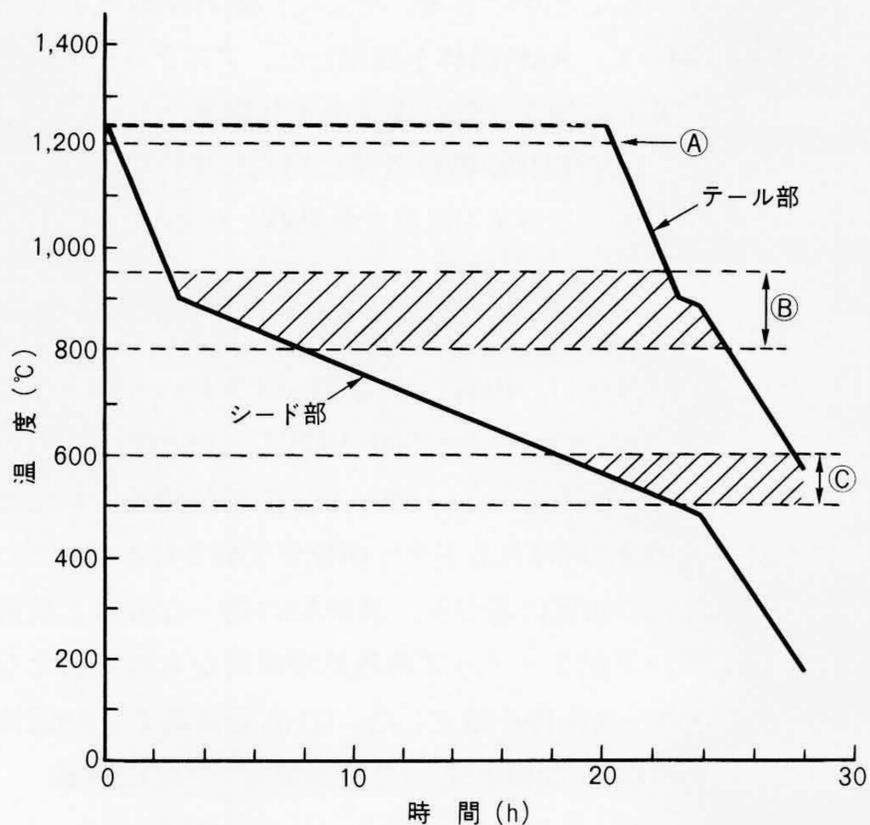


図5 結晶成長中に結晶の受ける熱履歴 結晶固化後(A), B_2O_3 中(B), 雰囲気ガス中(C)それぞれの温度領域での熱履歴によって結晶特性が変化するため、熱履歴制御が必要である。

冷却される温度領域では、電氣的に活性なレベルが生成と消滅を繰り返したり、不均一分布するなどのさまざまな変化が生じていることがわかった。(B)領域の800℃以上の高温では、欠陥の生成が進みやすく、(C)領域の冷却速度はドナーレベルの生成と相関があることなど重要なポイントが明らかになった。これらの知見を生かし、複数ヒータによる炉内温度設定の最適化と保温材の構造をくふうし、結晶の受ける熱履歴を制御する技術を開発した。以上により、アズグロウン結晶の特性の制御性、再現性が大幅に改善され、インゴット内、インゴット間の特性の安定性が向上した。

2.2 インゴットアニールによる均一性の向上

GaAs-ICの大集積化を阻んでいる最大の要因は、結晶特性の不均一性に起因したデバイス特性のばらつきである。結晶の電気特性を支配しているのは、図1に示した電氣的に活性な点欠陥であり、これらは結晶中に取り込まれた過剰Asによって形成される。過剰Asは成長中の熱履歴や転位との相互作用によって不均一に分布することが避けられず、特性の不均一性を生ずる原因となっている。日立電線株式会社は、高均

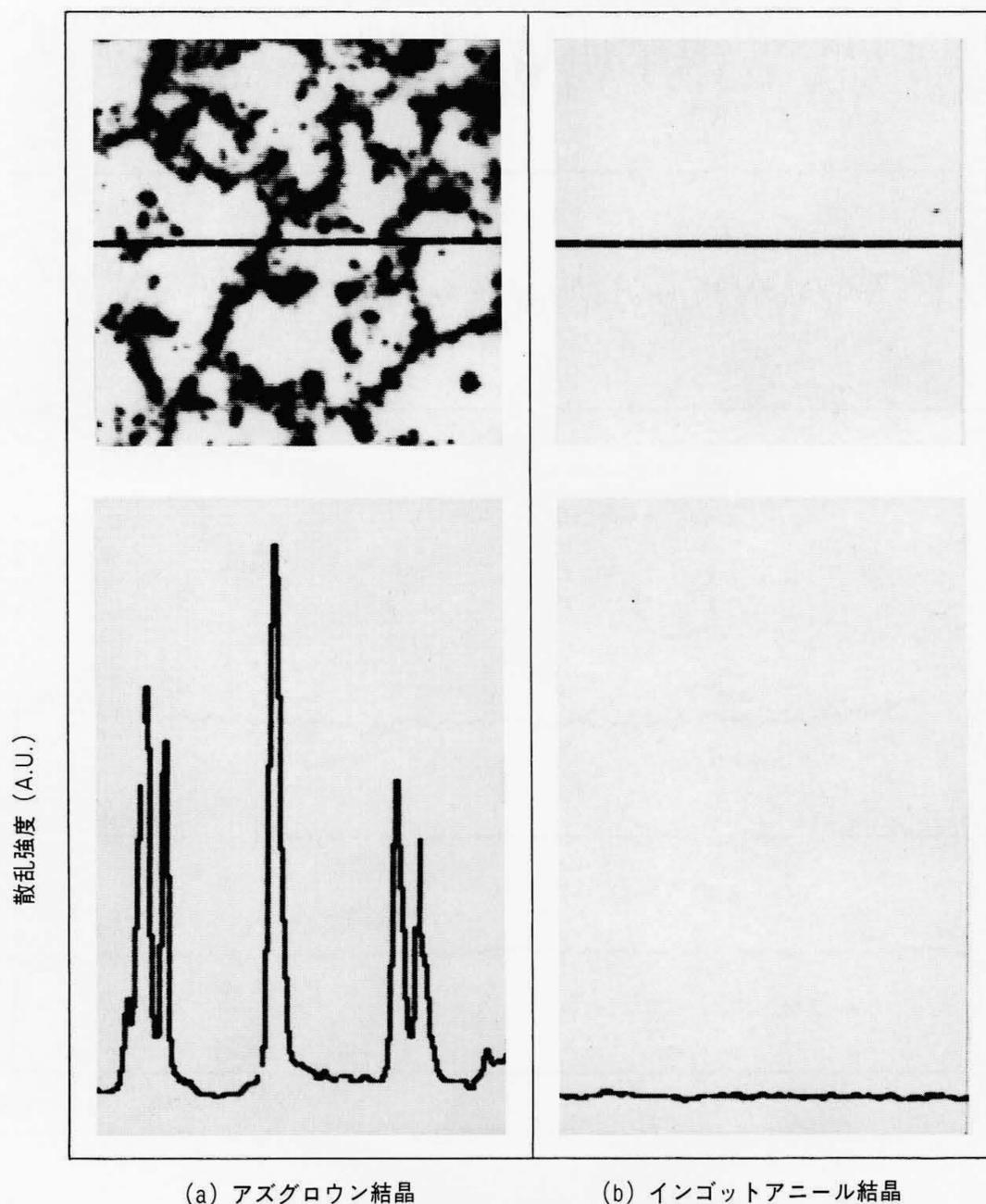


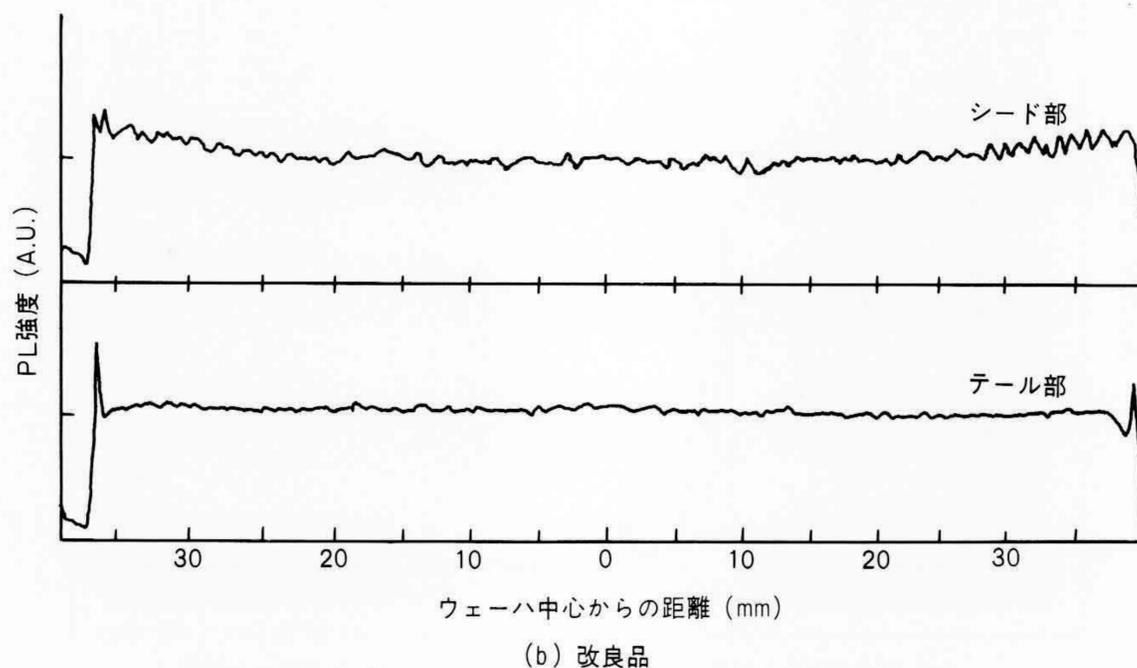
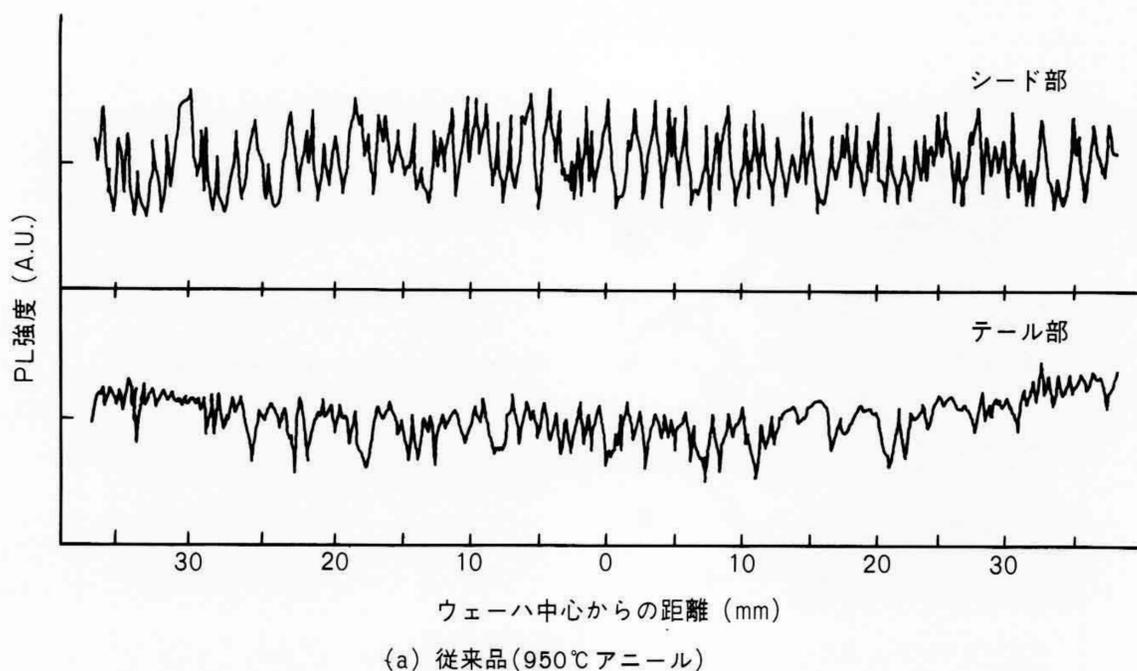
図6 インゴットアニールによる赤外線散乱強度の変化 アズグロウン結晶中では転位に偏在した散乱体が観察されるが、高温熱処理によって消滅(固溶化)する。

一化の手法として、従来から行ってきたインゴットアニールと電氣的に活性な点欠陥の熱的挙動を総合的に解析し、過剰Asを均一に分散させるインゴットアニール手法を確立した。

本手法の開発により、結晶特性およびデバイス特性の高均一化を達成し、特にミクロスコピックな均一性を飛躍的に向上させることができた。

本手法の開発ポイントは、固溶または析出の形態をとる過剰Asを制御したことである。前者の固溶Asはさまざまな電氣的準位を形成する。一方、後者のAs析出体は数十ナノメートル以下の大きさで、それ自体は電氣的に不活性である。しかし、その近傍では固溶As濃度がこう配を持ち、固溶Asのミクロな分布に大きな影響を与えている。したがって、電氣的に活性な固溶Asを均一に分布させるためには、As析出体の分布を制御することが重要である。結晶中のAs析出体は、レーザー光のような強い光を照射したとき散乱光を生ずるので、散乱

体として検出することができる。そこで、赤外線散乱トモグラフィ³⁾を用いて、As析出体を観察した。アズグロウン結晶の散乱像を図6(a)に示す。散乱像はセル状構造をした転位像を示しており、As析出体が転位近傍に局在していることを意味する。この結晶をさまざまな温度で熱処理した結果、1,000℃より高い温度領域で一定時間以上熱処理することによって、散乱像は完全に消滅した〔同図(b)〕。この温度領域でAs析出体は結晶中に再固溶化し、固溶した過剰Asはきわめて均一に分布していると考えられる。さらに500~600℃の低温領域では、Asの析出核が形成されること、800~950℃では結晶の半絶縁性に不可欠なEL2と呼ばれるドナー準位が生成されることがわかった。これらの知見に基づき、過剰Asの均一な分布と制御を目的として、下記3ステップの熱処理温度から成る新たなインゴットアニール条件を確立した。(1)高温領域でのAs固溶化→(2)低温での均一な核生成→(3)中間温度でのEL2生成



注：略語説明 PL(ホトルミネセンス)

図7 PL強度の均一化 従来品ではPL(ホトルミネセンス)発光分布に不均一性が残っているが、改良したものではきわめて高い均一分布を示す。測定ピッチは125μmで評価した。

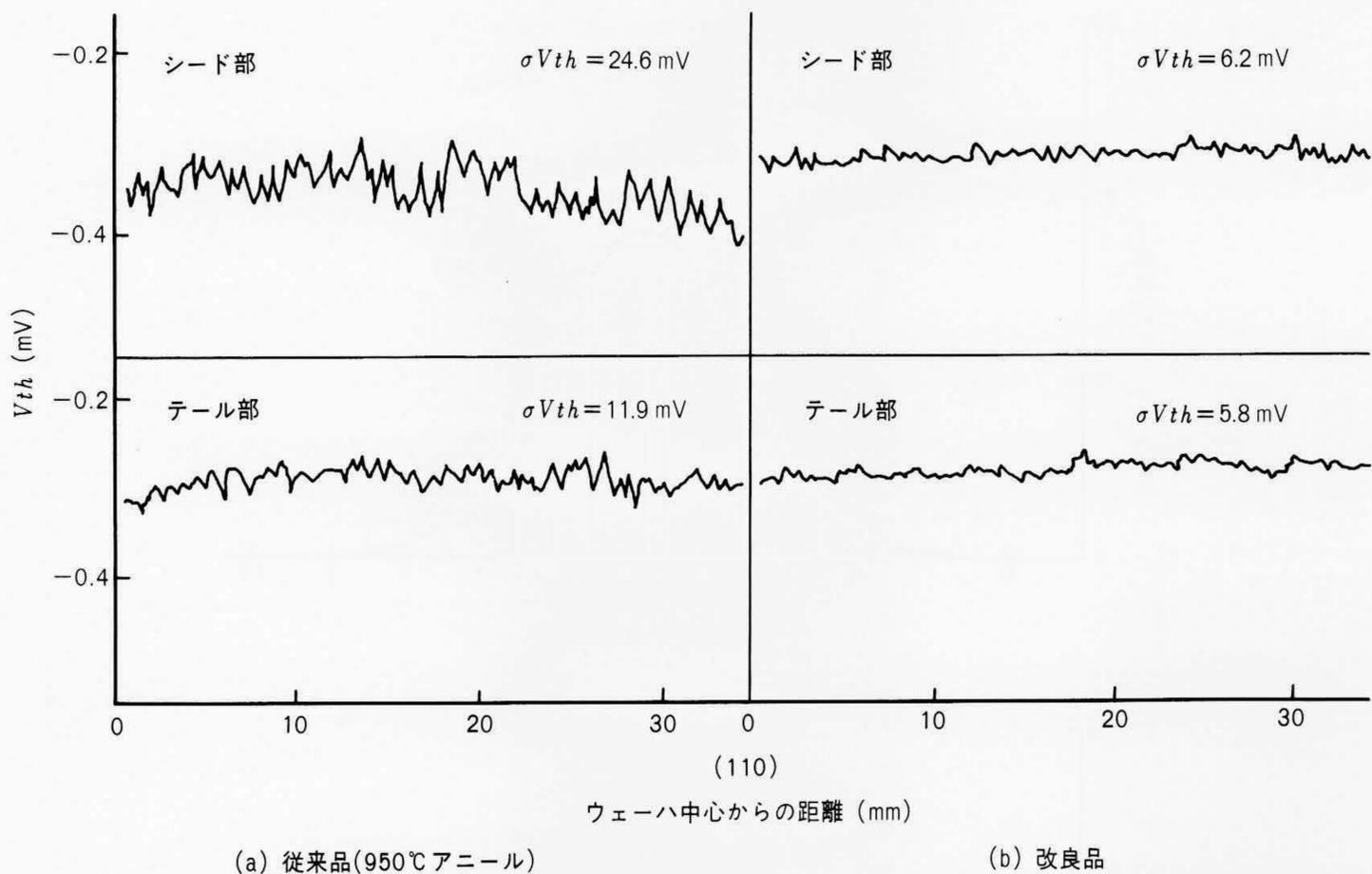


図8 インゴットアニールによるしきい値電圧の均一化 改良品では、しきい値電圧の変動 σV_{th} が大幅に改善されインゴット内(シード、テール)のばらつきも小さくなっている。

この熱処理条件でインゴットアニールした3インチ結晶の均一性を、PL法(ホトルミネセンス法)により評価した結果を図7に示す。測定光は波長872 nmのバンド端発光を用い、発光強度の面内分布を比較した。測定ピッチは、マイクロなばらつきを評価するため125 μm とした。

従来品〔図7(a)〕と比較し、今回開発したインゴットアニール処理により、シード、テールとも飛躍的に均一性が向上していることがわかる。さらに、デバイス特性の均一性を確認するためにFETを作製し、しきい値電圧 V_{th} のばらつきを測定した。結果を従来品と比較して図8に示す。開発品はきわめて良好な均一性を示し、特にシード側のミクロスコピックな V_{th} の変動が著しく改善され、シードとテール間の差がなくなり、 σV_{th} で従来品の半分以下とすることができた。前項で述べた結晶技術の改良とインゴットアニール処理を施したLSI用高品質GaAsウェーハを日立製作所中央研究所およびデバイス開発センターで実装評価してもらった結果、ウェーハ面内、ウェーハ間およびロット間のデバイス特性のばらつきが大幅に改善されていることが実証された。

3 高精度ウェーハの加工技術

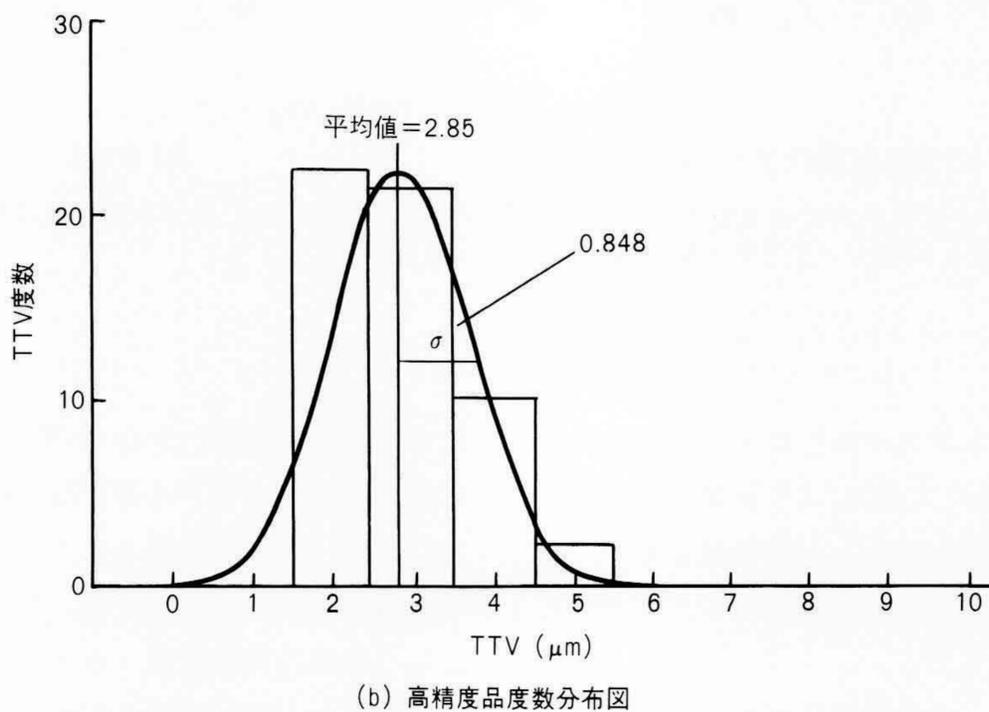
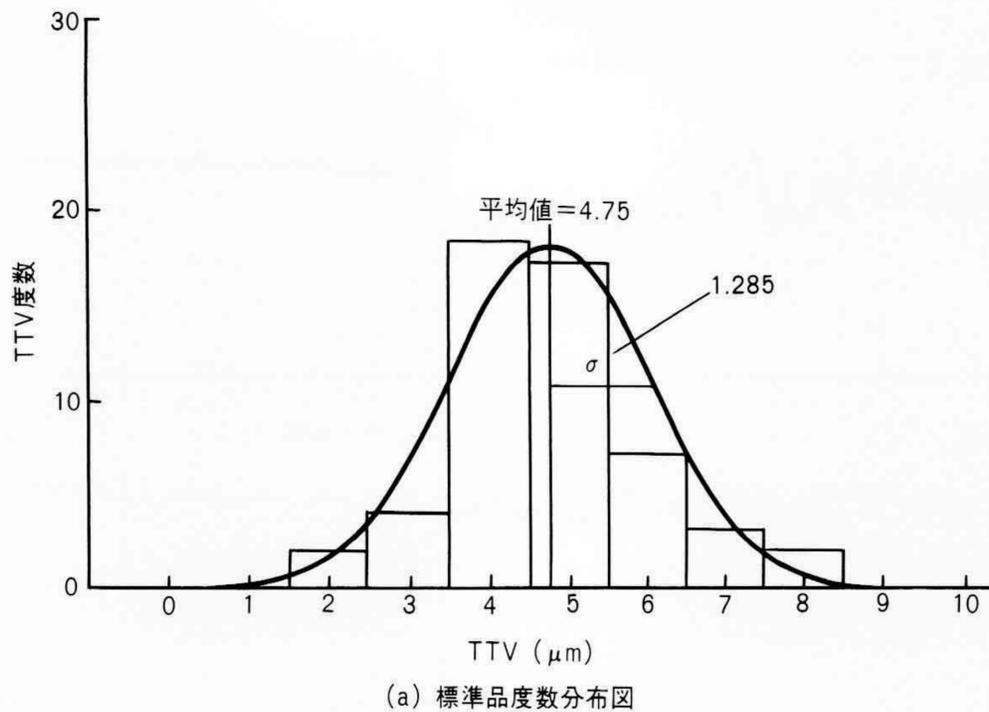
結晶特性の均一化と並ぶもう一方の要求特性として、ウェーハ加工の高精度化がある。過去、結晶メーカーの開発の主体は結晶技術にあり、ウェーハの加工技術の開発は先送りの傾向にあった。しかし、Si-ICの歴史を見ても明らかなように、ウェーハの加工技術はきわめて重要である。日立電線株式会

社では、結晶技術とウェーハ加工技術はGaAs結晶高品質化の両輪と考え、バランスのとれた開発体制で取り組んできた。

ウェーハの加工技術として、平坦度、清浄度、表面結晶の完全性などが重要となる。パターンの微細化に対応したウェーハ表面の異物管理、ホトリソグラフィ時に重要なウェーハの平坦度が要求される。また、イオン打ち込み・アニールによる動作層の活性化では、ウェーハ表面結晶の質による影響が大きく、非晶質層の存在しない鏡面が望まれる。これらの特性はウェーハ鏡面仕上げ状態に影響され、特に加工プロセスの中でも研磨および洗浄プロセスが重要となる。また、GaAsウェーハ加工にはその物性に伴う特有の問題があるので、この点に留意して加工プロセスの改善を進めた。主な改善内容と効果は以下のとおりである。

- (1) 厚さむらのないワックスはり付け、一次ポリシングでの平坦度悪化の改善などを検討し、3インチウェーハでTTV (Total Thickness Variation) 3 μm 以下を達成した。
- (2) 洗浄液中の異物の低減によって、0.3 μm 以上の表面異物密度を20個/ウェーハ以下に低減した。
- (3) 流水水洗、乾燥後ウェーハの不活性ガス置換などの検討によって、酸化物のない清浄鏡面が得られるようになった。

以上のような加工技術の改良により得られた3インチ高精度ウェーハのTTV分布図を図9に示す。



注：略語説明 TTV (Total Thickness Variation：ウェーハの厚さばらつき)

図9 標準品および高精度品のTTV分布図 (a)は標準品を, (b)はIC用として
の高精度品である。

4 結 言

以上, LSI用GaAs単結晶ウェーハの高品質化について, 結晶成長技術, インゴットアニール手法およびウェーハ加工技術の開発を中心に述べた。結晶成長の新システムの開発および3ステップ インゴット アニール手法により, FETのしきい値電圧のばらつきが従来の結晶の半分以下($\sigma V_{th} = 5 \sim 6$ mV)のデバイス特性が得られた。またウェーハ加工精度でも, 3インチ径ウェーハでTTV $3 \mu\text{m}$ 以下の平坦度を持ち, GaAs-LSIへの道を進展させるものと期待する。

最後に, 高品質結晶の開発に当たり, ウェーハのFET評価およびご討議をいただいた日立製作所中央研究所の藤崎芳久研究員, および同社デバイス開発センタの関係各位に対して, お礼を申しあげる。

参考文献

- 1) T. Inada, et al. : Development of Semi-Insulating GaAs Single Crystal by Liquid Encapsulated Czochralski Technique, Hitachi Cable Review, No.3, 23(1982)
- 2) S. Kuma, et al. : Characterization of Semi-Insulating GaAs Wafers by Uniformity Imaging of Photoluminescence, IR Absorption and IR Scattering, in Defect Recognition and Image Processing in III-V Compounds, Ed. E. R. Weber, (Elsevier, Amsterdam, 1987)
- 3) Y. Otoki, et al. : Observation of Crystal Defects in GaAs Crystals by Infrared Light Scattering Tomography, Hitachi Cable Review, No.5, 27(1986)