

YESコンピュータHITAC M-620/M-630/M-640 ハードウェア技術と特長

Technologies and Features of HITAC M-620, M-630, M-640

HITAC M-620/M-630/M-640システム(以下, M-620, M-630およびM-640と略す。)は, 日立製作所がHITAC Mシリーズの一員として開発した中・小形ホストコンピュータおよび部門コンピュータとして位置づけられる。M-620/M-630/M-640の主な特長は, (1) 部門分散処理に適合した上位機種とシリーズ化された開発思想, (2) LSI, マイクロプロセッサなど最新の半導体技術, (3) 拡張性, 信頼性, 操作性の大幅な改善を図ったハードウェア技術, などが挙げられる。このシステムは中・小形ホストコンピュータ, 部門コンピュータだけにとどまらず, 端末コントローラ, 各種サーバなど広範囲の応用分野に利用することができる。

永福克晟* *Yoshiaki Eifuku*
山下芳明* *Yoshiaki Yamashita*
佐藤忠氏* *Tadashi Satō*

1 緒 言

HITAC M-620/M-630/M-640システム(以下, M-620, M-630およびM-640と略す。)は, 1990年代に対応する汎(はん)用中・小形コンピュータとして日立製作所が開発したもので, 昭和62年10月(M-620は昭和63年7月)発売を開始し, 平成元年8月M-620/40, M-630/50の追加など継続的にエンハンスを行っている。

この論文は, M-620, M-630およびM-640の開発思想, ハードウェア技術と特長について述べる。

2 開発思想およびシステムの特長

M-620, M-630およびM-640は, ホストコンピュータおよび部門コンピュータとして開発した中・小形コンピュータシステムである。現在, 中・小形コンピュータシステムには, コンピュータ室を中心とした定型業務に加え, システムOAに代表される業務の第一線部門のニーズに柔軟に対応するため, 分散設置した部門コンピュータとホストコンピュータ, さらにワークステーションとを高度に連携させる部門分散処理が求められている¹⁾。M-620, M-630およびM-640は, 導入する部門の多様性を考え, 中・小規模の定型業務を行うホストコンピュータとして, またホストシステムと緩く結合した部門システムとして, さらにホストシステムと固く結合した分散システムとして利用することを目標に開発したものである。

(1) M-620, M-630およびM-640の位置づけ

M-620/M-630はHITAC L-400シリーズ²⁾およびM-220³⁾下

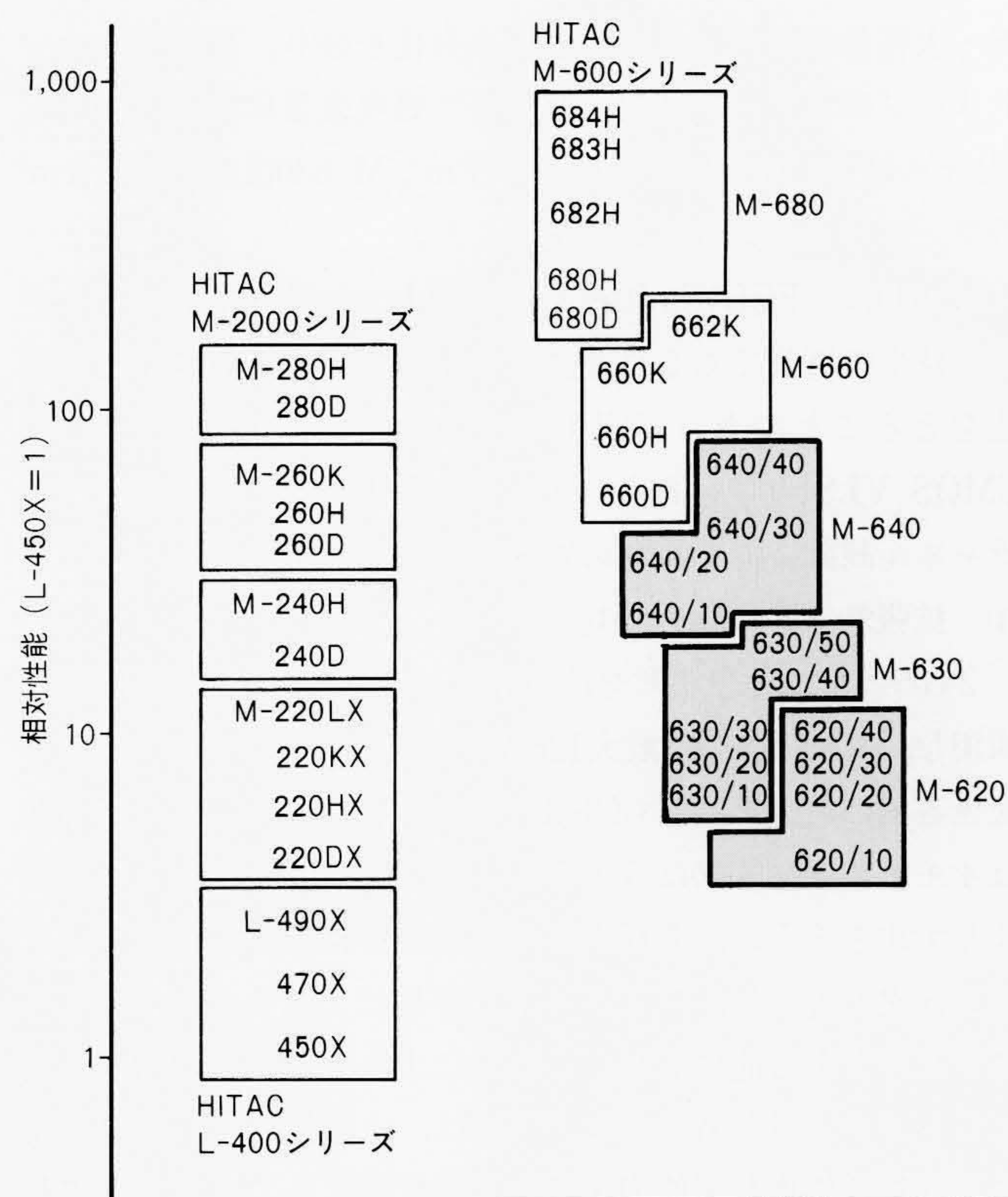


図1 HITAC M-600シリーズにおけるM-620/M-630およびM-640の位置づけ HITAC M-600シリーズの一員として開発したM-620, M-630およびM-640は, 統一したアーキテクチャを採用しているため, 規模, 用途に応じて最適な機種を選択できる。

* 日立製作所 神奈川工場

位モデルの後継機、M-640はM-220上位モデルおよびM-240の後継機として位置づけられる(図1)。

(2) アーキテクチャの統一

M-620, M-630およびM-640は上位機であるM-66X, M-68Xと同じHITAC Mシリーズ アーキテクチャを採用し、また31ビットアドレッシング機構をサポートした。これによって、システムの拡張性、高性能化への対応を図り、規模、用途に応じて最適な機種とオペレーティングシステム⁴⁾を選択可能とした。

(3) 小形・高性能・省電力化

最新の半導体技術および実装技術、さらに最新の周辺装置技術によって小形化、省スペース化、省電力化および低騒音化を図ったシステムを実現した⁵⁾。

M-620, M-630は、スタンダードセル方式のCMOS(Complementary Metal Oxide Semiconductor)VLSIを使い、3次元実装技術によって主記憶も含め、CPUを1カードに実装した。また、IOP(Input-Output Processor: 入出力プロセッサ)やSVP(サービスプロセッサ)を1カードに実装するなど、基本モジュールをすべて1カードで構成した。さらに、高性能・大容量磁気ディスク装置の小形化を図り、新開発のカートリッジ磁気テープ装置と合わせて処理装置に内蔵可能とした。その結果、M-620は床面積0.27 m², M-630は床面積0.6 m²のワンボックスシステムを実現した。

M-640は、ECL(Emitter Coupled Logic)LSIを使いバイポーラ技術の特長である高速性を生かしながら、簡素な論理構造をとることによってCPUを1カードに実装した。また、CMOS VLSIを使い8台のチャンネルを1カードに実装し、光チャンネル制御装置をも含め処理装置に内蔵可能とした。

(4) 拡張性、多様化への対応

2 Gバイトの仮想空間を持つ31ビットアドレッシング機構を採用し、主記憶容量は最大128 Mバイト、磁気ディスク装置の記憶容量は最大240 Gバイトまで拡張可能とした。またM-620は4モデル、M-630は5モデル、M-640は4モデルと3機種13モデルをそろえ、業務内容や設置場所に応じて最適なシステム構成を導入し、フィールドで容易に上位モデルへのアップグレードを可能にした。これらにより、業務量の増大に対してシステム設計者やプログラマは、主記憶容量、磁気ディスク容量や処理装置能力をほとんど意識することなく、柔軟にシステム拡張に対応することができる。

また、トークンリングLAN(Local Area Network)やISDN(Integrated Services Digital Network)サービスを利用して、日立クリエイティブワークステーション2050をはじめとする多様なワークステーション、端末機器を接続し、図形、画像データを含む文書データなどの多様な情報処理を可能とし、幅広いネットワークシステム、システムOAへの対応を図っている。

(5) 信頼性・保守性・操作性の向上

SVPの機能を充実し、システム立上げ時の初期診断、障害発生時の自動回復処理、障害情報の記録や遠隔保守支援など、信頼性・保守性・サービス性の向上を図った。

また、運用操作の省力化のための内蔵時計による自動電源投入機構、自動運転制御機構、遠隔地のホストシステムからのリモートパワーオン機構や、前面保守の採用による壁際設置、システム全体の商用100 V化(M-620, M-630)など、部門分散システム、一般オフィス環境でのシステム運用に必要となる機能を備えた。

M-620, M-630およびM-640の概略仕様を表1に示す。

3 M-620, M-630のハードウェア技術

3.1 LSI技術

M-620, M-630では、小形化、省電力化を図るため、1.3 μm CMOS VLSI技術を採用した。CPUのマシンサイクル時間の短縮のため、スタンダードセル方式LSIを開発し、演算時間が15 nsのALU(Arithmetic Logic Unit)マクロセルとアクセス時間が7 nsの64ワード×36ビットRAM(Random Access Memory)二組みを含め5万2,000ゲートを12.9 mm角のチップに集積した(図2)。

表1 HITAC M-620/M-630/M-640処理装置の概略仕様 処理装置は、最新の半導体技術および実装技術によって各種制御機構を内蔵し、高性能化、小形化および省電力化を図った。

項 目	M-620	M-630	M-640
命令プロセッサ	1	1	2 **
主記憶容量(Mバイト)	8 ~ 32	8 ~ 64	16 ~ 128
最大チャンネル転送速度(Mバイト/秒)	1.8	3	6
光チャンネル数	—	—	4
最大チャンネル数	6	10	16
内蔵磁気ディスク装置	360 Mバイト×2	360/560 Mバイト×4	—
内蔵カートリッジ磁気テープ装置	200 Mバイト/カートリッジ×1	200 Mバイト/カートリッジ×1	—
内蔵通信アダプタ(回線数)	8 + 16*	16 + 24*	16 + 11*
内蔵制御機構	ローカルターミナル制御機構 トークンリングLANコントローラ ラインプリンタコントローラ その他		
処理装置床面積(m ²)	0.27	0.6	0.84
電 源	100 V単相	100 V単相	200 V単相/3相
サポート OS	VOS K, VOS1/ES2	VOS K, VOS1/ES2	VOS K, VOS1/ ES2, VOS3

注：略語説明など VOS K(Virtual-storage Operating System Kindness)
VOS1/ES2(VOS1/Extended System2)
* 入出力拡張装置に実装
** VOS3使用時

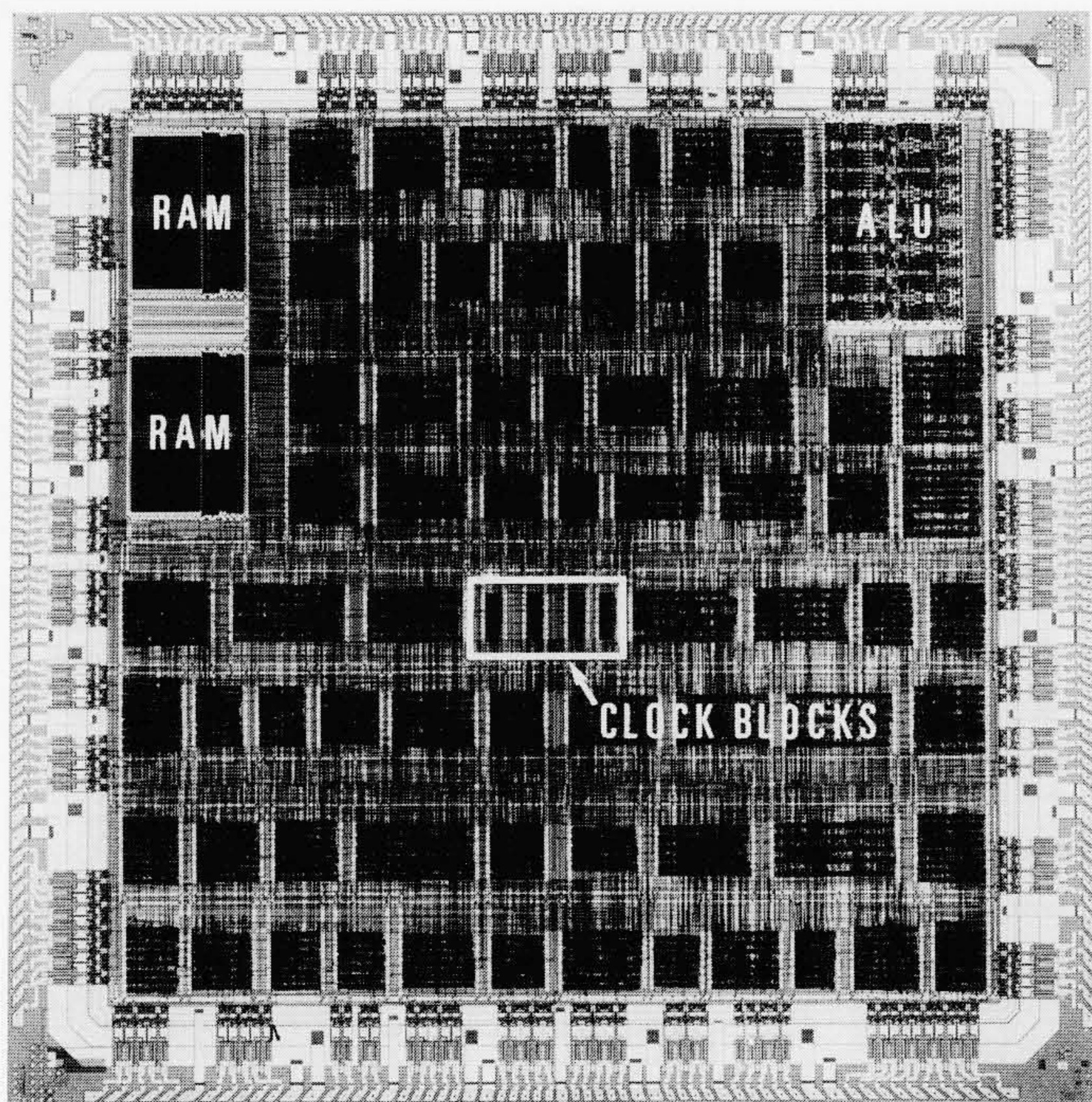


図2 HITAC M-620, M-630CPUに採用した1.3 μ m CMOS VLSI RAMマクロセル, ALUマクロセルを含めて52,000ゲートを, 12.9 mm角のチップに集積した。

表2 M-620/M-630用に開発したCMOS VLSIの諸元 最先端の1.3 μ m CMOSプロセスによりVLSIを開発した。

項目	方式	スタンダードセル	ゲートアレー
集積度 (ゲート数)		52,000	24,000 18,000 8,000
遅延時間 (ns/ゲート)		0.9	1.2
RAMアクセス時間 (ns)		7	7
消費電力 (W)		1	0.8
パッケージ (ピン数)		PGA (240)	PGA (240, 208, 120)

注：略語説明 PGA(Pin Grid Array)

IOPや周辺制御装置用には、論理規模に応じて選択できる3種類のゲートアレーを開発した(表2)。

さらに、nMOS E/E(n-Channel MOS Enhanced/Enhanced)出力回路により、LSIの出力信号で他のカード上のLSIを直接駆動可能とし、駆動用ICの削減、LSI間信号伝搬時間の短縮を図った。

3.2 CPU

マシンサイクルの短縮と合わせて、論理方式の改善によって処理性能の高速化(命令実行時間の短縮)を図った。

- (1) 大形機並みの機能・構造を持つパイプラインの採用
- (2) 最大32 kバイトのBS(バッファ記憶)の採用
- (3) BSと演算ユニットの間のデータ転送経路に、任意数のバイトシフトができるアライナを挿入

- (4) 主演算器と並列に動作する32ビットシフタの設置

MS(主記憶)は、1 MビットDRAM(Dynamic Random Access Memory)をサブカード上に実装し、CPUカード上に搭載する3次元実装を採用した(図3)。

3.3 IOP, SVP

IOPは、チャンネル共通制御部とチャンネルプログラム実行部を機能分割し、CMOSゲートアレーを組み合わせで構成した。さらに、IDC(磁気ディスク制御装置)、MTC(磁気テープ制御装置)もCMOSゲートアレーで1チップ化し、3チャンネルとIDC、MTCを実装した多機能IOPを1カードで実現した。このほか、最大3 Mバイト/秒の転送能力を持つMシリーズ標準入出力インタフェースチャンネルを二組み実装した1カードIOPにより、システムの拡張性を図った。

SVPは、汎用マイクロプロセッサとCMOSゲートアレーを用いて、1カード化を図った。SVPのプログラムは、マルチタスク制御部、SVP機能実行部およびハードウェア制御部から成り、パネル操作、障害自動回復および保守支援機能と、自動運転機能などのシステム運転支援機能などを実行する。

M-630のシステム構成例を図4に示す。

3.4 内蔵ネットワークコントローラ

各種通信網への接続、国際標準への対応など、LANからWAN(広域ネットワーク)まで、システム利用形態に応じたネットワークシステムを実現するため、各種通信アダプタ、LANコントローラを処理装置に内蔵可能とした。

(1) 通信アダプタ

高性能データ通信LSIと高性能マイクロプロセッサにより、ベーシック制御手順は最大回線速度19.2 kビット/秒、ハイレベル制御手順は最大回線速度64 kビット/秒の通信アダプタを実現した(表3)。

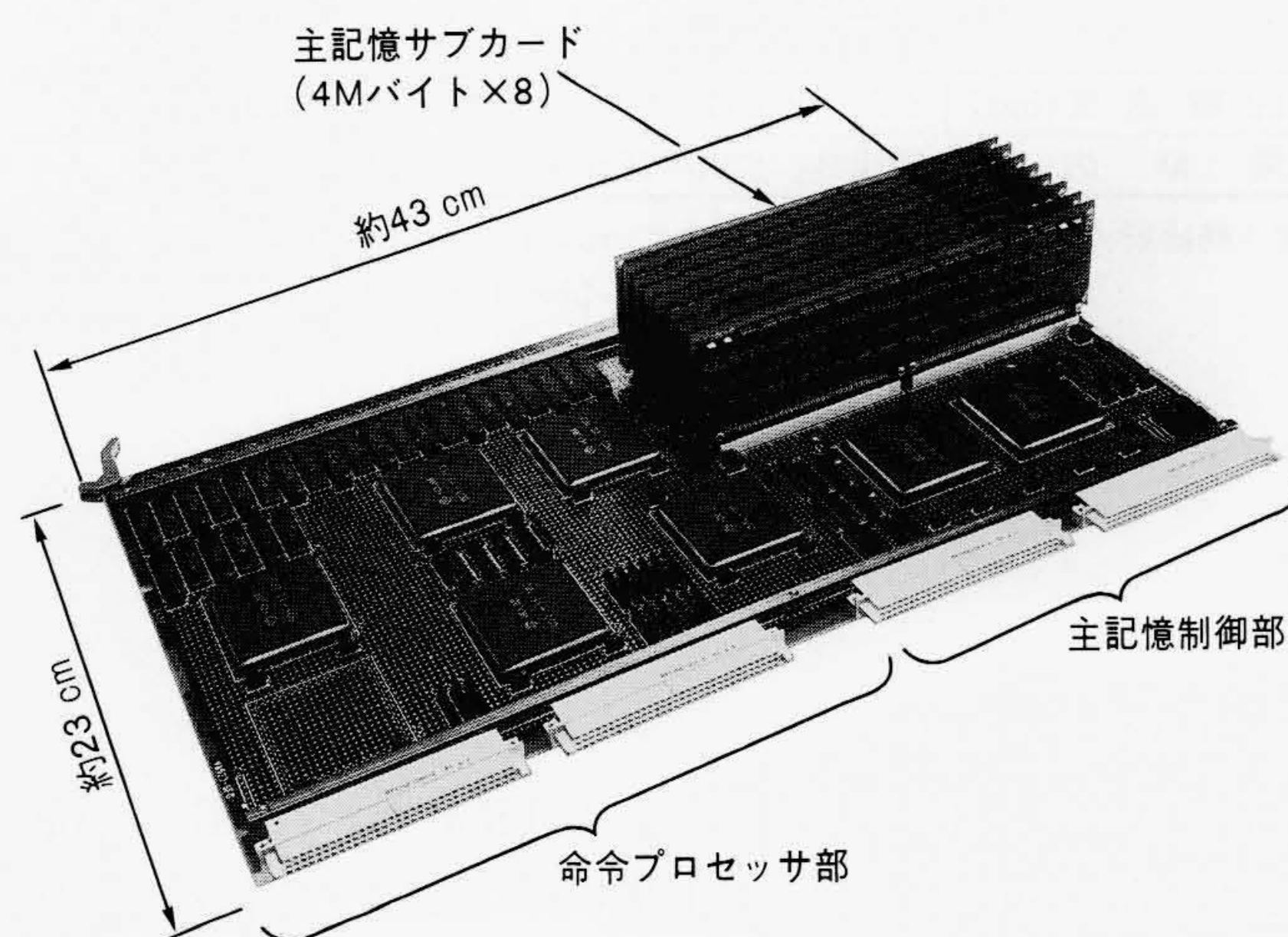


図3 CMOS VLSIで構成したM-630CPUカード 約43×23 cm²のプリント基板に、32 Mバイトの主記憶を3次元実装した1カードCPUである。

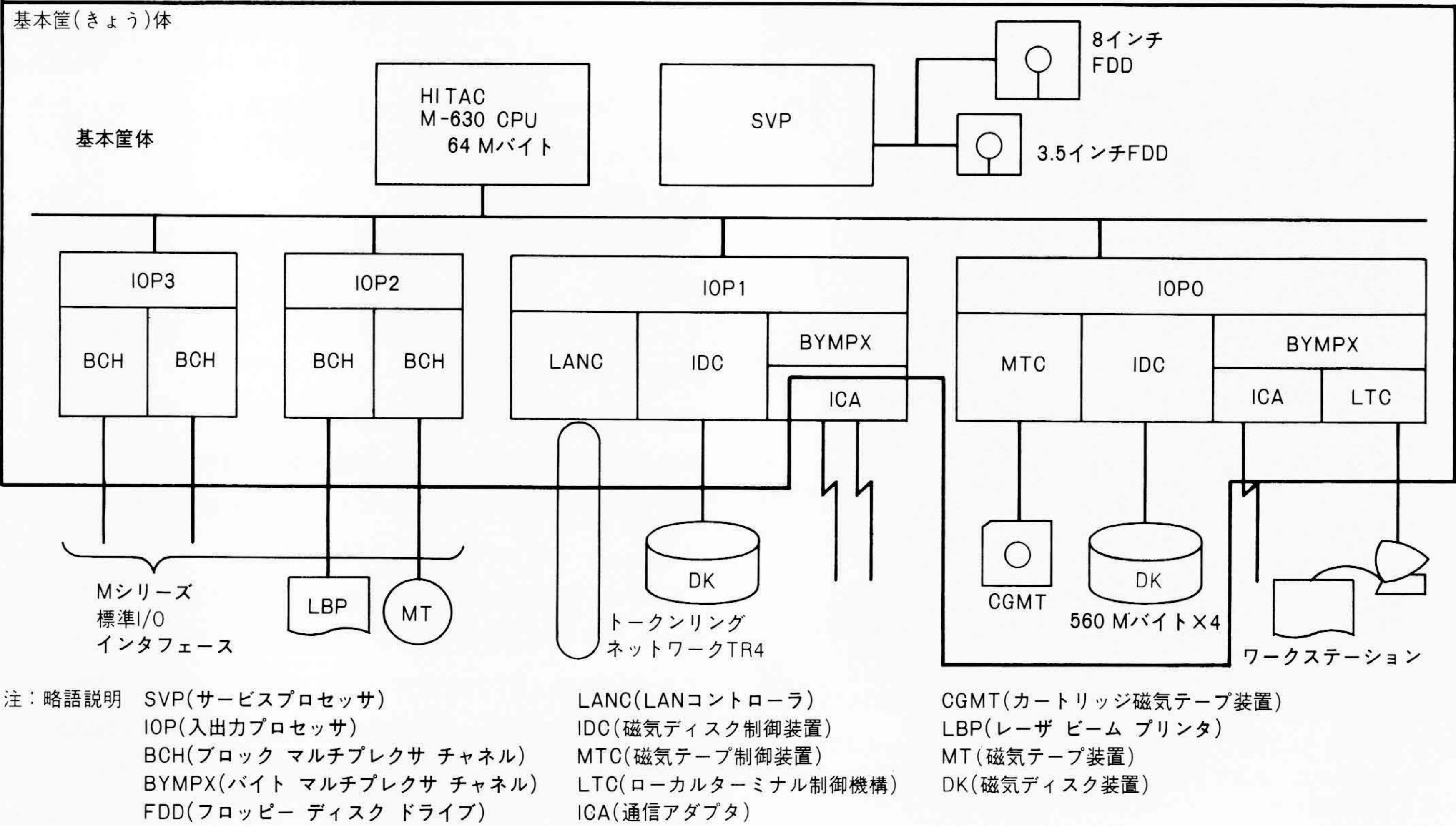


図4 HITAC M-630のシステム構成例 処理装置には、磁気ディスク装置、カートリッジ磁気テープ装置ほか周辺制御装置を内蔵できるので、コンパクトなシステムを構成できる。

表3 通信アダプタの概略仕様 高性能マイクロプロセッサを採用し、各種伝送制御手順と通信回線インタフェースに適合する通信アダプタを開発した。

項目	方式	ベーシック	ハイレベル
サポート手順	HSC手順 DT-9611手順 日立標準無制御手順	HDLC-UN 1次局 HDLC-UN 2次局 HDLC-BA (1976年・1980年版DTE)	
適用回線	専用回線 電話回線	専用回線 DDXパケット交換網 高速デジタル回線	
回線速度(bps)	300～19,200	2,400～64,000	
同期方式	調歩式、SYN同期式	フレーム同期式	

注：略語説明 HSC(Hitachi Standard Synchronous Communication)
HDLC-UN(High level Data Link Control-Unbalanced operation NRM)
HDLC-BA(HDLC-Balanced operation ABM)
DDX(Digital Data Exchange)

(2) LANコントローラ

日立トークンリングネットワーク(TR4)は、IEEE(米国電気電子学会)802.5に準拠するLANで、高速データ伝送が可能である。高性能マイクロプロセッサ、CMOSゲートアレーにより、LANコントローラの小型化を図り、TR4を直接処理装置に接続可能とした。

3.5 周辺装置

(1) 磁気ディスク装置

磁気ディスク装置は、最新のヘッド ディスク アセンブリを採用し、従来機に比べ大幅な記憶容量、性能の向上を図った。

H-6525形磁気ディスク装置は、大形ディスク装置と同等の性能を持ちながら、小型化、省電力化を図った5.25インチサイズのディスク装置である。H-6527形磁気ディスク装置は、5.25インチ径のディスクを用い、キャリッジ高速駆動技術、超高速回転技術⁶⁾(毎分4,876回転)により、シーク時間と回転時間を短縮し高性能化を図った8インチサイズのディスク装置である(表4)。

(2) カートリッジ磁気テープ装置

H-6416形カートリッジ磁気テープ装置は、ストリーミングモードによる高速動作が可能で、処理装置に内蔵される。マイクロプロセッサ制御により、機構部の簡素化とエラー回復機能を備え、高信頼性を実現している。H-6485形カートリッジ磁気テープ装置は、カートリッジテープの自動交換機能を持つ小形・高性能装置である。チャンネルとのデータ転送と磁気テープ駆動装置とのデータ転送を非同期に行い、複数ブロックを一括読み書きし、高速化を図っている。その他、ブロックナンバリング機能、エラー回復機能、メッセージ表示機能により、信頼性、操作性の向上を図った(表5)。

表 4 磁気ディスク装置の概略仕様 H-6525は小形化を、H-6527はアクセス時間の高速化を、H-6556は大容量化を図った。

項 目	形 名	H-6525-1	H-6527-2	H-6556-1
記憶容量/スピンドル		360 Mバイト	566 Mバイト	1,260 Mバイト
データ転送速度		1.8 Mバイト/秒	2.5 Mバイト/秒	3 Mバイト/秒
平均シーク時間		16 ms	12 ms	15 ms
平均回転待ち時間		8.3 ms	6.2 ms	8.3 ms
媒体サイズ		5.25インチ	5.25インチ	9.5インチ
搭載装置		M-620	M-630	独立形

表 5 カートリッジ磁気テープ装置の概略仕様 オープンリールの磁気テープに比べ約 $\frac{1}{4}$ のサイズのカートリッジテープを採用し、操作性の向上を図った。

項 目	形 名	H-6416-1	H-6485-5	H-6485-31
記憶容量/巻*		220 Mバイト	200 Mバイト	200 Mバイト (360 Mバイト)**
データ転送速度		225 kバイト/秒	750 kバイト/秒	1.5 Mバイト/秒 (3 Mバイト/秒)***
巻戻し時間		70 s	48 s	48 s
テープローディング		自動	自動	自動
大 き さ		CPUに内蔵	幅520 mm 奥行き750 mm 高さ1,060 mm	幅745 mm 奥行き750 mm 高さ1,060 mm
電 源		M-620/M-630 CPUに含まれる。	100 V	200 V

注：＊ H-6416-1では32 kバイト/ブロック時、H-6485-5/31では24 kバイト/ブロック時の記憶容量
＊ ＊ 50%圧縮時
＊ ＊ ＊ 圧縮モード機構付加時

4 M-640のハードウェア技術

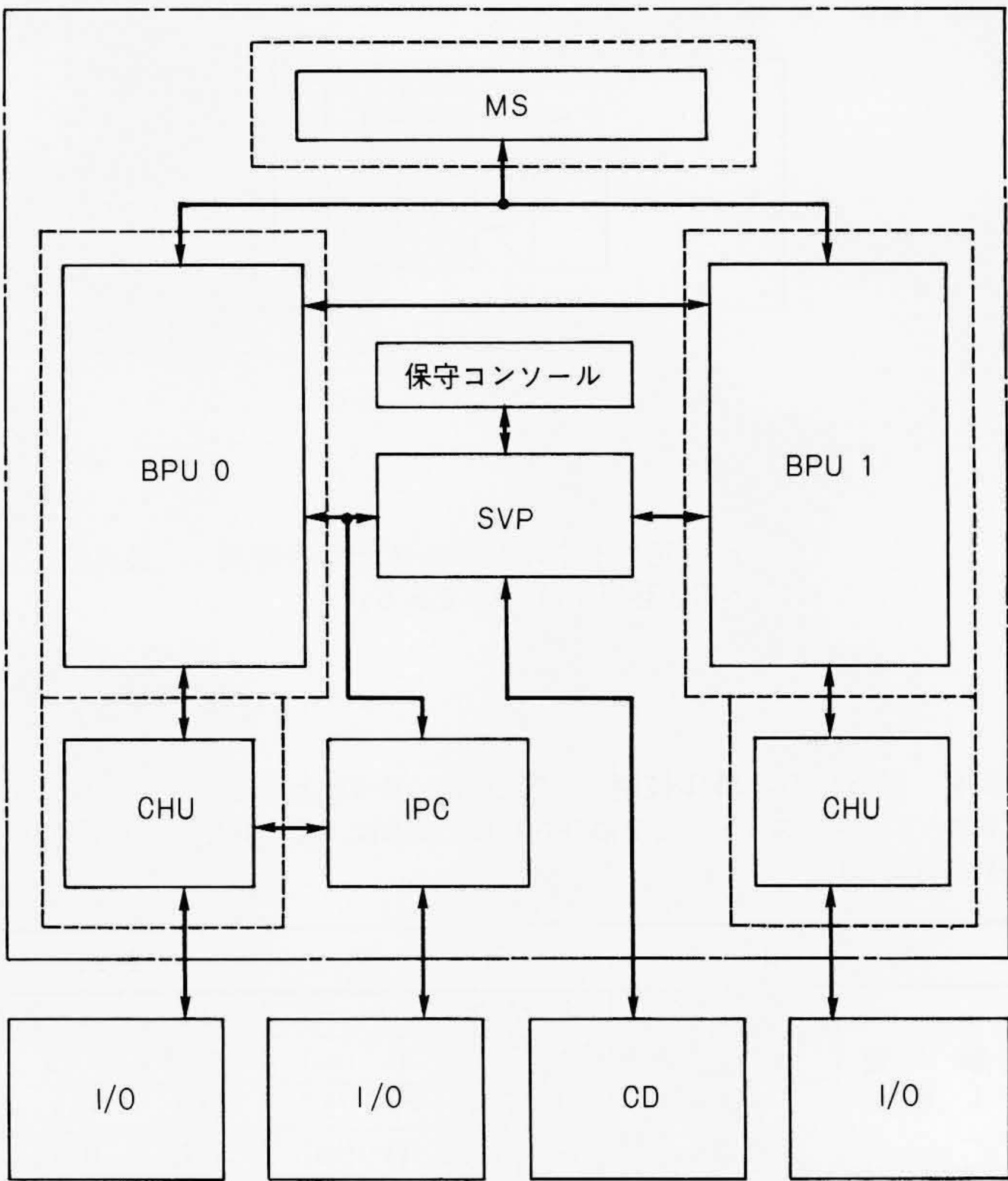
4.1 処理装置

(1) 構 成

M-640は、ユニプロセッサモデルM-640/10、M-640/20、M-640/30とデュアルプロセッサモデルM-640/40の四つのモデルで構成される(図5)。処理装置のデータ処理能力を決めるBPU(命令処理部やチャネル制御部などを含む)には、ECL LSI技術を採用した。また、BPUと比較して低速で動作するMS、CHU(入出力処理ユニット)、SVP、IPC(内蔵形入出力制御機構)などには、CMOS LSI技術を使用して小形化、省電力化を図った。さらに、入出力制御は、サイクルスチール方式で実現し、命令処理と入出力処理用に、BPUをマイクロ命令単位に時分割で使用し、処理装置全体の規模の簡素化を実現した。

(2) LSI技術

M-640では、BPU部分に高性能化の面からM-68Xで培ったECL LSI技術を採用した。このECL LSIは、超大形機の冷却方式、設備環境を前提としており、これを中形機のM-640で



注：略語説明 MS(主記憶装置) I/O(入出力装置)
BPU(演算処理装置) CD(オペレータコンソール)
CHU(入出力処理ユニット)
IPC(内蔵形入出力制御機構)

図 5 HITAC M-640/40処理装置の構成 デュアル プロセッサ モデルM-640/40の構成を示す。ユニプロセッサモデルM-640/10、M-640/20、M-640/30ではBPU 1を実装しない。

採用するに当たり、次のような低消費電力化のくふうを行った(表6)。

(a) LSI

主要論理部には、5,000ゲートLSIを使用した。

M-68Xと同じ速度の通常ゲートと新たに開発した低電力ゲートを混在させた。この低電力ゲートは、通常ゲートに比べて速度は30%遅いが、消費電力は30~40%少ない。

(b) RAM

特に高速性が必要なLS(ローカル記憶)、TLB(アドレス変換バッファ)、BAA(バッファ記憶のアドレスアレー)には、高速バイポーラRAM(アクセス時間6 ns)を使用した。大容量を必要とするBS、CS(制御記憶)およびKS(キー記憶)には、低消費電力、大容量のBiCMOS RAM(アクセス時間25 ns)を使用した。

(3) 光チャネルサブシステム

柔軟なシステムレイアウトを可能にするため、最先端の光技術を駆使した光チャネルサブシステムを開発した(図6)。

(a) 周辺装置の遠隔設置

光ファイバケーブルにより最大2 kmまで周辺装置の分散

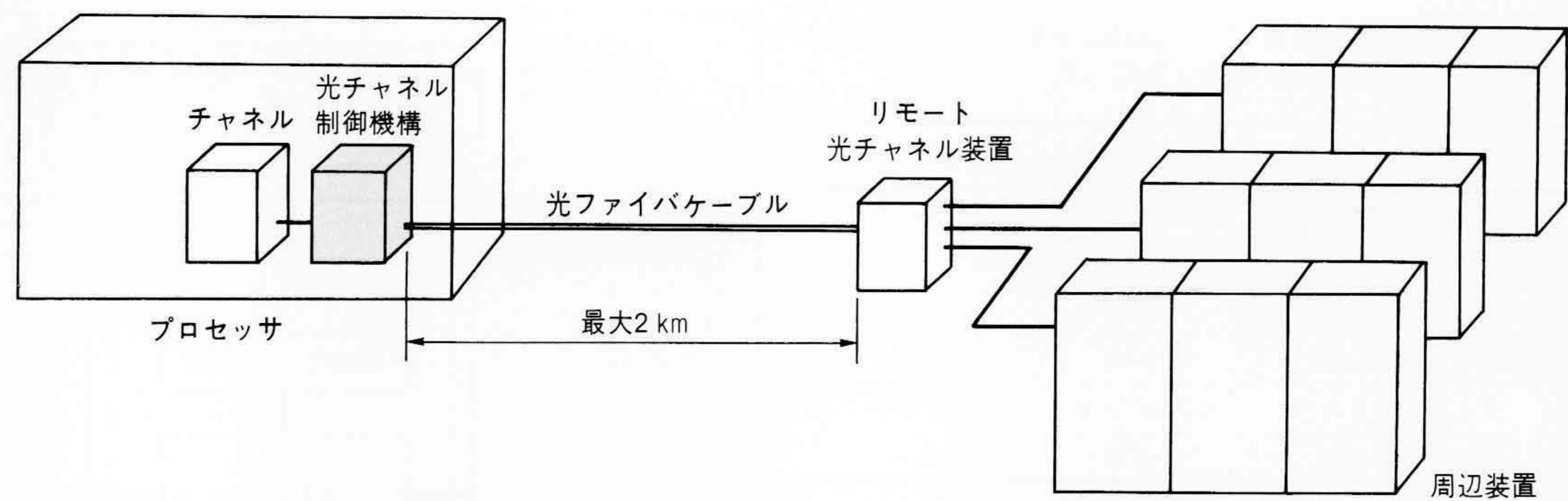


図6 光チャンネルサブシステムの構成 最大光ファイバケーブル長は、ディスク装置では1 km、ディスク装置以外の周辺装置では2 kmである。

表6 M-640の半導体技術 ECLには、M-68Xと同じゲート速度の通常ゲートと低電力ゲートとを混在させた。RAMは、用途に応じて最適な素子を使用した。

項 目			M-640	
論 理 L S I	ECL	集 積 度 (ゲ ー ト)	2 k	5 k
		回 路 遅 れ (ns)	0.2	0.25
	CMOS	集 積 度 (ゲ ー ト)	24 k	40 k
		回 路 遅 れ (ns)	1.2	0.9
メ モ リ L S I	バイポーラ	集 積 度 (ビ ッ ト)	4 k	
		ア ク セ ス 時 間 (ns)	6	
	BiCMOS	集 積 度 (ビ ッ ト)	64 k	
		ア ク セ ス 時 間 (ns)	25	
	MOS	集 積 度 (ビ ッ ト)	1 M	
ハイブリッドRAM モ ジ ュ ー ル	ゲート・モジュール		700	700
	ビット・モジュール		24 k	512 k

設置が可能である。

(b) 周辺装置のレイアウトの自由度拡大

光ファイバケーブルは、従来の入出力インタフェースケーブルに比べて、体積で $\frac{1}{10}$ 、重さで $\frac{1}{15}$ であり、設置が容易となる。

(4) SVP, IPC

SVPはCMOS LSI技術を採用し、専用のマイクロプロセッサ、ワーク記憶およびハードウェアディスクを持つ。処理装置、保守コンソールと接続し、操作、保守などに関するコンソール機能と、システム運転などに関するシステム運転支援機能をサポートする。

IPCは、CMOS LSI技術を使用し、処理装置に内蔵された各種入出力制御機構および各種通信アダプタを制御する。

4.2 周辺装置

M-640システムを構成する周辺装置として、H-6916-K1形半導体記憶装置、H-6556-1形ディスク装置を開発した。これらは処理装置と高さが同じであり、システムとして統一を図っている。

(1) H-6916-K1形半導体記憶装置

1 MビットDRAMなど、最新の技術を採用した高性能・大

容量の外部記憶装置である。平均アクセス時間は0.3 ms、データ転送速度は3 Mバイト/秒、最大記憶容量は256 Mバイトである。

(2) H-6556-1形ディスク装置

M-640システムのメインディスク装置として開発した大容量、高性能および省電力形のディスク装置である。記憶容量は1,260～5,040 Mバイト、平均シーク時間は15 ms、平均回転待ち時間は8.3 ms、データ転送速度は3 Mバイト/秒である。

5 結 言

M-620/M-630/M-640は、OA化や部門分散・ネットワーク化など多様なユーザーニーズに対応することを目的として開発した中・小形コンピュータである。5万2,000ゲートCMOS VLSIをはじめ、最新のハードウェア技術と、それに適合する論理方式を採用することによって、小形化、省電力化を実現するとともに、処理性能、信頼性および操作性の大幅な改善を図り、オフィス環境への適合性をいっそう向上させた。

今後も、ますます高度化、多様化するニーズにこたえるため、新技術の適用範囲を拡大することによって機能の強化を図り、システムの改善と発展に努める考えである。

参考文献

1) 田中：分散処理アーキテクチャ、情報処理、Vol.28, No.4, 370～376(昭62-4)
2) 日野, 外：HITAC L-450/L-470システム、日立評論, 65, 12, 873～878(昭58-12)
3) 沢田, 外：HITAC M-220H処理装置の開発、日立評論, 64, 12, 911～916(昭57-12)
4) 日立製作所ソフトウェア工場編：日立のシステムソフトウェア, 38～47, オーム社(平-1)
5) 永福, 外：上位機との連続性を重視した中小型コンピュータ M-630/M-640, 日経エレクトロニクス, No.442, 199～213(昭63-3)
6) Moribe：DK711S Disk Drive with Faster Latency, Hitachi Review, Vol.37, No.5, 283～290(1988-10)